



دانشکده مهندسی کامپیوتر

آزمایشگاه معماری کامپیوتر

گزارش آزمایش اول

عنوان آزمایش : جمع‌کننده دهمی

دکتر حمید سربازی آزاد

سارا آذرنوش — ۹۸۱۷۰۶۶۸

کسری امانی — ۹۸۱۰۱۱۷۱

پارسا محمدیان — ۹۸۱۰۲۲۸۴

۵ مرداد ۱۴۰۰

فهرست مطالب

۱	مقدمه	۲
۲	هدف آزمایش	۲
۳	شرح آزمایش	۲
۴	نتیجه آزمایش	۲

۱ مقدمه

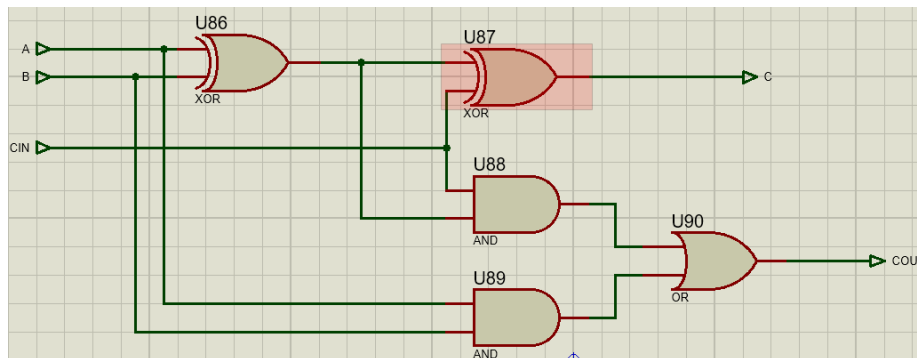
در این آزمایش با استفاده از ابزار Proteus یک مدار جمع‌کننده ۳ رقمی دهدهی (BCD) طراحی و پیاده‌سازی می‌کنیم.

۲ هدف آزمایش

هدف این آزمایش آشنایی با جمع‌کننده BCD سه رقمی و پیاده‌سازی آن به کمک Full Adder می‌باشد. در آخر باید بتوانیم دو عدد ۳ رقمی که با فرمت Binary Coded Decimal وارد می‌شوند را با یکدیگر جمع، و سپس توسط Seven Segment نمایش دهیم.

۳ شرح آزمایش

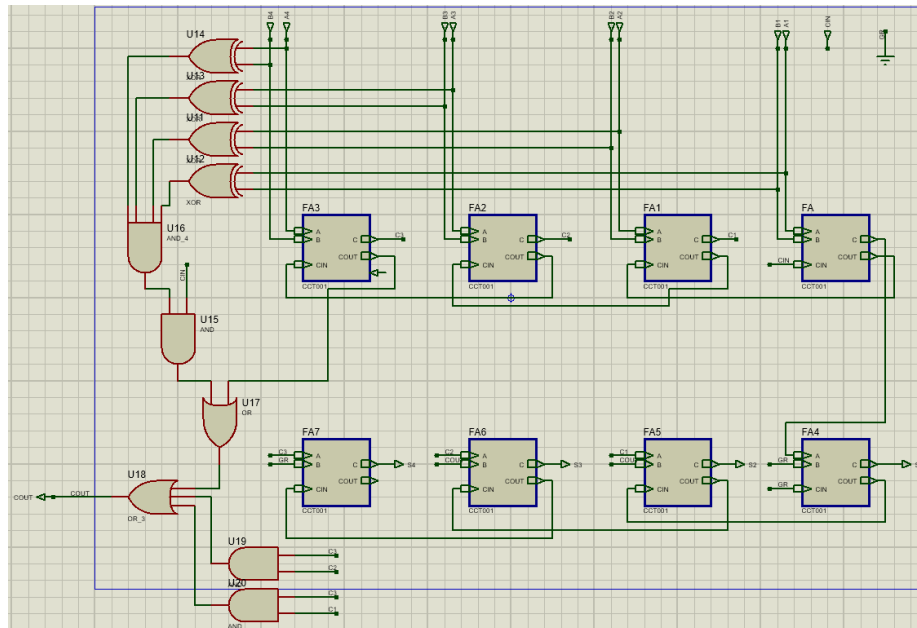
در این آزمایش ابتدا به کمک گیت‌های منطقی Full Adder را طراحی کردیم. تصویر این مدار را در شکل ۱ مشاهده می‌کنید. سپس به کمک ۸ عدد از همین Full Adder ها جمع‌کننده ۱ رقمی عدد دهدهی را طراحی کردیم. شکل این بخش هم در شکل ۲ مشاهده می‌کنید. در آخر با بستن ۳ عدد از این جمع‌کننده‌های دهدهی، یک جمع‌کننده ۳ رقمی BCD ساختیم. تصویر مدار اصلی در شکل ۳ قابل مشاهده است.



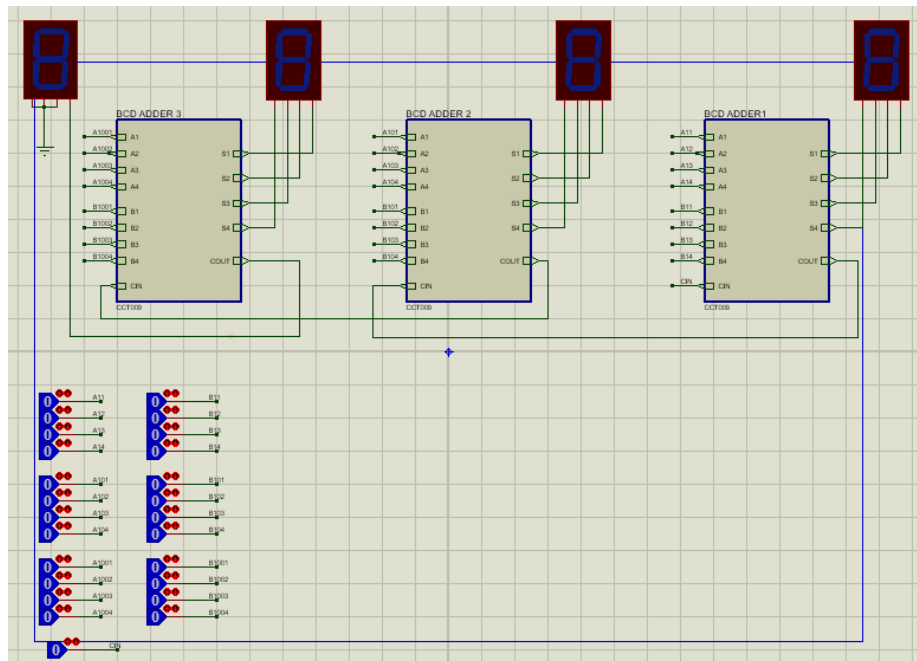
شکل ۱: تمام جمع‌کننده

۴ نتیجه آزمایش

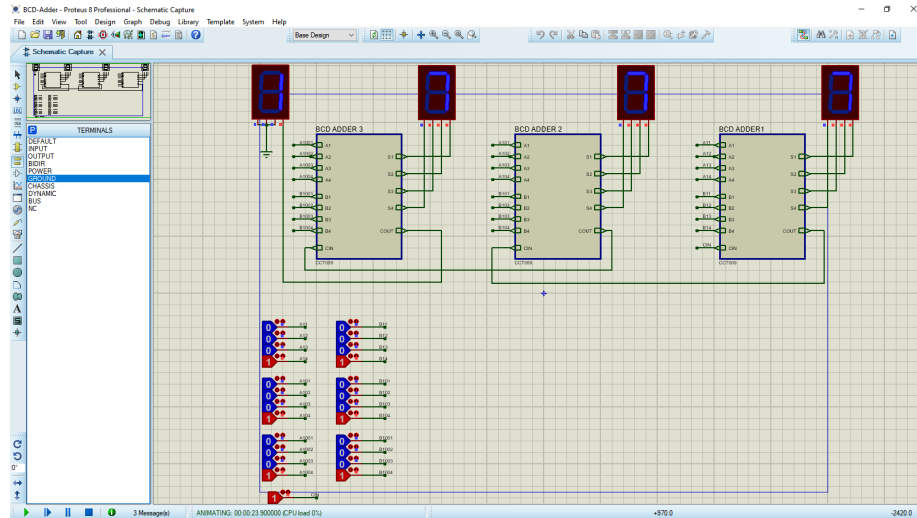
نتیجه نهایی آزمایش همان مداری است که در شکل ۳ مشاهده می‌کنید. برای اطمینان از صحت عملکرد مدار، دو ورودی مختلف (یکی با رقم نقلی و دیگری بدون رقم نقلی) را به مدار می‌دهیم و خروجی را بررسی می‌کنیم. همانطور که در شکل ۴ و شکل ۵ قابل مشاهده است، مدار به درستی حاصل جمع را نمایش می‌دهد.



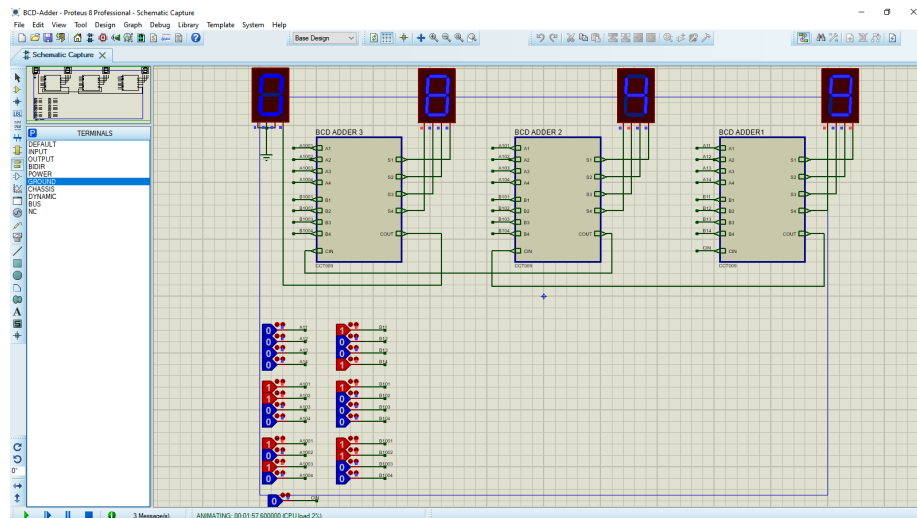
شکل ۲: جمع‌کننده ۱ رقمی دهدهی



شکل ۳: جمع‌کننده ۳ رقمی دهدهی



شکل ۴: تست اول — $1 + 888 + 888 = 1777$



شکل ۵: تست دوم — $0 + 530 + 319 = 849$