|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **به نام خدا**  **درس: طراحی سیستم های دیجیتال**  **نیم‌سال تحصیلی دوم 9900**  **مدرس: بهاروند** | | | | |
| تمرین شماره: 4 | | | موعد تحویل: 20/02/1400 ساعت ۲۳:55 | |
| نام و نام خانوادگی: | |  | شماره دانشجویی: |  |
| راه حل در همین فایل ارائه شود.  فایل به PDF‌ تبدیل و در سایت بارگذاری شود. | | | | |
| **عنوان تمرین** | یک مدار LFSR با مشخصات زیر طراحی کنید:   1. شیفت رجیستر به صورت پارامتری طراحی شود. یعنی تعداد بیتهای آن توسط پارامتری در ابتدای ماجول تعریف شود. 2. شیفت به سمت راست صورت می‌گیرد. 3. بیت کم ارزش آن دارای اندیس 1 و بیت پر ارزش آن دارای ارزش n است که n تعداد بیتهای شیفت رجیستر است. 4. با استفاده از generate کد را به نحوی بنویسید که بتواند دو چند جمله ای زیر را بسته به مقدار n پیاده سازی نماید. مقدار n نمایانگر نوع و تعداد بیتهای LFSR است. 5. برای LFSR یک ری‌ست آسنکرون به صورت active low در نظر بگیرید. 6. پریود کلاک را 10 در نظر بگیرید و کلاک active high است. 7. در testbench مقدار اولیه LFSR با استفاده سیگنال load\_seed وبه صورت تصادفی (random) بارگذاری ‌شود. 8. در testbench مقادیر محتوای LFSR را پس از بارگذاری مقدار seed و شروع به کار مدار، چاپ کنید. خروجی تقریباً شبیه شکل زیر مد نظر است. خروجی یک بیتی LFSR در این تمرین، همان بیت کم ارزش (سمت راست) است. | | | |