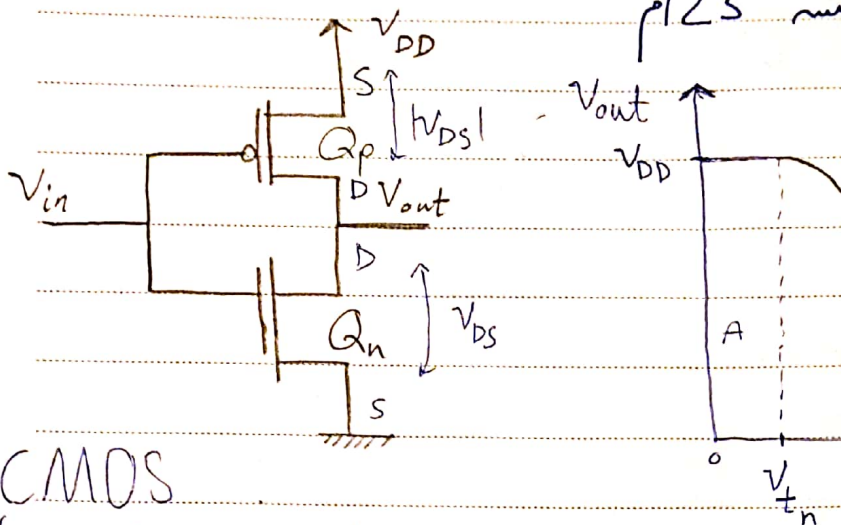


مباحث مدارهای الکتریکی و الکترونیک

جلسه 23/م



CMOS

Complementary (nMOS + pMOS)

A : $0 \leq V_{in} \leq V_{tn} \rightarrow Q_n : \text{OFF} \rightarrow I_n = 0$
 $Q_p : \text{ON} \rightarrow I_p = I$

$I_p = 0 \rightarrow V_{DS_p} = 0 \rightarrow V_{out} = V_{DD}$

B : $V_{tn} \leq V_{in} \rightarrow Q_n : \text{ON}$
 $Q_p : \text{ON}$

در نواحی نزدیک V_{tn} : $I \propto (V_{GS} - V_{tn}) \leftarrow V_{tn}$
 $\leftarrow Q_p$ خطی ، Q_n اشباع
 V_{DS_n} زیاد ، V_{DS_p} کم

nMOS \rightarrow شرط اشباع : $V_{DS} \geq V_{GS} - V_{tn}$: با افزایش V_{in}
 $\rightarrow V_{out} \geq V_{in} - V_{tn}$

pMOS \rightarrow شرط خطی بودن : $V_{DS} \geq V_{GS} - V_{tp} \rightarrow V_{out} - V_{DD} \geq V_{in} - V_{DD} + |V_{tp}|$
 $\rightarrow V_{out} \geq V_{in} + |V_{tp}|$
 \leftarrow خطی بودن pMOS زودتر تغییر می کند

نمونه C

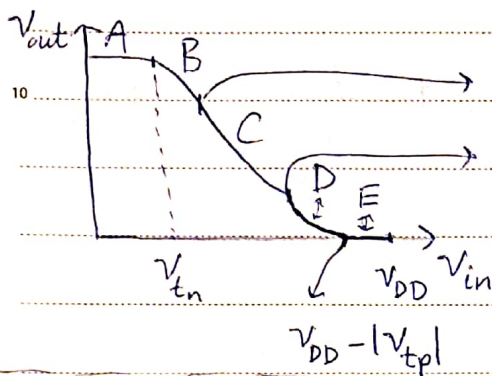
nMOS اشباع، pMOS اشباع

نمونه D

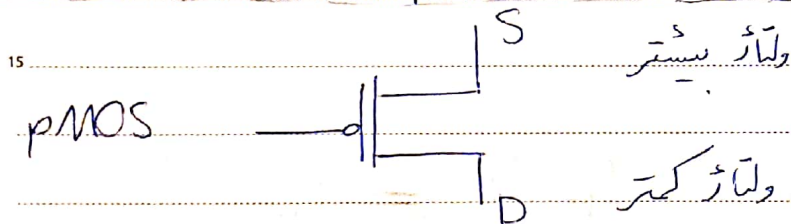
nMOS خطی، pMOS اشباع

نمونه E: روشن شدن nMOS و خاموش شدن pMOS: $V_{DD} - |V_{tp}| \leq V_{in} \leq V_{DD}$

	A	B	C	D	E
nMOS	OFF	Sat	Sat	خطی	خطی
pMOS	خطی	خطی	Sat	Sat	OFF



تغییر وضعیت pMOS از خطی به اشباع
تغییر وضعیت nMOS از اشباع به خطی



یادآوری

شرط اشباع: $|V_{DS}| \geq |V_{GS} - V_{tp}|$

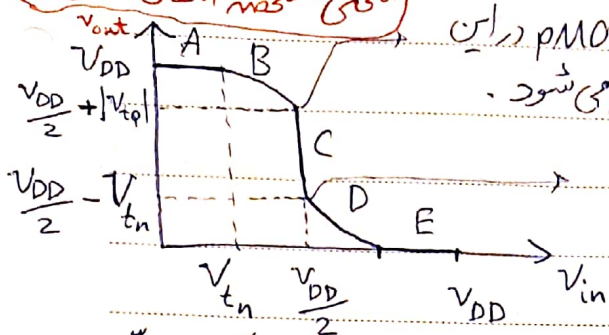
شرط خطی: $|V_{DS}| \leq |V_{GS} - V_{tp}|$

نمونه C: هر دو اشباع $I_n = I_p$

$$\frac{1}{2} \beta_n (V_{GS_n} - V_{tn})^2 = \frac{1}{2} \beta_p (V_{GS_p} - V_{tp})^2$$

فرض β ها برابر، $V_{GS_n} - V_{tn} = |V_{GS_p} - V_{tp}|$ اگر $V_{tn} = |V_{tp}|$

$$V_{in} - V_{tn} = V_{DD} - V_{in} - V_{tn} \rightarrow V_{in} = \frac{V_{DD}}{2}$$

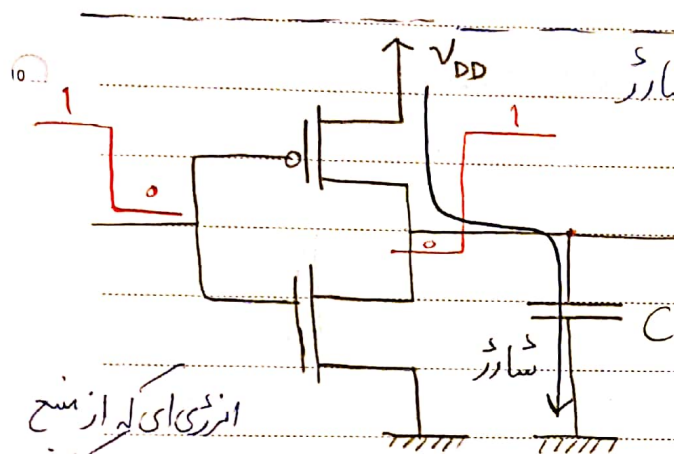
DCT معنی مشخصه انتقال

خطی بودن PMOS در این نقطه نقض می شود.

اشباع بودن NMOS در این نقطه نقض می شود.

اگر β ها برابر نمی گیریم، باز هم ناحیه C به صورت خط عمودی در می آید اما

v_{in} آن احتمالاً $\frac{V_{DD}}{2}$ نمی شد.



درودی به از 1، 0 می کشیم تا خازن شارژ شود. (خروجی از 0، 1 می شود).

$$I(t) = \frac{dQ}{dt}$$

$$E = \int_0^\infty \underbrace{V_{DD}}_{P(t)} I dt = V_{DD} \int_0^\infty I(t) dt = V_{DD} \int_0^\infty \frac{dQ}{dt} dt$$

$$\rightarrow E = V_{DD} Q = V_{DD} (C V_{DD}) = C V_{DD}^2$$

(انرژی ای که داریم از منبع می کشیم. (منبعی ولتاژ V_{DD})

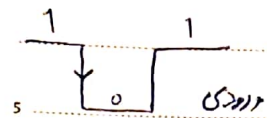
خازنی که تا V_{DD} شارژ شده است ← انرژی ذخیره شده در آن: $\frac{1}{2} C V_{DD}^2$

باقی انرژی $\frac{1}{2} C V_{DD}^2$ ← تلف شده (به خاطر توان همرفتی ترانزیستورها)

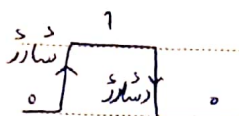
(در PMOS، تلف می شود)

اگر ورودی از 0، 1 شود → خروجی از 1، 0 می شود → خازن دشارژ می شود.

→ nMOS خروجی را صفر می کند ← $\frac{1}{2} C V_{DD}^2$ مصرف می کند



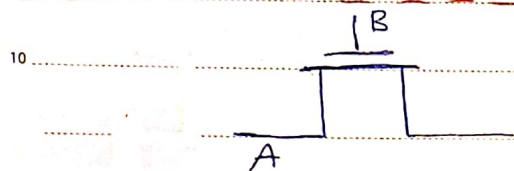
سارژ → تلف می کند : $\frac{1}{2} C V_{DD}^2$ PMOS



دشارژ → تلف می کند : $\frac{1}{2} C V_{DD}^2$ nMOS

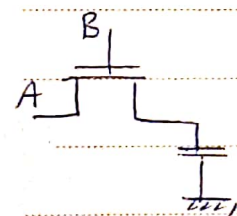
خروجی

"بیا سازای توابع منطقی با ترانزیستور"



اگر $B = '0'$ → OFF → High Imp (ز) → (معلق) (خارجی دانیم چیست!)

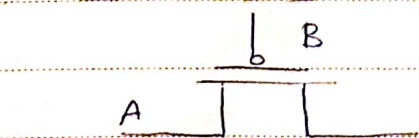
اگر $B = '1'$ → $V_A = 0$ → $V_o = 0$ خروجی تخلیه می شود
A : Source



$V_A = V_{DD}$ → $V_o \leq V_{DD} - V_{th}$ خازن سارژ می شود
A : Drain

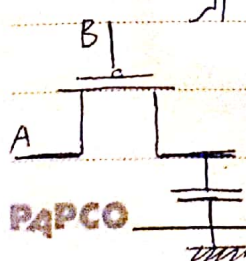
خروجی از این مقدار نمی تواند بیشتر شود. → اتفاق بدی است!

به جای nMOS ← PMOS



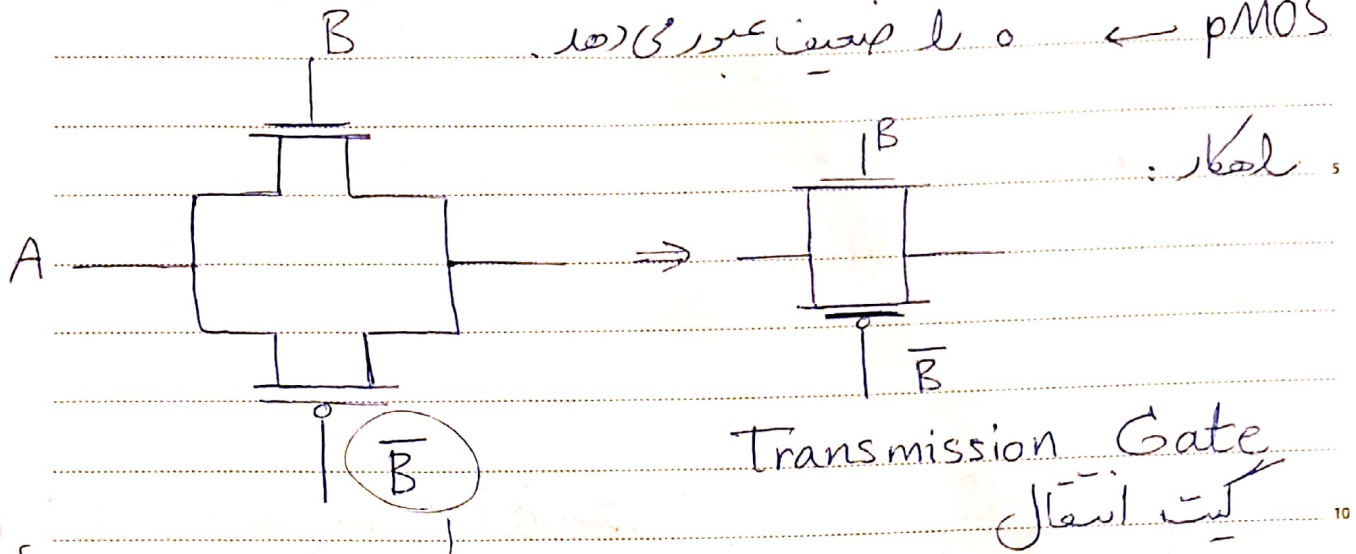
اگر $B = '1'$ → OFF → High Imp (ز)

اگر $B = '0'$ → $V_A = V_{DD}$ (A : Source) → $V_o = V_{DD}$ خازن سارژ
 $V_A = 0$ (A : Drain) → $V_o \geq |V_{tp}|$ خازن دشارژ
→ خروجی از این مقدار نمی تواند کمتر شود.



nMOS ← 1 لا ضعیف عبور می دهد.

pMOS ← 0 لا ضعیف عبور می دهد.



10
 ← چون pMOS با '0' روشن می شود.
 ولی nMOS با '1' روشن می شود.