

به نام خدا

آزمایش مدار منطقی

آزمایش ۲ - شیفت رجیستر

سارا آذرنوش ۹۸۱۷۰۶۶۸

فهرست

۱-۳

۲..... ۱-۱-۳

۳..... ۲-۱-۳

۴..... ۳-۲-۳

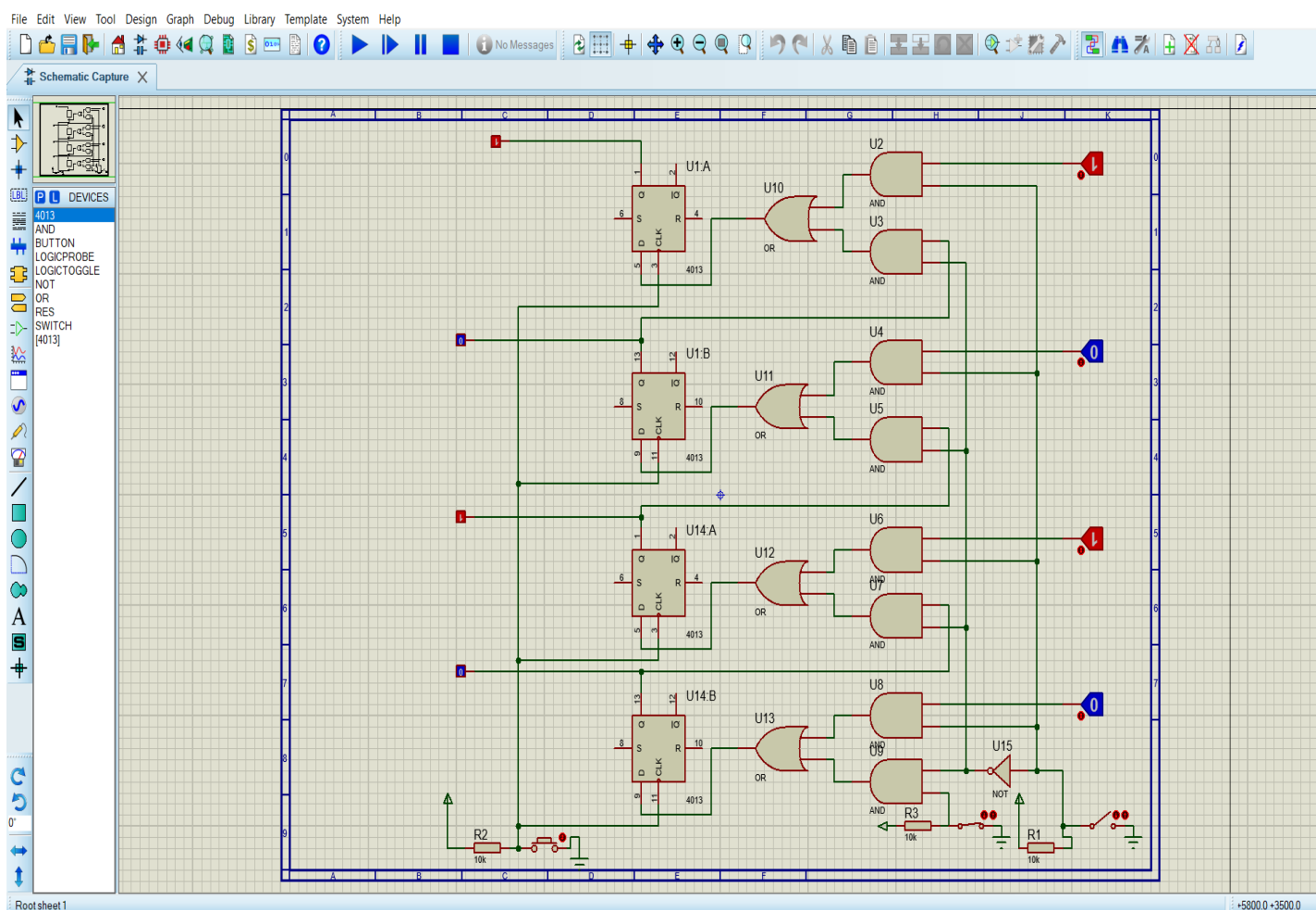
۳-۲

۵..... ۳-۲-۱

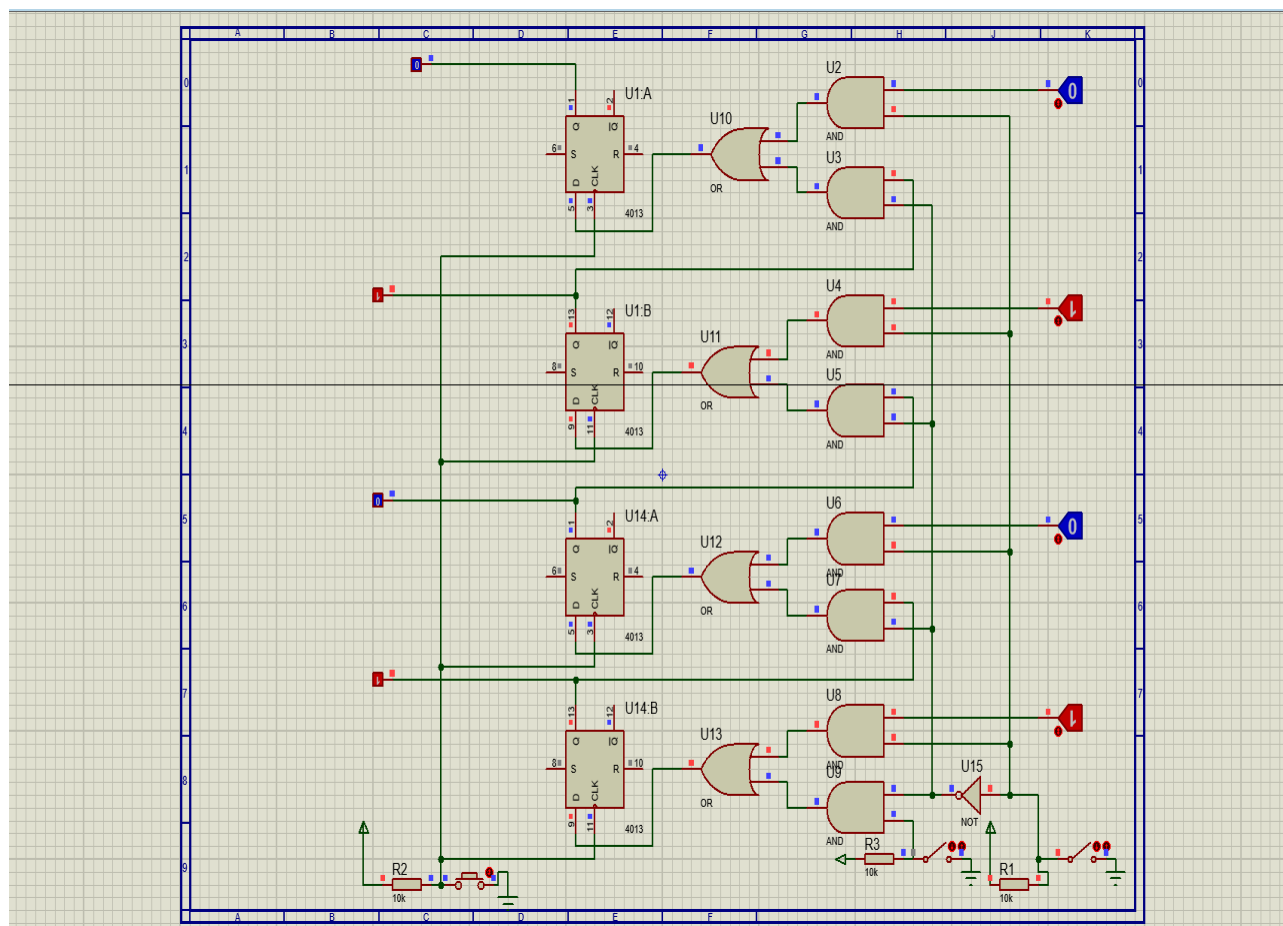
۷..... ۳-۲-۲

۳-۱-۱-

با استفاده از ابزارهای button, and, logicprobe, logictoggle, not , or, switch شیفتر رجیستر گفته شده را با خاصیت گفته شده در proteus طراحی میکنیم.

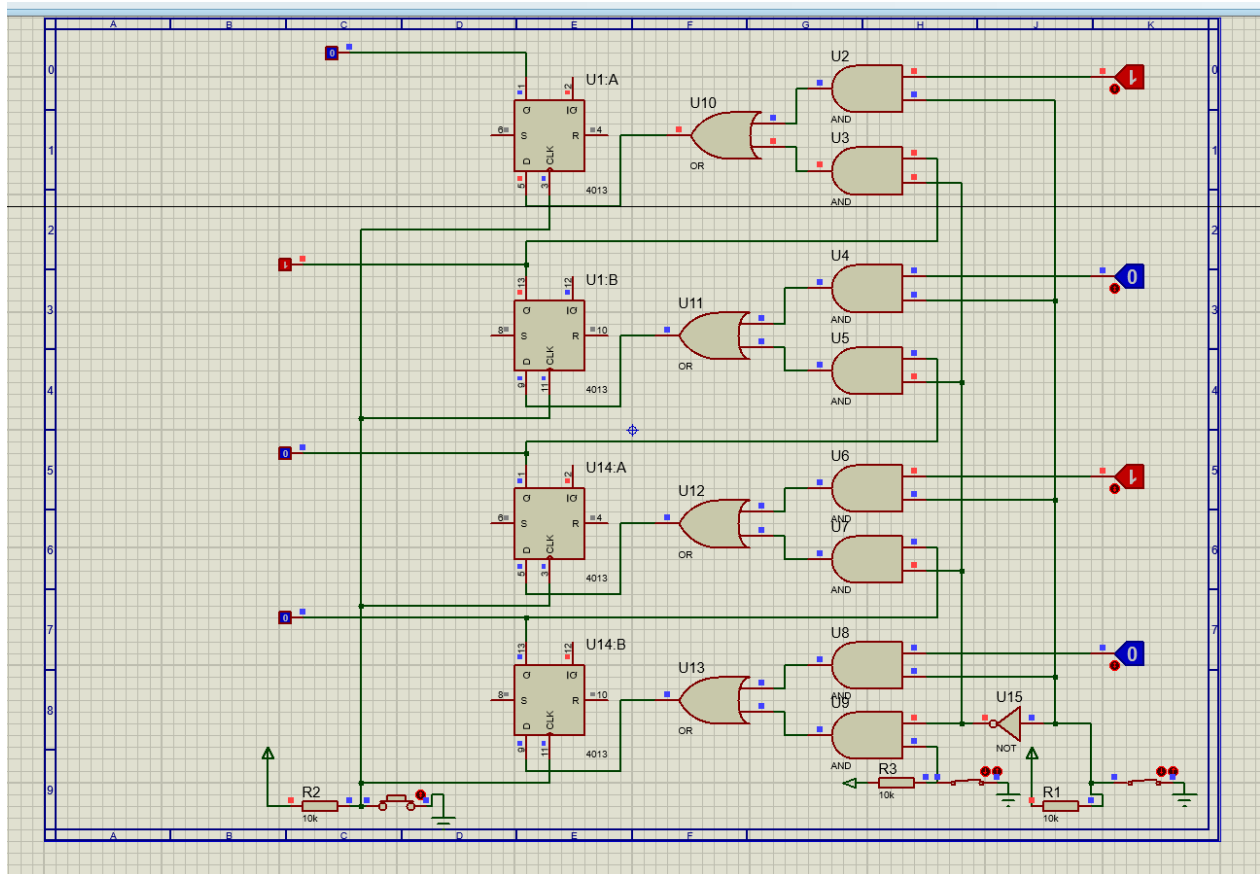


هنگامی که mode و Sin هر ۲ یک هستند به دلیل خاصیت موازی همان مقدار ورودی را خروجی میدهد بنابراین با وارد کردن ۰۱۰۱ همان مقدار را خروجی میگیریم.



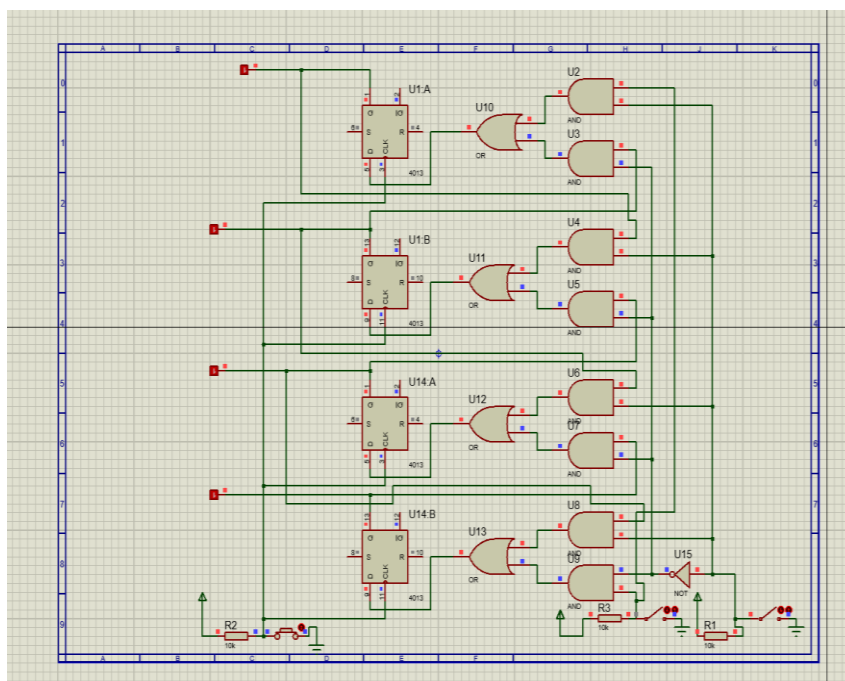
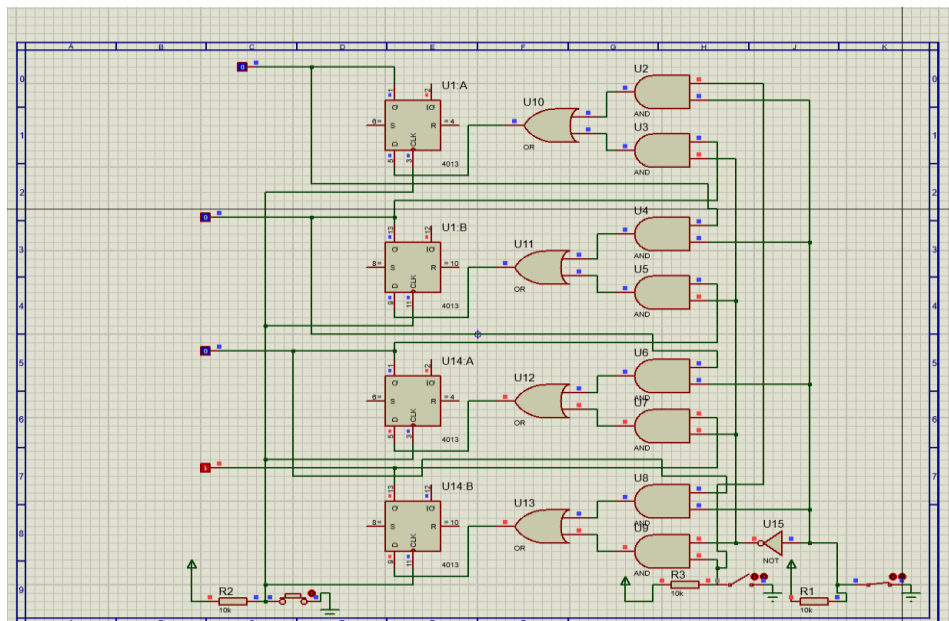
-۳-۲-۳

همان طور که در صورت بخش ۳-۱-۱- گفته شده است با تغییر mode بر ۰ و sin به ۰ میتوان شیفت رجیستری با قابلیت شیفت به راست ساخت.



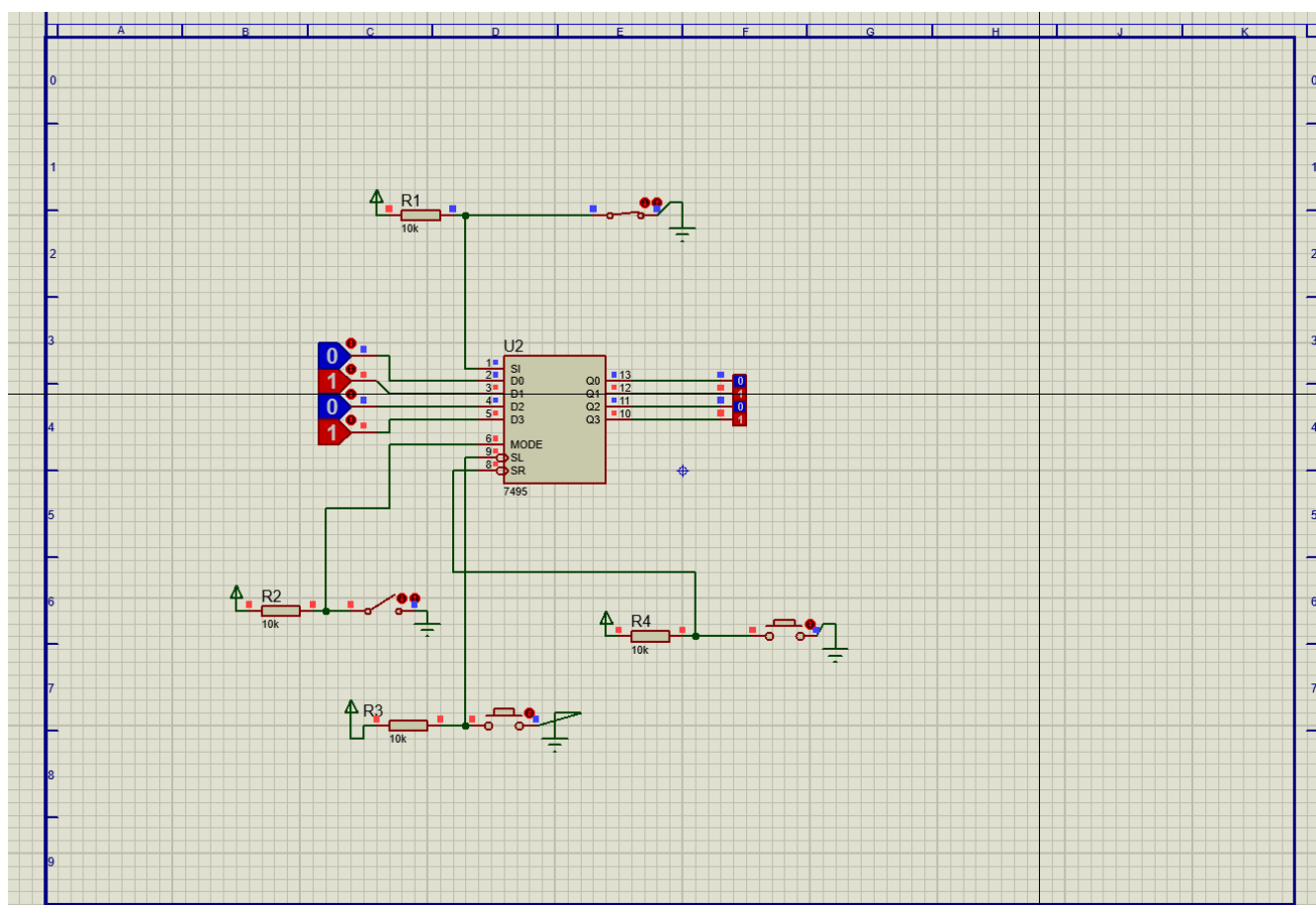
۳-۲-۴-

در این قسمت ورودی ها را برداشته و اولین ورودی را به Sin وصل کرده و بقیه را به خروجی flip flop بالای خود وصل میکنیم و حالت موازی خود را از دست داده و به شیفتر رجیستر دو طرفه با حالت های مود خواسته شده تبدیل میشود.

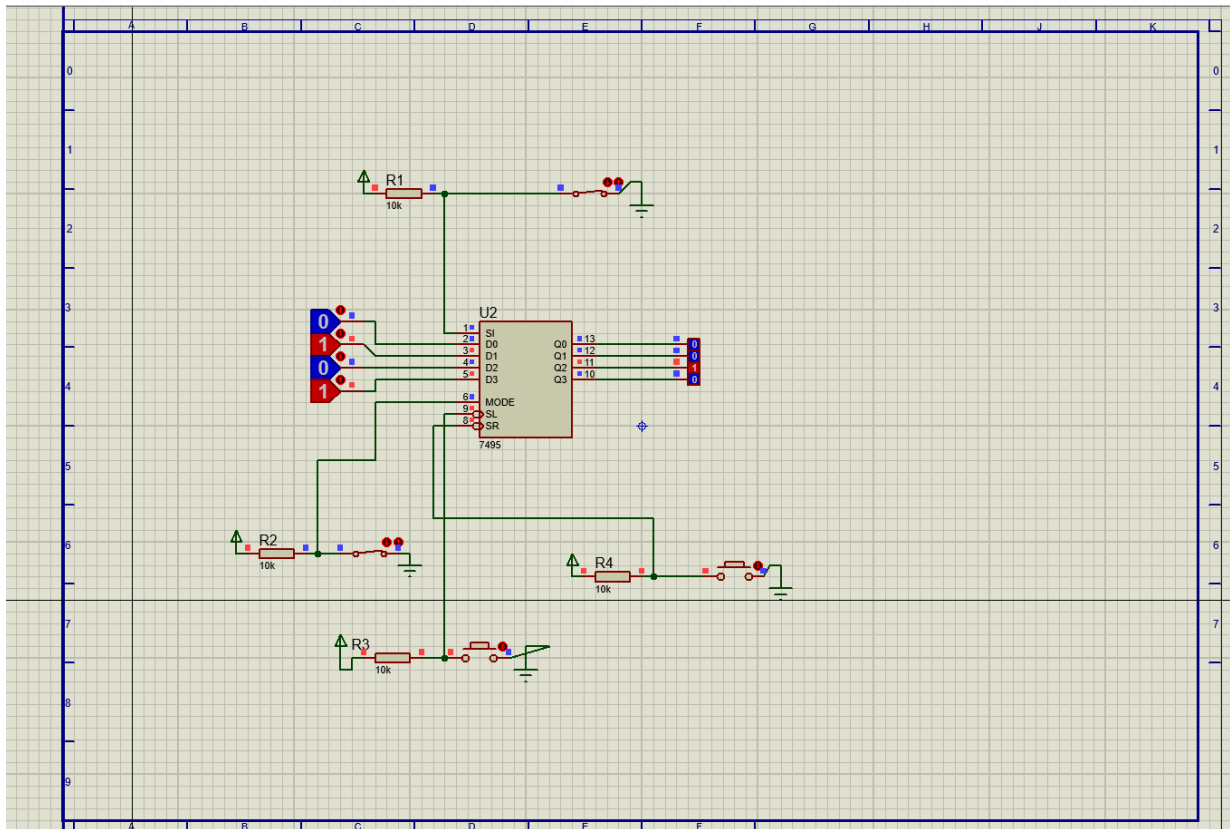


### ۳-۲-۱

در ۷۴۹۵ که شیفت رجیستر آماده است مانند طرح قبل **mode** و **sin** را بازسازی کنیم و با استفاده از **logicprobe**, **logictoggle** ورودی و خروجی می‌دهیم و برای **sl(shift left)** و **sr(shift right)** از دکمه برای کلاک استفاده می‌کنیم و مدار بالا را بازسازی می‌کنیم اگر **mode = 0** باشد شیفت به بالا و اگر **mode = 1** باشد همزمان به طور موازی انجام می‌شود.



Mode = 1



**Mode = 0**

### ۳-۲-۲

برای شناسایی رشته های گفته شده اگر خروجی شیفت رجیستر  $Q_3Q_2Q_1Q_0$  باشد برای شناسایی آن رشته ها به ۴ گیت AND و یک گیت OR برای شناسایی وجود ۴ رشته در آخر نیاز است که اگر برابر ۱ باشد رشته موجود است ( PROTEUS من ۴ ورودی را ندارد از ۳ تا OR استفاده کردم)

$$F = Q_3'Q_2'Q_1'Q_0 + Q_3'Q_2'Q_1Q_0' + Q_3Q_2Q_1'Q_0 + Q_3Q_2Q_1Q_0'$$

