In the name of God

HOMEWORK #1

CAD

Dr.Khodadadi

Winter 1401

Designer:

AmirMohammad Azadi

Aysa Mayahinia

Deadline:

1402/01/14

Notes:

- 1. Do the homework's with your own information
- 2. Any similarity between solutions reduces 1 point from overall point of your assignments.
 - 3. 25 percent of your score will be decreased per day after the announced deadline.

سوالات زیر را با زبان VHDL پیاده سازی کنید. در پایان برای هر سوال تمامی فایل های vhdl تون رو اعم از کد و تست بنچ تو یک فایل مرج کنید(همه ی کد ها پشت سر هم باشند) و بفرستید(در صورت عدم تطابق با کد اصلیتون و یا در صورت عدم ارسال نمره اون سوال رو از دست میدید)

و در بخش همه ی پاسخ ها تمامی فولدر های پروژه هاتون رو با داک و عکس ویو فرم ها رو زیپ کنید و ارسال کنید.

1. یک آرایه ۳*۳ از std_logic_vector های ۴ بیتی را به عنوان ورودی بگیرید، جمع اعداد آن را به عنوان خروجی برگردانید (هر std_logic_vector را عنوان یک عدد ۴ بیتی درنظر بگیرید).

به عنوان می کنید به طوری که عملیات های جمع، تفریق، and و ALU و ALU طراحی کنید به طوری که عملیات های جمع، تفریق، B و A هر کدام یک ALU دو بیتی هستند) ورودی داده می شود روی ورودی های ۲ بیتی آن انجام دهد A و A هر کدام یک A

۳. مداری طراحی کنید که اعداد ۱۶ بیتی unary را به عنوان ورودی میگیرد و آن را به عدد ۴ بیتی binary تبدیل می کند.(راهنمایی: از when-else می توانید استفاده کنید)

مثال:

The unary number of 0100: is 000000000001111

The unary number of 1000 is 0000000011111111

۴. مداری طراحی کنید که ۲ تا آرایه ۸ تایی از اعداد بگیرد و حاصل ضرب نقطه ای آن ها را برگرداند.

گ. یک type برای اعداد مختلط تعریف کنید که شامل مقادیر x, y است. سپس برنامه ای بنویسید که دو عدد مختلط و x سیگنال برای عملگرهای ضرب، جمع و تفریق را ورودی میگیرد و عمل خواسته شده را بر روی دو عدد داده شده انجام داده و حاصل را خروجی میدهد (فقط یکی از سیگنال های عملگر ها در هر زمان برابر x خواهد بود).