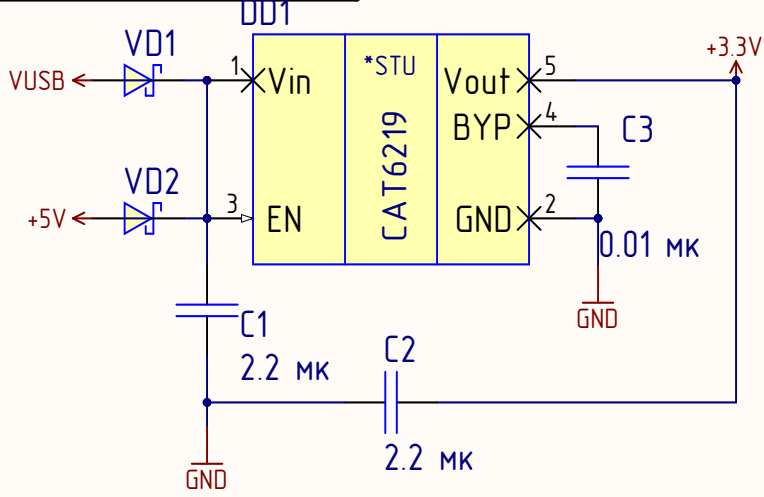


## Принципиальная электрическая схема учебного стенда SDK-1.1M

- Процессорный модуль: 2-3 стр.
- Стенд SDK-1.1M: 4-9 стр.



XS1	
USB	—
VBUS	1
D-	2
D+	3
ID	4
GND	5
КОРПУС	

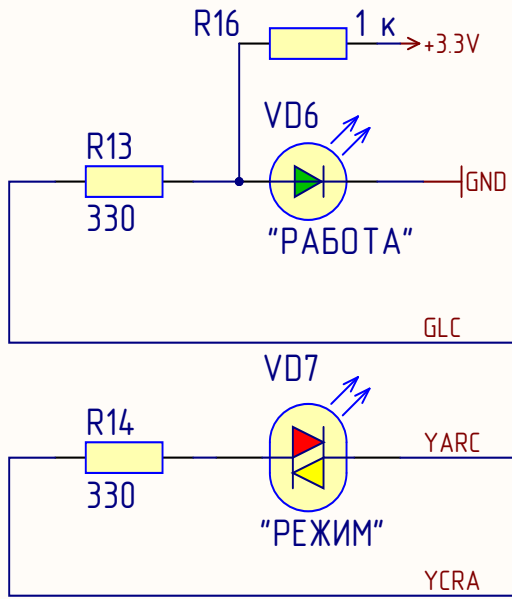
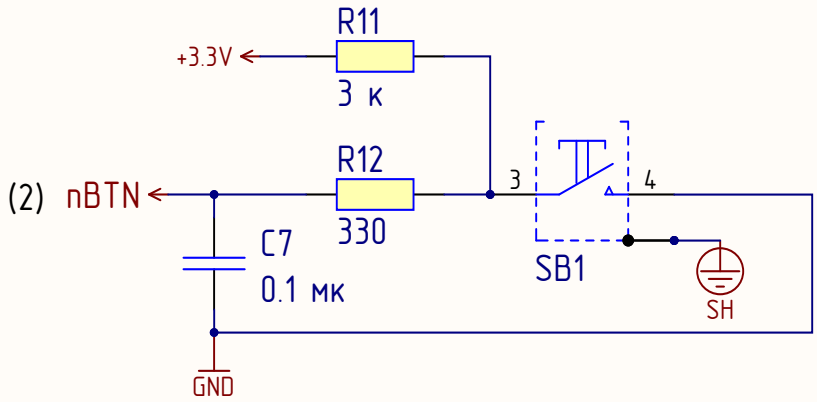
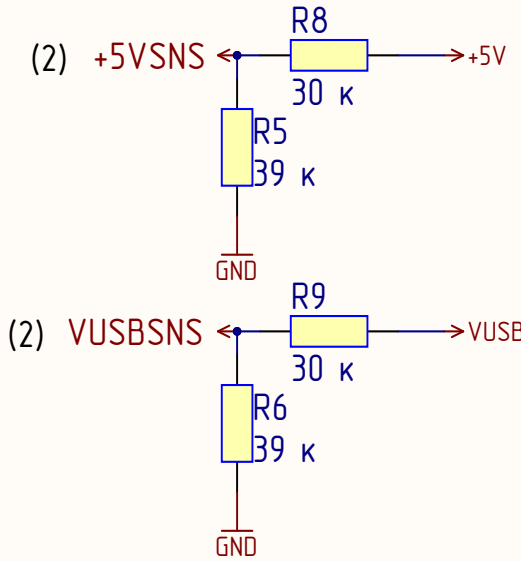
DS1104-01

XP1	
Цена	←
RST#	8
DCS#	5
DCK	1
DDD	9
DDQ	3
DRX	6
DTX	7
VDD	4
GND	2
GND	10

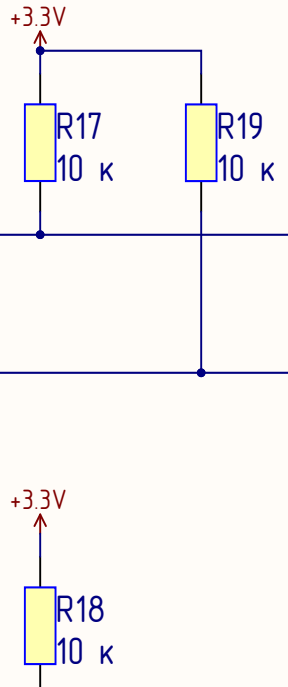
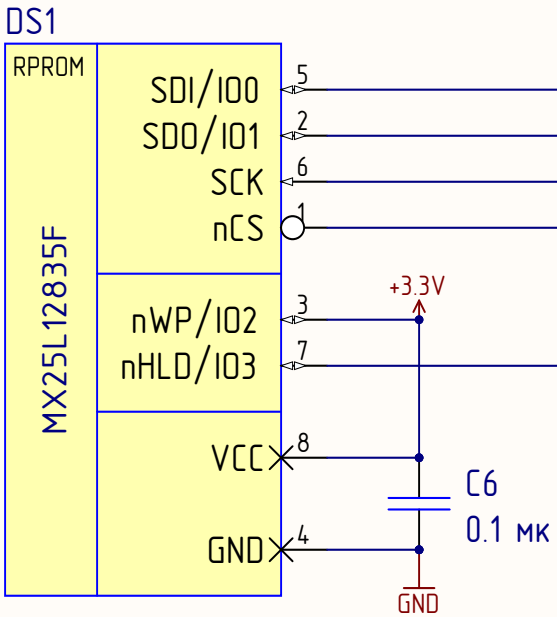
YPROG

XS2	
SD	—
DAT2	1
CD/DAT3	2
CMD	3
VDD	4
CLK	5
GND	6
DAT0	7
DAT1	8
CDDET	
КОРПУС	

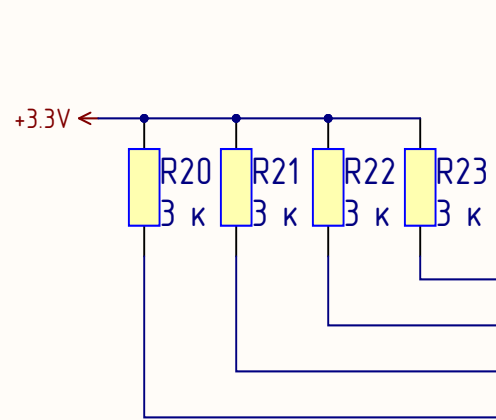
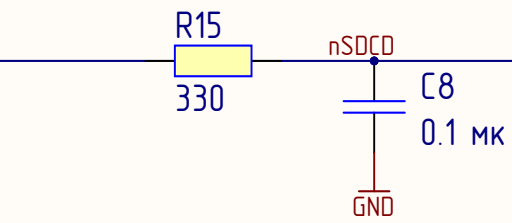
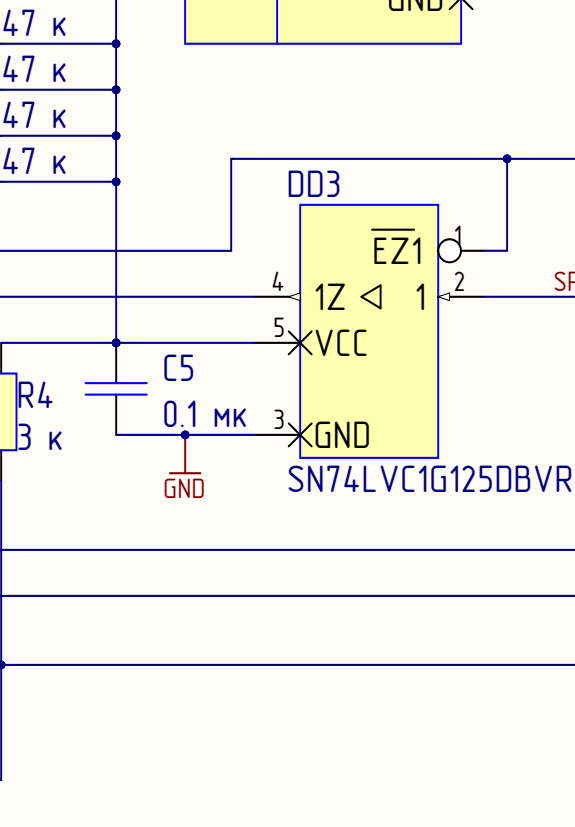
SD



(2) DBG



(2) SPI2

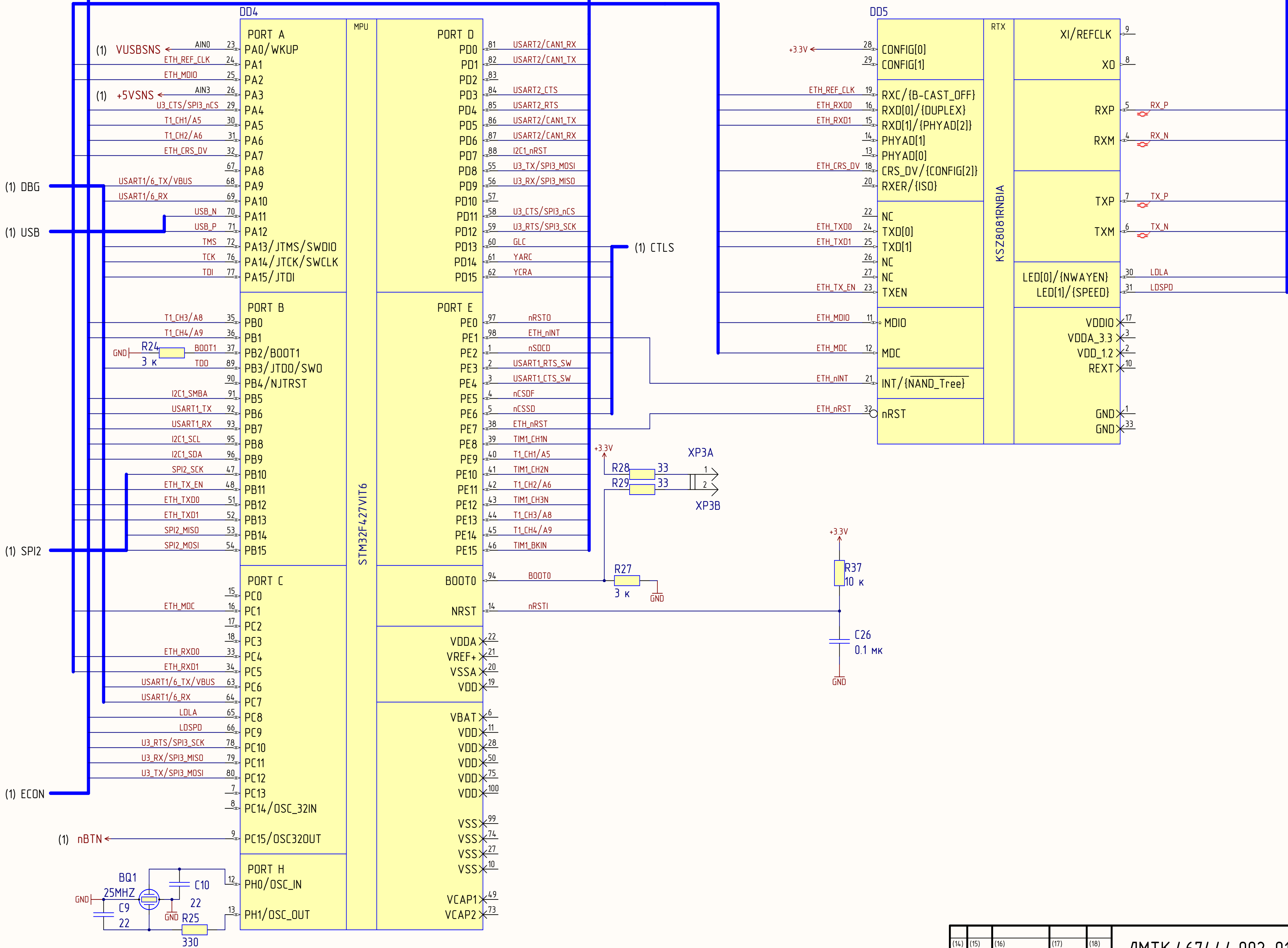


(2) ECON	
+5V	← 1
GND	← 2
+3.3V	← 3
GND	← 4
I2C1_SCL	← 5
I2C1_SDA	← 6
I2C1_SMBA	← 7
I2C1_nRST	← 8
USART2/CAN1_TX	← 9
USART2/CAN1_RX	← 10
USART2_RTS	← 11
USART2_CTS	← 12
USART1_TX	← 13
USART1_RX	← 14
USART1_RTS_SW	← 15
USART1_CTS_SW	← 16
+3.3V	← 17
GND	← 18
U3_TX/SPI3_MOSI	← 19
U3_RX/SPI3_MISO	← 20
U3_RTS/SPI3_SCK	← 21
U3_CTS/SPI3_nCS	← 22
TIM1_CH1N	← 23
TIM1_CH2N	← 24
TIM1_CH3N	← 25
TIM1_BKIN	← 26
T1_CH1/A5	← 27
T1_CH2/A6	← 28
T1_CH3/A8	← 29
T1_CH4/A9	← 30
+3.3V	← 31
GND	← 32
RX_N	← 33
LDLA	← 34
RX_P	← 35
LDSPD	← 36
TX_N	← 37
GND	← 38
TX_P	← 39
GND	← 40

SH

"Плата ввода-вывода"

LMTK.467444.002-0133					SOVA R1.1 01			Лист 1	Листов 2
Схема электрическая принципиальная									
(14)	(15)	(16)	(17)	(18)					
Изм.	Лист	№ докум.	Подп.	Дата					
Разраб.	Милин								
Пров.									
Т. контр.									
(10)	(11)	(12)	(13)						
Н. контр.									
Умб.									

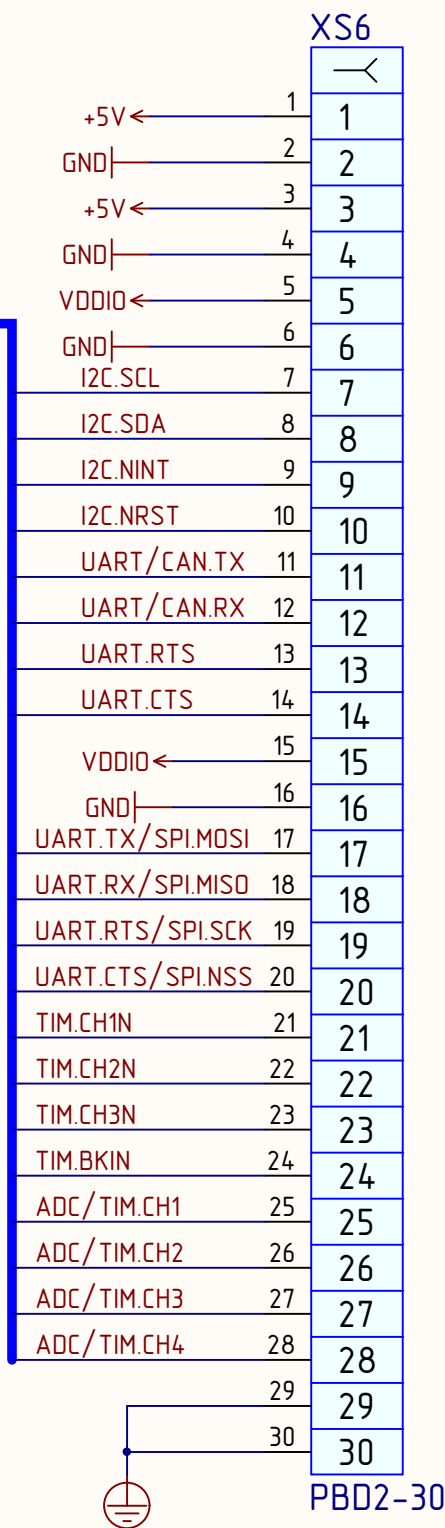
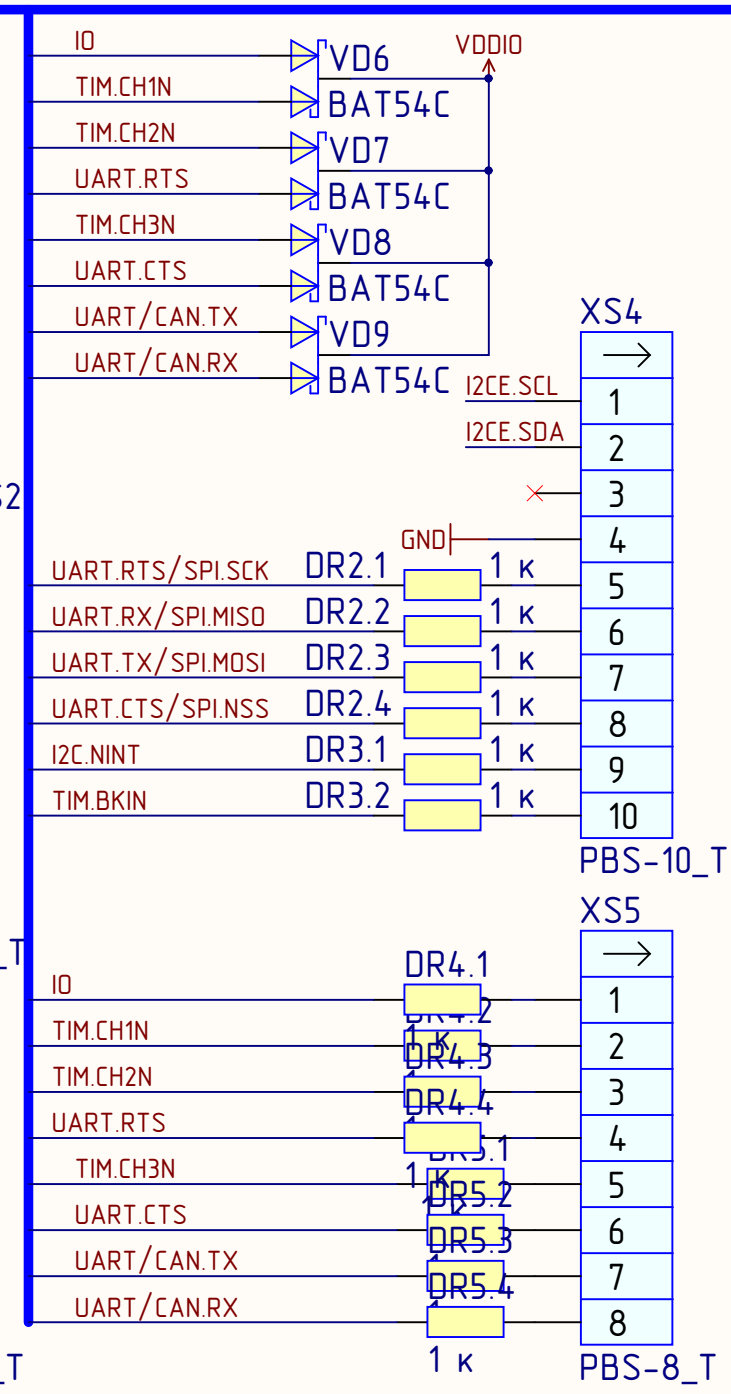
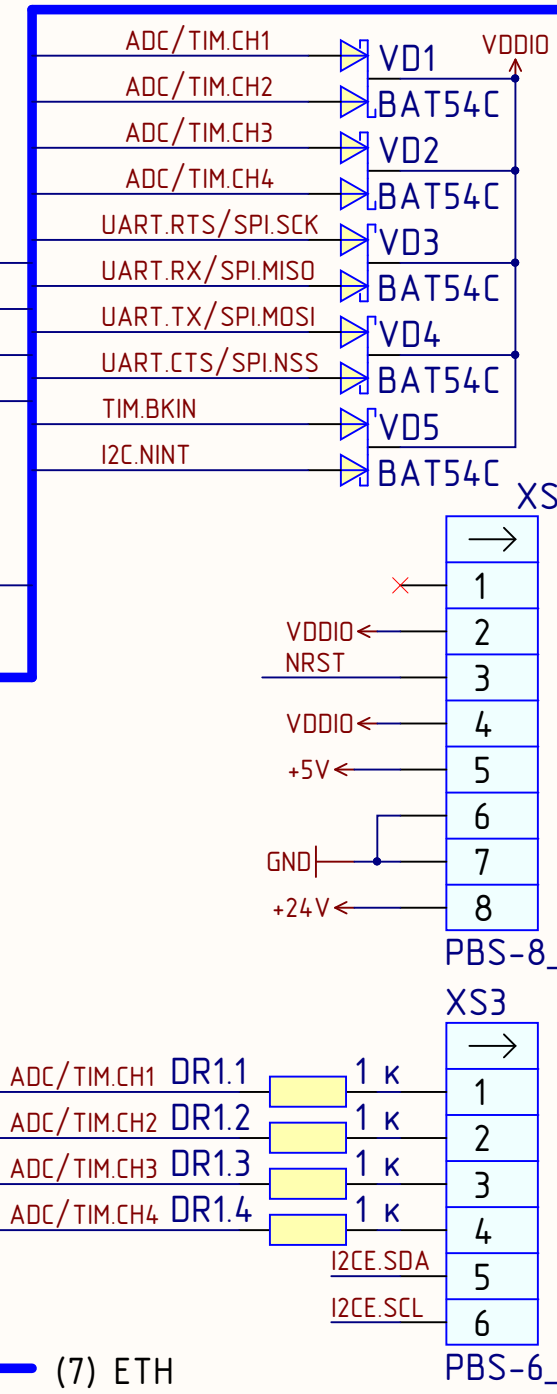
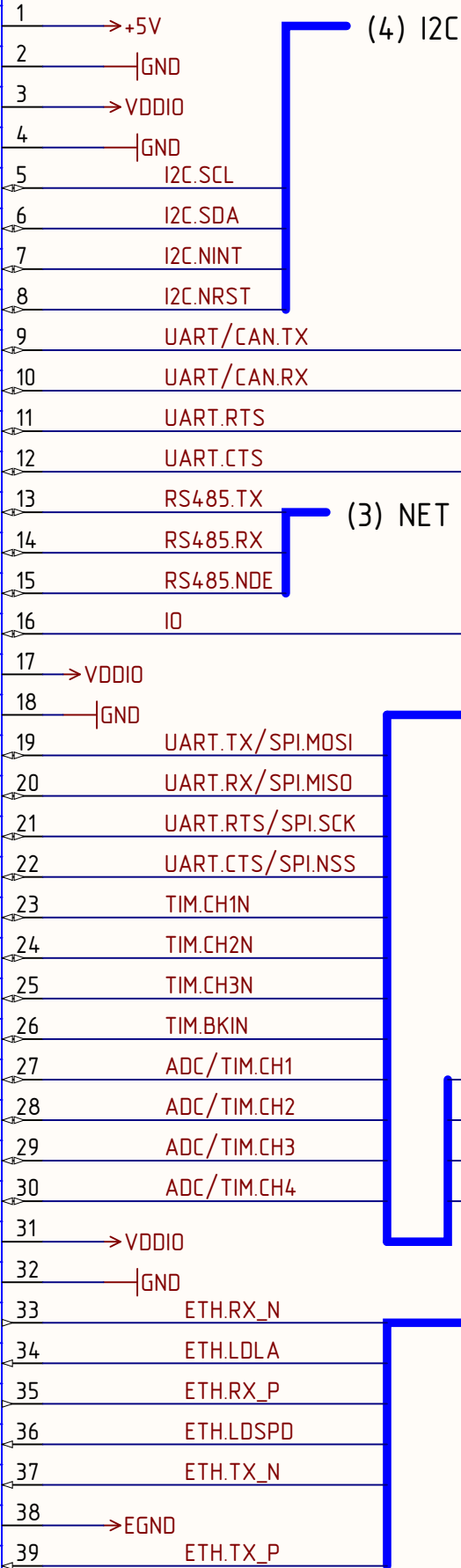


Инд. № подл.	Подл. и дата	Взам. инд. №	Инд. № дубл.	Подл. дата
(19)	(20)	(21)	(22)	(23)

XS1

Цепь	←
+5 В	+5 В 1
GND	GND 2
VDDIO	VDDIO 3
GND	GND 4
SCL	SYNC_S 5
SDA	DATA_S 6
nINT	IRQ_S 7
nRST	IO_S 8
TX	SYNC_A 9
RX	DATA_A 10
nDE	IRQ_A 11
	IO_A 12
TX	SYNC_B 13
RX	DATA_B 14
nDE	IRQ_B 15
	IO_B 16
VDDIO	VDDIO 17
GND	GND 18
TXD	SYNC_C 19
RXD	DATA_C 20
RTS	IRQ_C 21
CTS	IO_C 22
DCD	SYNC_D 23
DTR	DATA_D 24
RI	IRQ_D 25
nRST	IO_D 26
	SYNC_E 27
	DATA_E 28
	IRQ_E 29
	IO_E 30
VDDIO	VDDIO 31
GND	GND 32
	RXN 33
	LDLA 34
	RXP 35
	LDSPD 36
	TXN 37
	EGND 38
	TXP 39
	КОРПУС 40

"Плата ввода-вывода"

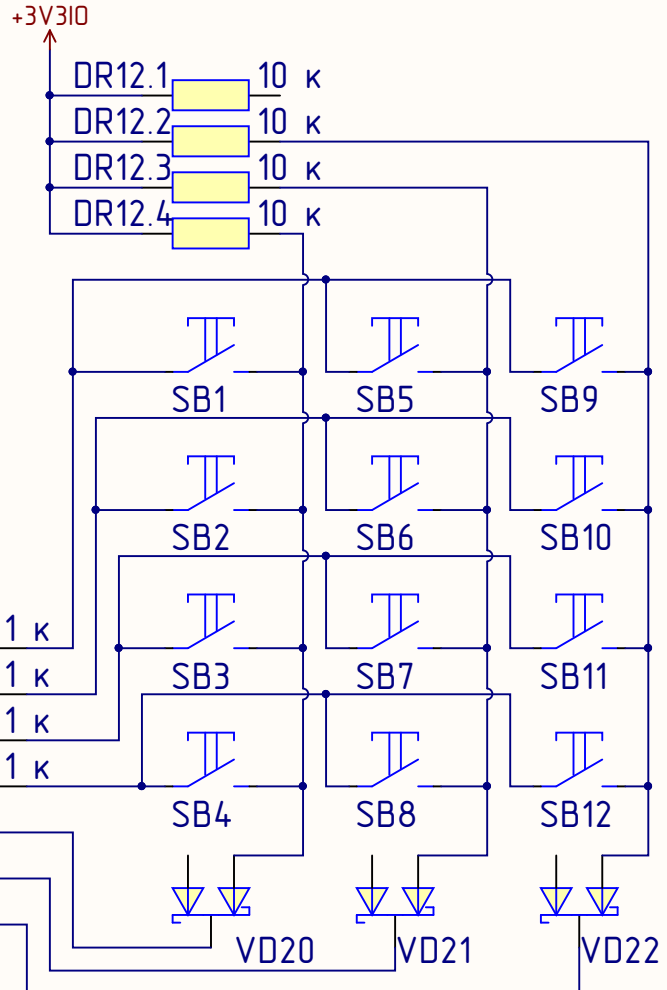
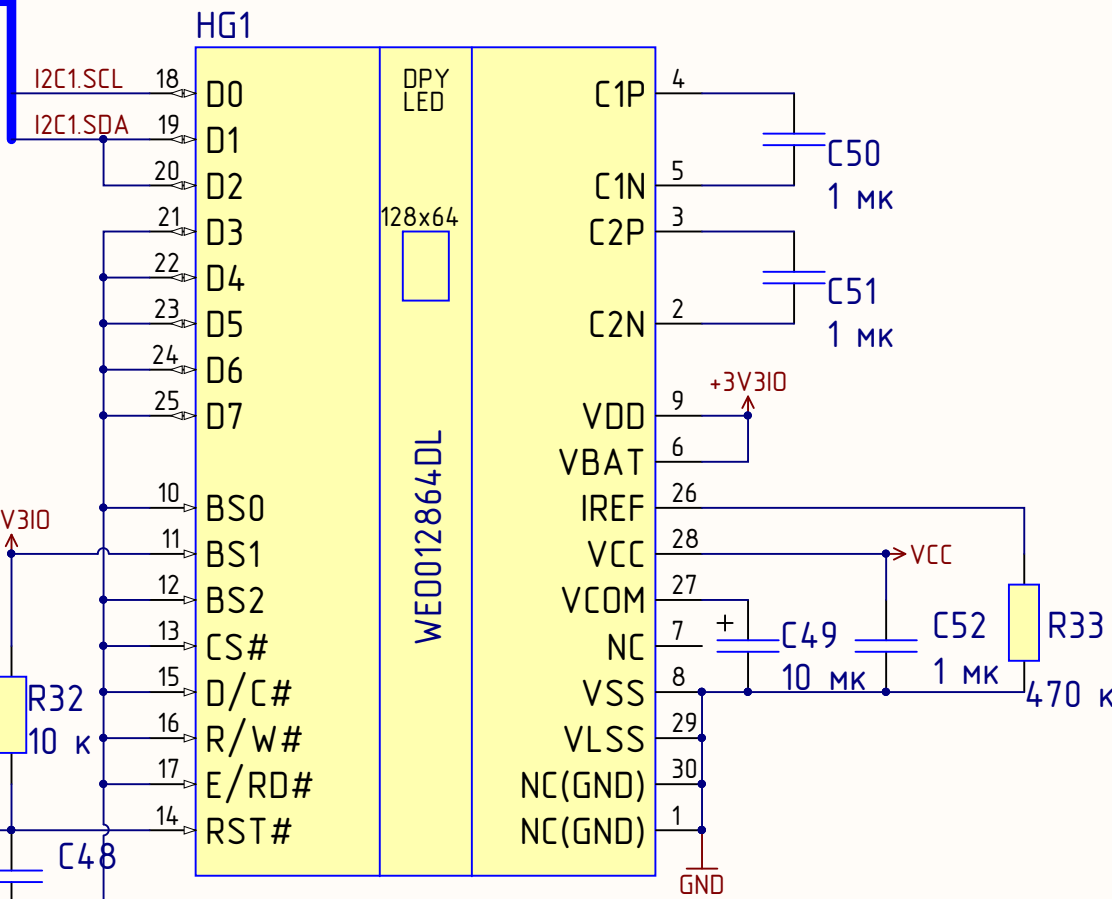
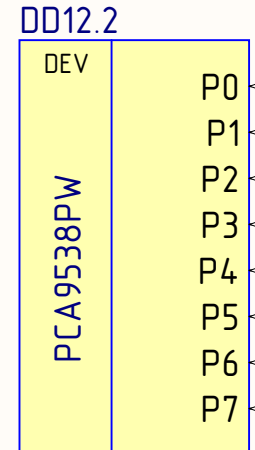
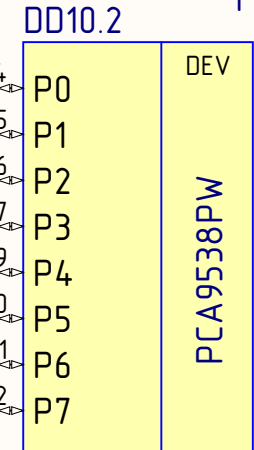
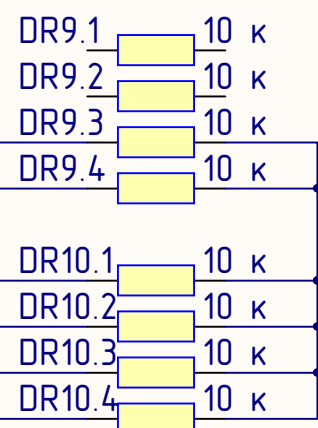
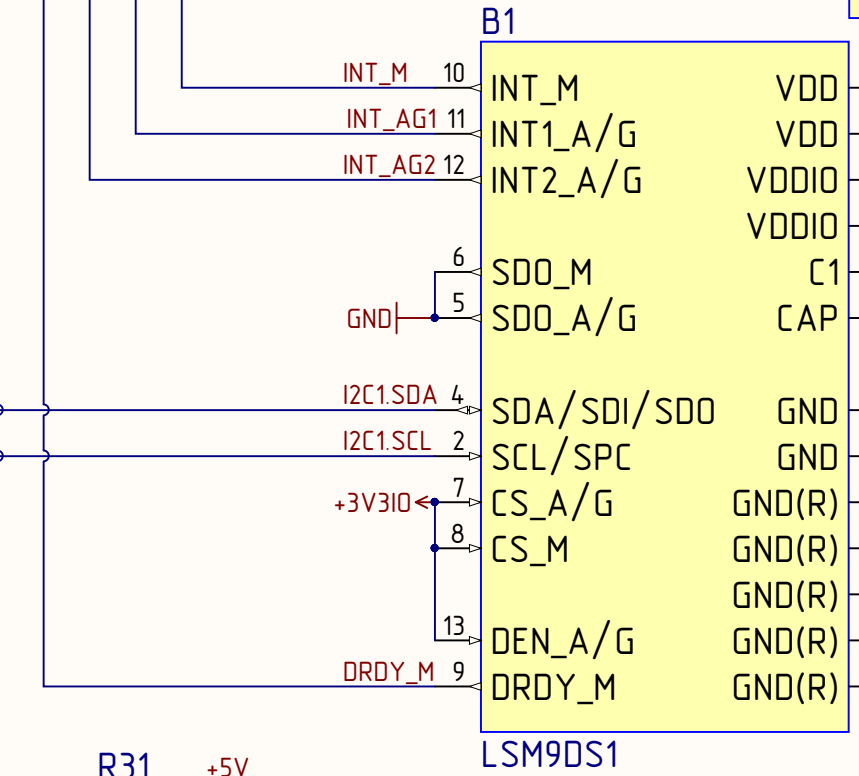
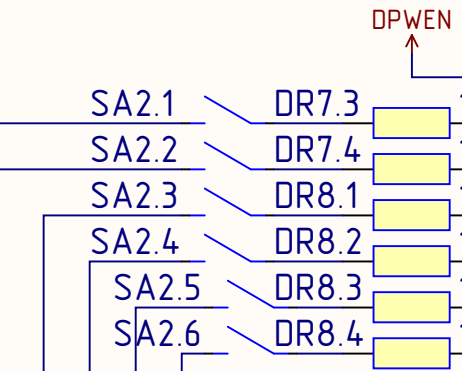
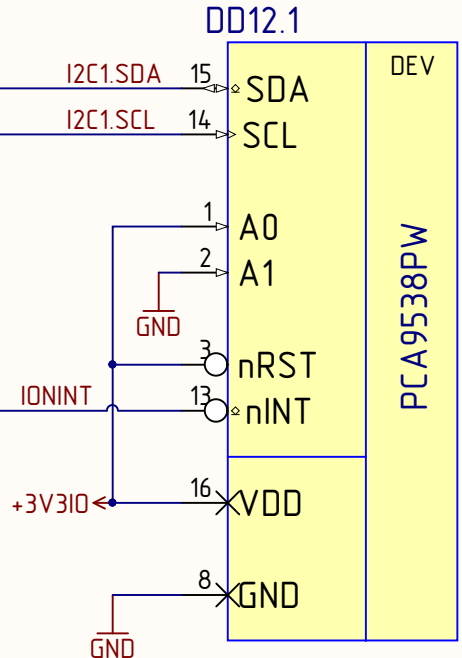
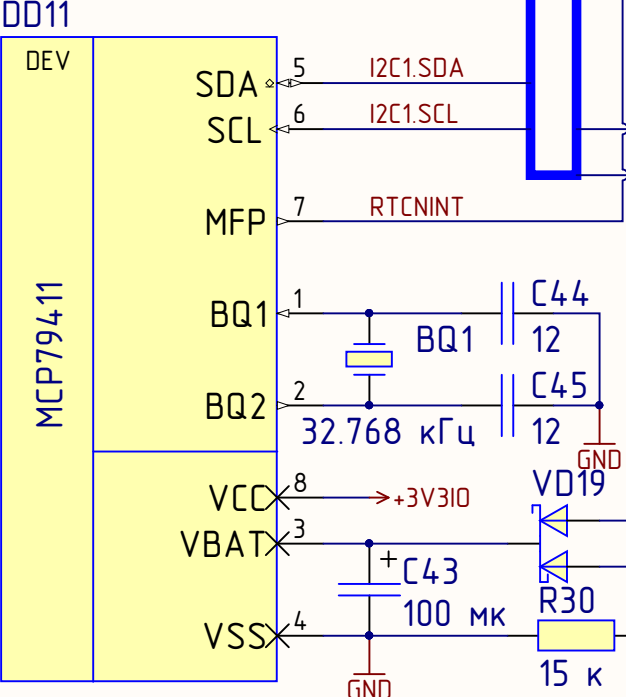
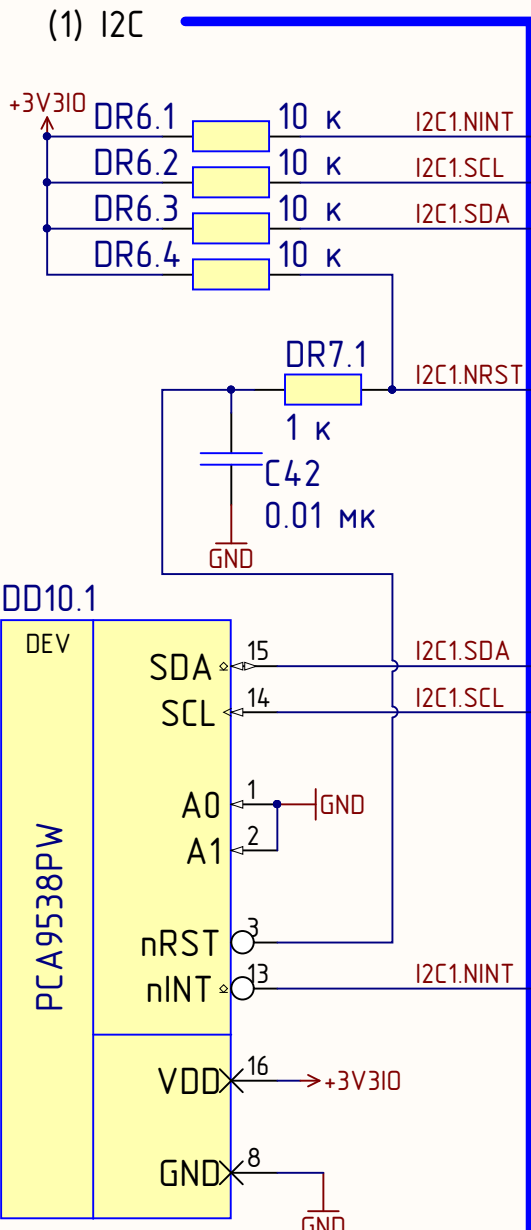


ЛМТК.468366.001-0133				
SDK1.1M				
Схема электрическая принципиальная				
Лист 1 Листов 7				
Формат А3				

(14)	(15)	(16)	(17)	(18)
Изм.	Лист	№ докум.	Подп.	Дата
Разраб.				
Пров.				
Т. контр.				
(10)	(11)	(12)	(13)	
Н. контр.				
Умб.				

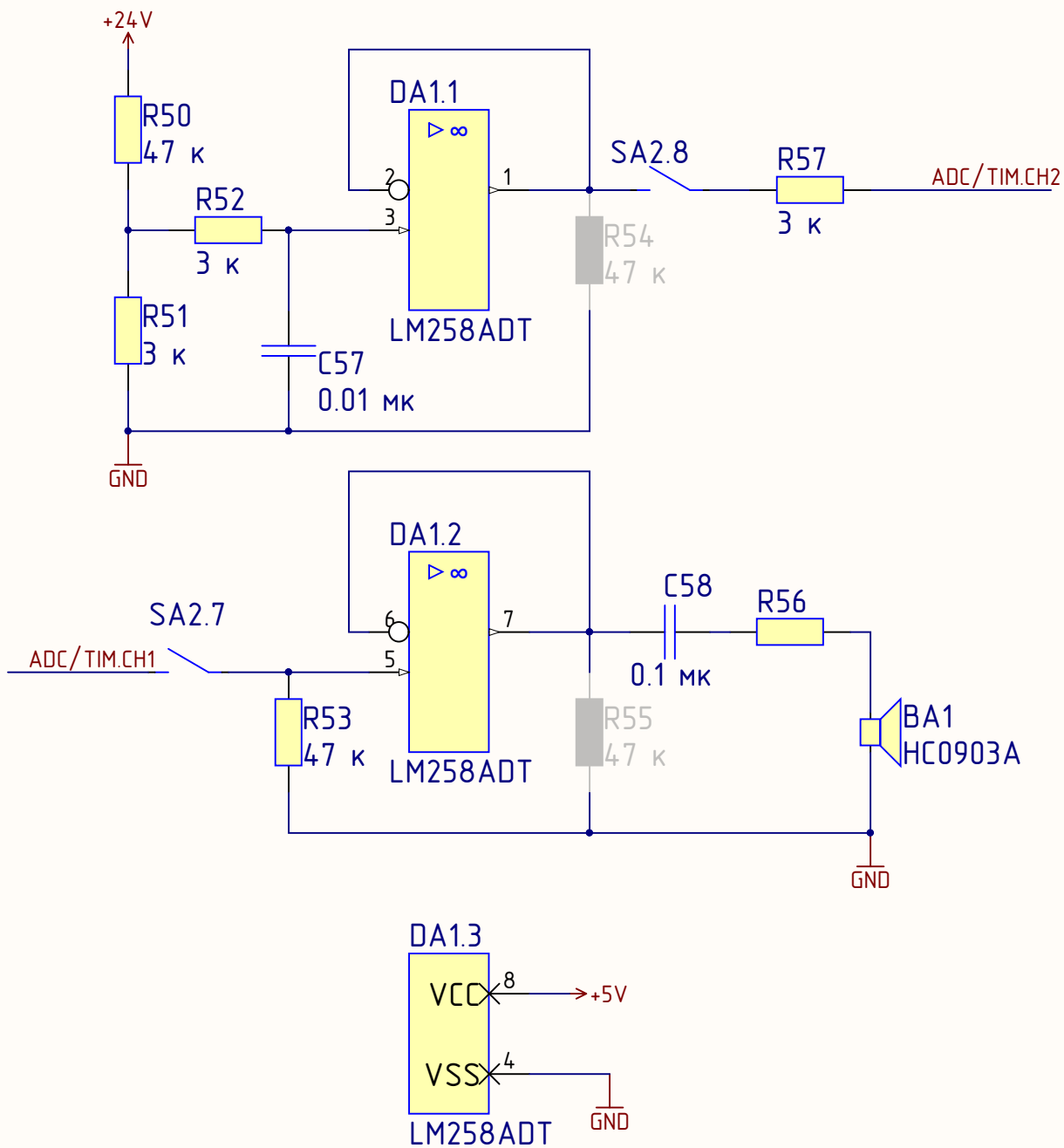
Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. дата
(19)	(20)	(21)	(22)	(23)



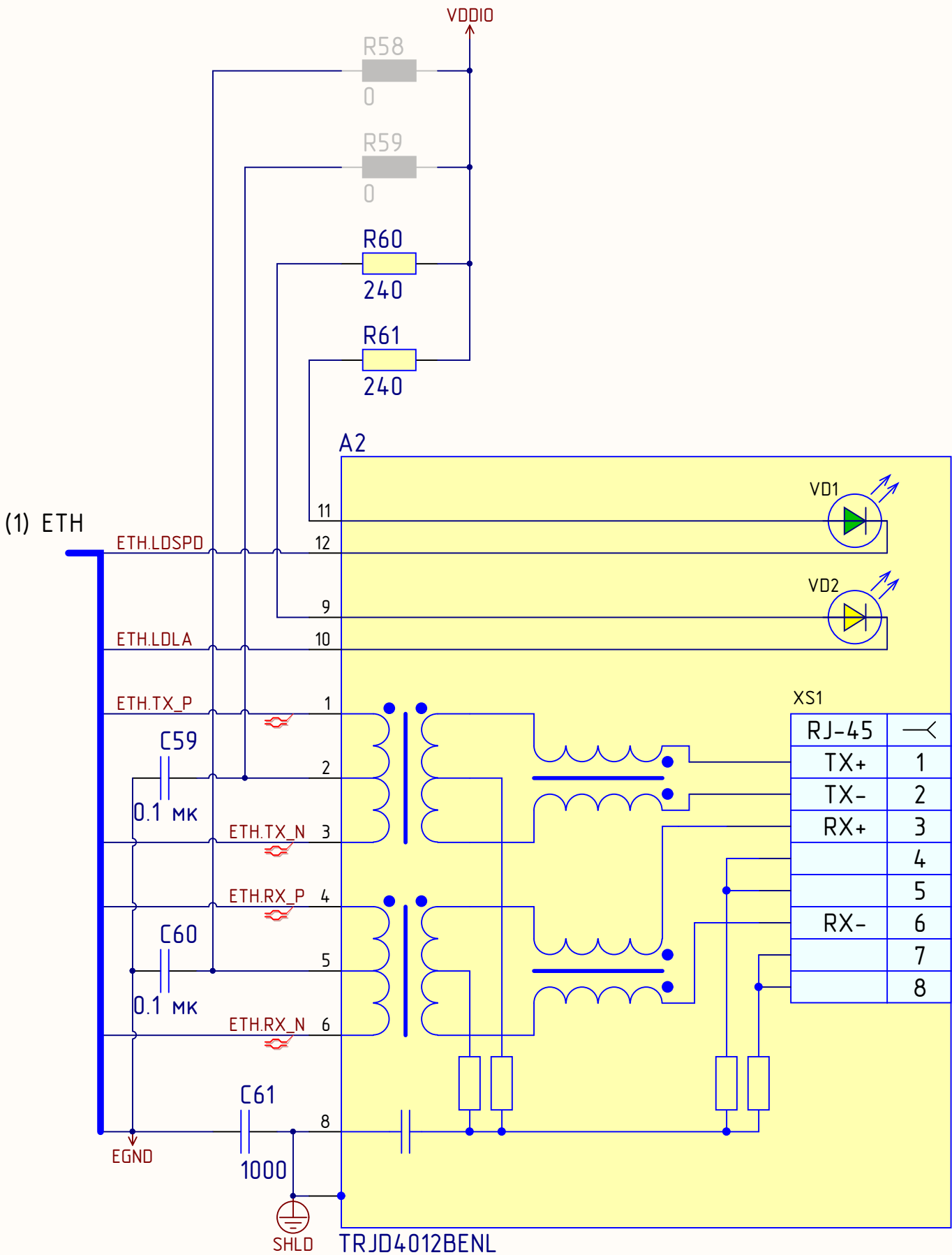


Инд. № подл.	Подп. и дата	Взам. инд. №	Инд. № дубл.	Подп. дата
(19)	(20)	(21)	(22)	(23)

(14)	(15)	(16)	(17)	(18)
Изм.	Лист	№ докум.	Подп.	Дата



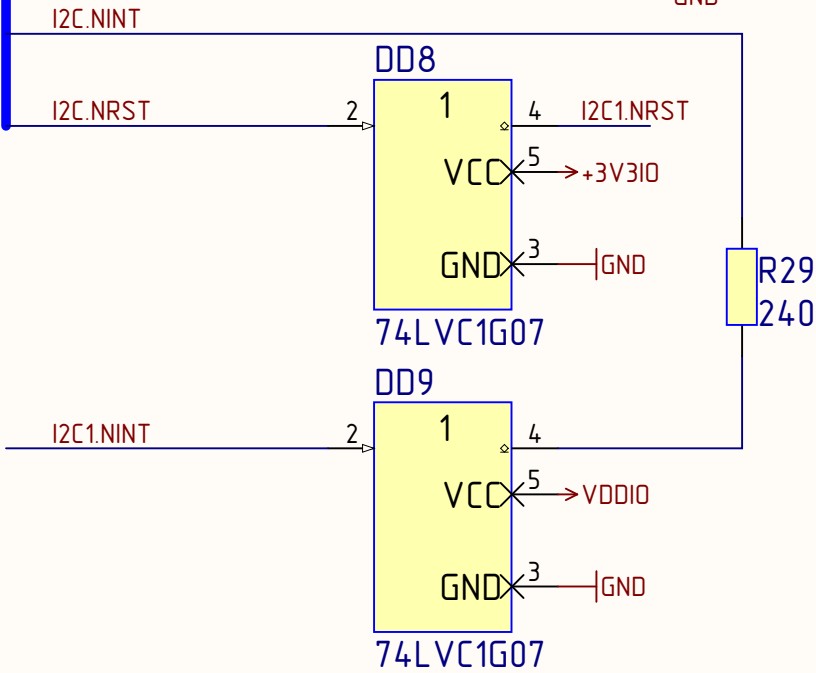
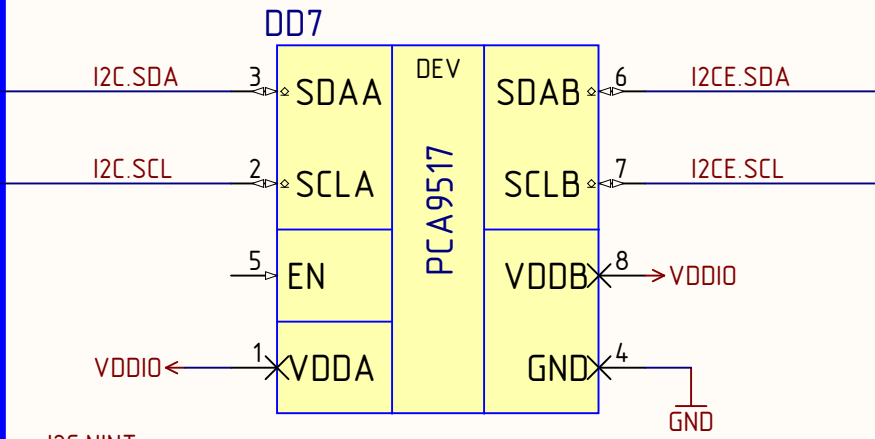
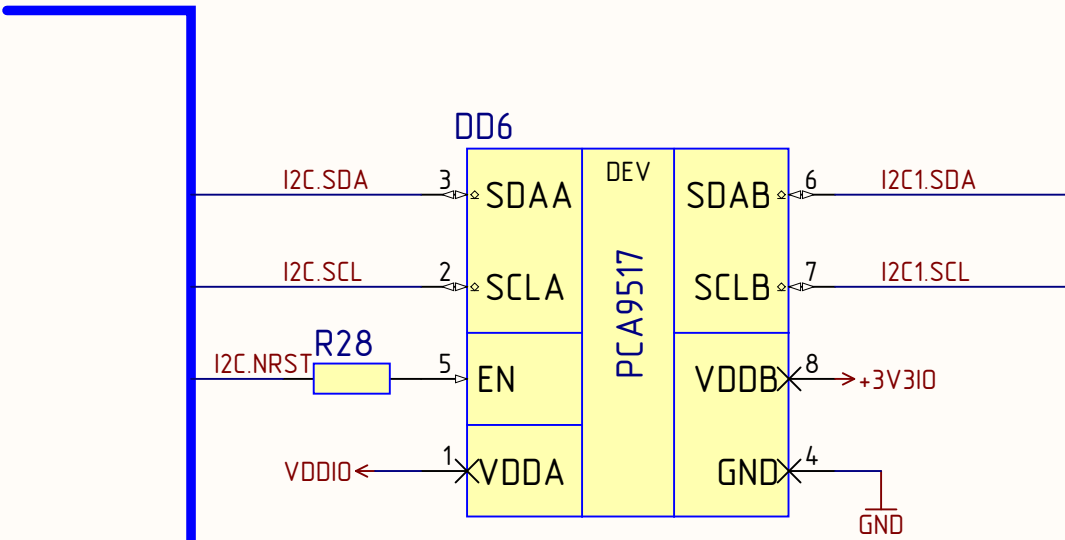
Инф. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. дата
(19)	(20)	(21)	(22)	(23)
Изм.	Лист	№ докум.	Подп.	Дата
(14)	(15)	(16)	(17)	(18)



Инф. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. дата
(19)	(20)	(21)	(22)	(23)

(14)	(15)	(16)	(17)	(18)
Изм.	Лист	№ докум.	Подп.	Дата





Инф. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. дата
(19)	(20)	(21)	(22)	(23)
Изм.	Лист	№ докум.	Подп.	Дата
(14)	(15)	(16)	(17)	(18)