

ארגון המחשב ושפת סף – תשפ"ה-2025, סמסטר ב'

תרגיל מס' 3 – חובה הגשה

מועד הגשה: עד יום שבת 24.05.2025

אופן הגשה: יש להגיש דרך המודל בלבד

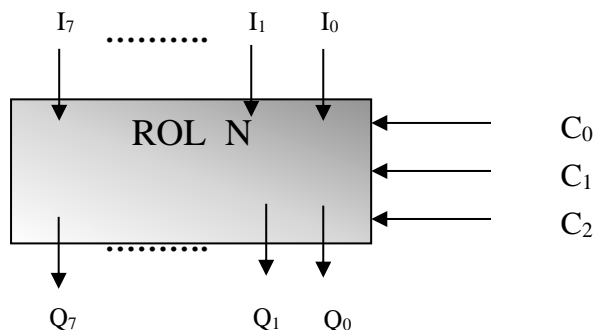
ניתן להגיש מסמך וורד או PDF בלבד. ניתן לענות על השאלות בכתב יד מסודר וקריא, לסרוק לקובץ PDF ולהגיש את קובץ ה PDF

**נספח B ומעבד חד מחזורי**

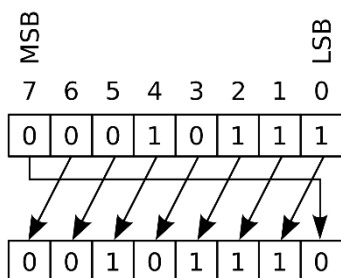
**נספח B פרקים ה ו**

**שאלה 1 (15%)**

שרטטו מעגל לוגי המקבל 8 סיביות בכניסה  $I_0 - I_7$  ו-3 בקרות  $C_0 - C_2$  ובעל 8 יציאות  $Q_0 - Q_7$ .



המעגל מבצע הזזה מעגלית שמאלה (Rotate Left) של סיביות הכניסה בערך  $N$  (בין 0 ל 7) הנתון על ידי  $C_2C_1C_0$  (בהזזה מעגלית שמאלה הכוונה שכל סיבית שיוצאת משמאל נכנסת מימין). מספיק לשרטט את הפתרון באופן סכמטי. אין צורך לשרטט את כל החוטים אבל צריך להיות ברור מהשרטוט ומההסבר לאן כל סיבית נכנסת וכיצד מתקבל הפלט. לדוגמא הזזה מעגלית שמאלה פעם אחת ( $N=1$ ) כלומר  $(C_2=0 \ C_1=0 \ C_0=1)$



יש להשתמש ברכיבים בסיסיים המופיעים בפרק ה'

## שאלה 2 (15%)

התבוננו בתרשים B.8.4 (נספח B) עמוד 145 במדריך הלמידה.

- הסבירו את המונח "falling-edge trigger" (בעברית "מדורבן קצה שעון").
- איך יתנהג המעגל במידה והשעון יהיה באופן קבוע על מצב גבוה "1" ("asserted") ?
- איך יתנהג המעגל במידה ונסיר את שער ה not מהכניסה ל latch המכונה slave ?
- הערה המונחים "falling-edge trigger", "asserted", "slave" מופיעים בתחתית תרשים B.8.4
- תרשים B.8.9 (כמתואר בעמוד 148 במדריך) מתאר את תהליך הכתיבה. איך תהליך זה תלוי בשעון ? אילו ערכים נכנסים ל Register number, Write ו Register data במעבד חד מחזורי ? אילו פקודות מהפקודות המתוארות בפרק ז מבצעות כתיבה למקבץ האוגרים ?

### פרק ז מעבד חד מחזורי

## שאלה 3 (40%)

כל סעיפי שאלה זו מתייחסים לתרשים מעבד חד מחזורי המופיע בעמוד הבא.  
כמו כן נתון שכל אוגר מאוחלל למספרו בחזקת 4 כלומר:

$$\begin{aligned} \$1 &= 1^4 = 1 \\ \$2 &= 2^4 = 16 \\ \$3 &= 3^4 = 81 \end{aligned}$$

וכן הלאה.

- בתרשים הערך הנכנס לכניסת Write Data של זיכרון הנתונים שונה מהמתואר בתרשים 4.24 בספר (עמוד 181 במדריך הלמידה). איך משפיע שינוי זה ועל אילו פקודות? נמקו את תשובתכם.
- רכיבי ה Shift left 2 הוחלפו בשתי מקומות ע"י רכיבי Shift left 4 איך משפיע שינוי זה ועל אילו פקודות? נמקו את תשובתכם.
- במקום חיווט שדה Inst[0...5] ל ALU control נכניס את סיביות Inst [10-15] איך משפיע שינוי זה ועל אילו פקודות? נמקו את תשובתכם.
- נתונה הפקודה הנמצאת בכתובת שאלו הן קווי הבקרה שלה.

RegDst	ALUSrc	MemtoReg	RegWrite	MemRead	MemWrite	Branch	ALUOp	Jump
0	0	0	0	0	1	1	00	1

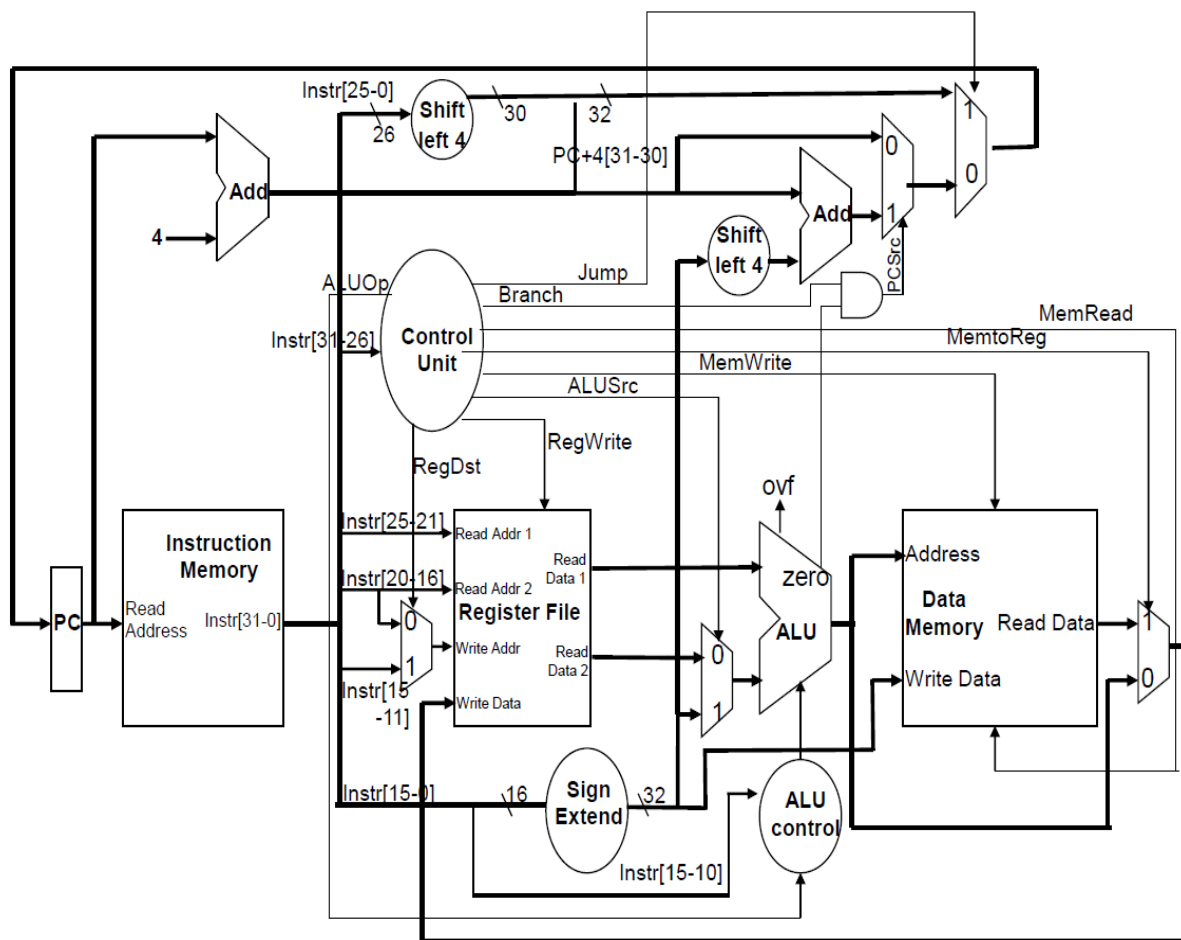
מה מבצעת פקודה זו ? נמקו תשובתכם.

- בהנחה שבמהלך הביצוע של הפקודה המתוארת בסעיף ד מופיעים הנתונים הבאים בשדות פקודה:  
שדה הערך המיידי (סיביות 0 עד 15) ערכו 0x4000 ערך שדה rt (סיביות 16-20) שווה 0x14 וערך שדה rs (סיביות 21-25) שווה 0x14. נתון שכתובת הפקודה בזיכרון היא 0x0006F810.  
בנתונים אילו מה תבצע הפקודה? נמקו את תשובתכם.  
הערה: ניתן להניח שניתן לגשת לכל מרחב הזיכרון.

ו. למעבד נכנסת הפקודה שקידודה 0xaf48ff00 שכתובתה 0x0006f80c בזיכרון, בהנחה שהפקודה מקבלת את הבקורות על פי טבלה 4.18 בספר, מה תבצע פקודה זו על פי נתוני השאלה? נמקו תשובתכם.

ז. במידה ונריץ תחילה את הפקודה בסעיף ו, האם תהיה השפעה על הפקודה המתוארת בסעיף ה?

ח. למעבד נכנסת הפקודה שקידודה 0xaf48ff00 שכתובתה 0x0006f808 בזיכרון, הנחה שהפקודה מקבלת את הבקורות על פי טבלאות 4.12 4.18 בספר, מה תבצע פקודה זו על פי נתוני השאלה? נמקו תשובתכם.



**שאלה 4 (30%)**

הפקודה `beq $8,$2,0x2000` נמצאת במקום `0x00005440` בזיכרון הראשי. כמו כן נתון שערך האוגרים מאותחל לערכם כפול `0x1000` (אוגר 1 `0x1000` אוגר 2 `0x2000` וכן הלאה)

הפקודה מורצת על מעבד ה MIPS המתואר בעמוד הבא **במעבד בוצעו שני שינויים:**  
- **נוסף רכיב `shift left 2`** ביציאה התחתונה ממקבץ האוגרים `Read data 2` (המבצע הזזה של שתי סיביות שמאלה והכנסת שני אפסים מימין).

- **המחבר של ה `branch target` מבצע פעולת חיסור `sub`** (סדר החיסור הוא `pc+4` פחות הערך המיידני המורחב סימן מוכפל בארבע)

(ישנם 10 סימונים K1-K10 עליכם לסמן את הערכים העוברים על הקווים המסומנים **בבסיס הקסא**. בהנחה שהמידע נבדק לקראת סוף פעימת השעון בביצוע הפקודה `beq $8,$2,0x2000`.  
ערך לא ידוע יש לסמן ב X. (הבקורות של הפקודה `beq` הן כמתואר בטבלה 4.18)

