

ארגון המחשב ושפת סף – תשפ"ה-2025, סמסטר ב'

תרגיל חובה מס' 5 מועד הגשה: עד יום 22.6.2025

שאלה 1 (15%):

שאלה זו מתייחסת למעבד העובד באופן עבודה רב מחזורי

למעבד נכנסת הפקודה and \$4,\$6,\$4

• ערכי האוגרים:  $\$6=0x22222222$   $\$4=0x55555555$

• הפקודה נמצאת בכתובת 0x00400014.

יש לענות על כל סעיף בנפרד:

א. מה קידוד הפקודה ב 8 ספרות בבסיס הקסא? ( שדה ה func בפקודה and הוא 0x24 )

ומה תבצע הפקודה ?

ב. בסוף פעימת השעון השנייה, איזה ערך נכנס לאוגר ALUOut? הראו חישוב.

ג. במידה ובסוף פעימת השעון השנייה ערך קו בקרה PCWrite=1, ו PCSource=01? מה

תהיה כתובת הפקודה שלאחר פקודה זו, נמקו. (ניתן להניח ששאר הבקורות ללא שינוי)

ד. במידה ובמהלך פעימת השעון השלישית בביצוע הפקודה ערך ALUSrcB=10 ואילו

ALUSrcA=0 מה תבצע הפקודה? נמקו. (ניתן להניח ששאר הבקורות ללא שינוי)

את מכונת המצבים ותורשים מעבד רב מחזורי ניתן לראות בנספח לתרגיל.

מעבד חד מחזורי+רב מחזורי+צנרת

שאלה 2 (35%):

נתון הקוד הבא :

Address	Code	הפקודה
0x00400000	0x00E62822	sub \$5, \$7, \$6
0x00400004	0x8C810100	lw \$1, 0x100(\$4)
0x00400008	0x00254020	add \$8, \$1, \$5
0x0040000c	0xAC880104	sw \$8, 0x104(\$4)
0x00400010	0x00282020	add \$4,\$1,\$8

כמו כן נתון שבתחילת הקוד האוגרים מאותחלים לערכם כפול 0x100 כלומר אוגר 0x100=\$1  
0x200=\$2 וכן הלאה.

נתון שהזיכרון הראשי מאותחל ב 0x1000 הבתים הנמוכים ל 0x22

ניתן להסתכל על תרשימי חד מחזורי, רב מחזורי וצנרת בנספח תרשימי חומרה.

ענו על השאלות הבאות (כל סעיף בנפרד אלא אם נכתב אחרת)

- בכמה פעימות שעון יורץ קוד זה בטכנולוגיית חד מחזורי, רב מחזורי וצנרת (לצורך החישוב נניח שהצנרת ריקה לפני תחילת הקוד).
- בנתוני סעיף א מהו ה CPI הממוצע לכל ארכיטקטורה חד מחזורי רב מחזורי וצנרת ? האם ניתן לדעת באיזו ארכיטקטורה הקוד ירוץ מהר יותר ? נמקו תשובתכם.
- במידה והקוד יורץ באופן חד מחזורי וקרתה תקלה וקו בקרה MemtoReg=0 באופן קבוע , מה יהיה ערכו של אוגר \$4 בסיום הקוד ?
- במידה והקוד יורץ באופן חד מחזורי וקרתה תקלה וקו בקרה ALUOp=00 באופן קבוע , מה יהיה ערכו של אוגר \$4 בסיום הקוד ?
- במידה והקוד יורץ באופן עבודה רב מחזורי , האם ניתן לדעת איזה ערך יכנס לאוגר MDR בסוף פעימת השעון החמישית בביצוע קוד זה ? אם לא מדוע ? אם כן הציגו ערך זה ב 8 ספרות הקסאדצימליות.
- במידה והקוד יורץ באופן עבודה רב מחזורי , האם ניתן לדעת איזה ערכים יכנסו לאוגרים A ו B בפעימת השעון השמינית בביצוע קוד זה ? אם לא מדוע ? אם כן הציגו ערכים אלו ב 8 ספרות הקסאדצימליות.
- במידה והקוד מורץ באופן עבודה רב מחזורי, ובמידה וכניסה מספר 1 של המרביב של MemtoReg מחווט לאוגר IR (Instruction register) במקום לאוגר MDR (Memory data register) מה יהיה ערכו של אוגר \$1 בסוף הקוד ?
- במידה והקוד מורץ על מעבד בטכנולוגיית צנרת זהו את כל סיכוני הנתונים שבקוד זה, ותארו את אופן טיפולם ע"י יחידות החומרה המתאימות. יש לציין כסיכון גם את חציית מקבץ האוגרים
- סדרו את הקוד כך שירוצ באופן הכי יעיל עבור מעבד העובד בטכנולוגיית צנרת. במצב זה ציינו את כל סיכוני הנתונים , ותארו את אופן טיפולם ע"י יחידות החומרה המתאימות. יש לציין כסיכון גם את חציית מקבץ האוגרים. האם צמצמנו את כמות סיכוני הנתונים ? נמקו את תשובתכם.



שאלה 4 (20%) :

קטע הקוד שלעיל מורץ על מעבד העובד בטכנולוגיית צנרת כולל יחידת העברה קדימה (forwarding unit) ויחידת איתור סיכונים (HDU).  
(א) עבור הקוד הבא, זהו את כל תלויות הנתונים (כולל חציית מקבץ האוגרים) . יש לתאר עבור כל סיכון נתונים איזה פתרון חומרה מבוצע עבורו.

I1. sw \$2,0x20(\$0)

I2. add \$8, \$4,\$2

I3. lw \$6,0(\$8)

I4. slt \$3, \$8,\$6

I5. add \$4,\$5,\$6

את תיאור סיכונים הנתונים יש לתאר ע"פ הסיווג הבא (בנוסף יש לפרט את פרטי האוגרים ומספרי הפקודות בסיכון והפתרון לסיכון)

- ע"פ מקרים 1a, 1b, 2a, 2b (כמתואר בנספח לתרגיל) ביחידת העברה קדימה Forwarding unit ואת הפתרון אליהם

- הסיכון של ה lw המזוהה ביחידת ה HDU הנקרא גם בשם "load use"

- תלות הנתונים הנקראת "חציית מקבץ האוגרים"

ב. בתרשים שבעמוד הבא (המתאר את עיקרי נתיב הנתונים בצנרת) מתוארת פעימת השעון החמישית בביצוע הקוד של סעיף א. עליכם להחליף את 19 סימני השאלה בתרשים בערך המתאים

הסימון בהתאם להנחיות הבאות :

- יש להעתיק את התרשים ולסמן את הערך המתאים ע"ג התרשים בצורה ברורה
- בתחילת הקוד ערכם של אוגרי מקבץ האוגרים הינו מספר האוגר כפול 8 (כלומר ערך האוגר 1 הינו 8, ערך האוגר 2 הינו 16, וכן הלאה).
- ערכם של מאה הבתים הנמוכים בזיכרון הינו 0x11.
- במידה ולא ניתן לדעת ערך בקו מסוים יש לסמן X.

