



## 저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

석사학위논문

딥러닝(CNN) 이용한 PCB 불량 검출  
시스템 설계 및 구현

Design and Implementation of PCB Defect Detection  
System using Deep Learning

최 원 호

한양대학교 공학대학원

2022년 2월

석사학위논문

딥러닝(CNN) 이용한 PCB 불량 검출  
시스템 설계 및 구현

Design and Implementation of PCB Defect Detection  
System using Deep Learning

지도교수 조 인 휘

이 논문을 공학 석사학위논문으로 제출합니다.

2022년 2월

한양대학교 공학대학원  
컴퓨터공학 전공  
최 원 호

이 논문을 최원호의 석사학위논문으로 인준함

2022년 2월

심 사 위 원 장 : 이병호

심 사 위 원 : 조인휘

심 사 위 원 : 손규식



한양대학교 공학대학원

## 목차

제 1 장 서론 .....	1
1.1 연구의 배경 .....	1
1.2 연구 목적 .....	2
1.3 연구 범위 및 내용 .....	4
제 2 장 관련연구 .....	6
2.1 딥러닝 기반의 영상 처리 기술 동향 .....	6
2.1.1 LeNet .....	6
2.1.2 AlexNet .....	8
2.1.3 VGGNet .....	10
2.1.4 GoogleNet .....	12
2.1.5 ResNet .....	12
2.2 컨벌루셔널 뉴럴 네트워크 .....	13
제 3 장 연구목표 .....	15
3.1 PCB 조립 불량 검출 시스템 개발 .....	15
3.3 전처리 기법 연구 .....	16
3.4 전처리를 이용한 CNN 효율 향상 .....	16
제 4 장 설계 및 구현 .....	17
4.1 PCB 조립불량 검출 시스템의 설계 .....	17
4.1.1 구현환경구성 .....	17

4.1.2 학습 데이터 구성 .....	1 8
4.1.3 CNN 구조 구현.....	2 1
<b>4.2 검출 정확도를 위한 전처리 추가 구성.....</b>	<b>2 2</b>
4.2.1 Grayscale.....	2 3
4.2.2 Bilateral Filter .....	2 4
4.2.3 Opening.....	2 5
4.2.4 Canny-Edge.....	2 5
<b>4.3 전처리 후 CNN 적용 .....</b>	<b>2 8</b>
제 5 장 성능평가.....	2 9
<b>5.1 성능평가.....</b>	<b>2 9</b>
5.1.1 성능평가 대상 .....	2 9
5.1.2 진행 방법 .....	3 0
5.1.3 실험결과.....	3 1
5.1.4 성능비교.....	3 4
제 6 장 결론 및 향후 연구.....	4 2
<b>6.1 결과.....</b>	<b>4 2</b>
<b>6.2 향후 연구과제 .....</b>	<b>4 3</b>
6.2.1 검출항목 확대 .....	4 3
6.2.2 상황에 맞는 전처리 방식의 분류 .....	4 4
6.2.3 다른 CNN 모델들과의 비교 .....	4 5

## 그림 목차

[그림 1].....	7
[그림 2].....	7
[그림 3].....	8
[그림 4].....	10
[그림 5].....	11
[그림 6].....	11
[그림 7].....	13
[그림 8].....	14
[그림 9].....	15
[그림 10].....	19
[그림 11].....	19
[그림 12].....	21
[그림 13].....	22
[그림 14].....	24
[그림 15].....	24
[그림 16].....	25
[그림 17].....	26
[그림 18].....	26
[그림 19].....	27

[그림 20].....	2 7
[그림 21].....	2 8
[그림 22].....	2 9
[그림 23].....	3 0
[그림 24].....	3 8
[그림 25].....	3 8
[그림 26].....	3 8
[그림 27].....	3 9
[그림 28].....	3 9
[그림 29].....	3 9
[그림 30].....	4 3
[그림 31].....	4 4
[그림 32].....	4 4



## 국문초록

2013년 산업통산자원부에서 발표한 보고서에 따르면 제조업의 인건비 비율이 60%이상이 되는, 고정지출 중 가장 높은 비율을 차지하고 있고, 2021년 현재도 높은 비율로 인건비는 계속 상승하고 있다

그럼 에도 계속되는 국제 간의 무역전쟁 속에서 저렴한 인건비를 찾아 나선 많은 제조업체들이 자국으로 이전하는 추세이며 인건비를 줄이며 제품의 품질을 높일 수 있는 공장 자동화와 많은 투자가 이루어지는 추세이다.

하지만 중소기업에 비해 안정적인 수익 구조를 가진 대기업은 매년 수익의 많은 부분을 설비에 투자를 하는 반면 중소기업은 대기업에 비해 그 비율이 적을 수밖에 없고 결과적으로 중소기업은 대기업보다 높은 불량률과 높은 인건비 비율을 보이고 있는 상황이다.

이러한 이유로 이번 연구를 통해 항상 일정하고 정확하게 작업물의 불량을 검사하고 찾아 낼 수 있는 영상처리 시스템을 설계하고 연구해 볼 것이다.

본 연구에서는 대부분의 제조업에서 적용되는 PCB 조립 과정에서의 불량을 검출하는 시스템을 개발한다.

다양한 패턴과 불규칙적인 케이블 등의 다양한 외부 요소들 때문에 기존의 영상처리 기법으로는 PCB 조립 불량 검출에 적용하기에 한계를 보이지만, 딥러닝 기법의 급진적인 발전을 통해 더 높은 정확도의 가능성을 증명해 보이고자 한다.

또한 다양한 영상처리기법의 연구를 통해 딥러닝 동작 전에 판단하고자 하는 대상의 이미지를 조금 더 정확하게 표현하고, 특별히 판단이 필요 하지 않은 부위의 이미지를 단순화시키는 작업을 할 것이다.

이번 연구에서는 딥러닝 기법 중에 CNN 방식을 사용하였으며 간단한 구조로 이해와 변형이 쉬우며 파라미터의 개수를 줄이고 학습 스킵 횟수를 줄여

효율을 증가시킬 수 있는 VGGNet 기반으로 설계하였고, 모니터 AD Board의 두 종류의 커넥터의 조립성을 판단함으로써 해당 분야에 적용 가능성을 판단 할 것이며, 전처리동작을 추가 시킨 시스템 에서의 정확도를 비교하여 개선된 결과에 대해 분석해 보았다.



# 제1장 서론

## 1.1 연구의 배경

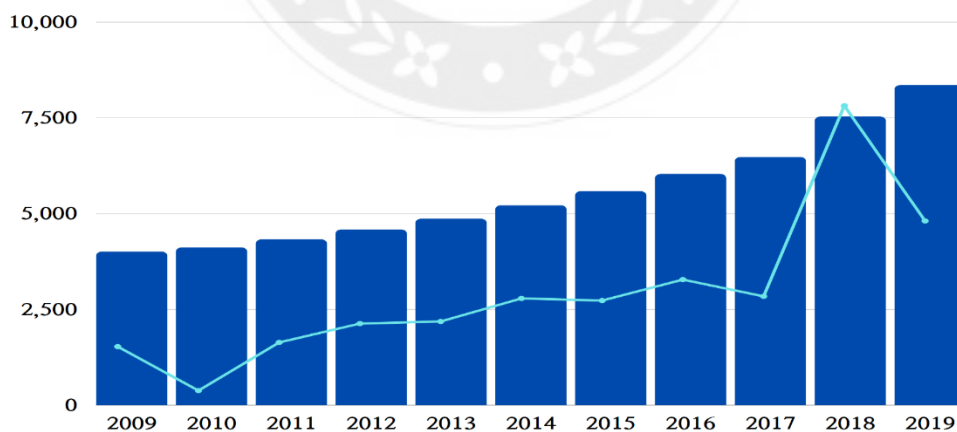
2000년대 초부터 많은 제조업체들은 매년 높은 비율로 상승하는 인건비 때문에, 국제적인 경쟁력을 갖추기 위해 중국과 같은 인건비 저렴한 나라로 제조공장을 이전하였다.

하지만 최근 중국의 인건비 상승과 전 세계적인 무역전쟁으로 인해 많은 기업들이 리쇼어링(reshoring)을 추진하고 있다.

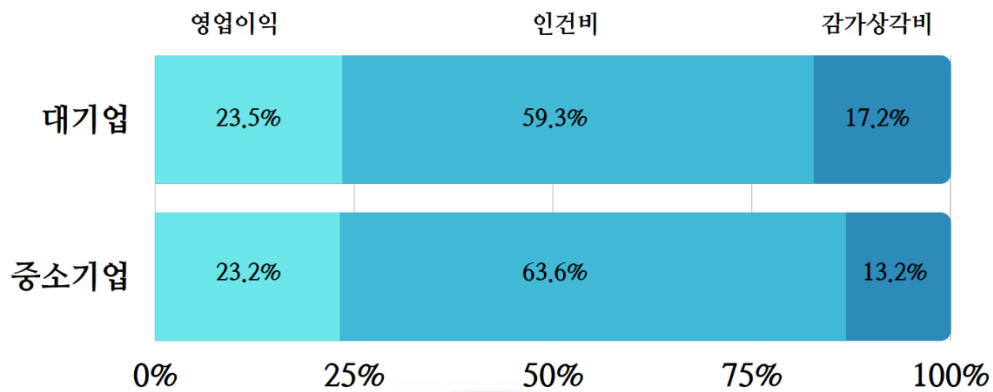
2013년 산업통산자원부에서 발표한 보고서에 따르면 제조업의 인건비 비율이 대기업 59.3% 중소기업 63.6%로 고정비의 가장 높은 비율을 차지하고 있다.

이처럼 많은 외부적은 요인 안에서 예상치 못하는 Risk를 감당하기보다 많은 제조업 회사들은 가장 절감 대상인 인건비를 줄여 생산성과 품질의 질을 향상시키기 위해 많은 노력과 투자를 하고 있다.

설비 투자적인 부분에서도 중소기업과 상대적으로 안정적인 수익구조를 가지고 있는 대기업 간의 차이를 보이고 있는데, 매년 이 차이는 늘어날 수밖에 없는 구조이다. 이로 인해 제품 불량률의 차이가 보이고 있다.



[차트 1]



[차트 2]

인건비와 제품의 품질 강화를 위한 기업 들의 가장 큰 관심사는 공장 자동화이며 이 중에서도 많은 영역에 적용할 수 있는 Vision 이 가장 중요한 요소 중 하나이다.

최근 딥러닝 기술의 많은 발전을 통해 안정적인 성능동작을 보여줌에 따라 많은 기업들의 공장자동화에 적용 중이며 적용을 위한 연구 중에 있다.

제조 공정에서 새로운 제품의 검사나 생산이 진행되기 위해서는 Vision 을 위한 새로운 알고리즘을 개발해야 하는 기존의 Rule Base와는 다른 유연성을 보여 주며 생산 공정 중에 취득되는 이미지의 분석을 통해 계속 정확도를 올릴 수 있는 딥러닝 방식의 영상처리 기법이 많이 이용되고 있다.

## 1.2 연구 목적

최근 머신비전 전문업체인 Vision System Deign(VSD)에서 진행한 머신비전의 주요 디자인 트렌드를 파악 설문조사에 따르면 제조업체의 경우 73%의 비율로 딥러닝을 사용하고 있는 중이며, 그중 35%는 높은 빈도로 사용

하고, 38%는 가끔 사용된다는 설문 결과가 있다.

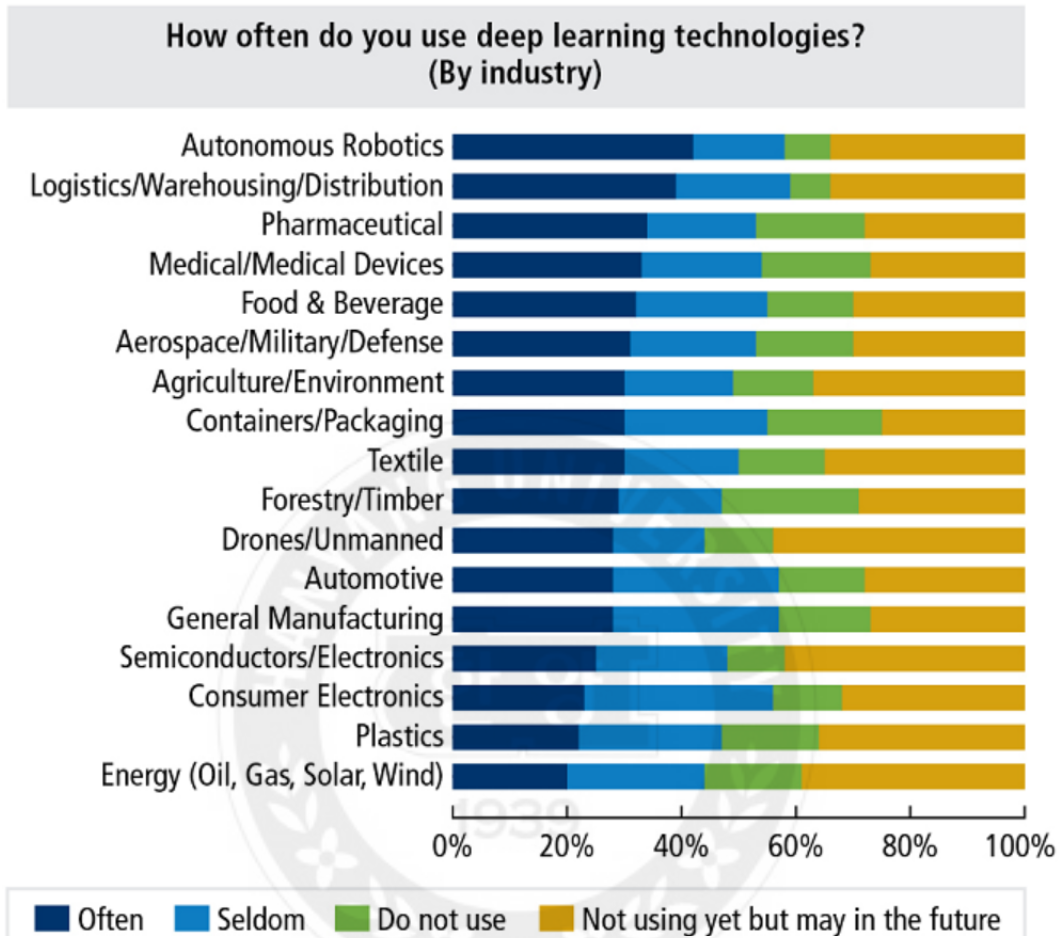
머신 비전의 의한 부품의 결함 적용사례가 증가되고 확장되면서, 복잡하고 불규칙한 패턴안에서의 미세한 크기의 결함의 측정에서 성능(정확도, 속도)의 한계를 보이고 있다.

딥러닝 기법 중 CNN(Convolutional Neural Network) 이 영상 인식 분야에 가장 많이 대중적으로 사용되고 있다. 이 방법은 사용자가 직접 특징을 지정해 주는 방식이 아닌 자동적인 특징 추출 기능이 강력한 것이 특징이며, 그로 인해 전처리 과정 중에 필터의 영향을 크게 받지 않는 것으로 알려졌다.

거의 대부분의 전자 장치에 포함되어 있는 PCB(Printed Circuit Board)의 조립성을 검사한다는 한정적인 조건 안에서 이미지 전처리를 통한 딥러닝 학습은 다음과 같은 이유로 성능 향상에 도움이 될 것으로 예측되었다.

PCB 에는 다양한 종류의 회로들과 문자들이 인쇄되어 있어 매우 복잡하고 불규칙적인 패턴을 가지고 있는 것에 비해 조립이라는 개념을 사용할 수 있는 부품들은 상대적으로 분명하고 단순한 구조를 가지고 있다.

그로 인해 전처리 단계에서 Data의 이미지를 단순화와 확장을 병행하여 조립성을 판단해야 하는 부분의 영역의 특징을 부각시켜 CNN의 성능을 비례 보려고 한다.



### 1.3 연구 범위 및 내용

해당연구에서는 일반적인 Display Panel의 제어를 하는 AD Board의 두 종류의 커넥터의 조립성을 판단하는 시스템을 설계 구현한다.

검출 대상의 특성에 따라 딥러닝 방식의 영상처리 구조를 통해 구현하며 CNN 기반의 VGGNet 모델을 사용하여 구현한다.

그 후, 일반적인 CNN 구조가 아닌 상황적 특성을 고려한 검출도 향상을 위한 연구가 진행된다.

이는 PCB의 조립성이라고 판단해야 하는 부분의 모습은 상대적으로 단순하며 명확한 모양을 하고 있어, 전처리를 통하여 이미지의 단순화를 시킴

으로써 조금 더 나은 정확도와 속도를 보이는지에 대한 연구를 진행한다.

다양한 이미지분석 기법을 검토 연구를 진행한다. 그 후 조립성이 판단되는 부분의 정확한 윤곽을 검출할 수 있는 전처리 기법을 선택하여 딥러닝 모델에 인풋데이터로 사용한다.

일반적인 CNN 구조의 시스템에서의 결과 값과 전처리 기법을 사용한 시스템에서의 결과 값을 비교 분석 한다.



## 제2장 관련연구

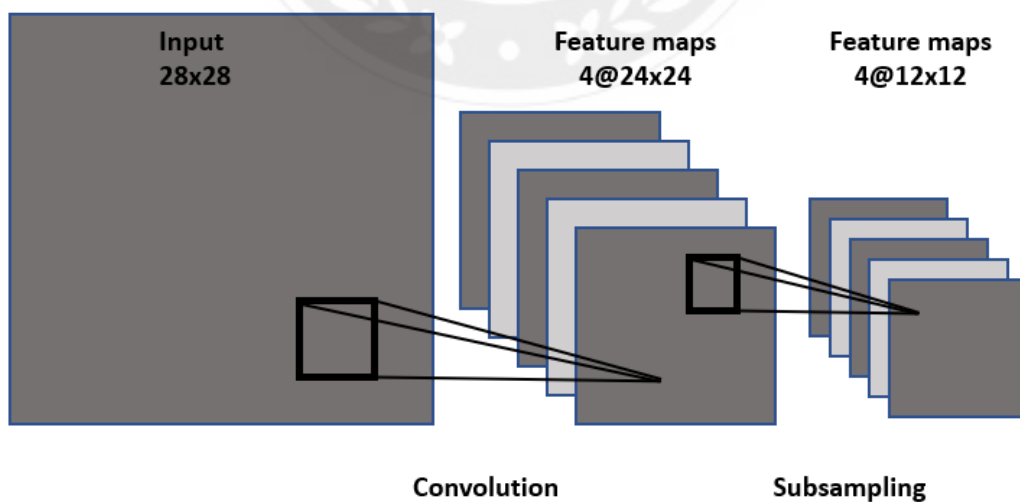
### 2.1 딥러닝 기반의 영상 처리 기술 동향

딥러닝 안에서 영상처리 분야로 가장 선호되고 있는 기술이 CNN이라고 불리는 알고리즘이다. 이는 원본 데이터에 필터를 적용 값을 추출하는 방식으로 구성되어 있다.

본 절에서는 딥러닝 영상처리 기술에 가장 많이 사용되고 있는 기술 동향과 종류를 알아보며, CNN의 대표적인 기술로 LeNet, AlexNet, GoogleNet, VGGNet, ResNet을 소개한다.

#### 2.1.1 LeNet

LeNet 은 CNN의 개념을 최초 개발한 Yann LeCun에 의해 만들어진 가장 고전적인 네트워크 방식의 모델이다. 손으로 적힌 우편 번호를 전통적인 방법보다 효율적으로 확인하기 위해 고안됐다.





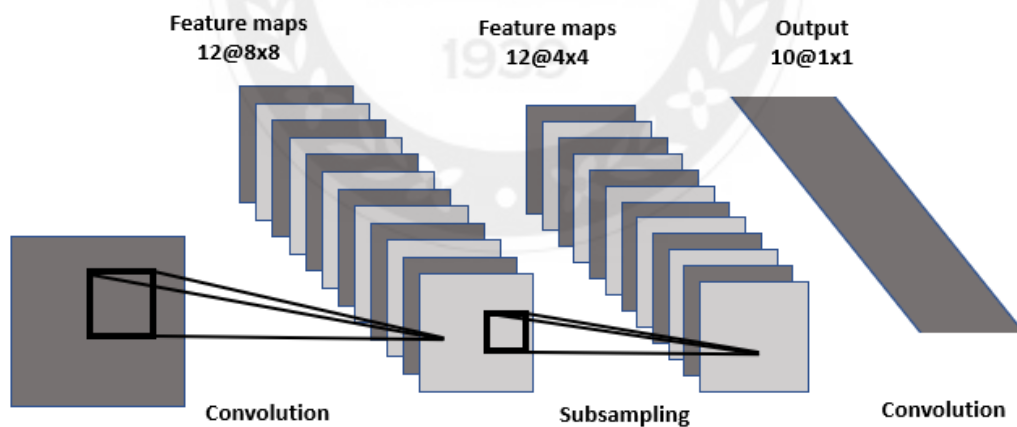
[그림 1]

이 방법은 hand-designed feature extractor로 특징을 추출, fully-connected multi-layer networks를 분류기로 사용한다. 이 방식은 입력으로 부터 관련있는 정보만 수집하고 무관한 정보를 제거합니다. 이는 사람이 설계한 feature extractor가 추출한 정보만 분류기로 전달되므로 제한된 학습이 이루어질 수 밖에 없다는 단점이 있다.

너무 많은 매개변수를 포함하게 된다는 점과 입력 값은 topology가 완전히 무시된다는 단점들이 있다.

LeNet-1의 입력 영상의 크기는 28x28로 LeNet-5에 비해서 작고, convolution을 통해서 얻은 feature-map의 개수도 4개로 작다. 2번째 convolution에서 얻은 feature map의 크기도 작은 12개이다.

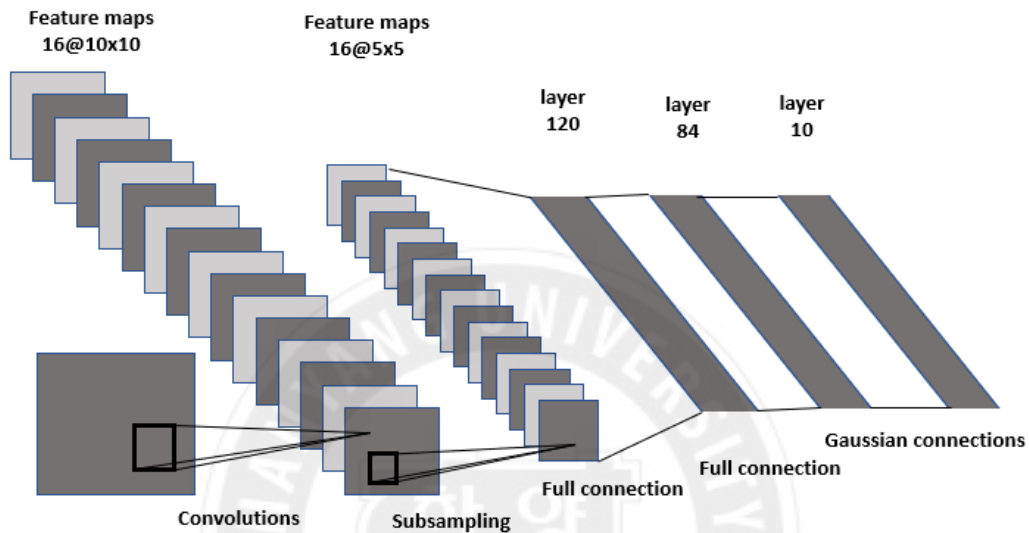
하지만 sub-sampling을 적용하여 feature-map의 크기를 줄이며, 여러 번의 convolution을 거치면서 작은 feature에서 전체적인 특징을 얻는다.



[그림 2]

LeNet-5 은 MNIST의 28x28 테스트 이미지를 32x32 영상의 중앙에 위치시켜 처리하였다. LeNet-1보다 상대적으로 큰 이미지를 사용하여 우수

한 성능을 발휘하며, Free parameter의 숫자가 작은 장점이 있다.



[그림 3]

## 2.1.2 AlexNet

AlexNet은 인공지능 Classification 대회인 ILSVRC에서 오차율 16.5%미만으로 다른 모델들을 높은 정확도 차이로 우승을 차지하면서 딥러닝 모델을 유행시킨 모델이다. CNN구조로 상대적으로 빠른 학습 속도와 높은 정확도로 기존에 비해 큰 격차를 보였다. ReLU(활성화함수)를 사용해 학습 속도를 개선하였고 Max-pooling을 적용하였다.

기존의 Convolution filter 보다 상대적으로 작은 3x3 Convolution filter와 1x1 Convolution filter를 사용한 것이 가장 큰 특징이며 작은 크기의 Convolution filter에 의해 깊어진 Layer를 보인다.

그로 인해 발생하는 단점인 Non-linearity를 ReLU를 사용해 보완하여 그 성능을 더 강화하였다.

AlexNet은 총 8개의 레이어로 구성되어 있다. 5개의 Convolution, 그 뒤

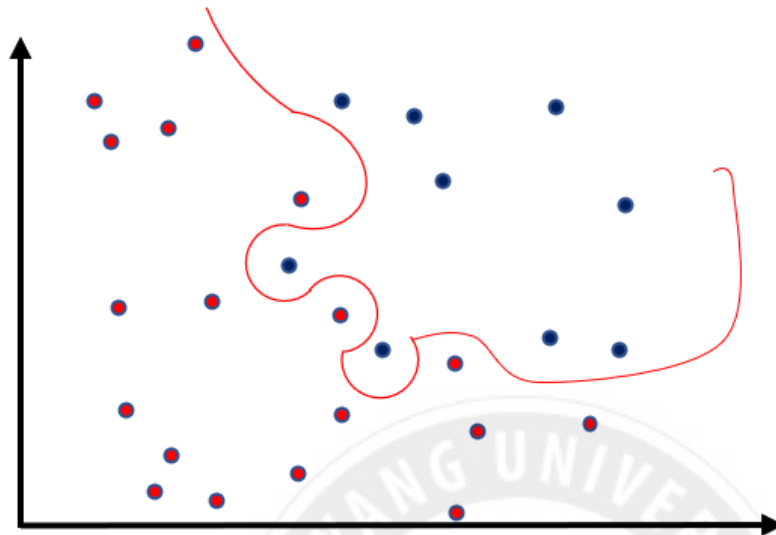
3개의 Fully-Connected 레이어로 구성되어 있다. 각각의 층들은 하나의 이미지에 대해 독립적으로 특징을 추출하여 가중치를 조정함으로써 필터를 학습시킨다.

레이어별 역할로는 1~2 레이어는 Max Pooling 레이어이다. 이를 통해 데이터의 중요한 요소들만 요약하여 추출한다. 3~5 레이어는 서로 직접 연결되어 중간다리를 하며 5 레이어 이후에는 Max Pooling 층으로 구성되는 데 이곳의 출력은 Fully Connected 레이어 두개로 구성된다. 1~5 레이어에서 학습된 데이터 들은 Fully Connected 레이어에서 분류된다.

다른 CNN 모델에서 Pooling은 일반적으로 필터를 겹치지 않게 Stride를 적절히 조정하여 사용한다. 그러나 AlexNet에서는 Stride를 좁혀 Overlapping하는 구조로 만들어져 있다. 이 경우 정확도는 향상되지만 Overlapping의 사용은 연산량을 증가시키게 되는 단점이 있다. 그로 인해 ReLU Activation Function (활성화함수)를 사용하여 개선시키는 이기법은 AlexNet에서 처음 도입되었다. 활성화 함수를 이용하면 학습속도가 최대 6 배까지 개선시킬 수 있다.

활성화 함수를 적용 전 Normalization에 적용하여 함수의 결과 값에서 보다 더 향상된 일반화 결과를 도출한다. 이때 LRN(Local Response Normalization)을 사용하여 이미지 인접 화소들을 억제시키고 그 특성을 부각시킨다.

또한 Fully-Connected 레이어에서 Overfitting이 늘어나 발생하는 에러율을 낮추기 위해 신경망 사이의 연결을 랜덤으로 끊어주는 Dropout을 사용한다.



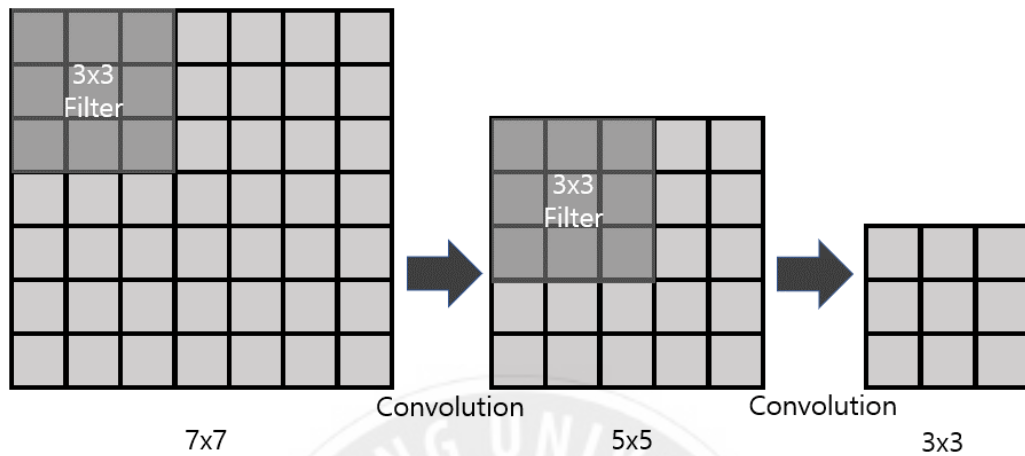
[그림 4]

### 2.1.3 VGGNet

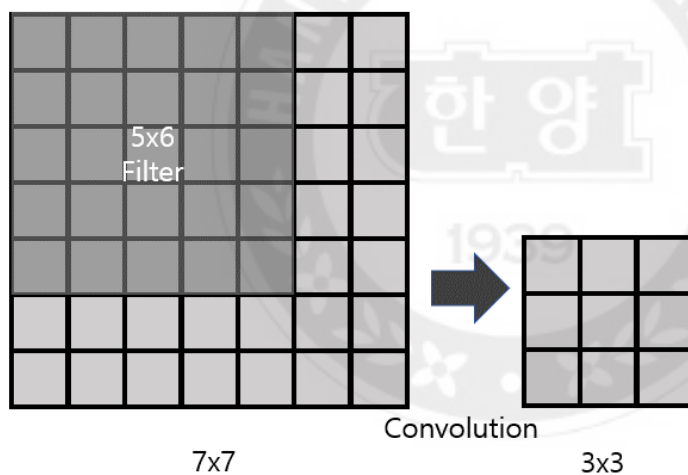
VGGNet은 옥스포드 대학에서 개발하였으며 ILSVRC 2014 에서 2위를 차지한 모델이다. 간단한 구조와 단일 Network에서 뛰어난 성능을 보여주는 이유로 당시 1위인 GoogleNet보다도 많이 응용되고 있다.

[그림 5],[그림 6] 처럼  $7 \times 7$  이미지를  $5 \times 5$ 의 필터를 이용해 한번 Convolution 하는것과  $3 \times 3$ 의 필터로 두번 Convolution하는 것이 결과적으로 동일한 사이즈의 특성맵을 산출한다는 개념의 기법이다.

[그림 5] 과 같이  $3 \times 3$ 의 작은 크기의 필터를 사용해 파라미터의 개수를 줄이고 학습시킬 횟수를 줄여 효율을 증가시키며 층이 늘어나면서 비선형성을 증가 시키기 때문에 그 특성이 유용해지는 장점을 가지고 있다.



[그림 5]



[그림 6]

VGGNet은 간단한 구조를 가지고 있지만, Fully Connected layer가 3개 있고, Pooling을 거친 뒤 피쳐맵의 개수가 2배로 커지면서 필요한 파라미터의 수가 과도하게 많아지는 단점을 가지고 있으며, gradient vanishing, 과적합 등의 문제가 발생할 가능성을 가지고 있기 때문에, 활성화 함수를 적절하게 활용해 줄 필요가 있다.

## 2.1.4 GoogleNet

GoogleNet은 구글 연구팀이 개발한 Inception 모듈을 ILSVRC 2014에 적용하기 위해 구성한 딥러닝 네트워크이며, 그해 년도에 1위를 차지했다.

GoogleNet은 AlexNet에 비해 12배나 적은 양의 파라미터를 사용하면서도 더 깊은 네트워크를 구성하여 정확도를 향상시킨 기법이다.

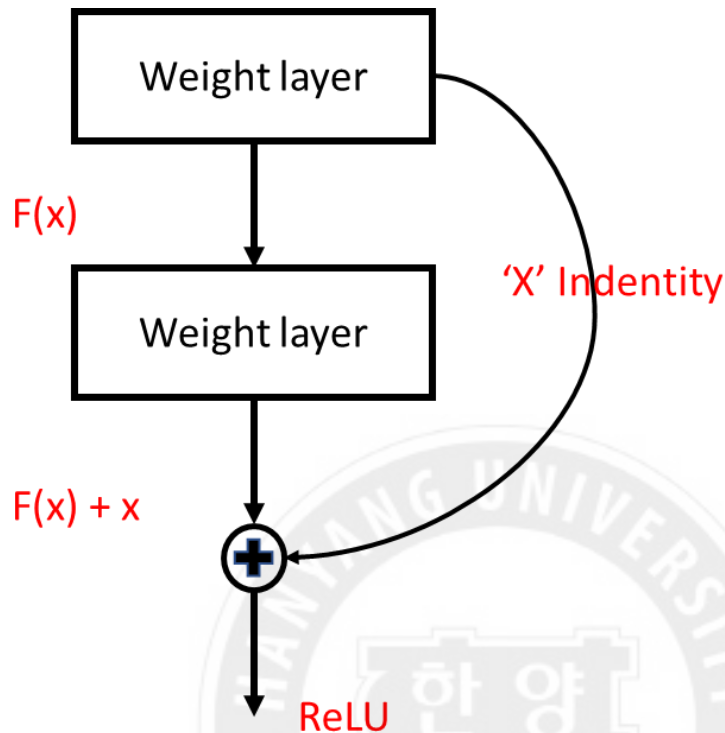
또한 GoogleNet은 NIN(Network in Network)인 신경망의 표현력을 높이기 위해 제안된 접근법이 사용된다. 이 방법은 1x1 Convolutional 레이어와 ReLU 활성화 함수가 포함된다. 이때 1x1 Convolutional 레이어는 병목 현상을 제거하기 위한 차원 축소, 네트워크의 크기를 제한하는 역할을 진행한다.

GoogleNET은 Inception module과 Auxiliary 층으로 구성되어 있으며 이 두가지를 이용하여 다양한 네트워크 구조를 만들어 낼 수 있다. Inception Module의 한 층은 Input 이미지에 대해 1x1, 3x3, 5x5 컨볼루션과 3x3 Pooling 3개의 연산을 병렬적으로 수행한다. 이들 연산의 출력 결과를 Activation map을 이어 붙이는 기법인 Concatenation으로 모아 다음 층에 전달한다.

## 2.1.5 ResNet

ResNet은 2015년 ILSVRC 대회 1등을 한 모델이다. Residual neural Network의 약자로 CNN의 깊이를 152 층으로 늘린 모델이다. ResNet이 Residual block 이라는 모듈을 이용하여 Layer의 깊이를 획기적으로 늘렸다.

[Residual block]의 연산 순서



[그림 7]

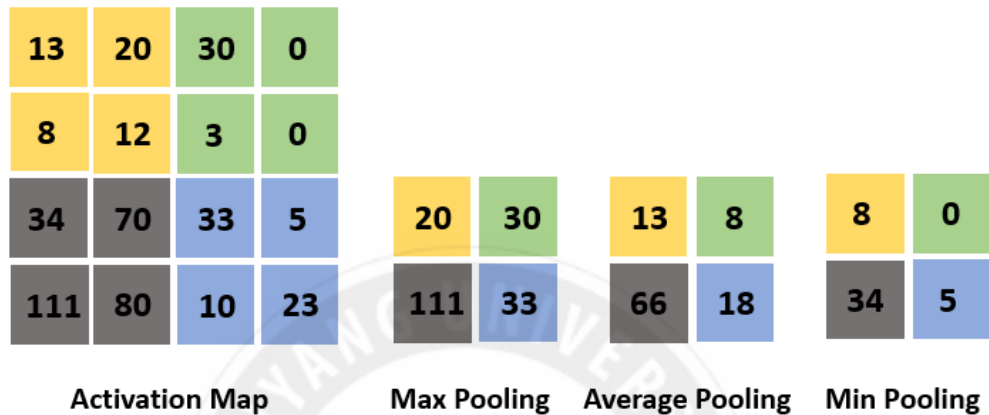
Residual block 은 Skip 스킵커넥션이라는 컨볼루션 연산을 수행하지 않고 이전 Layer에서 넘어온 Input을 그대로 넘겨주는 별도의 Connection을 추가해준다. 스킵커넥션은 Optimizer가 진행하는 학습의 약에서 일부를 수용하여 레이어의 깊이가 깊어진다. 학습해야 하는 파라미터 수가 증가해도 Optimizer 가 최적의 파라미터를 찾아 내어 CNN의 성능을 더욱 향상시킬 수 있다.

## 2.2 컨벌루셔널 뉴럴 네트워크

CNN(Convolutional Neural Network)의 약자로 Deep Neural Network의 이미지 처리 기법 중 한가지이며, 그 성능 때문에 압도적으로 많이 사용되는 모델이다.

CNN은 이미지를 인식하기 위해 패턴을 찾는데 특히 유용하다. 데이터에

서 직접 학습하고 패턴을 사용해 이미지를 분류하기 때문에 특징을 따로 추출할 필요가 없다. 이러한 장점 때문에 자율주행, 얼굴인식과 같은 객체인식이나 이미지 처리 분야에서 많이 사용되고 있다.



[그림 8]

CNN의 가장 핵심적인 개념은 이미지의 공간 정보를 유지한 채 학습을 한다는 것이다. 합성곱(Convolution)을 통해 Feature map을 만들며 Filter의 구성에 따라 이미지의 특징을 자동으로 추출할 수 있다. 이미지의 크기를 계속 유지한 채 레이어로 가게 된다면 연산량이 기하급수적으로 늘어나게 된다. 적당히 크기도 줄이고 특징을 강조할 수 있어야 하는데 이 방법으로 Pooling 레이어를 사용하게 된다. 종류에는 총 3가지가 있다. Max Pooling, Average Pooling, Min Pooling 중 CNN에서는 주로 Max Pooling을 사용한다. 이는 뉴런이 가장 큰 신호에 반응하는 것처럼 최대값을 구하거나 평균을 구하는 방식으로 동작 한다. 일반적으로 Pooling의 크기와 stride의 크기를 같게 설정하여 모든 원소가 한번씩은 처리가 되도록 설정된다.

CNN은 Convolution과 Pooling을 반복적으로 사용하면서 불변하는 특징을 찾고, 그 특징을 입력데이터로 Fully-Connected 신경망에 보내 Classification을 수행하는 기법이다.



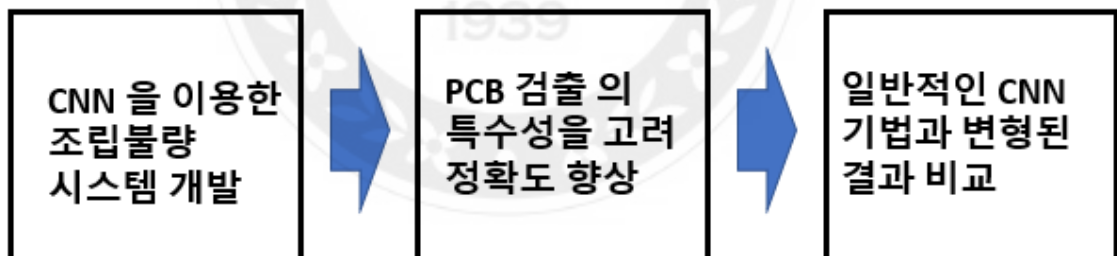
## 제3장 연구목표

대부분의 제조업에서 사용하는 PCB의 조립성을 판독하는 시스템을 설계하고 개발할 것이다. 기존 이미지 처리 방식은 다양하게 개발되고 적용되어 왔지만 다양한 모델과 복잡한 이미지 처리 조건 때문에 많은 적용 사례를 보이지 않고 있는 분야이다.

최근 많은 연구를 통해 급격하게 성능이 향상된 딥러닝을 통한 비지도학습 방식의 방법으로 시스템을 설계한다. 복잡한 패턴 안에서 정밀한 필터를 자동으로 적용할 수 있어 다양한 제품으로도 확장성에 유리할 것으로 예상된다.

PCB의 조립성을 판단하는 불량 검출이라는 특성을 이용하여 시스템의 검출 정확도와 검출 시간을 개선할 방법을 연구한다.

일반적인 CNN 구조방식의 학습 정확도와 개선된 구조의 검출 정확도의 값을 추출하여 비교한다.



[그림 9]

### 3.1 PCB 조립 불량 검출 시스템 개발

이번 연구를 통해 PCB 조립불량 시스템을 연구 개발한다. 딥러닝 모델인 CNN을 통하여 기존의 방식보다 더 효율적이며, 다양한 제품에 적용 가능

한 재사용 가능한 기법을 연구한다.

### **3.3 전처리 기법 연구**

다양한 전 처리 기법의 연구를 통해 제품의 특성과 조립성을 관해야 하는 다양한 다른 제품에도 적용시킬 수 있는 효율적인 전처리 기법을 선정한다.

### **3.4 전처리를 이용한 CNN 효율 향상**

실제 양산 공정에 적용할 수 있는 99% 이상의 정확도를 보일 수 있는 시스템을 목표로 연구한다. 그러기 위해서 기존의 CNN 기법에 전처리 과정을 접목시켜 그 정확도와 효율을 개선하고 그 결과값을 검증한다.

## 제4장 설계 및 구현

### 4.1 PCB 조립불량 검출 시스템의 설계

PCB조립 불량량의 형태는 그 경우의 수가 다양 하며, 1개의 제품에 조립성을 판단 하기위한 검사 포인트의 수가 다양하다.

그로 인해 기존 룰베이스 방식의 기법을 사용하면 검출 정확도 적인 측면 뿐 만 아니라 새로운 제품의 검사 시스템을 개발할 때마다 개발 기간과 비용이 증가한다.

데이터셋을 구성할 수 있는 조립성이 검증된 이미지 만으로 한개의 알고리즘 안에서 시스템의 재 사용이 가능하며, 그로 인해 수많은 불량량의 형태를 고려하기 좋은 딥러닝 방식으로 연구를 진행하였고, 수많은 딥러닝 기법 중 CNN 이 기반이 되었다.

#### 4.1.1 구현환경구성

OS	Windows 10 Pro
Language	python 3.6
Platform	TensorFlow 1.12 / OpenCV2.0

[표 1]

Python : 1991년 프로그래머인 귀도 반 로섬이 발표한 고급프로그래밍 언어이다.

딥러닝 알고리즘을 구현하는데 가장 많이 사용하는 프로그래밍 언어이다.

TensorFlow : TensorFlow는 다양한 작업에서 데이터 흐름 프로그래밍을 위한 오픈소스 소프트웨어 이다 인공지능망 기계 학습 딥러닝 구현에 사용 된다.

OpenCV : 실시간 영상처리를 목적으로 한 프로그래밍 라이브러리 이다.  
이미지 전처리 작업을 하는 용도로 사용된다.

#### 4.1.2 학습 데이터 구성

일반적인 Display Panel 제어용 AD Board에 들어있는 케이블(V-by-one)과 전류 공급용 케이블의 커넥터를 선정하여 연구를 진행한다.

(V-by-one : 전기신호를 전송하는 인터페이스 중에 하나이며 대형 액정 디스플레이의 영상신호 VESA 표준사양인 LVDS를 대체 할 목적으로 만들어짐)

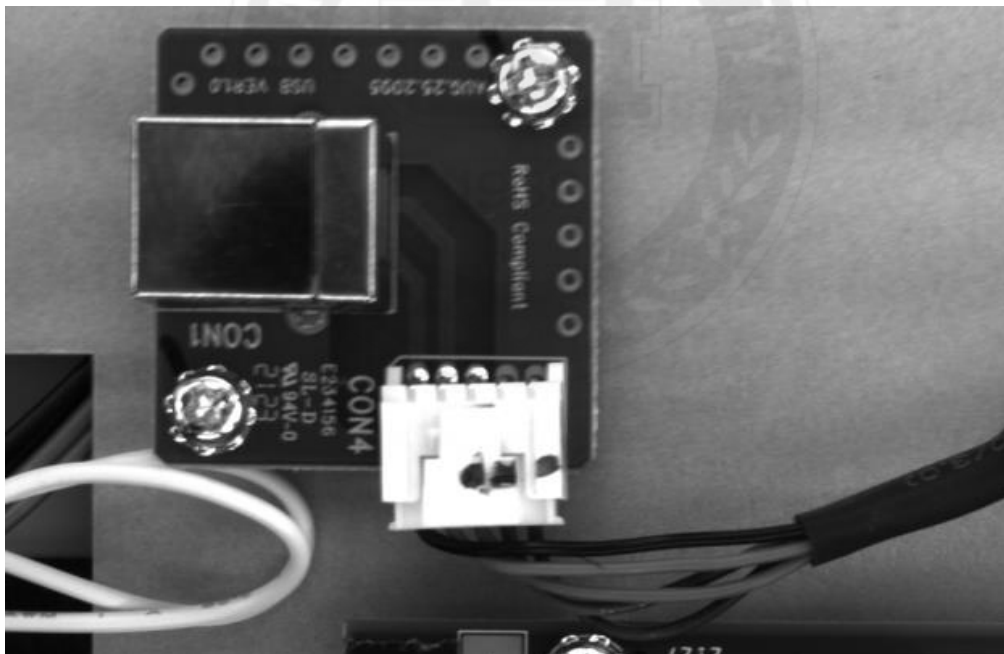
첫째로, V-by-one 커넥터의 특징은 가로 폭이 길고 두께가 작아서 작업자들이 잘못 체결하는 경우가 많으며 그렇지 않더라도 다음 공정에서 케이블 정리나 진동으로 인해 빠지는 경우도 발생하고 있다.

둘째로, 전류공급용 케이블은 커넥터가 얇은 플라스틱으로 구성되어 있어 커넥터 자체의 불량 발생 확률이 높고 작업 중이나 다른 공정에서 추가적인 이탈이 발생하고 있다.

**[AD Board V-by-one Connector]**



[그림 10]



[그림 11]

총 1416장의 조립성이 판단된 V-by-one 커넥터 이미지를 사용하였다. 이중 정상 이미지 906장, 불량 이미지 510장이 사용되었으며 320장의 조립성이 판단된 전원 공급용 케이블 커넥터가 사용되었다. 이중 정상 이미지 205개 불량 이미지 115개가 사용되었다.

이미지의 크기로는 ROI 설정 후 기준 50x100 픽셀, 320x300 픽셀로 변경하여 사용하였다.

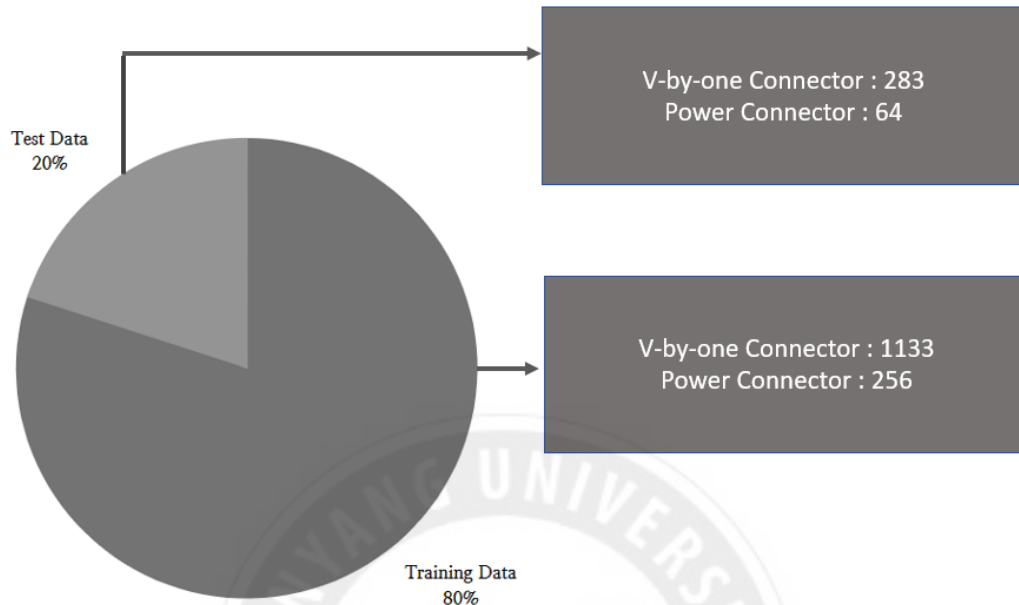
#### [Data Set 구성 표]

NAME	Label	SIZE
V-by-one connector	1416 (Fail : 510) (Pass : 906)	50 x 100 Pixel
Cable connector	320 (Fail : 115) (Pass : 205)	320 x 300 pixel

#### [표 2]

각각 전체 이미지 중 80%는 학습 데이터로 사용하였고 20%는 알고리즘 검증에 위한 테스트 데이터로 사용되었다.

#### [Data Set 구성]



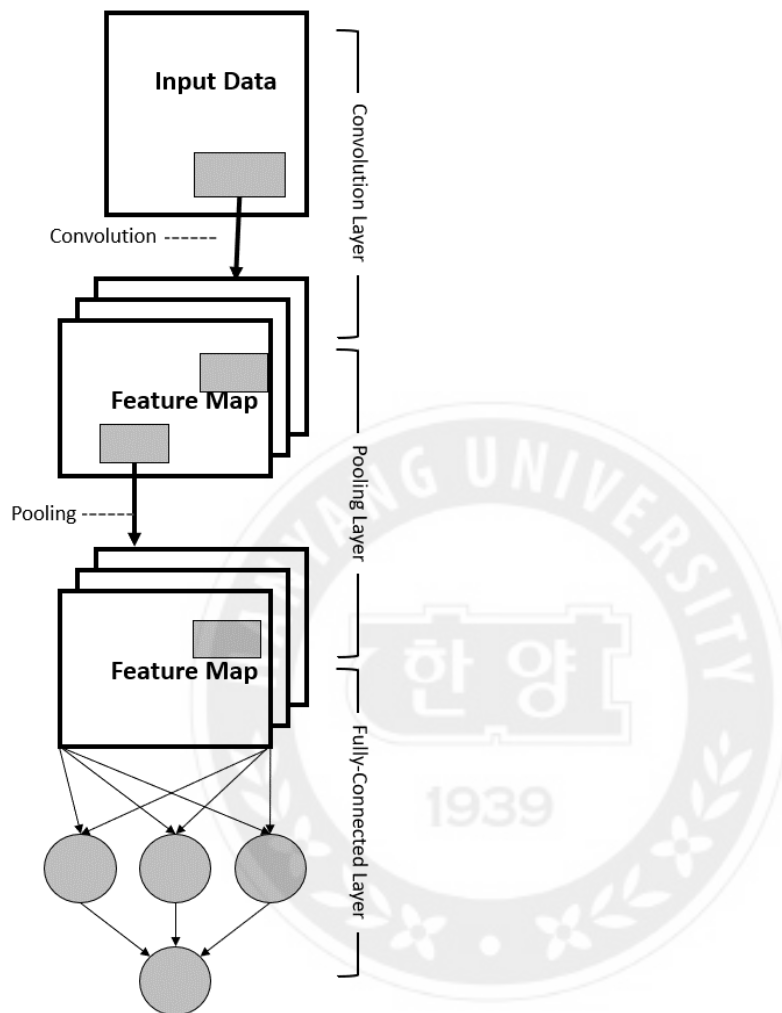
[그림 12]

### 4.1.3 CNN 구조 구현

검출 대상에 맞춰 입력층의 이미지 사이즈를 지정한다. 채널의 개수는 1 채널(모노이미지)로 지정한다. 그 다음 트레이닝 데이터와 테스트 데이터의 비율을 8:2로 설정을 한다. 컨볼루션 층에서 커널을 이용해 특징을 추출하고, 풀링층에서는 풀링층에서 산출된 특징을 간추리는 동작을 실행한다. 텐스층을 이용해 산출된 모든 특징을 연결하여 신경망을 구성한다.

신경망에 적절한 활성화 함수(ReLu)를 사용하여 학습 도중 Vanishing Gradient와 과적합을 방지한다.

출력층에서 SoftMax를 이용하여 각각의 결과값과 비율, 클래스 가능성을 나타낸다.



[그림 13]

## 4.2 검출 정확도를 위한 전처리 추가 구성

PCB는 수많은 전자 회로의 패턴 들과 그 회로의 정보를 담고 있는 문자



들이 인쇄되어 있어 매우 복잡한 형태를 띄고 있다. 하지만 상대적으로 스크류나, 커넥터와 같은 조립성이 판단되어야 하는 부분의 모습은 단순하며 명확한 모양을 가지고 있다.


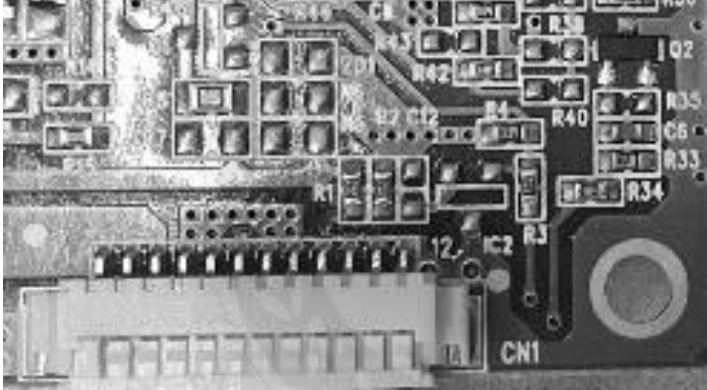
그로 인해 CNN 컨볼루션 레이어 진입 전에 다음과 같은 이미지 전처리를 통해 개선하였다.

#### 4.2.1 Grayscale

이미지의 조립성을 판단하기에 RGB이미지의 장점이 없다고 판단, R : 0~255, G : 0~255, B : 0~255 의 총 연산량인  $255 \times 255 \times 255 = 16581375$  의 연산량 보다 Grayscale을 적용 하여 0~255만으로 감소된 연산량을 선택했다.

[그림 15]에서 보는 것과 같이 PCB의 전체 모습 안에서 색상을 사용하는 영역의 수는 적으며, 조립성이 판단되어야 하는 곳의 색상은 대부분 흑백 이미지 안에서 판단이 가능하다.

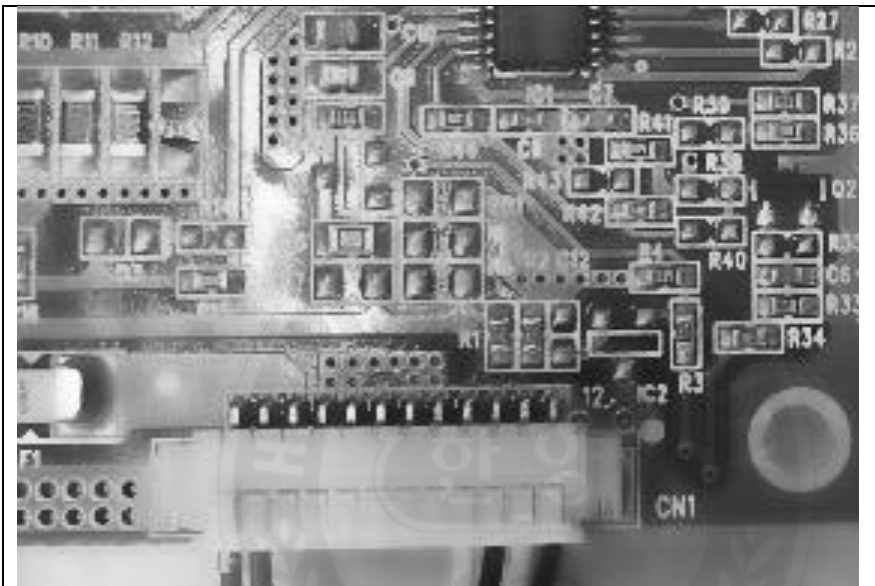
$$Y = 0.299 \times R + 0.587 \times G + 0.114 \times B$$

 <p>[그림 14]</p>	
 <p>[그림 15]</p>	<p>Grayscale 후 이미지</p>

#### 4.2.2 Bilateral Filter

상대적으로 조립성을 판단해야 하는 부분의 영역의 윤곽을 조금 더 선명하게 하기 위해 Bilateral Filter를 통해 복잡한 패턴의 영역과 커넥터 부분의 이미지를 단순화시켜 구분하였다.

$$BF[I]p = \frac{1}{Wp} \sum_{q \in S} G_{\delta_s}(\|p - q\|) G_{\delta_r}(\|I_p - I_q\|) I_q$$



[그림 16]

Bilateral Filter 적용 후 이미지

### 4.2.3 Opening

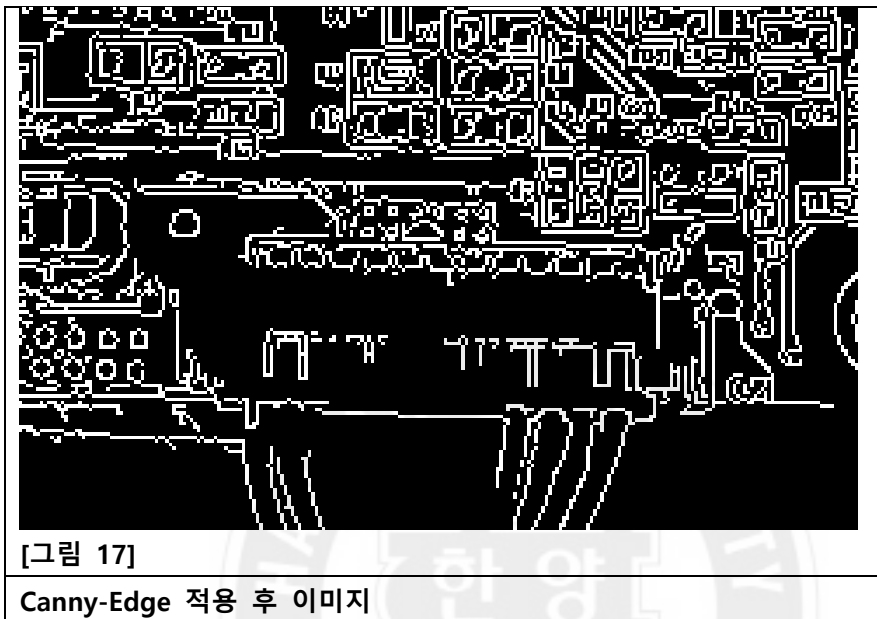
노이즈를 제거하기 위해 Opening 하였다.

### 4.2.4 Canny-Edge

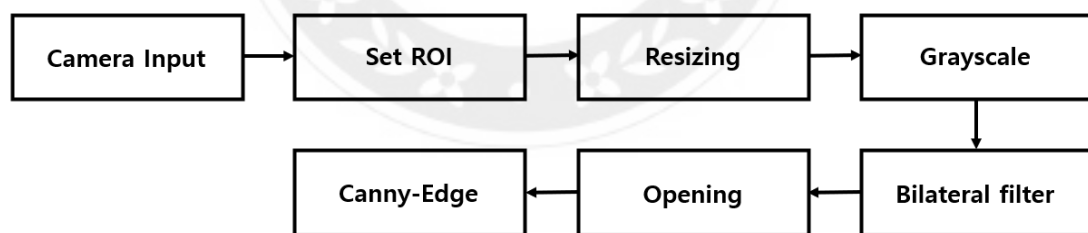
마지막으로 노이즈가 제거된 이미지에서 뚜렷한 윤곽선 검출을 위해 Canny-Edge를 사용하여 윤곽선을 검출한 후 데이터셋을 구성하였다.

[그림 17]과 같이 커넥터 부분의 조립성을 판단 하기 위한 윤곽의 각도

와 결합 상태를 단순하고 분명하게 만들었다.

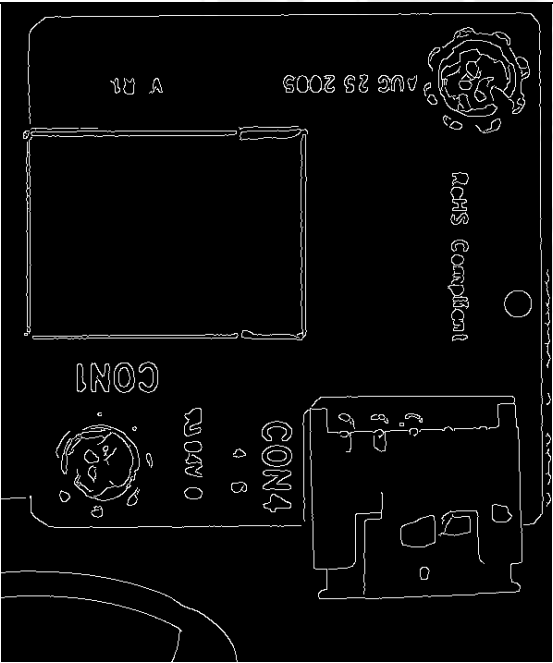


[전처리 과정]



[그림 18]

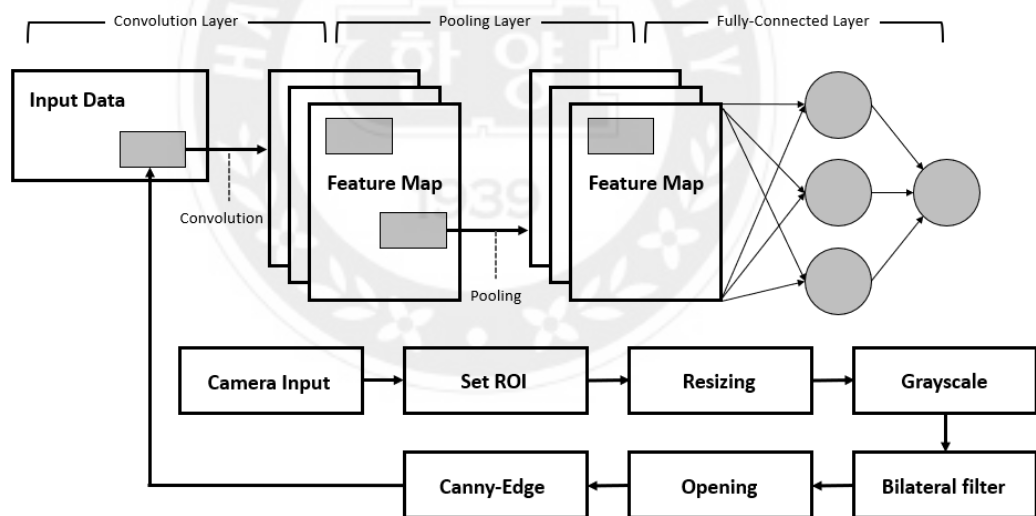
위와 같은 순서로 CNN의 Convolution 층에 진하기 이전 단계에서 모든 이미지를 전처리 후 진행시킨다.

 <p>A photograph of a black electronic module. It features a large black rectangular switch on the left. Below the switch is a circular component with the text 'CON1' and '2123' below it. To the right of the switch is a white connector labeled 'CON4'. The module has several circular holes along the top and right edges. Text on the module includes 'RoHS Compliant', 'AUC 25 2005', 'E234156', '8L-D', and 'WA94V-0'.</p>	<p>전처리 적용 전 이미지</p>
 <p>A line drawing of the electronic module shown in the photograph. It shows the same components: a rectangular switch, a circular component labeled 'CON1', and a white connector labeled 'CON4'. The text 'RoHS Compliant' and 'AUC 25 2005' are also present. The drawing is a simplified representation of the physical object.</p>	<p>전처리 적용 이미지</p>

### 4.3 전처리 후 CNN 적용

CNN의 Convolution Layer에 처음 투입 되기 전 모든 이미지에 전처리 과정을 거친다. [그림 20]과 같이 Grayscale 과 Canny-Edgy 같은 조립부의 윤곽선을 찾기 위한 전처리 동작을 수행 한다.

[전처리 적용 CNN 구조]



[그림 21]

## 제5장 성능평가

### 5.1 성능평가

#### 5.1.1 성능평가 대상

일반적인 디스플레이 패널을 컨트롤 하기 위한 ADBoard의 V-by-one 케이블 커넥터의 조립상태를 검출한다. 검출 대상은 커넥터 결합의 유무, 결합의 완성도 상태에 따른 검출을 한다. 검출의 기준은 합격 과 불합격 두 가지의 결과값으로 찾는다.

[그림 21] 과 같이 결합을 했더라도 결합상태가 완전하지 못하면 불합격으로 조립성을 판단한다.



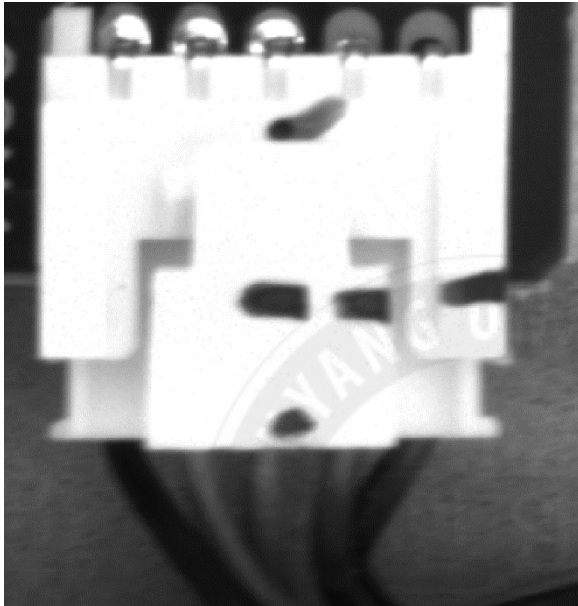
[그림 22]

50x100 Pixel 크기의 이미지로 커넥터 주변 영역으로 ROI를 선정한 이미지를 사용한다.

일반적인 VGGNet을 활용한 CNN 모델에서 시스템을 구축, 결과 값을 도출한다. 그 후 전처리 작업을 추가한 시스템을 추가로 구축, 결과값을 도출하여 결과값을 비교 분석한다.

Touch Panel의 전원공급을 위한 케이블 커넥터의 조립성을 검출한다. 위

와 마찬가지로 검출 대상은 커넥터 결합의 유무, 결합의 완성도 상태에 따라 결과를 검출한다. 검출의 기준은 합격과 불합격 두가지의 결과 값으로 찾는다. 300x320 Pixel 크기의 이미지로 커넥터 주변 영역의 ROI로 정한 후 이미지를 사용한다.



[그림 23]

위와 마찬가지로 일반적인 VGGNet을 활용한 CNN 모델에서 시스템을 구축 후 전처리 동작을 적용한 모델과 결과 값을 비교한다.

### 5.1.2 진행 방법

검출 정확도는 학습데이터와 트레이닝 데이터를 모두 포함한 상태에서 이미지 100개를 랜덤 하게 추출하여 검출하고 총 10회씩 진행한 후 10회의 평균값을 기준으로 비교한다.



### 5.1.3 실험결과

Epoch 값을 50으로 설정하여 트레이닝 시켰다. [표] V-by-one Cable 커넥터 모델의 학습 정확도의 결과를 보면 대체적으로 높은 정확도를 보이고 있다. 하지만 하루에도 수백 수천대의 제품을 검토하고 판단해야 하는 실제 양산 환경에서는 적용하기에 다소 부족한 정확도이다.

정확도를 개선시킬 수 있는 방법이 모델 구조의 변경과 같은 다양한 방법이 고민될 수 있겠지만, 해당 연구에서는 전처리 과정을 통해 결과 값을 개선시키하고자 한다.

**[V-by-one cable Connector 학습 정확도 표]**

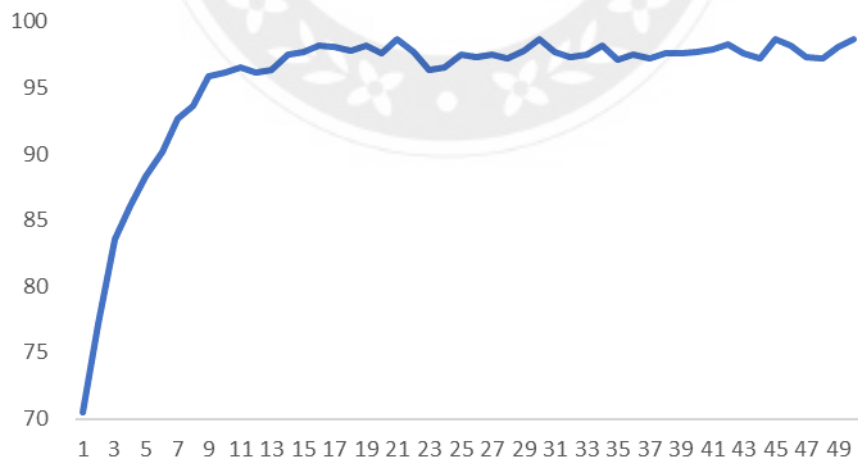
normal model	
epoch	Test Accuracy(%)
1	70.51254
2	77.15648
3	83.57841
4	86.12482
5	88.29481
6	90.15248
7	92.63758
8	93.68481
9	95.88168
10	96.15485
20	97.64544
30	98.65442
40	97.67001
50	98.66761
Accuracy	98.66761

**[표 3]**

아래의 [그래프]를 보면 다음과 같은 양상으로 학습이 진행됨을 볼 수 있다. Epoch 값을 늘리더라도 과적합과 같은 경우가 발생할 수 있을 것이 예상된다.

추가로, [표 3]에서 파워케이블에 학습 정확도를 확인해 보면 V-by-one 커넥터의 결과와 비슷하게 대체적으로 높은 정확도를 보이지만 양산에 적용하기에는 부족한 정확도를 보인다.

**[V-by-one cable Connector 학습 정확도 그래프]**



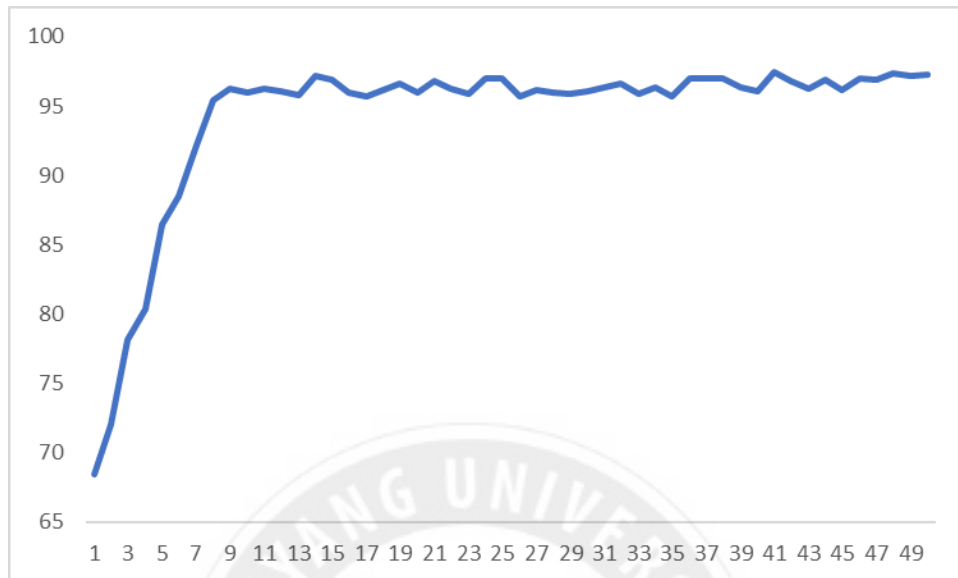
**[차트 3]**

[Power cable Connector 학습 정확도 표]

normal model	
epoch	Test Accuracy(%)
1	68.45781
2	72.01456
3	78.11283
4	80.38011
5	86.40388
6	88.46515
7	92.13389
8	95.45518
9	96.27012
10	95.98871
20	95.99051
30	96.02364
40	96.08101
50	97.26067
Accuracy	97.42801

[표 4]

[Power cable Connector 학습 정확도 그래프]



[차트 4]

#### 5.1.4 성능비교

전 처리가 추가된 시스템 에서도 적용 전과 동일하게 Epoch 값을 50으로 설정하여 학습을 시켰다.

[전처리알고리즘을 적용한 V-by-one cable Connector 학습 정확도 표]

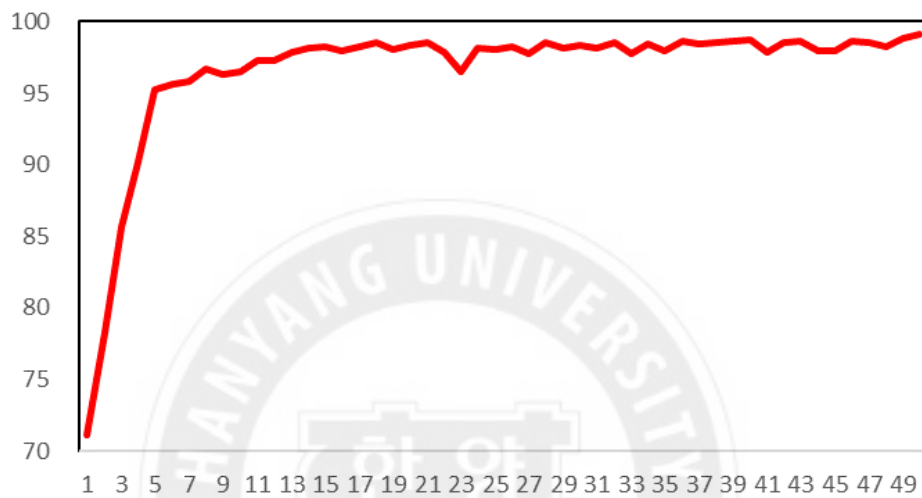
Preprocessing mode	
epoch	Test Accuracy(%)
1	71.10081
2	78.25446
3	85.61248
4	90.21548

5	95.22484
6	95.61123
7	95.82341
8	96.6681
9	96.31145
10	96.52254
20	98.38997
30	98.39314
40	98.69841
50	99.13256
<b>Accuracy</b>	99.13256

[표 5]

표를 보면 Epoch 값을 증가 시켰을때 더 높은 검출 정확도 가 예측 가능 하지만, 전처리 추가가 되기 전의 시스템과 동일한 비교를 위해 Epoch값을 유지 하였다.

[전처리알고리즘을 적용한 V-by-one cable Connector 학습 정확도 그래프]



[차트 5]

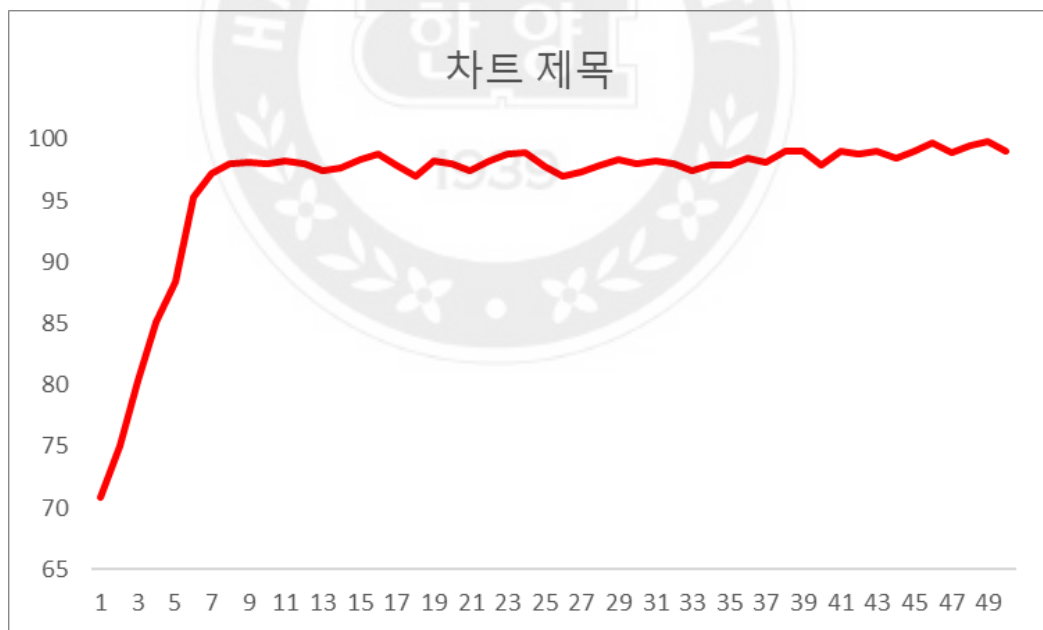
[전처리알고리즘을 적용한 Power cable Connector 학습 정확도 표]

Preprocessing mode	
epoch	Test Accuracy(%)
1	70.90511
2	75.00156
3	80.39921
4	85.13547
5	88.33015
6	95.28491

7	97.1557
8	98.00156
9	98.15831
10	97.99166
20	97.98817
30	97.99774
40	97.90741
50	98.97413
<b>Accuracy</b>	99.77812

[표 6]

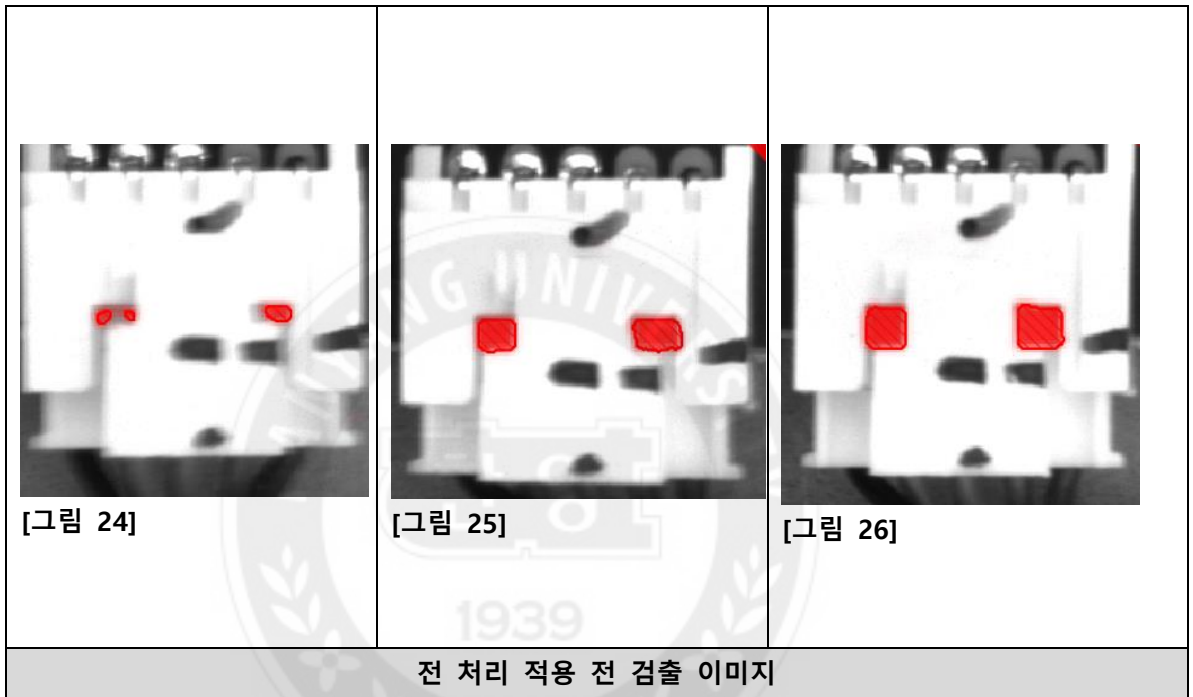
[전처리알고리즘을 적용한 Power cable Connector 학습 정확도 그래프]



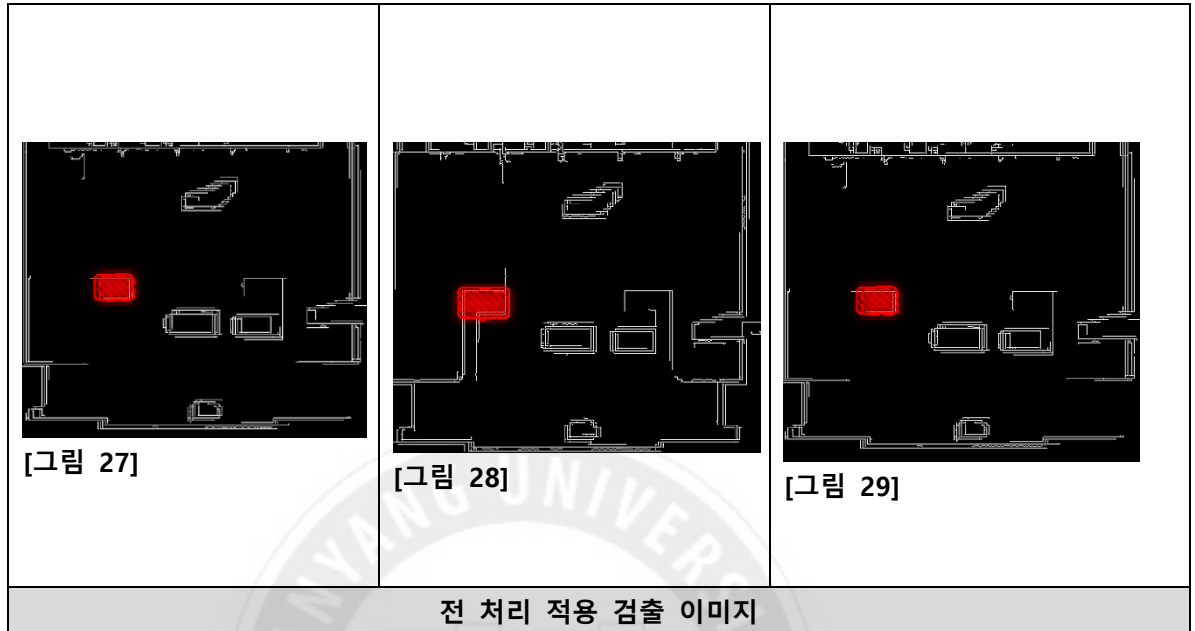
[차트 6]

[그림 24~29] 검출 영역의 그래픽 화를 위해 Regions을 설정하여 학습 후 검출된 이미지이다.

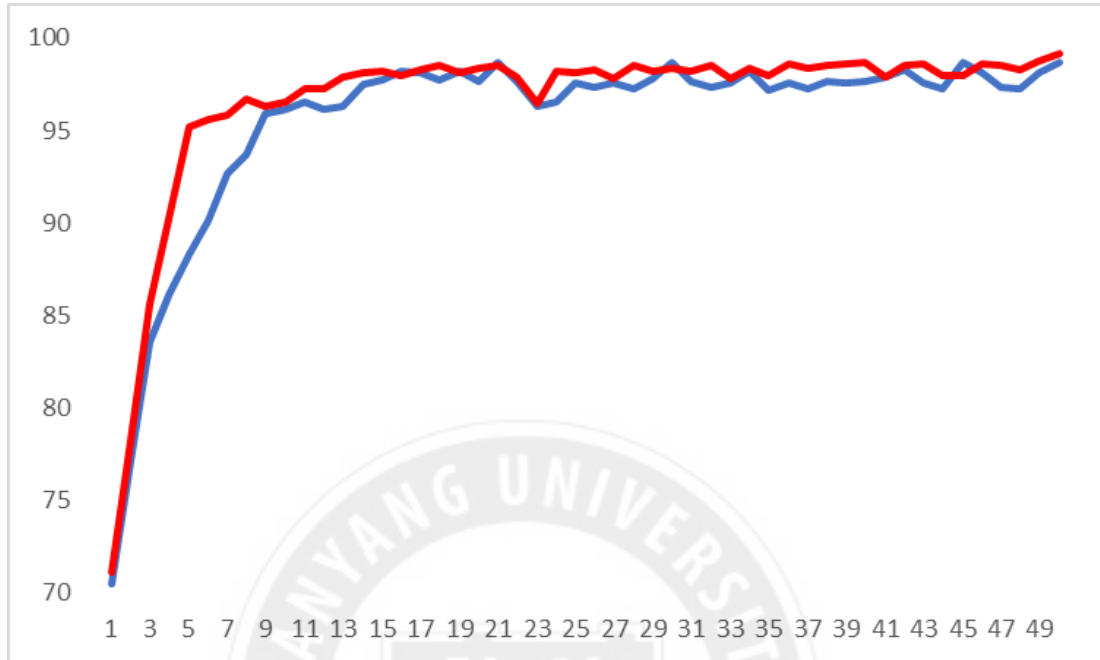
전처리 알고리즘의 적용 전 검출 이미지와 적용 후 검출 이미지의 비교 모습을 보면 알 수 있듯이 전 처리가 된 후의 검출 영역이 전처리가 되기 전 이미지보다 조금 더 명확하고 간결하게 검출된 모습을 볼 수 있다.





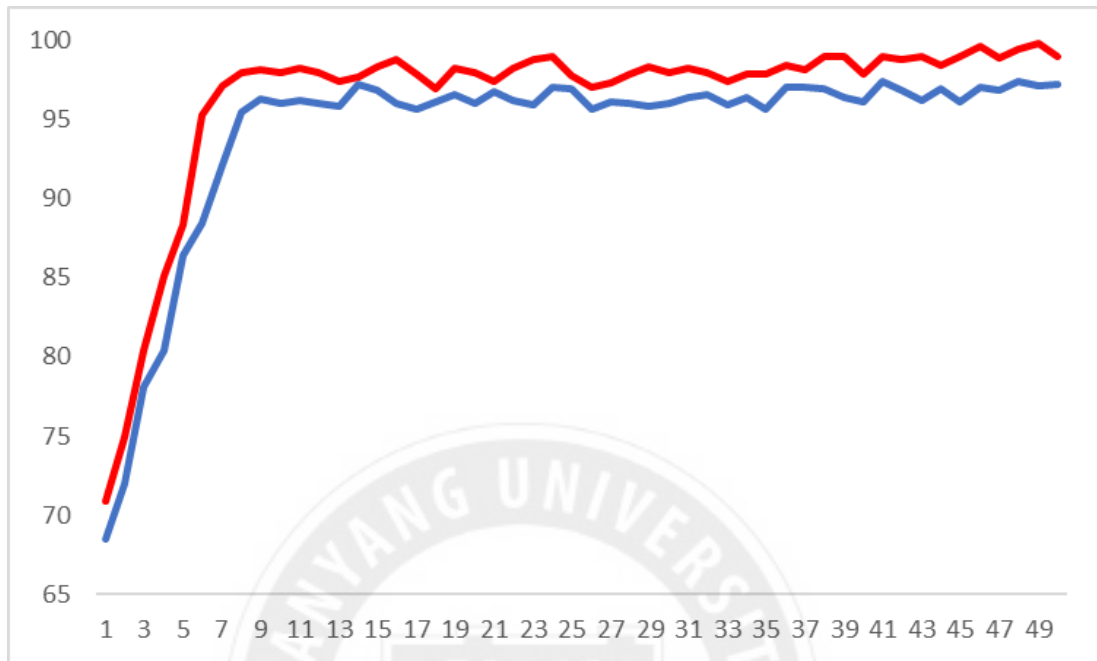


[V-by-one cable Connector 학습 정확도 비교그래프]



[차트 7]

[power cable Connector 학습 정확도 비교그래프]



**[차트 8]**

연구 결과 전처리 동작이 추가된 모델은 그렇지 않은 경우보다 더 효율적인 것을 알 수 있다.

두가지 커넥터의 정확도의 개선의 정도는 수치상으로 차이가 있지만 두 경우 모두 99%이상의 정확도를 보일 수 있게 개선되었다.

## 제6장 결론 및 향후 연구

### 6.1 결과

최근 딥러닝 방식을 이용한 이미지 분석 작업이 많은 연구와 H/W의 성능 향상 덕분에 급진적인 발전을 이루었다. 그로 인해 다양한 분야에서의 활용하기 위한 연구와 개발을 진행하고 있다. 하지만 현장에 바로 적용 가능한 다양한 사례를 찾아보기는 아직 힘들다.

그중 많은 제조업들이 관심을 보이는 공장 자동화를 위한 이미지 분석기법에 대한 연구에 대해 고민하였고 현장에서 사용 가능한 PCB 조립 검출 시스템을 연구하고 설계하였다.

그 결과 PCB 조립상태를 확인하고자 하는 시스템을 개발을 진행할 때 상황에 맞는 적당한 알고리즘을 사용하여 이미지 전처리를 하여 정확한 윤곽선을 검출한 후에 CNN 모델에 적용하면 정확도와 연산 속도 등에서 효율적인 결과를 얻을 수 있다.

명암의 차이가 불분명한 이미지를 과도하게 전 처리를 진행하여 결합 부위의 윤곽을 검출 못하게 되는 경우, 주변의 복잡한 패턴들과 결합 부위가 서로 구분되지 못하는 경우 등 이미지 취득 과정과 PCB의 상태에 따른 전 처리 알고리즘의 선정은 매우 중요한 요소이다.

[표 6]은 대표적인 이미지 처리에 사용되는 대표적인 전 처리 알고리즘의 특징을 나타낸 표이다.

[대표 영상처리 알고리즘]

구분	특징
Gray Scale	RGB 값을 GrayScale값으로 변환
Canny Edge	이미지의 특징 추출
Contour	이미지의 외곽선 검출
Harris Conner	코너점, 특징점 검출

[표 7]

## 6.2 향후 연구과제

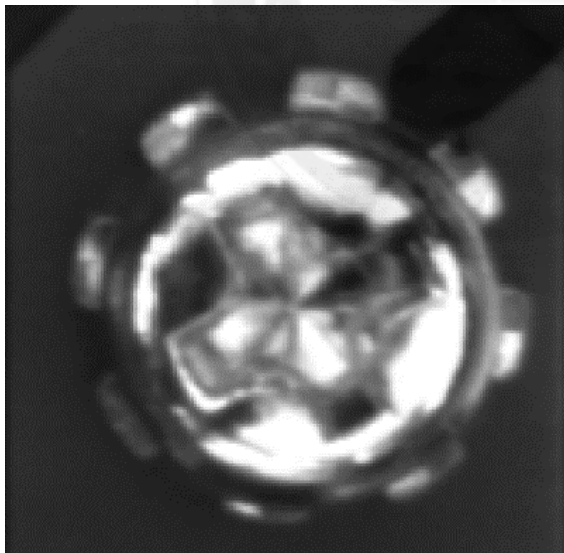
### 6.2.1 검출항목 확대

해당 연구에서는 두가지 커넥터 항목에 대해서만 연구를 진행하였다. 향후 PCB 결합용 스크류, 다양한 다른 종류의 커넥터, 케이블의 위치를 넘어서 회로의 용접 상태까지 검출항목의 확대가 필요하다.

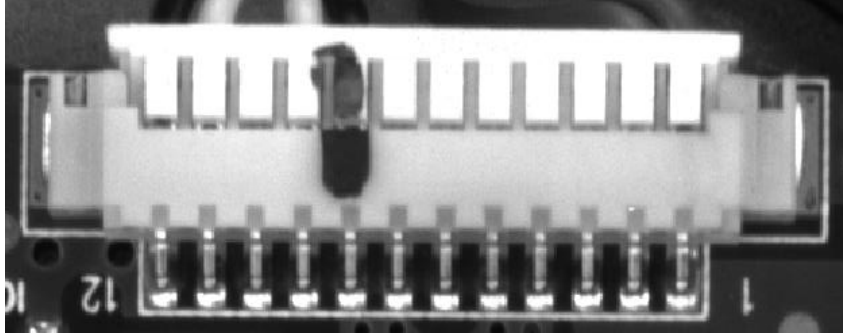
또한 다른 검출 항목에서도 전 처리 알고리즘의 적용이 검출 정확도에 효율적인 결과를 가져올 것인지의 입증 또한 필요하다.

추가로 연구 해야할 항목으로는 [그림 30] 스크류의 결착 유무, [그림 31] 다른 종류의 커넥터, [그림 32] 케이블의 연결 상태 등이 있다.

[PCB 결착 스크류]



[그림 30]



[그림 31]



[그림 32]

## 6.2.2 상황에 맞는 전처리 방식의 분류

해당 연구에서 사용된 대표적인 전 처리 방식은 Canny-Edge방식이다. 하지만 검사 항목의 형태와 색상에 따라 Canny-Edge 으로는 알고리즘의 검출 정확도의 개선이 아닌 정확도를 낮출 경우도 발생할 수 있을 것이다.

또한 이번 연구에서의 모든 이미지는 Grayscale된 1채널 로 변환하여 사

용하거나, mono Camera로 촬영된 이미지만을 사용하였다.

하드웨어의 리소스나 연산속도를 고려하지 않아도 되는 상황에서 3채널을 사용하는 상황에서의 전처리 방식을 고민하고 시스템을 설계해 더 좋은 정확도를 보이는지도 연구가 필요하다.

### 6.2.3 다른 CNN모델들과의 비교

연구에서 사용된 VGGNet 모델 뿐만 아니라 다양한 모델에서의 성능을 검증하고 모델마다의 장점을 찾아 모델을 수정하는 연구가 필요하다.

현재 발표되어진 모델들의 종류와 그 성능들이 매우 다양하다. [표 7]에서 나열한 모델들의 종류들이 CNN의 대표적인 모델들이며, 어느 하나가 최고의 효율을 발휘한다고 판단할 수는 없다.

가장 최적의 모델을 선정하기 위한 연구와 비교가 필요하다.

**[발표 년도 별 CNN 모델]**

CNN Model Name	발표년도
AlexNet	1989
GoogleNet	2014
VGGNet	2015
ResNet	2015
DenseNet	2016

**[표 8]**

## 참고문헌

1. 유현석, 안춘기 “인공신경망 소개 및 발전동향”, 대한전기학회 (2017)
2. 김정민, 염슬기, 고진환 “CNN 기법의 이미지 학습을 통한 시험 성적서 판정모델 연구”, 한국기술학회 논문지 (2021)
3. 강경원, 이경민 “스펙트럼 이미지를 이용한 CNN 기반 자동화 기계 고장 진단 기법”, 로봇학회 논문지 (2020)
4. 박영재, 이대원 “합성곱 신경망 인식을 위한 이미지 전처리에 대한 연구” 한국정보기술학회 논문지 (2021)
5. 김선환, 오성권, 김진율 “개선된 윤곽선 추출 기법을 이용한 차량 번호판 검출 및 인식” 정보 및 제어 논문집(2015)
6. 심재성, 정정화 “필터 및 최적의 임계값 설정을 통해 개선한 캐니 윤곽선 검출 알고리즘” 대한전자공학회 학술대회 (2013)
7. 최경남 “VGGNet을 활용한 석재분류 인공지능 알고리즘 구현” 스마트미디어저널 (2021)
8. 최학영, 서기성 “표면 결함 검출을 위한 CNN 구조의 비교” 전기학회논문지 (2017)
9. 김연규, 차의영 “한글 인식을 위한 CNN 기반의 간소화된 GoogleNet 알고리즘 연구” 한국정보통신학회논문지 (2016)
10. 윤지우, 이동희, 조성령 “OpenCV를 이용한 PCB 기판의 기포



감지 프로그램 구현” 대한전자공학회 학술대회 (2019)

11. 이동희, 조성령, 정경훈 “합성곱 신경망을 이용한 컨포멀 코팅 PCB에 발생한 문제성 기포 검출 알고리즘” 방송공학회논문지 (2021)



## ABSTRACT

### Design and Implementation of PCB Defect Detection System using Deep Learning

Choi, Won Ho

Graduate School of

Hanyang University

This study develops a system that detects defects in the PCB assembly process applied in most manufacturing industries.

Due to various external factors such as various patterns and irregular cables, existing image processing techniques show limitations in detecting PCB assembly defects, but through the radical development of deep learning techniques, we want to prove the possibility of higher accuracy.

In addition, through research on various image processing techniques, we will more accurately express the image of the object to be judged before the deep learning operation, and simplify the image of the area that does not require special judgment.

In this study, CNN method was used among deep learning techniques, designed based on VGGNet, which is easy to understand and deform with a simple structure, reduces the number of parameters, and increases efficiency.



## 감사의 글

설렘과 꿈을 안고 첫 수업을 수강하러 가기 위해 나선 그날이 엇그제 같은데, 벌써 졸업을 앞두고 있다니 감회가 새롭습니다.

먼저 바쁘신 가운데 제 학위논문의 심사위원이 되어 주시고 코로나19로 인해 복잡한 분위기 속에서도 매번 좋은 조언과 지도를 해 주신 교수님께 정말로 감사드립니다.

이번 학사과정은 학부때와는 다른 진짜 배우고 연구하고 싶은 분야였습니다. 하지만 많이 부족한 저에게 그 기회를 주신 교수님께 누가되지 않기 위해 최선을 다하려고 노력하였지만, 부족함이 많았습니다.

저는 학교에서 많은 것들을 배웠지만 특히 탐구 하고싶은 분야를 혼자서 공부할 수 있는 법을 배운 게 가장 큰 수확이라고 생각합니다. 또한 같은 분야에서 저와 같은 길을 걷고 있는 많은 분들과 함께 할 수 있어서 저에게 정말 행복한 시간이었습니다.

늦게 공부를 시작한 저에게 많은 응원을 해주고 아이를 키우면서도 힘든 내색 없이 묵묵히 지원해준 제 동반자 정말 고맙습니다.

## 연구 윤리 서약서

본인은 한양대학교 대학원생으로서 이 학위논문 작성 과정에서 다음과 같이 연구 윤리의 기본 원칙을 준수하였음을 서약합니다.

첫째, 지도교수의 지도를 받아 정직하고 엄정한 연구를 수행하여 학위논문을 작성한다.

둘째, 논문 작성시 위조, 변조, 표절 등 학문적 진실성을 훼손하는 어떤 연구 부정행위도 하지 않는다.

셋째, 논문 작성시 논문유사도 검증시스템 "카피킬러"등을 거쳐야 한다.

2021년12월15일

학위명 : 석사

학과 : 전기·전자·컴퓨터공학과

지도교수 : 조인휘

성명 : 최원호

(서명)

한 양 대 학 교 공 학 대 학 원 장 귀 하

## Declaration of Ethical Conduct in Research

I, as a graduate student of Hanyang University, hereby declare that I have abided by the following Code of Research Ethics while writing this dissertation thesis, during my degree program.


"First, I have strived to be honest in my conduct, to produce valid and reliable research conforming with the guidance of my thesis supervisor, and I affirm that my thesis contains honest, fair and reasonable conclusions based on my own careful research under the guidance of my thesis supervisor.

Second, I have not committed any acts that may discredit or damage the credibility of my research. These include, but are not limited to : falsification, distortion of research findings or plagiarism.

Third, I need to go through with Copykiller Program(Internet-based Plagiarism-prevention service) before submitting a thesis."

DECEMBER 15, 2021

Degree :	Master
Department :	DEPARTMENT OF ELECTRICAL ENGINEERING AND COMPUTER SCIENCE
Thesis Supervisor :	INWHEE JOE
Name :	CHOI WONHO

  
(Signature)