
Computação Digital

ENG 1448

Laboratório 10

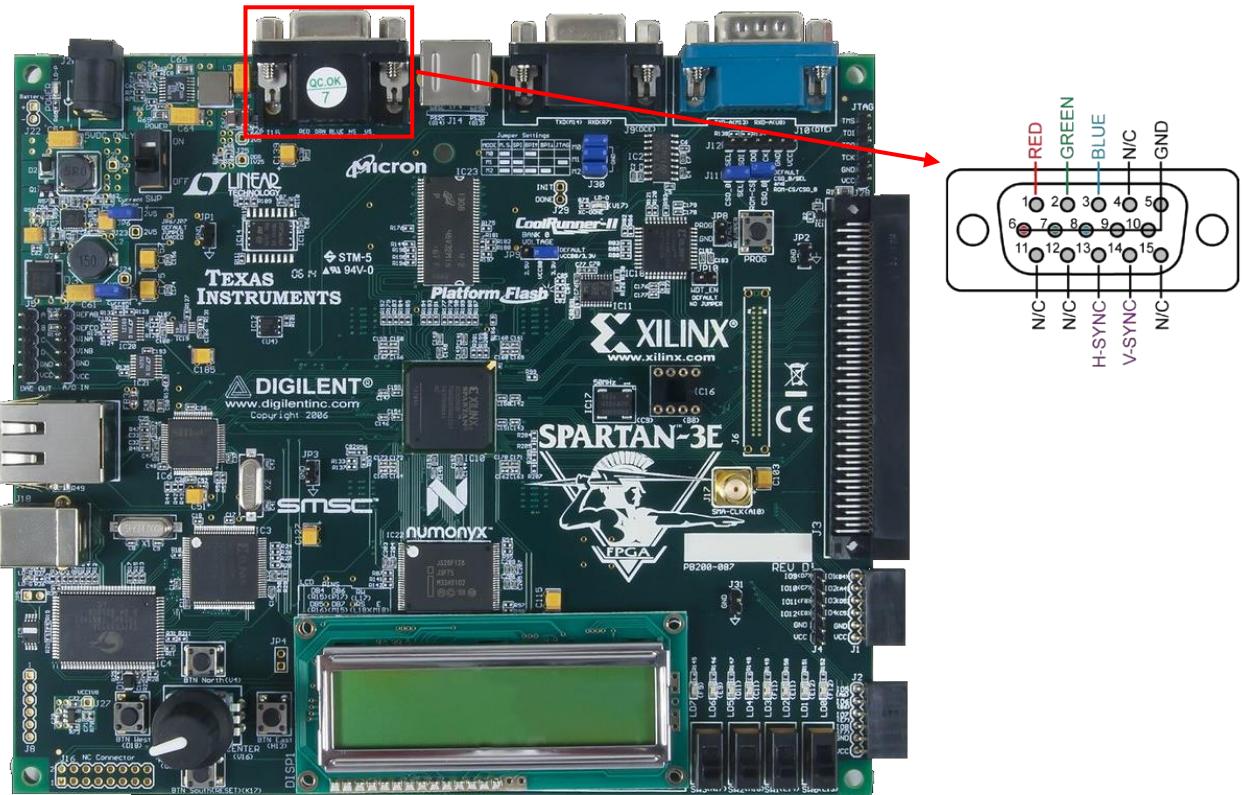
Objetivos:

- Implementar um controlador VGA, conectar ao monitor e desenhar algo na tela

Descrição:

Neste laboratório iremos implementar um controlador VGA (Video Graphics Array) que será utilizado para controlar um monitor (desenhar na tela do monitor). O controlador VGA é um protocolo bastante simples que é a base para qualquer placa de vídeo. O acrônimo VGA é utilizado tanto para dar nome ao conector DB-15 (um conector de 15 pinos, geralmente, utilizado para enviar sinais ao monitor), como mostrado na figura abaixo, quanto para o protocolo usado para enviar informações ao monitor.

A padronização do protocolo VGA só ocorreu no final da década de 1980 com o surgimento do [VESA](#) (Video Electronics Standards Association) cujo objetivo inicial era a padronização da resolução SVGA (Super VGA 😊) de 800x600 pixels.



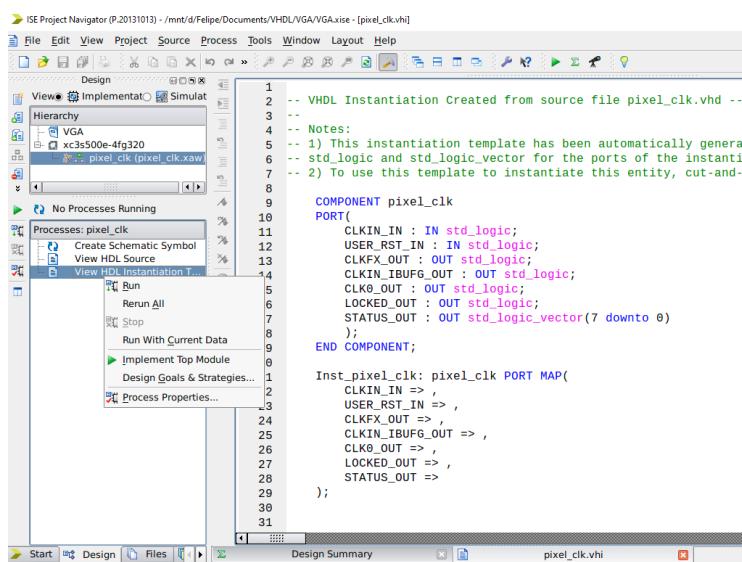
Você configurará o nosso kit para implementar o protocolo VGA e deverá desenhar algo na tela.

Implementação:

A base teórica para a implementação do protocolo VGA está nos slides da aula 10 e no capítulo 6 do *User Guide* da Spartan-3E Starter Board. Como visto na aula 10, a resolução de 800x600 utiliza um “pixel clock” de 40 MHz, portanto, é necessário a geração desta frequência. Já foi comentado em aula que a nossa FPGA possui IP Cores que podem implementar diversas funções (divisores, multiplicadores, floating-point, etc). Um desses blocos é o Digital Clock Manager (DCM_SP) que utilizaremos para gerar o clock de 40 MHz, para isto vocês devem seguir o seguinte passo-a-passo:

1. Clicar com o botão direito e ir em “New Source”.
2. Selecione “IP Core” e dê um nome para este componente, por exemplo: “pixel_clk”.
3. Procure pelo “IP Core” chamado “Single DCM_SP”, clique em “Next”.
4. Agora iremos configurar nosso “IP Core”, mas, antes disso, selecione “RST”, “CLKFX”, “STATUS” e “LOCKED”. Os parâmetros vocês já sabem quais são:
 - Input Clock Frequency: 50 MHz
 - Output Clock Frequency: 40 MHz

Para utilizar o “IP Core” recém gerado devemos selecioná-lo, e na parte inferior clicar em “View HDL Instantiation Template”, como mostrado na figura abaixo.

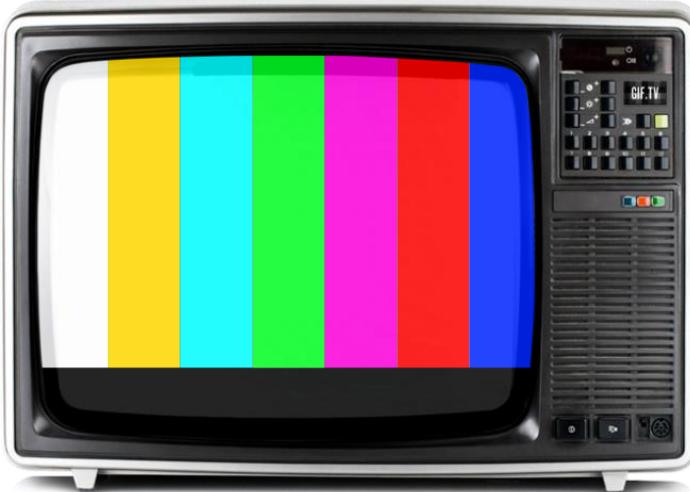


Importante: Leiam o manual do bloco DCM_SP!

Em alguns casos o bloco do DCM pode “travar”, portanto, vocês devem mapear um “switch” como pino de RESET, e mapear o STATUS do DCM nos LEDs.

https://support.xilinx.com/s/article/19835?language=en_US

Vocês devem desenhar algo no monitor diferente do que foi apresentado em aula, ou seja, listras coloridas!



Boa experiência!

Desafio:

Vocês podem ganhar até 1.0 ponto extra na “**G2**”.

Valendo 0.75 pontos, vocês devem (se quiserem) implementar um “[bouncing logo](#)” na tela. Pode ser uma bola, o logo do DVD, ou qualquer outro objeto.

Valendo mais 0.25 pontos, caso vocês implementem um objeto que muda de cor a cada vez que ele tocar nas bordas da tela (igual ao vídeo do link acima).

