

ARC1 – TP 7 et 8

Aurélien Anne, Léo Noël-Baron & Thierry Sampaio

13/11/2015

Résumé

Ce TP vise à concevoir un circuit capable de maintenir le maximum, et le nombre d'occurrences de ce maximum, parmi une suite d'entiers entrés un à un.

Spécifications et algorithme

Le circuit demandé intègre une commande d'initialisation, une opérande sur 4 bits pour l'entrée des nombres et une commande pour signaler au circuit de traiter l'entrée. Ses sorties sont le maximum courant et son nombre d'occurrences sur 4 bits, ainsi qu'un signal indiquant la validité des deux précédentes et la possibilité d'entrer un nouveau nombre.

Un tel circuit doit suivre l'algorithme suivant :

```
Si Init
    Max <- 0
    CptMax <- 0
    Prêt <- 1
Si Dem
    charger E[3..0]
    Si E > Max
        Max <- E
        CptMax <- 0
    Si E = Max
        CptMax <- CptMax + 1
```

La relative complexité du sujet rend pertinente une conception selon le modèle UC/UT.

Unité de traitement

D'après l'algorithme précédent, nous proposons une UT disposant des commandes suivantes :

- initialiser les valeurs ;
- charger un nouveau nombre en vue de son traitement ;
- incrémenter le compteur d'occurrences du maximum ;
- mettre à jour le maximum avec le nombre chargé.

Notre UT comprendra donc une entrée de commande sur 2 bits, l'opérande de chargement sur 4 bits et en sortie le maximum actuel et son nombre d'occurrences, ainsi que deux signaux

comparant le nombre chargé et le maximum actuel (selon les relation inférieur strict et supérieur strict). Ces deux derniers signaux permettront à l'UC de sélectionner les commandes à activer dans le bon ordre, selon le nombre entré.

Une réalisation possible d'une telle UT est donnée en Figure 1 ; le registre du haut contient le nombre chargé, celui de droite le maximum actuel et le compteur maintient le nombre d'occurrences. Les commandes de chargement des registres, d'incréméntation et de remise à zéro du compteur sont induites par la commande de l'UT. La réutilisation du composant SEL4 en bas à droite permet de gérer la remise à zéro du registre *Max*, et le composant COMP4 donne les signaux *inf* et *sup*.

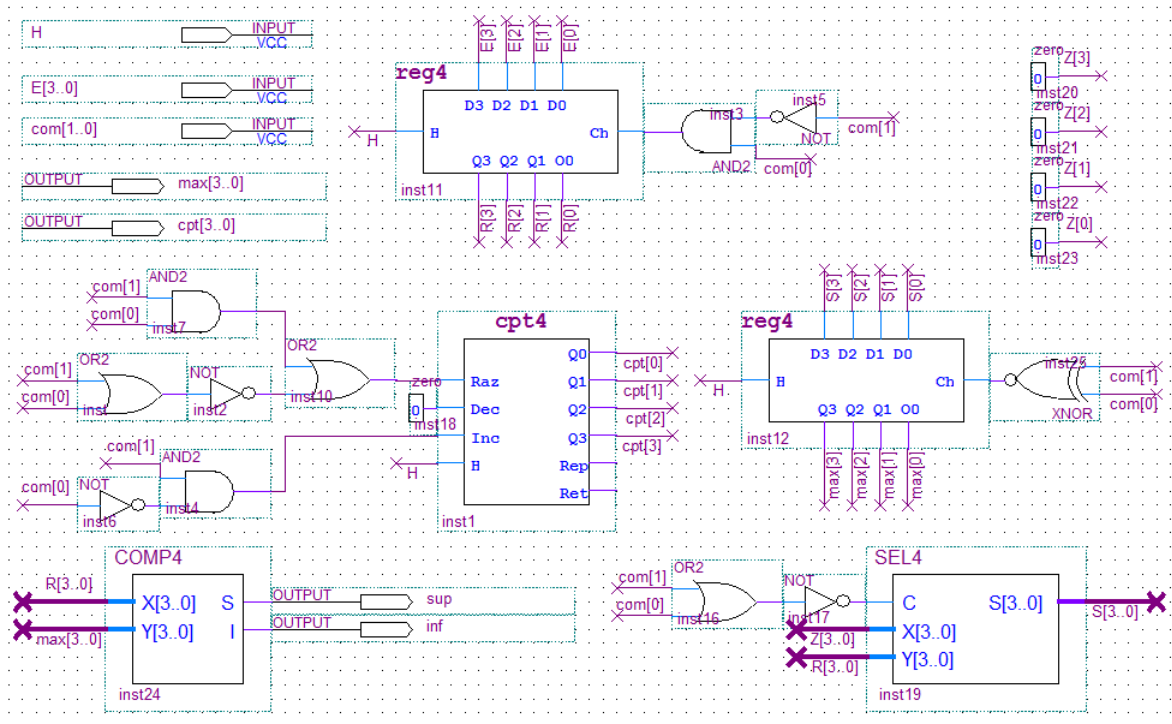


FIGURE 1 – Circuit de l'unité de traitement

Unité de contrôle

Le protocole demande/réponse imposé correspond à l'automate présenté en Figure 2. L'initialisation se fait à l'état 0 ; l'état 1 attend l'entrée d'un nombre, avant de le charger dans l'état 2. Selon le cas, c'est ensuite l'état 3 qui met à jour le maximum et passe au 4, ou le 4 qui incrémente le compteur et passe au 5, ou directement le 5 qui attend la retombée de la demande avant de revenir à l'état 1.

On en déduit le circuit de la Figure 3 pour un codage à un bit par état ; la génération des commandes suit alors les formules $c_1 = q_3 + q_4$ et $c_0 = q_1 + q_2 + q_3 + q_5$, et le signal prêt doit être levé quand l'automate est dans l'état 1.

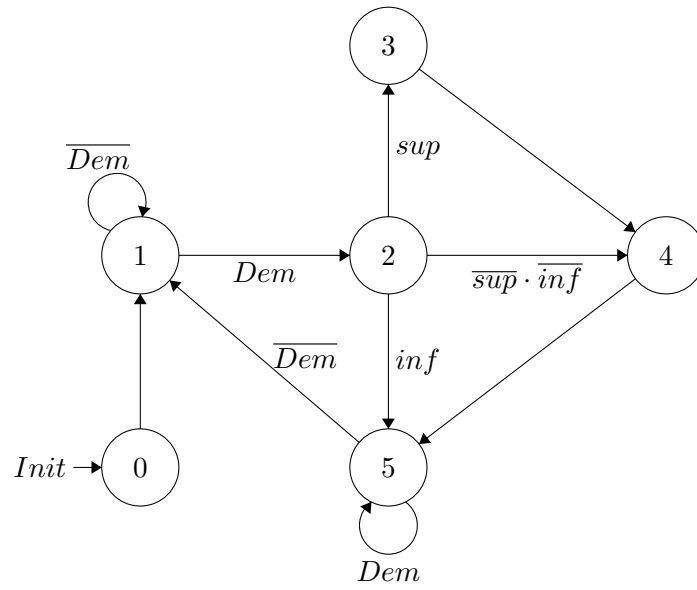


FIGURE 2 – Diagramme des états de l'unité de contrôle

Circuit complet

Les branchements entre l'unité de contrôle et l'unité de traitement sont évidents et donnent le circuit présenté en Figure 4.

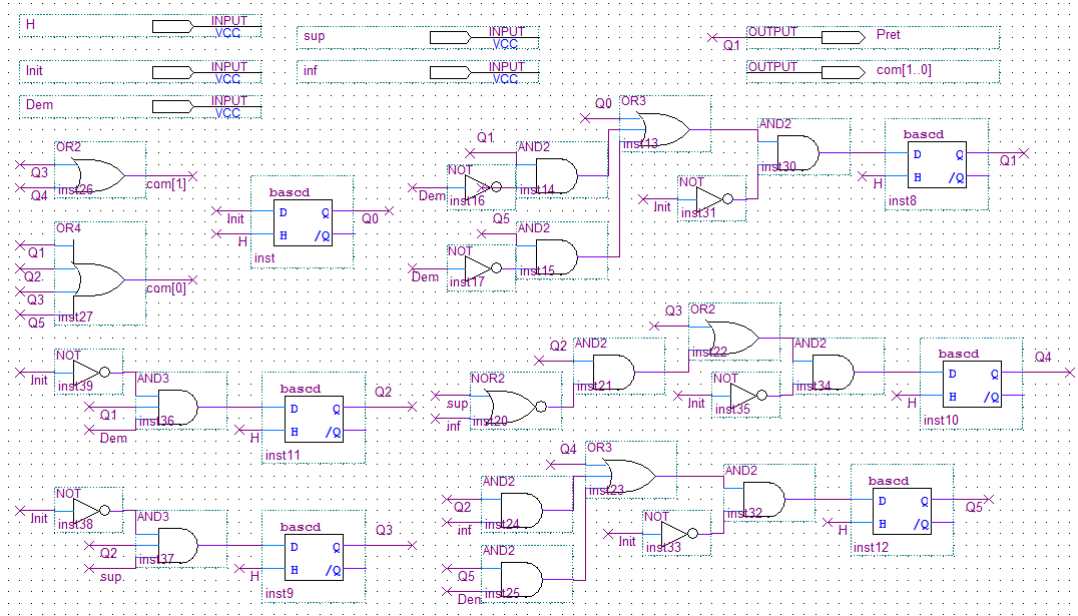


FIGURE 3 – Circuit de l'unité de contrôle

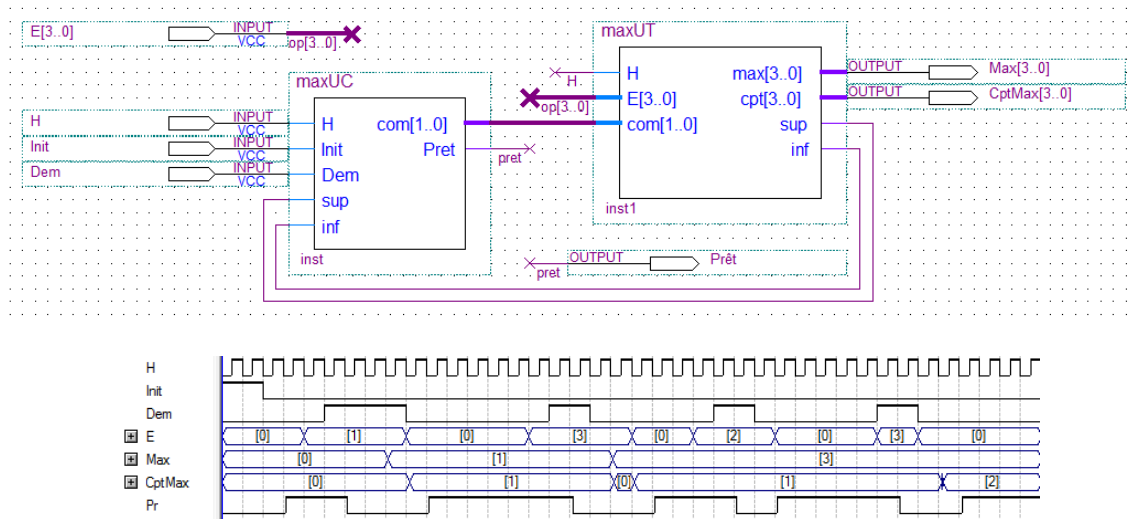


FIGURE 4 – Circuit final et simulation