# Mantenimiento de Equipos Informáticos

# Tema 2: El microprocesador

PABLO ESCOBEDO ARAQUE

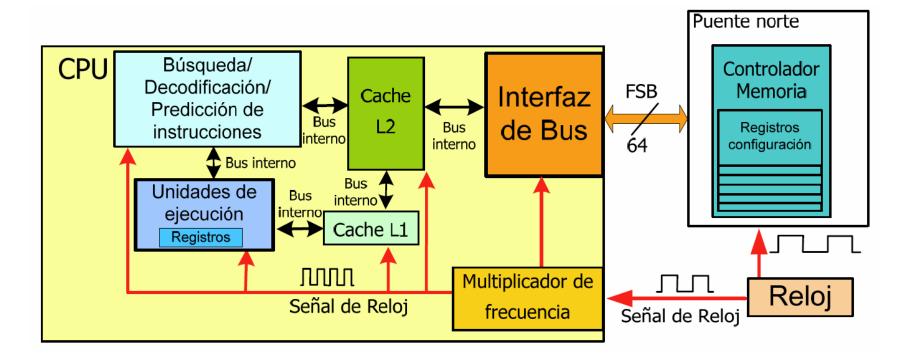
PABLOESCOBEDO@UGR.ES

DPTO. ELECTRÓNICA Y TECNOLOGÍA DE COMPUTADORES

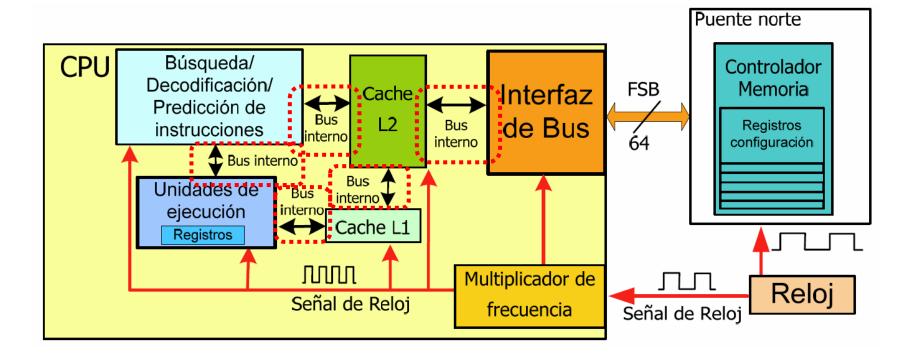
### Contenido

- 1. Funcionamiento básico
  - Arquitectura
  - Velocidad de transferencia y Ancho de banda
- 2. Tecnología de fabricación
- 3. Historia
- 4. Mantenimiento
  - Encapsulado y zócalos
  - Alimentación
  - Compatibilidad Electromagnética (EMI)
  - Frecuencia de la señal de reloj
  - Disipación térmica

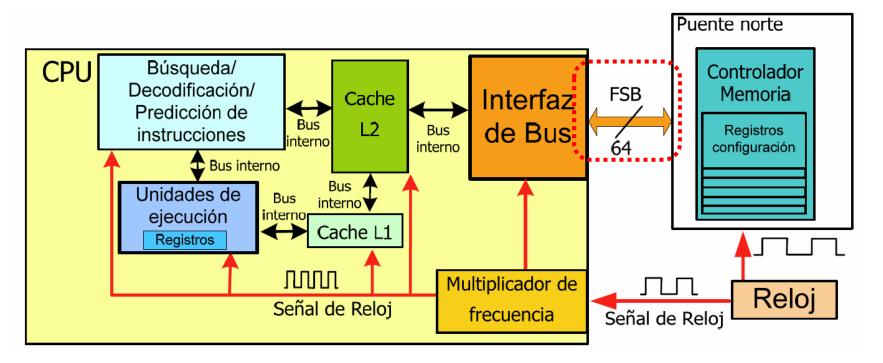
Primera aproximación a la **arquitectura x86**:



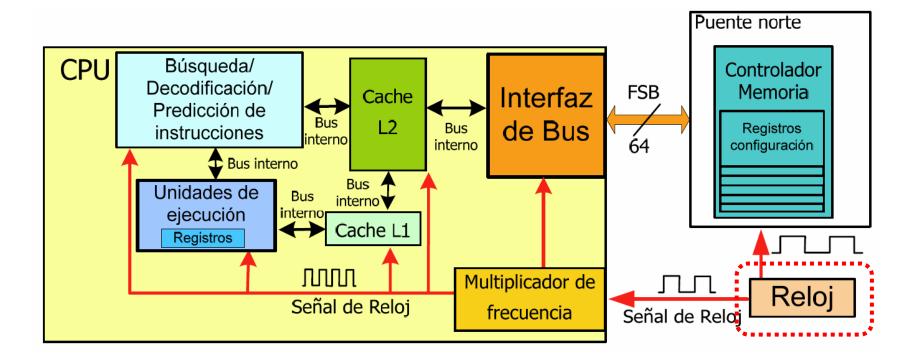
Bus interno: Transporta los datos/direcciones dentro de la CPU, es decir entre registros, caché L1, L2, unidades de ejecución, etc.



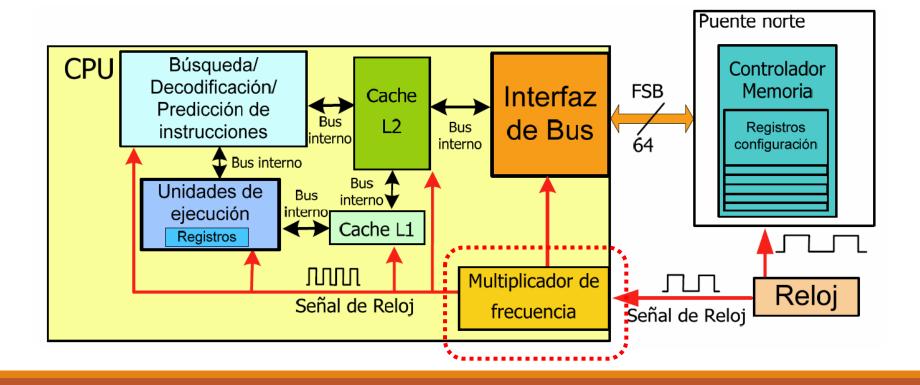
**Bus externo:** Transporta los datos/direcciones hacia/desde el exterior de la CPU, es decir, RAM, chipset, etc... (También se denomina BUS FRONTAL (Front Side Bus), Bus del sistema)



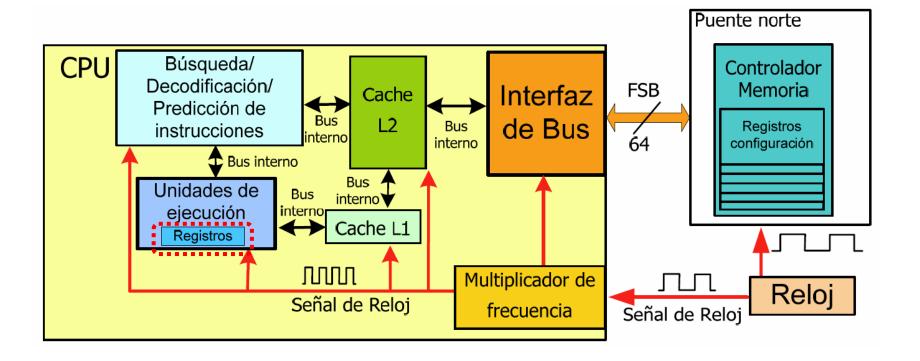
**Reloj:** Marca la frecuencia de funcionamiento del micro y los distintos buses del sistema.



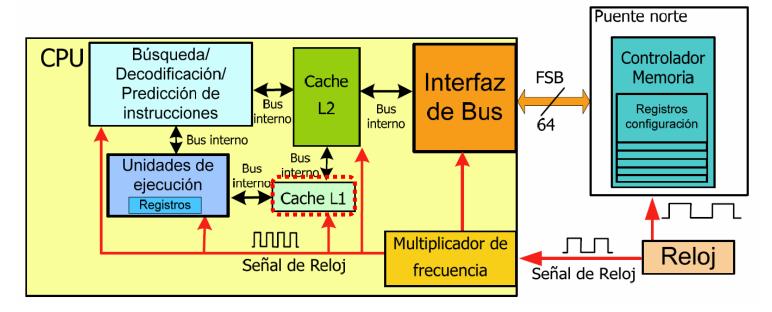
**Multiplicador:** Elemento hardware que multiplica la frecuencia de la señal reloj.



**Registros:** Donde la CPU guarda momentáneamente estados, datos y direcciones para operar con ellos.



**Caché L1:** Físicamente muy próxima a la CPU, es una memoria intermedia que guarda los datos y código de reciente uso. Como por tecnología de fabricación es mucho mas rápida que la memoria RAM convencional, el acceso al código y a los datos usados recientemente, se ve acelerado.



### **VELOCIDAD DE TRANSFERENCIA - ANCHO DE BANDA:**

•La **velocidad de transferencia** de un bus, se ha calculado tradicionalmente como:

Velocidad de transferencia = Nº líneas de datos x Frecuencia reloj = bits/s

•Con la aparición de buses que transmiten varios datos por cada ciclo de reloj, esta velocidad **aumenta**:

Velocidad de transferencia = Nº líneas de datos x Frec. reloj x Nº de datos por cada ciclo de reloj = bits/s

•Ahora, lo que antes era la velocidad de transferencia pasa a llamarse frecuencia efectiva:

Transacciones/s = Frecuencia reloj  $x N^{\circ}$  de datos por cada ciclo de reloj.

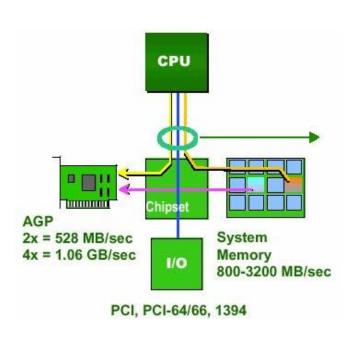
#### **VELOCIDAD DE TRANSFERENCIA - ANCHO DE BANDA:**

#### Ejemplos:

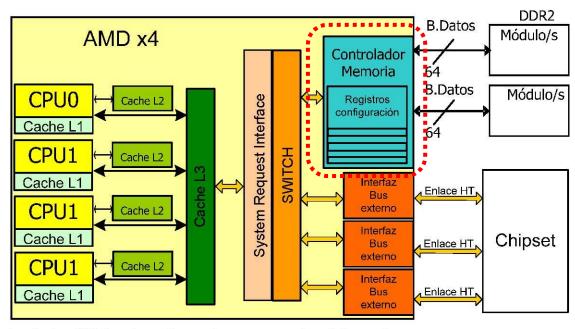
Bus del sistema	Pentium	PII-PIII	PIV
Frecuencia (MHz)	66	100/133	100/133/200/266
Datos por ciclo	1	1	2/4
Frecuencia efectiva (MT/s)	66	100/133	200/266/400/533/800/1067
Bus de datos	64 bits	64 bits	64 bits
MB/s máximo	503,5	763	Propuesto 1

Mientras que el bus de datos externo del microprocesador sigue teniendo 64 bits, la frecuencia de este bus síncrono ha aumentado considerablemente. Además del aumento bruto de frecuencia, se opta por doblar/cuadruplicar el número de transferencias por ciclo de reloj. La conjunción de ambos parámetros dan la cifra aportada por los fabricantes para referirse al bus frontal, la frecuencia efectiva.

# FSB (Front Side Bus) cuello de botella:

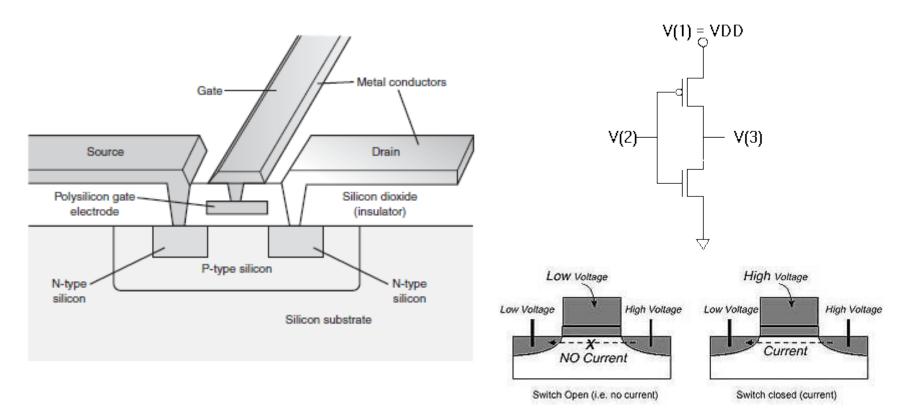


#### **Soluciones:**

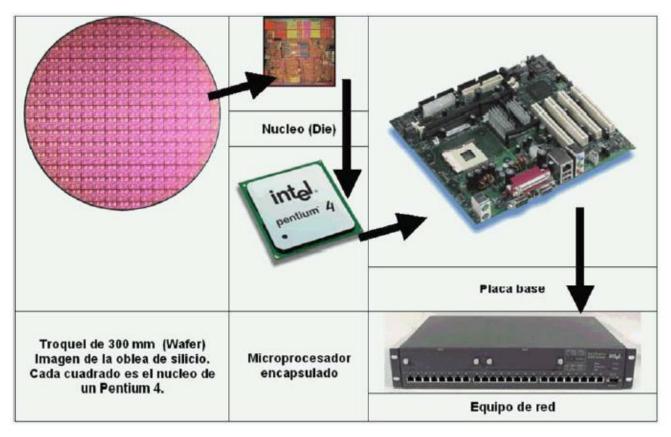


Arquitectura AMD de cuatro nucleos usada en sus procesadores Opteron y Phenom

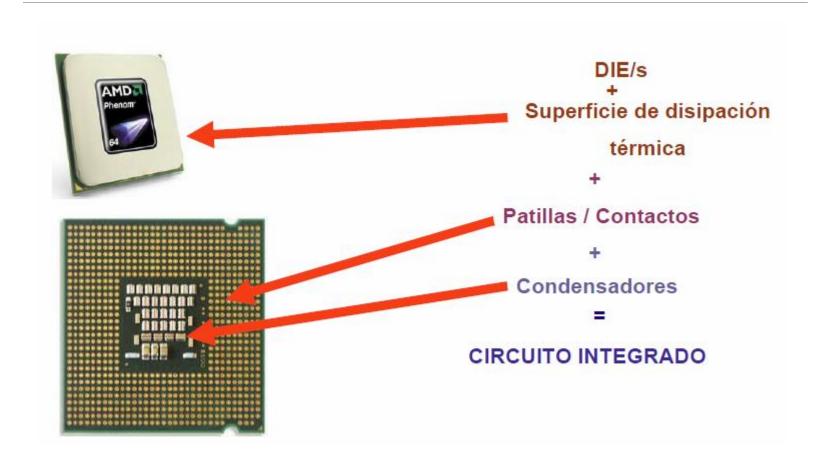
Tecnología actual: CMOS (Complementary Metal-Oxide Semi-conductor)



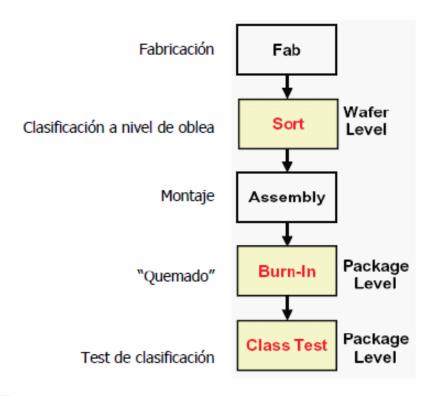
Proceso de integración:



<u>Video</u>



#### Validación:



"Burn-In is a batch process where up to a thousand assembled units are simultaneously stressed at elevated temperatures and voltages in order to accelerate latent reliability defects and processing problems to failure. The key challenge at BI is to keep the BI time low in order to decrease throughput time and minimize equipment and processing costs."

☐ Thermal Challenges During Microprocessor Testing. Pooya Tadayon . Intel Technology Journal Q3, 2000

Processor	Cores	Process (Micron)	Clock	Voltage	Registers	Data Bus	Max. Memory
8088	1	3.0	1x	5V	16-bit	8-bit	1MB
8086	1	3.0	1x	5V	16-bit	16-bit	1MB
286	1	1.5	1x	5V	16-bit	16-bit	16MB
386SX	1	1.5, 1.0	1x	5V	32-bit	16-bit	16MB
386SL	1	1.0	1x	3.3V	32-bit	16-bit	16MB
386DX	1	1.5, 1.0	1x	5V	32-bit	32-bit	4GB
486SX	1	1.0, 0.8	1x	5V	32-bit	32-bit	4GB
486SX2	1	0.8	2x	5V	32-bit	32-bit	4GB
487SX	1	1.0	1x	5V	32-bit	32-bit	4GB
486DX	1	1.0, 0.8	1x	5V	32-bit	32-bit	4GB
486SL <sup>2</sup>	1	0.8	1x	3.3V	32-bit	32-bit	4GB
486DX2	1	0.8	2x	5V	32-bit	32-bit	4GB
486DX4	1	0.6	2x+	3.3V	32-bit	32-bit	4GB
486 Pentium OD	1	0.6	2.5x	5V	32-bit	32-bit	4GB
Pentium 60/66	1	0.8	1x	5V	32-bit	64-bit	4GB
Pentium 75-200	1	0.6, 0.35	1.5x+	3.5V	32-bit	64-bit	4GB
Pentium MMX	1	0.35, 0.25	1.5x+	2.8V	32-bit	64-bit	4GB
Pentium Pro	1	0.35	2x+	3.3V	32-bit	64-bit	64GB
Pentium II (Klamath)	1	0.35	>2x	2.8V	32-bit	64-bit	64GB
Pentium II (Deschutes)	1	0.35	>2x	2.0V	32-bit	64-bit	64GB
Pentium II PE (Dixon)	1	0.25	>2x	1.6V	32-bit	64-bit	64GB
Celeron (Covington)	1	0.25	>2x	2.8V	32-bit	64-bit	64GB
Celeron A (Mendocino)	1	0.25	>2x	2V	32-bit	64-bit	64GB
Celeron III (Coppermine)	1	0.18	>2x	1.75V	32-bit	64-bit	64GB

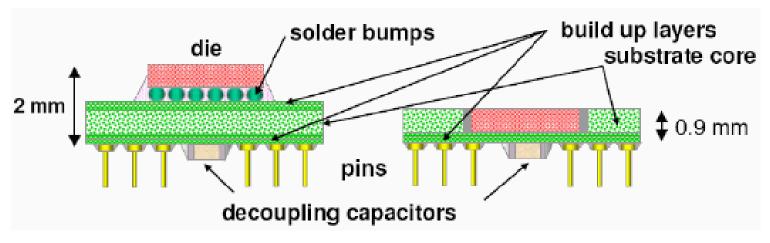
Processor	Cores	Process (Micron)	Clock	Voltage	Registers	Data Bus	Max. Memory
Celeron III (Tualatin)	1	0.13	>2x	1.5V	32-bit	64-bit	64GB
Pentium III (Katmai)	1	0.25	>2x	2V	32-bit	64-bit	64GB
Pentium III (Coppermine)	1	0.18	>2x	1.75V	32-bit	64-bit	64GB
Pentium III (Tualatin)	1	0.13	>2x	1.45V	32-bit	64-bit	64GB
Celeron 4 (Willamette)	1	0.18	>2x	1.75V	32-bit	64-bit	64GB
Pentium 4 (Willamette)	1	0.18	>2x	1.75V	32-bit	64-bit	64GB
Pentium 4A (Northwood)	1	0.13	>2x	1.5V	32-bit	64-bit	64GB
Pentium 4EE (Prestonia)	1	0.13	>2x	1.5V	32-bit	64-bit	64GB
Pentium 4E (Prescott)	1	0.09	>2x	1.4V	32-bit	64-bit	64GB
Celeron D (Prescott)	1	0.09	>2x	1.4V	64-bit	64-bit	1TB
Pentium D (Smithfield)	2	0.09	>2x	1.4V	64-bit	64-bit	1TB
Pentium D (Presler)	2	0.065	>2x	1.4V	64-bit	64-bit	1TB
Pentium M (Banias)	1	0.13	>2x	1.5V	32-bit	64-bit	64GB
Pentium M (Dothan)	1	0.09	>2x	1.3V	32-bit	64-bit	64GB
Core Duo (Yonah)	2	0.09	>2x	1.3V	32-bit	64-bit	64GB
Core 2 Duo (Conroe)	2	0.065	>2x	1.3V	64-bit	64-bit	1TB
Core 2 Quad (Kentsfield)	4	0.065	>2x	1.3V	64-bit	64-bit	1TB
Core 2 Duo (Wolfdale)	2	0.045	>2x	1.3V	64-bit	64-bit	1TB
Core 2 Quad (Yorkfield)	4	0.045	>2x	1.3V	64-bit	64-bit	1TB
Core i7 (Bloomfield)	4	0.045	>2x	1.4V	64-bit	16-bit	1TB
Core i3/i5/i7 (Lynnfield)	4	0.045	>2x	1.4V	64-bit	4-bit	1TB

Processor	Cores	Process (Micron)	Clock	Voltage	Registers	Data Bus	Max. Memory
AMD K5	1	0.35	1.5x+	3.5V	32-bit	64-bit	4GB
AMD K6	1	0.35	2.5x+	3.2V	32-bit	64-bit	4GB
AMD K6-2	1	0.25	2.5x+	2.4V	32-bit	64-bit	4GB
AMD K6-3	1	0.25	>2x	2.4V	32-bit	64-bit	4GB
AMD Athlon	1	0.25	>2x	1.8V	32-bit	64-bit	4GB
AMD Duron	1	0.18	>2x	1.8V	32-bit	64-bit	4GB
AMD Athlon (Thunderbird)	1	0.18	>2x	1.8V	32-bit	64-bit	4GB
AMD Athlon XP (Palomino)	1	0.18	>2x	1.8V	32-bit	64-bit	4GB
AMD Athlon XP (Thoroughbred)	1	0.13	>2x	1.8V	32-bit	64-bit	4GB

Processor	Cores	Process (Micron)	Clock	Voltage	Registers	Data Bus	Max. Memory
AMD Athlon XP (Barton)	1	0.13	>2x	1.65V	32-bit	64-bit	4GB
Athlon 64 (ClawHammer/ Winchester)	1	0.13, 0.09	>2x	1.5V	64-bit	16-bit	1TB
Athlon 64 FX (SledgeHammer)	1	0.13	>2x	1.5V	64-bit	16-bit	1TB
Athlon 64 X2 (Manchester)	2	0.09	>2x	1.4V	64-bit	16-bit	1TB
Athlon 64 X2 (Toledo)	2	0.09	>2x	1.4V	64-bit	16-bit	1TB
Athlon 64 X2 (Windsor)	2	0.09	>2x	1.4V	64-bit	16-bit	1TB
Athlon X2, 64 X2 (Brisbane)	2	0.065	>2x	1.35V	64-bit	16-bit	1TB
Phenom X3/X4 (Toliman/Agena)	3/4	0.065	>2x	1.4V	64-bit	16-bit	1TB
Athlon X2 (Kuma)	2	0.065	>2x	1.3V	64-bit	16-bit	1TB
Phenom II X2/X3/X4 (Callisto/Heka/Deneb)	2/3/4	0.045	>2x	1.4V	64-bit	16-bit	1TB
Athlon II X2 (Regor)	2	0.045	>2x	1.4V	64-bit	16-bit	1TB

### **Encapsulado**

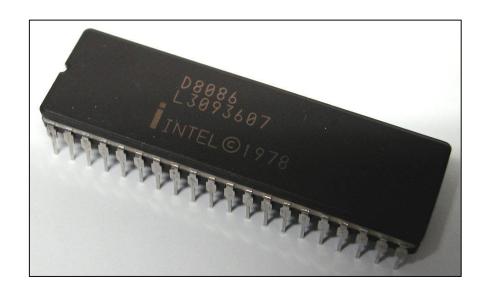
- Envuelve la oblea de silicio protegiéndola y soportando las conexiones con el exterior
- El número de conexiones y su disposición restringen el zócalo en el que puede instalarse un microprocesador

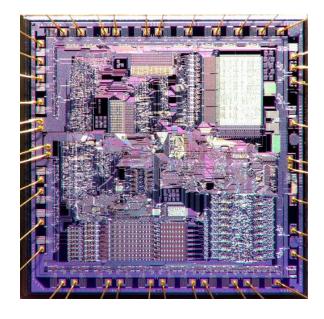


Observar que los elementos SMD soldados en el propio microprocesador son condensadores de desacoplo.

### **Encapsulado**

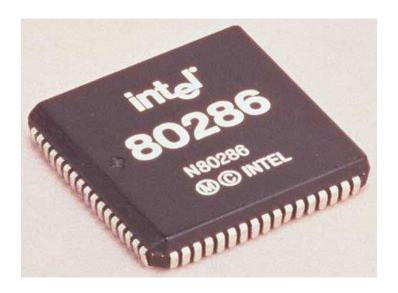
• **DIP (Dual In-Line Package):** Encapsulado rectangular con dos filas de patillas saliendo de los cantos.





### **Encapsulado**

• PLCC (Plastic Leaded Chip Carrier): Encapsulado rectangular con cuatro filas de patillas saliendo de los cantos y dobladas hacia adentro.



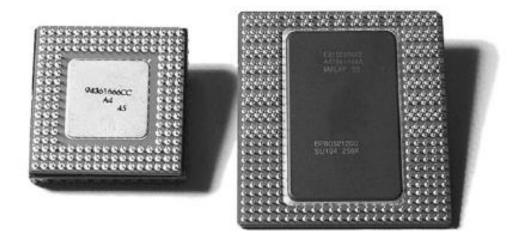
### **Encapsulado**

• LCCC (Lead-less Ceramic Chip Carrier): Similar al PLCC pero con distintos contactos.



### **Encapsulado**

 PGA (Pin Grid Array) encapsulado cerámico: Cuadrado con las patillas en forma de matriz saliendo de la base del micro. Usado en 486, Pentium, Pentium MMX, Pentium Pro y posteriores.



PGA on Pentium 66 (left) and dual-pattern SPGA on Pentium Pro (right).

### Encapsulado

• S.E.C.C. (Single Edge Cartridge Connect): El micro viene montado sobre una placa de circuito impreso junto con la caché L2 y la circuitería asociada. Tiene el aspecto de un cartucho y lleva unas pestañas para afianzar el micro a la placa. Este tipo de encapsulado se estrenó con el Pentium II.



#### Encapsulado

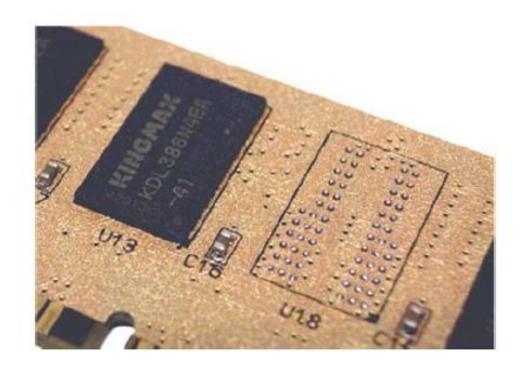
• TCP (Tape Carrier Package): Utilizado para los portátiles, el micro es tan fino como una moneda y pesa menos de 1 gramo. Las patillas salen de los cantos del chip y se doblan hacia abajo formando una L.





### **Encapsulado**

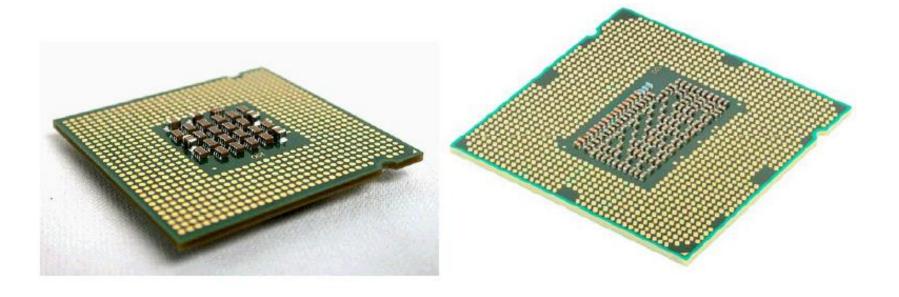
BGA: Ball Grid Array



Encapsulado BGA de los chips de memoria de un módulo Kingmax -DDR500.

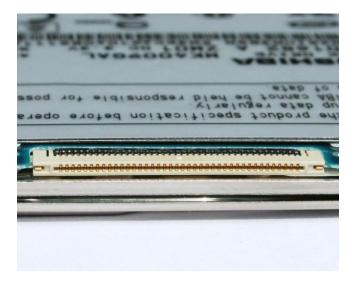
### **Encapsulado**

• LGA (Leadless Grid Array). Por ejemplo: LGA775 (izda) y LGA1155 (dcha)



#### Zócalos

• LIF (Low Insertion Force): El procesador puede ser sacado sin apenas fuerza, preferiblemente haciendo palanca con una herramienta especial como la suministrada por Intel en los Overdrive.



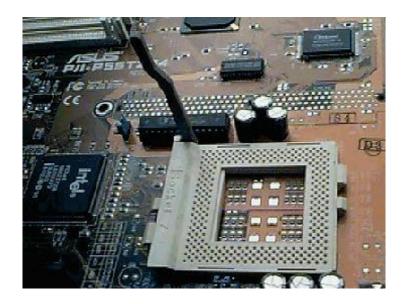
Zócalo LIF en un disco duro de 1.8"



Intel 80386 y 80387 en zócalos LIF

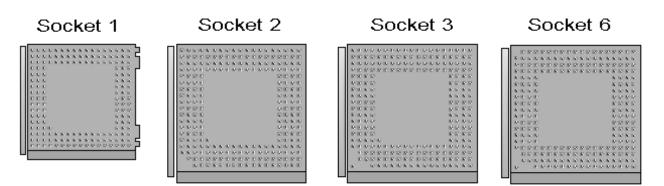
#### Zócalos

• **ZIF (Zero Insertion Force):** En un lateral del zócalo posee una palanca que una vez soltada libera de presión a las patillas del micro, permitiendo introducirlo/extraerlo del zócalo sin ejercer ninguna fuerza. Esto facilita su instalación y sustitución.

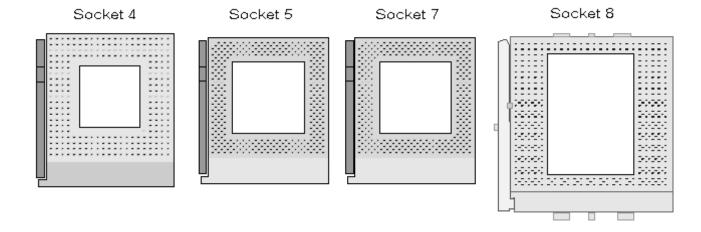


#### Zócalos

Zócalos 486

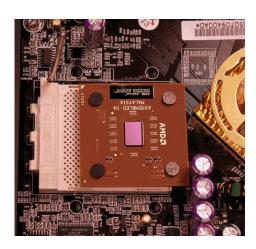


 Zócalos para Pentium



#### Zócalos

- Zócalos para Pentium II, III y Athlon
  - Slot 1 (P-II y III), Slot 2 (P-IIXeon)
  - Slot A (Athlon)
  - Socket 370 P-III y Celeron
  - Socket A Athlon y Athlon XP



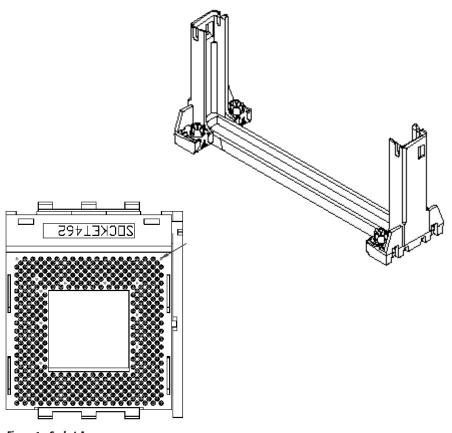
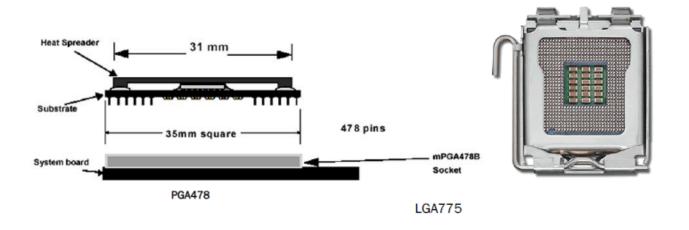


Figure 1. Socket A

#### Zócalos

Zócalos para Pentium 4 y Core 2

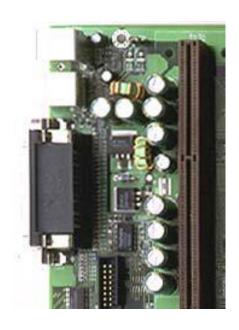




LGA 1150

### Módulo regulador de tensión (VRM)

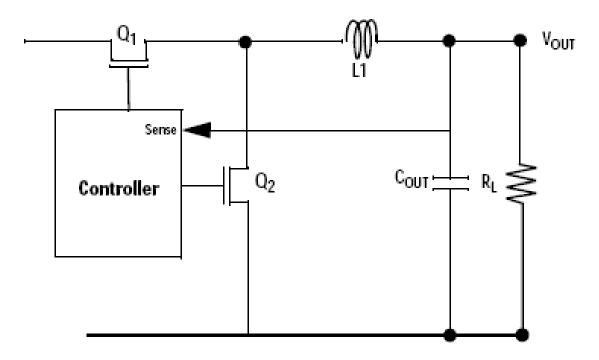
Ejemplo: Pentium III requiere 5 V, 3.3 y 1.5 V



AMD Opteron contiene 106 millones de transistores y puede consumir 50 A

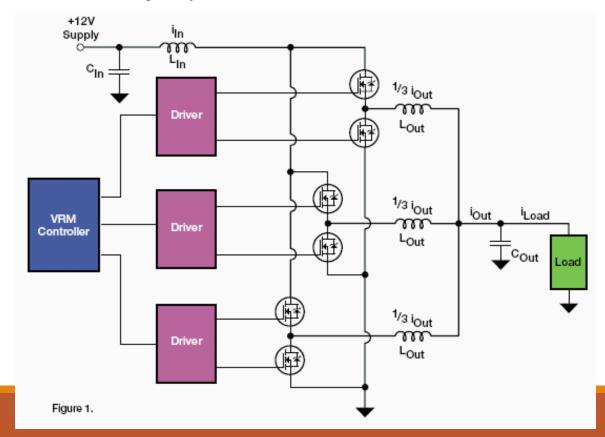
### Módulo regulador de tensión (VRM)

Diseño de una fase ("single phase")



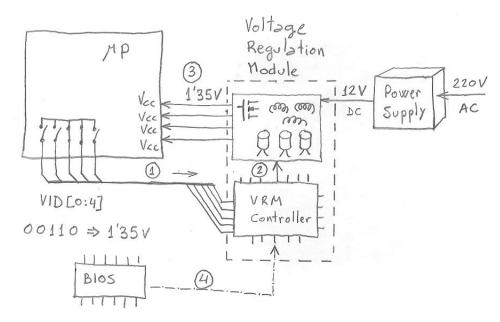
### Módulo regulador de tensión (VRM)

Diseño multifase. Ejemplo: Diseño de 3 fases



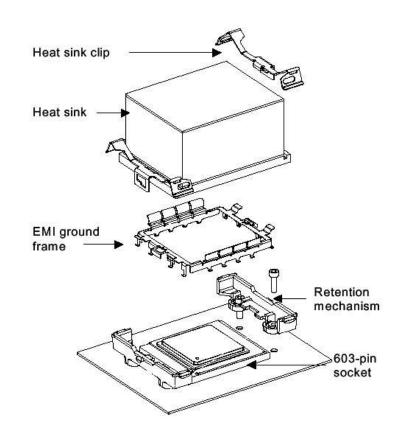
### Regulación Automática

 Los micros Pentium II, III, Celerón y AMD Athlon incorporan 5 contactos (identificados como VID[0]..VID[4]) dedicados a la identificación automática de su tensión de alimentación.



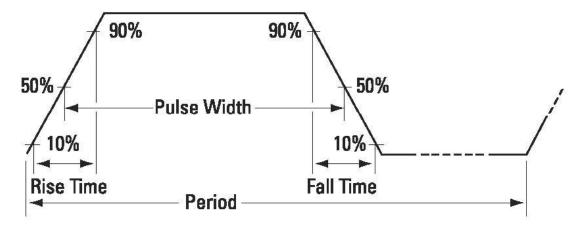
# Compatibilidad Electromagnética (EMI)

- Los micros, estos deben tener protección contra la emisión/recepción de ondas electromagnéticas.
  - Carcasa metálica del encapsulado
  - Chasis metálico de los equipos
- Cada abertura que dejemos en el caja, es susceptible de "permitir" el paso a señales de radiofrecuencia cuya longitud de onda no sea unas 10 veces mayor que la abertura.



# Frecuencia de la señal de reloj

Parámetros que definen una señal periódica de pulsos son:



 La frecuencia de funcionamiento del procesador viene determinada por dos factores:

Frecuencia interna (del microprocesador) = Frecuencia de reloj de referencia (externo) x multiplicador interno.

# Frecuencia de la señal de reloj

Frecuencia interna (del microprocesador) = Frecuencia de reloj de referencia (externo) x multiplicador interno.

- Frecuencia interna: Frecuencia de funcionamiento de la señal de reloj interno del microprocesador. Dicta la duración del ciclo de instrucción
- Frecuencia de referencia: Frecuencia de la señal del reloj externa que se toma como referencia. En micros de Intel® se denomina BCLK (Base Clock).

Ejemplo: Pentium 150 MHz y Pentium II (300 y 400 MHz)

FREC. INTERNA	CHIPSET	FREC. REFERENCIA	MULTIPLICADOR
150 MHz	430-TX	60	2,5
300 MHz	440-LX	66	4,5
400 MHz	440-BX	100	4

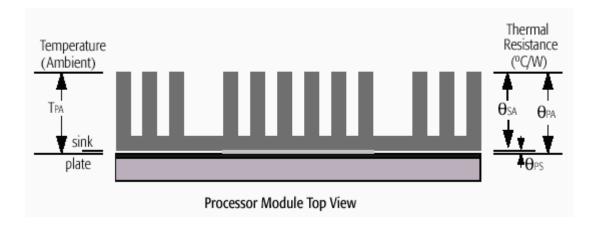
# Frecuencia de la señal de reloj

### **Overclocking**

- Consiste en subir cualquiera de los dos factores (Frecuencia de referencia y/o multiplicador del reloj) por encima de lo especificado
  - Subir la velocidad del bus externo: Puede dar problemas en la memoria o en algunas tarjetas del bus PCI o AGP
  - Subir el multiplicador: Puede ser complicado, por que micros como el AMD K-6 y Athlon fijan su propia frecuencia máxima de funcionamiento, ignorando las configuradas en la placa base si sobrepasan las especificaciones.
  - ¿Qué otros problemas pueden aparecer?

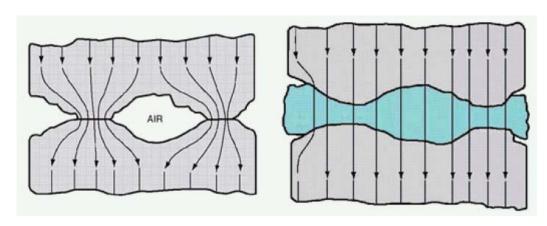
#### **Calentamiento de los micros = problemas**

- El aumento de la escala de integración → aumento del consumo
- problemas de calor son proporcionales al voltaje y a la frecuencia de trabajo
- Solución → Disipación térmica → Disipador:



#### **Productos especiales**

- TIM: Thermal Interface Material.
- Entre la superficie térmica y el disipador se puede aplicar alguno de los productos especiales existentes que poseen una conductividad mucho mayor que el aire.





#### Ventilador

- Proporciona un flujo de aire a través del disipador de forma que disminuya aún más la resistencia térmica
- Un parámetro muy importante a la hora de valorar un ventilador es el ruido que produce. El aumento del tamaño y potencia de los ventiladores ha hecho que el ruido sea cada vez más audible



En la imagen puede verse un ventilador-disipador para Pentium III 550 MHz (Thermalloy, Inc.). Medidas del ventilador: 40x40x15 mm. Resistencia térmica de 0,8 °C/W. Observar el tercer cable para el tacómetro del ventilador.

### Otras técnicas de refrigeración

- Cambio de fase: El mismo principio que utilizan las neveras de nuestros hogares. Se puede bajar la temperatura hasta los -40°C.
- Efecto Peltier.

