

Calcolatori Elettronici II

Esempio di IO mediante interruzioni

LA PIA

Materiale didattico a cura di:

Prof. A. Mazzeo

Ing. L. Romano

Ing. L. Coppolino

Ing. A. Cilardo

Dipartimento di Informatica e Sistemistica
Università Degli Studi di Napoli Federico II

DIS - Dipartimento di Informatica e Sistemistica



Il dispositivo PIA di ASIM - 1/2

- Name
 - » M6821PIA
- Type
 - » Identificativo assoluto nella configurazione
- Address1
 - » Indirizzo base
- Address2
 - » Indirizzo base + 3
- BUS
 - » Identificatore del bus esterno a cui il dispositivo è connesso

DIS - Dipartimento di Informatica e Sistemistica



Il dispositivo PIA di ASIM - 2/2

➤ COM1

- » Identificatore del dispositivo di gestione delle interruzioni generate dall'oggetto

➤ COM2

- » Controllo linea interruzione IRQA: XYZ (X=#vettore, Y=livello priorità, Z=linea di interruzione)

➤ COM3

- » Controllo linea interruzione IRQB: XYZ (X=#vettore, Y=livello priorità, Z=linea di interruzione)

➤ COM4

- » Identificatore assoluto dell'oggetto a cui il porto parallelo è connesso

DIS - Dipartimento di Informatica e Sistemistica



PIA (Peripheral Interface Adapter)

- Dispositivo parallelo a parallelismo 8 bit
- due sezioni quasi identiche di 8 bit dati configurabili, anche singolarmente, come linee di ingresso o di uscita
- due coppie di linee di controllo per la sincronizzazione
 - » CA1 e CB1 sono sempre di ingresso al dispositivo
 - » CA2 e CB2, possono essere programmate per operare sia in ingresso sia in uscita per implementare forme di handshaking

DIS - Dipartimento di Informatica e Sistemistica



Programmazione PIA

- Dispositivo PIA simulato in ASIM è derivato da quello commerciale MC6821
- Sei registri a 8 bit:
 - » due registri per il trasferimento dei dati da e verso la periferica (PRA e PRB)
 - » due registri di controllo/stato (CRA e CRB)
 - » due registri, DRA e DRB, per il controllo della direzione dei dati (in input o in output)

DIS - Dipartimento di Informatica e Sistemistica



Indirizzamento dei registri

- 6 registri e 4 indirizzi → indirizzamento interno

AD1	AD0	CRA2	CRB2	Registro Selezionato
0	0	1	X	PRA
0	0	0	X	DRA
0	1	X	X	CRA
1	0	X	1	PRB
1	0	X	0	DRB
1	1	X	X	CRB

X : indifferente.

DIS - Dipartimento di Informatica e Sistemistica



I registri di controllo

	7	6	5	4	3	2	1	0
CRA	IRQA1	IRQA2	Controllo CA2			Accesso DRA	Controllo CA1	
CRB	IRQB1	IRQB2	Controllo CB2			Accesso DRB	Controllo CB1	

- Controllo di CA1 (o CB1): consente di controllare il flag di interruzione IRQA1 (IRQB1) presente nella parola di stato-controllo di 8 bit posto in posizione b7
 - » Lo stato del flag IRQA1 si ripercuote sulla linea di interruzione IRQA verso il processore generando una interruzione

DIS - Dipartimento di Informatica e Sistemistica



I registri di controllo

- Controllo di CA2 (o CB2): è differente a seconda che tale linea sia stata programmata per operare come linea di ingresso o di uscita.
 - » CA2 (o CB2) come linea di ingresso (b5=0): si comporta come CA1 (CB1) con
 - ☞ b3 nella funzione di b0
 - ☞ b4 nella funzione di b1
 - ☞ IRQA2 (IRQB2) nella funzione di IRQA1 (IRQB2)
 - » CA2 o (CB2) come linea di uscita (b5=1): in tal caso CA2 consente di controllare la periferica. Sono previsti 3 possibili modi di sincronizzazione codificati con i bit b4 e b3

DIS - Dipartimento di Informatica e Sistemistica



Controllo delle linee di ingresso

CRA1 (CRB1)	CRA0 (CRB0)	Flag Interruzione CRA7 (CRB7)	Richiesta Interr. IRQA (IRQB)	CRA5 (CRB5)	CRA4 (CRB4)	CRA3 (CRB3)	Flag Interruzione CRA6 (CRB6)	Richiesta Interr. IRQA (IRQB)
0	0	Alto su high/low di CA1 (CB1)	Disabilitata	0	0	0	Alto su high/low di CA2 (CB2)	Disabilitata
0	1	Alto su high/low di CA1 (CB1)	Inviata quando CRA7 (CRB7) diventa alto	0	0	1	Alto su high/low di CA2 (CB2)	Inviata quando CRA6 (CRB6) diventa alto
1	0	Alto su low/high di CA1 (CB1)	Disabilitata	0	1	0	Alto su low/high di CA2 (CB2)	Disabilitata
1	1	Alto su low/high di CA1 (CB1)	Inviata quando CRA7 (CRB7) diventa alto	0	1	1	Alto su low/high di CA2 (CB2)	Inviata quando CRA6 (CRB6) diventa alto

Il flag di interruzione CRA7 (CRB7) torna al valore basso in seguito ad un' operazione di lettura su PRA (PRB).

Il flag di interruzione CRA6 (CRB6) torna al valore basso in seguito ad un' operazione di lettura su PRA (PRB).

DIS - Dipartimento di Informatica e Sistemistica



Controllo delle linee di uscita: CA2

Tabella 6 : Controllo della linea di uscita CA2

CRA5 CRA4 CRA3			CA2	
			BASSO	ALTO
1	0	0	Basso in seguito ad un' operazione di lettura su PRA	Alto quando CRA7 va ad 1 per una variazione h/l o l/h di CA1
1	0	1	Basso in seguito ad un' operazione di lettura su PRA	Alto al primo colpo di clock successivo alla lettura su PRA
1	1	0	Basso quando CRA3 diviene basso in seguito ad un' operazione di scrittura su CRA	Sempre basso finché CRA3 è basso. Diviene alto se CRA3 va ad 1 per un' op. di scritt. su CRA
1	1	1	Sempre alto finché CRA3 è alto. Diviene basso se CRA3 va a 0 per un' op. di scrittura su CRA	Alto quando CRA3 diviene alto in seguito ad un' operazione di scrittura su CRA

DIS - Dipartimento di Informatica e Sistemistica



Controllo delle linee di uscita: CB2

Tabella 5 : Controllo della linea di uscita CB2

CB5 CB4 CB3			CB2	
			BASSO	ALTO
1	0	0	Basso in seguito ad un' operazione di scrittura su PRE	Alto quando CRB7 va ad 1 per una variazione h/1 o l/h di CB1
1	0	1	Basso in seguito ad un' operazione di scrittura su PRE	Alto al primo colpo di clock successivo la scrittura su PRE
1	1	0	Basso quando CRB3 diviene basso in seguito ad un' operazione di scrittura su CRE	Sempre basso finche CRB3 è basso. Diviene alto se CRB3 va ad 1 per un' op. di scritt. su CRE
1	1	1	Sempre alto finchè CRB3 è alto. Diviene basso se CRB3 va a 0 per un' op. di scrittura su CRE	Alto quando CRB3 diviene alto in seguito ad un' operazione di scrittura su CRE

DIS - Dipartimento di Informatica e Sistemistica



Connessione 1/2

- "Com4" viene utilizzato per specificare l'eventuale dispositivo periferico cui M6821PIA è connesso
 - » nell'attuale versione di ASIM, l'unico dispositivo cui un M6821PIA può essere connesso è un altro M6821PIA
- Com4 = XYZZ
 - » ZZ = Id del dispositivo connesso
 - » XY definiscono la modalità di connessione dei dispositivi

DIS - Dipartimento di Informatica e Sistemistica



Connessione 2/2

- Com4 = XYZZ

- » Y

- 0 linea CA2 connessa alla linea CA1 del dispositivo periferico;
 - 1 linea CA2 connessa alla linea CA2 del dispositivo periferico;
 - 2 linea CA2 connessa alla linea CB1 del dispositivo periferico;
 - 3 linea CA2 connessa alla linea CB2 del dispositivo periferico;

- » X

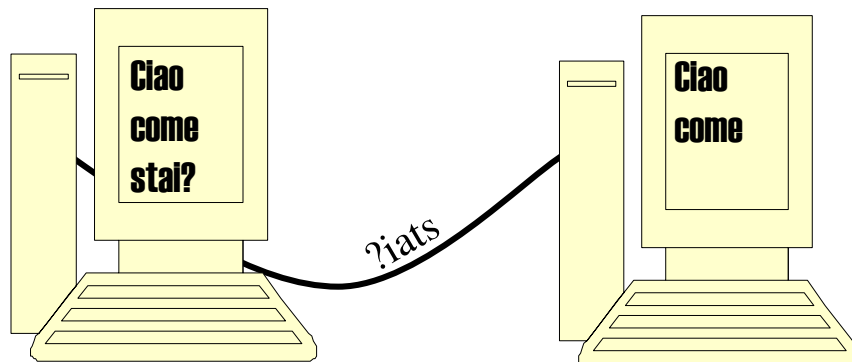
- 0 linea CB2 connessa alla linea CA1 del dispositivo periferico;
 - 1 linea CB2 connessa alla linea CA2 del dispositivo periferico;
 - 2 linea CB2 connessa alla linea CB1 del dispositivo periferico;
 - 3 linea CB2 connessa alla linea CB2 del dispositivo periferico;

DIS - Dipartimento di Informatica e Sistemistica



Esempio

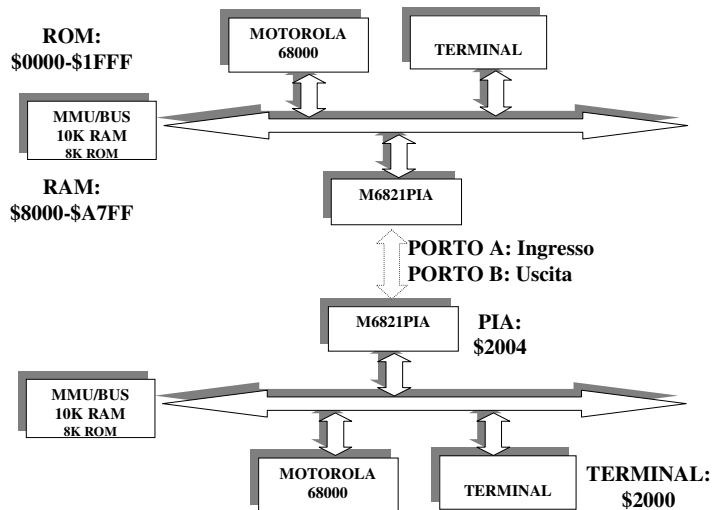
Comunicazione parallela asincrona



DIS - Dipartimento di Informatica e Sistemistica



Componenti



DIS - Dipartimento di Informatica e Sistemistica



Configurazione Sistema 1

SISTEMA 1

CHIP Name: MEMORY

Type: MMU/BUS. Identif: 01. BUS: 0000.

Address 1: 00008000. Address 2: 00000000.

Com1: 0000. Com2: 0010. Com3: 0008. Com4: 0000

CHIP Name: M68000

Type: CPU. Identif: 02. BUS: 0001.

Address 1: 00009000. Address 2: 00009200.

Com1: 0000. Com2: 0000. Com3: 0000. Com4: 0000.

CHIP Name: TERMINAL

Type: Device. Identif: 03. BUS: 0001.

Address 1: 00002000. Address 2: 00002001.

Com1: 0002. Com2: 0001. Com3: 0002. Com4: 0000.

CHIP Name: M6821PIA

Type: Device. Identif: 04. BUS: 0001.

Address 1: 00002004. Address 2: 00002007.

Com1: 0002. Com2: 0003. Com3: 0004. Com4: 0208..

DIS - Dipartimento di Informatica e Sistemistica



Configurazione Sistema 2

SISTEMA 2

CHIP Name: MEMORY
Type: MMU/BUS. Identif: 05. BUS: 0000.
Address 1: 00008000. Address 2: 00000000.
Com1: 0000. Com2: 0010. Com3: 0008. Com4: 0000.

CHIP Name: M68000
Type: CPU. Identif: 06. BUS: 0005.
Address 1: 00009000. Address 2: 00009200.
Com1: 0000. Com2: 0000. Com3: 0000. Com4: 0000.

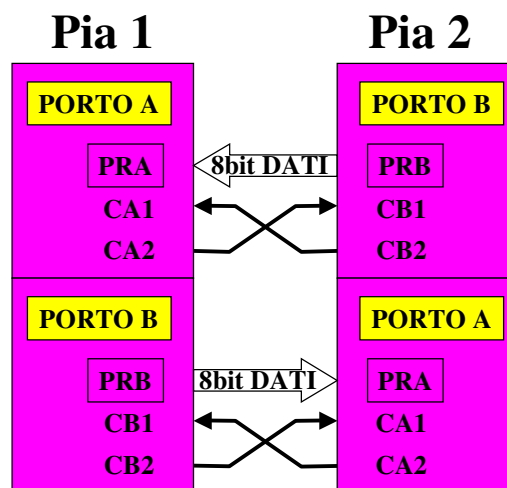
CHIP Name: TERMINAL
Type: Device. Identif: 07. BUS: 0005.
Address 1: 00002000. Address 2: 00002001.
Com1: 0006. Com2: 0001. Com3: 0002. Com4: 0000.

CHIP Name: M6821PIA
Type: Device. Identif: 08. BUS: 0005.
Address 1: 00002004. Address 2: 00002007.
Com1: 0006. Com2: 0003. Com3: 0004. Com4: 0204.

DIS - Dipartimento di Informatica e Sistemistica



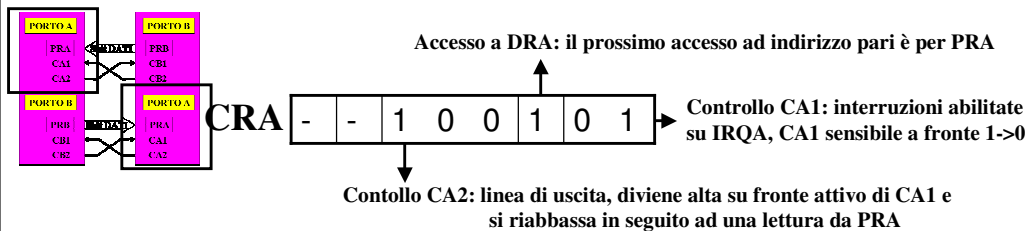
CONFIGURAZIONE DEI DISPOSITIVI PIA



DIS - Dipartimento di Informatica e Sistemistica



Configurazione Porto A



DRA 0 0 0 0 0 0 0 0 Porto A in ingresso

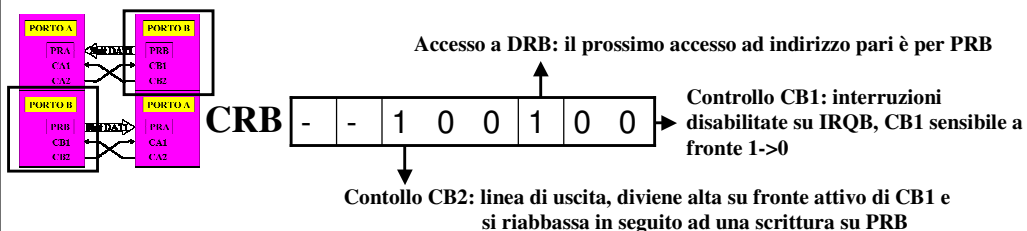
```

DVAIN  MOVE.B #0,(BASE+1)      ;seleziona il registro direzione del porto A, prossimo
                                   ;accesso ad indirizzo pari =>DRA
        MOVE.B #$00,(BASE)      ;DRA=0 : pone le linee di A a linee di input
        MOVE.B #%11100101,(BASE+1) ;lettura fittizia per inizializzare CA2 a 0=> CB1 della PIA
        MOVE.B (BASE),D0        ;gemella a 0=>CRB7 sulla PIA gemella a 1
        RTS
    
```

DIS - Dipartimento di Informatica e Sistemistica



Configurazione Porto B



DRB 1 1 1 1 1 1 1 1 Porto B in uscita

```

DVBOUT MOVE.B #0,(BASE+3)      ;seleziona il registro direzione di PIA porto B
        MOVE.B #$FF,(BASE+2)   ;pone le linee di PIA B a linee di output
        MOVE.B #%11100100,(BASE+3)
        RTS
    
```

DIS - Dipartimento di Informatica e Sistemistica



Configurazione Memoria

➤ Livelli d'interruzione associati al terminale:

- » Interruzione per Enter
 - » livello 1, autovettore 25, mappata a \$64, ISR a \$8500
- » Interruzione per Buffer Full
 - » livello 2, autovettore 26, mappata a \$68, ISR a \$8600

➤ Livelli d'interruzione associati alla PIA:

- » Interruzione su linea IRQA - abilitata
 - » livello 3, autovettore 27, mappata a \$6C, ISR \$8700
- » Interruzione su linea IRQB – DISABILITATA
 - » livello 4, autovettore 28, mappata a \$70, ISR \$8700

DIS - Dipartimento di Informatica e Sistemistica



Esecuzione 1/2

DIS - Dipartimento di Informatica e Sistemistica



Esecuzione 2/2

The screenshot shows the ASIM - communic_MIO.cfg simulation environment. It contains four windows:

- communic_MIO: TERMINAL 7**: Displays the message "Terminale 2 a terminale 1...messaggio di prova".
- communic_MIO: TERMINAL 3**: Displays "Terminale _".
- communic_MIO: M68000 2**: Contains assembly code for initialization and data acquisition.


```

INT3 ANDI.B #11101001,TCR ;disabilita
MOVE.L A1,-(A7) ;salvataggio regist
MOVE.L A0,-(A7)
MOVE.L D0,-(A7)

MOVEA.L BTERO,A0 ;inizializzazione indirizzi
MOVEA.L BPIADA,A1
MOVE.B (A1),(A0) ;acquisisce carattere e lo
;lettura da PRA-> C
;=>CRB7-1 : DATA AC
*
MOVE.L (A7)+,D0 ;ripristino registr
MOVE.L (A7)+,A0
MOVE.L (A7)+,A1
ORI.B #12,TCR ;riabilita tastiera e inter
RTE
END BEGIN
      
```
- communic_MIO: M68000 6**: Contains assembly code for data transfer and acknowledgment.


```

INT1 MOVE.L A0,-(A7) push di A0,A1,A2,D0
MOVE.L A1,-(A7)
MOVE.L A2,-(A7)
MOVE.L D0,-(A7)
MOVE.L D1,-(A7)
MOVEA.L BTERO,A0
MOVEA.L BPIADA,A1
MOVEA.L BPIACA,A2

INPUT MOVE.B (A0),D0 acquisisci dato da terminal

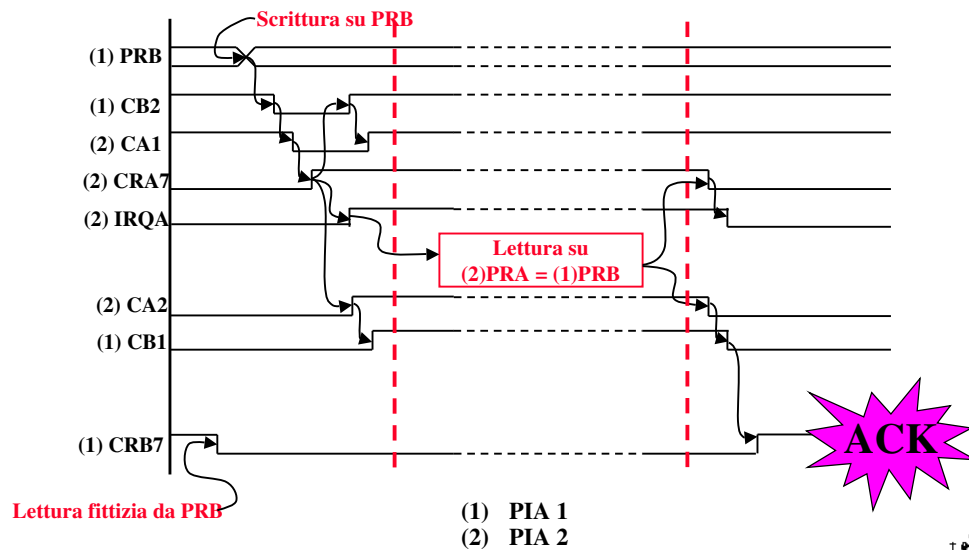
*trasferisci il carattere letto alla PIA-A con handshaking
MOVE.B (A1),D1 ;fittizia CRB7-0
MOVE.B D0,(A1) ;dato su bus di PIA porta B
;CA1 porta gemella
;coincide con segna
*
ciclo2 MOVE.B (A2),D1 ;In attesa di DATA ACKNOLE
ANDI.B #200,D1 ;aspetta che CRB7 divenga 1
BEQ ciclo2

*fine trasferimento e handshaking
CMP.B #13,D0 ;Se il carattere ri
BNE INPUT ;termina altrimenti
ORI.B #1C,TCR ;riabilita tastiera ,pulisc
MOVE.L (A7)+,D1 ;ripristino di D0,0
MOVE.L (A7)+,D0
MOVE.L (A7)+,A2
MOVE.L (A7)+,A1
      
```

DIS - Dipartimento di Informatica e Sistemistica



Trasferimento da PIA1 a PIA2 - tempificazione



DIS - Dipartimento di Informatica e Sistemistica

