

# GEI1064 Conception en VLSI Laboratoire C2

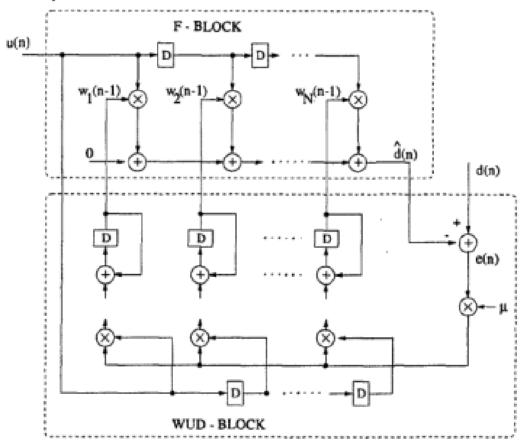
Modélisation et simulation du filtre FIR-LMS sur System Generator

#### Objectif:

Concevoir un filtre FIR-LMS sur System Generator for DSP, simuler afin de valider son bon fonctionnement et synthétiser afin d'estimer les ressources.

### 1. FIR-LMS

Vous devrez concevoir un algorithme LMS sur System Generator que vous devrez ensuite coupler avec votre filtre FIR conçu au laboratoire C1.



Vous devrez concevoir un algorithme LMS afin d'ajuster les poids w qui seront utiliser par le filtre FIR. Assurez-vous d'utiliser les composants de la librairie Xilinx.

Votre LMS devra avoir les I/O suivants :

- 1. La sortie du filtre FIR sera utilisée comme entrée
- 2. La valeur de référence : ref
- 3. Les données d'entrées du FIR-LMS : input
- 4. Les 5 poids w en sortie que vous connecterez au filtre FIR.

Les données d'entrées input et les valeurs de référence sont généré par le code Matlab fourni et vous devrez les importer à l'aide des blocs « From Workspace ». **Vous devrez donc exécuter le code Matlab au préalable**. Votre LMS devra calculer l'erreur entre la sortie du filtre FIR et la référence, puis y multiplier la valeur de mu. Mu devra être défini comme constante. Vous devrez ensuite calculer les nouveaux poids.

Mu = 0.25.

Tous les calculs et entrées sont en virgule fixe 16 bits avec 14 bits fractionnaires.

Le module System Generator utilisera les configurations suivantes :

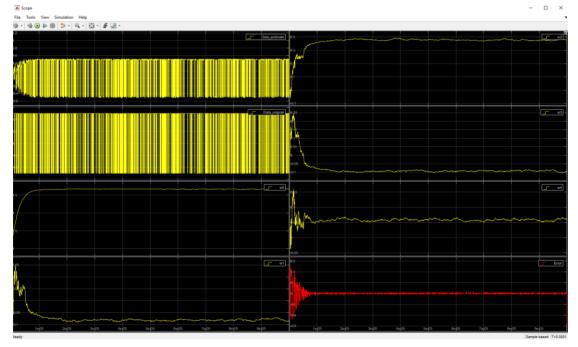
Part: Kintex-7 xc7325t-3fbg767

FPGA Clock: 50ns Simulink clock: 50ns

Le temps de simulation dans Simulink sera de **0 à 100us** puisque nous avons 2000 données à une période de 50ns.

#### 2. SIMULATION

Une fois votre modèle fait, vous devrez exécuter la simulation du FIR-LMS. Dans Simulink, vous devrez visualiser dans des scopes les valeurs de w, la sortie estimée, la sortie de référence et l'erreur. Si votre algorithme est bien fait, vous devriez voir l'erreur diminuer et les poids se stabiliser tel qu'à la figure suivante :



## 3. SYNTHESE

Une fois la simulation validée, vous devrez faire la synthèse de votre filtre afin d'évaluer l'utilisation des ressources ainsi que la latence de calcul. Dans le module System Generator, sous « perform analysis », sélectionnez « post-sythesis » puis sélectionnez « timing » ou « resource » puis cliquer sur « Generate » afin de lancer la synthèse.

## 4. RAPPORT

Dans votre rapport, vous devrez:

- 1. Présenter votre filtre FIR-LMS
- 2. Inclure le scope avec tous les signaux
- 3. Inclure et discuter des rapports de timing et de ressources.