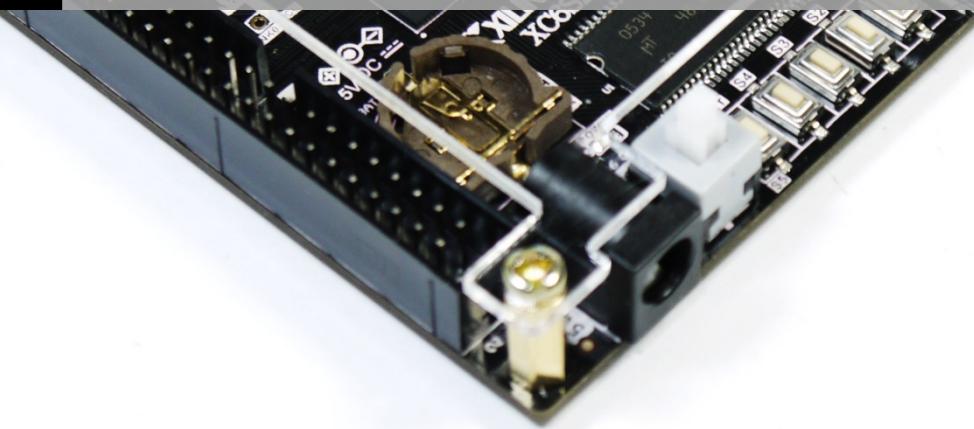


HSEDA

XC6SLX16 VER1.1 硬件用户手册



目 录

目 录	1
第一章 硬件说明	3
1.【产品定位】	3
2.【产品特色】	3
3.FPGA 核心板资源	5
4.实验准备	5
1. 开发板的供电	5
2. 配置端口	6
3. 与 EDA 底板进行连接时的注意事项	6
4. 原理图	7
5. 开发板布局图	8
第二章 器件特性和电路分析说明	9
一、 简介	9
二、 主要的器件和特性	9
1. <i>FPGA 芯片</i>	9
2. 配置芯片串行 <i>FLASH</i>	9
3. <i>QSPI FLASH</i>	9
4. <i>SDRAM DRAM</i>	9
5. <i>EEPROM 24LC04</i>	9
6. 时钟源	9
7. <i>LED</i>	9
8. 按键	10
9. 电源	10
10. <i>TF/SD 卡接口</i>	10
11. <i>USB 转 RS232 接口</i>	10
12. <i>PMOD 扩展接口</i>	10
13. <i>USB2.0 接口</i>	10
14. 实时时钟 <i>DS1302</i>	10
15. 扩展 <i>I/O 端口</i>	10
三、 可选配套扩展模块列表	10
四、 电路分析和说明	12
1. 说明	12
2. 发光二极管 (<i>LED</i>)	12
3. 按键	12
4. <i>USB2.0 通讯接口</i>	13
5. <i>256Mb SDRAM U1</i>	14
6. 串行 <i>Flash</i> (配置芯片)	16
7. <i>QSPI FLASH</i>	16
8. <i>EEPROM 24LC04</i>	16
9. 实时时钟 <i>DS1302</i>	17
10. <i>JTAG 接口</i>	17
11. 时钟源	18
12. 复位电路	18
13. 电源	19
14. <i>USB 转 RS232 接口</i>	20
15. <i>SD 卡</i>	20
16. <i>LVDS 接口</i>	21
17. 扩展接口 <i>J6 和 J7, J1</i>	21
18. 将核心板插到 <i>EDA 底板 J7 端口</i> 电阻配置说明	22
19. <i>J1(PMOD)</i> 引脚映射表	22
20. <i>J6 引出 I/O 端口</i> 引脚映射表	23
21. <i>J7 引出 I/O 端口</i> 引脚映射表	24
第三章 核心板与不同模块组合实验展示	25

1. AD 模块组合系统.....	25
2. 视频图像处理系统组合	26
3. EDA/SOPC 综合实验开发教学系统组合	26
EDA8.1 主板系统资源.....	26

http://www.hsedacom

第一章 硬件说明

SPARTAN6 XC6SLX16 V1.1 FPGA 开发板

1.【产品定位】

武汉华升泰克电子技术有限公司推出基于 XILINX SPARTAN6 XC6SLX16 的 FPGA 的综合性软硬件结合开发平台。

- 核心板体积小巧 8.5*8.2CM，可以直接做为一块多功能模块插到用户平台，缩短产品开发周期。
- XILINX SOPC EDA 系列软件的学习和应用。
- VHDL、Verilog HDL 学习开发。
- XILINX Microblaze SOPC 软核学习和应用开发。
- FPGA 的嵌入式系统学习和应用开发。
- FPGA 的 IP 验证和开发。
- RTC 实时时钟的开发和应用
- QFLASH 的读写和操作
- EEPROM 读写操作和应用
- USB2.0 通讯实验和开发。
- 嵌入式应用系统外设学习和应用开发，SDRAM、FLASH 存储器接口、RS232 接口、LCD 接口等；

2.【产品特色】

- 提供完整的 XILINX FPGA 软硬件开发实现平台，充分展示 FPGA 开发的灵活性
- 丰富的外设资源： 16 位 256Mb SDRAM，16Mb FLASH，一个 128Mb QFLASH，一个 4Kb EEPROM，一个实时时钟芯片，1 个 USB 转 UART 接口，一个 USB2.0 接口，5 个按键，4 位 LED 显示，PMOD 接口。
- 良好的扩展性能，开发板引出了未使用的 FPGA IO 引脚，组合成 84 个的扩展接口（J6, J7, J1），并做等长布线和 EMC 分析。可以高速驳接音频输入输出卡，视频输入输出卡，AD, DA 卡，千兆网络模块等。
- 我们系统可以满足学习和开发的各种不同需求。采用器件 XC6SLX16-2FTG256C 器件(FBGA256 封装) 我们用的芯片资源如下：

Device	Logic Cells ⁽¹⁾	Configurable Logic Blocks (CLBs)			DSP48A1 Slices ⁽³⁾	Block RAM Blocks		CMTs ⁽⁵⁾	Memory Controller Blocks (Max) ⁽⁶⁾	Endpoint Blocks for PCI Express	Maximum GTP Transceivers	Total I/O Banks	Max User I/O
		Slices ⁽²⁾	Flip-Flops	Max Distributed RAM (Kb)		18 Kb ⁽⁴⁾	Max (Kb)						
XC6SLX4	3,840	600	4,800	75	8	12	216	2	0	0	0	4	132
XC6SLX9	9,152	1,430	11,440	90	16	32	576	2	2	0	0	4	200
XC6SLX16	14,579	2,278	18,224	136	32	32	576	2	2	0	0	4	232
XC6SLX25	24,051	3,758	30,064	229	38	52	936	2	2	0	0	4	266
XC6SLX45	43,661	6,822	54,576	401	58	116	2,088	4	2	0	0	4	358
XC6SLX75	74,637	11,662	93,296	692	132	172	3,096	6	4	0	0	6	408
XC6SLX100	101,261	15,822	126,576	976	180	268	4,824	6	4	0	0	6	480
XC6SLX150	147,443	23,038	184,304	1,355	180	268	4,824	6	4	0	0	6	576
XC6SLX25T	24,051	3,758	30,064	229	38	52	936	2	2	1	2	4	250
XC6SLX45T	43,661	6,822	54,576	401	58	116	2,088	4	2	1	4	4	296
XC6SLX75T	74,637	11,662	93,296	692	132	172	3,096	6	4	1	8	6	348
XC6SLX100T	101,261	15,822	126,576	976	180	268	4,824	6	4	1	8	6	498
XC6SLX150T	147,443	23,038	184,304	1,355	180	268	4,824	6	4	1	8	6	540

XILINX SPARTAN6 XC6SLX16 V1.1 开发套件是一个功能完备的开发产品，涵盖了现代电子设计和计算机开发的多个前沿领域：HDL 语言、EDA 软件，SOPC，软核 IP，操作系统，网络系统等等，每一项都是一个广阔的领域，都可以在开发系统内验证、学习和开发，实现了有限投入，几乎无限的收益。是学习和开发的极佳伴侣。

用户也可以直接嵌入到您的产品中做为高性能的核心板

XILINX XC6SLX16 spartan6 VER1.1

FPGA Logic Elements 14579

256Mb SDRAM

16Mb配置芯片

128Mb QFLASH

4Kb EEPROM

50M有源晶振

USB2.0 全速480Mb

USB串口PL2303

DS1302时钟

SD/TF卡

5个琴键开关

4个独立IO LEDS

PMOD接口

84个独立引出IO并等长布线

3.3V/2A高性能DC/DC

BANK0 单独LDO供电

8对LVDS接口

超多扩展模块

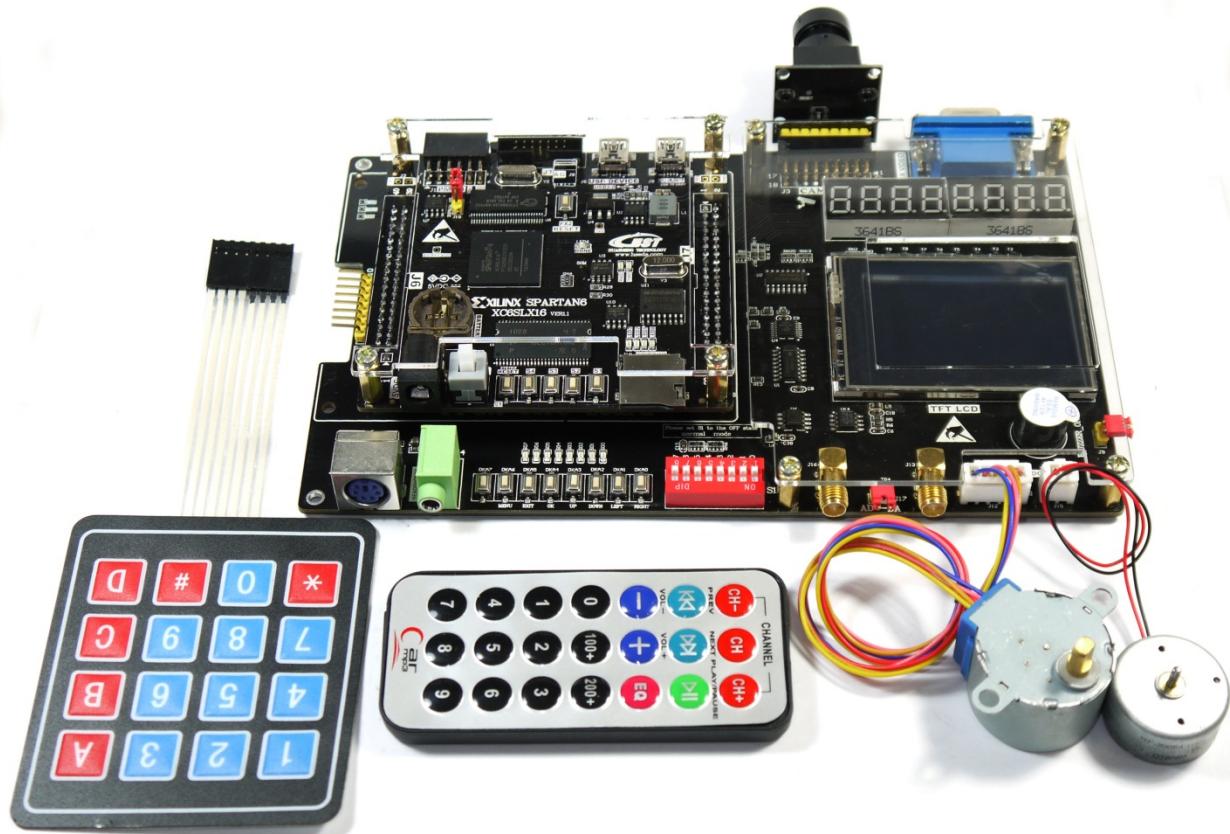
4层沉金工艺PCB



华升EDA十多年专注FPGA开发设计
是您信心和品质的保证！



与 EDA8.1 主板构成 EDA/SOPC 综合实验开发教学系统



3.FPGA 核心板资源

XC6SLX16 VER1.1 SPANT6 FPGA 核心板资源

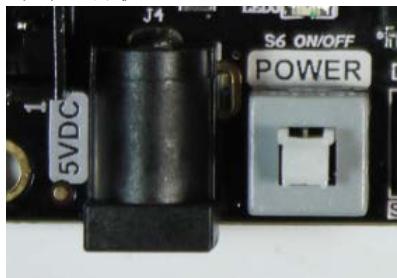
编号	外设	数量	说明
1	FPGA 芯片	1	XC6SLX16-2FTG256C(FBGA256) ,Speed Grade 2 , Logic Elements 14579,Memory Bits 576Kb,Embedded Multipliers DSP48 16,Global Clocks 2
2	SDRAM	1	一片 16M×16Bit SDRAM , 最高 166MHz 读写速度 256Mb,超大容量 , 独立 I/O 控制 , 独立数据地址总线。
3	串行配置 FLASH	1	标配 M25P16(16Mbit) , 烧写固件或以及嵌入式程序以及用户数据。
4	QSPI FLASH	1	一片 128Mbit 大小的 Quad-SPI FLASH 芯片用于存储用户数据或文件 , 芯片型号为 W25Q128.一片 128Mbit 大小的 Quad-SPI FLASH 芯片用于存储用户数据或文件.
5	EEPROM	1	一片 EEPROM , 型号为 24LC04,容量为 : 4Kbit (2*256*8bit)
6	TF/SD 卡座	1	提供一个标准的 TF 卡插槽 , 支持 FAT16 , FAT32 数据格式存储
7	USB 转串口	1	通过 PL2302 USB 转串口芯片 , 用户可以用一根 USB 线将它连接到上 PC 的 USB 口进行串口数据通信
8	USB2.0	1	通过 Cypress CY7C68013A USB2.0 控制器芯片实现 PC 与 FPGA 间的高速数据通信 , 支持低速 (12Mbit/s) 以及全速 (480Mbit/s) 模式。并提供独立复位按键 , 和固件独立屏蔽跳线 , 方便用户独立开发 USB2.0 接口
10	时钟	1	一个有源时钟 50M , 用户可以自行更换其他频率 , 还可以使用 USB2.0 芯片 68013 的 IFCLK,CLKOUT 做时钟使用
11	实时时钟	1	实时时钟 RTC 芯片 ,型号 DS1302 ,它的功能是提供到 2099 年内的日历功能 , 年月日时分秒还有星期。并预留电池接口 , 接标准的笔记本电池 , 可以实现长期时钟精确走时。
14	琴键开关	4	带上拉电位 , 用户按键输入。
15	电源	3	5V , 3.3V/2A,1.2V/800MA 独立引出方便用户使用和测试
16	JTAG 端口	1	在线调试 FPGA , 固化用户程序和固件。标准 2*7 14PIN 2.0MM 间距插座
17	LVDS	6	在 J6 BANK0 引出独立的 8 对 LVDS , 可以通过调整 BANK0 电压选择不同电平标准,独立 LDO 供电芯片 , 默认 3.3V IO 电平。
18	LED	4	4 个独立 IO 接口 LEDS , 用户可以自己定义
19	系统主复位	1	系统复位按键 , 带上拉。也可以做为用户按键输入。
20	PCB 布线	1	高速 4 层 PCB 布线 , 资深工程师手工布线 , 并进行等长 EMC 仿真分析 , 从而保证系统高速运行。尺寸 : (85mm X 82mm)
21	PMOD 接口	1	XILINX PMOD 标准接口 ,等长布线并做 EMC 仿真分析。可以直接连接 XILINX 各种 PMOD 模块
21	扩展 I/O	3	扩展 IO 接口做采样等长布线 ,并进行高速 EMC 仿真分析 ,保证接口高速连接外部设备。 (J6)38+(J7)38+(J1)8=84 个 (引出独立 I/O) 。其中 J6 , J7 两个扩展 IO 可以互换兼容接插我们的各种扩展模块 , J1 是 XILINX PMOD 标准接口。可以直接连接 XILINX 各种 PMOD 模块

4.实验准备

1. 开发板的供电

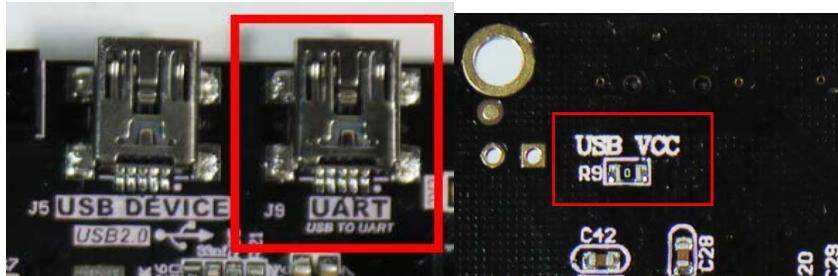
供电方法:

外部电源供电:



我们提供的 USB 转 DC 供电线通过 J4 端口进行供电. 注意供电电压 5V, 极性是内正外负。不要插错。否则容易烧毁.

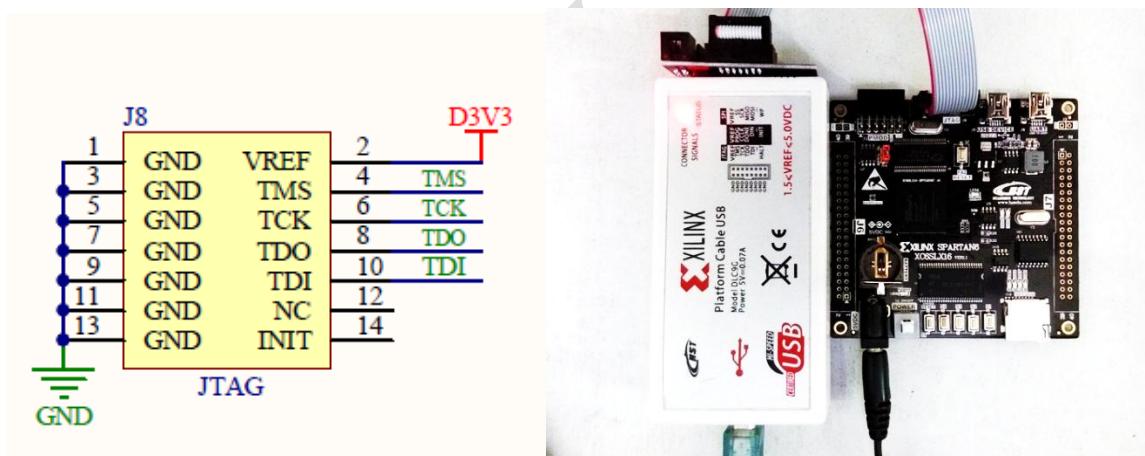
也可以通过板上的 UART 接口进行供电, 如果不需要通过 USB 端口供电, 可以去掉 R9 电阻就可以了。



2. 配置端口

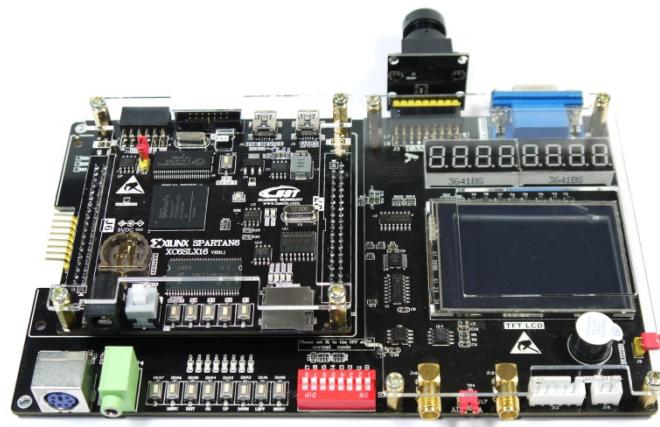
板上有 1 个 JTAG 配置端口, JTAG 端口是用来配置 FPGA, 并对串行 FLASH 配置, 一般调试的时候使用这个端口, 下载调试.bit 文件, 或是通过 JTAG 端口将.MCS 文件固化到串行 FLASH。.

JTAG 配置端口是标准的 2.0MM 间距 14PIN 接口。注意信号顺序要和我们的对应。不能插错位置或信号线标准和我们的不同。



3. 与 EDA 底板进行连接时的注意事项

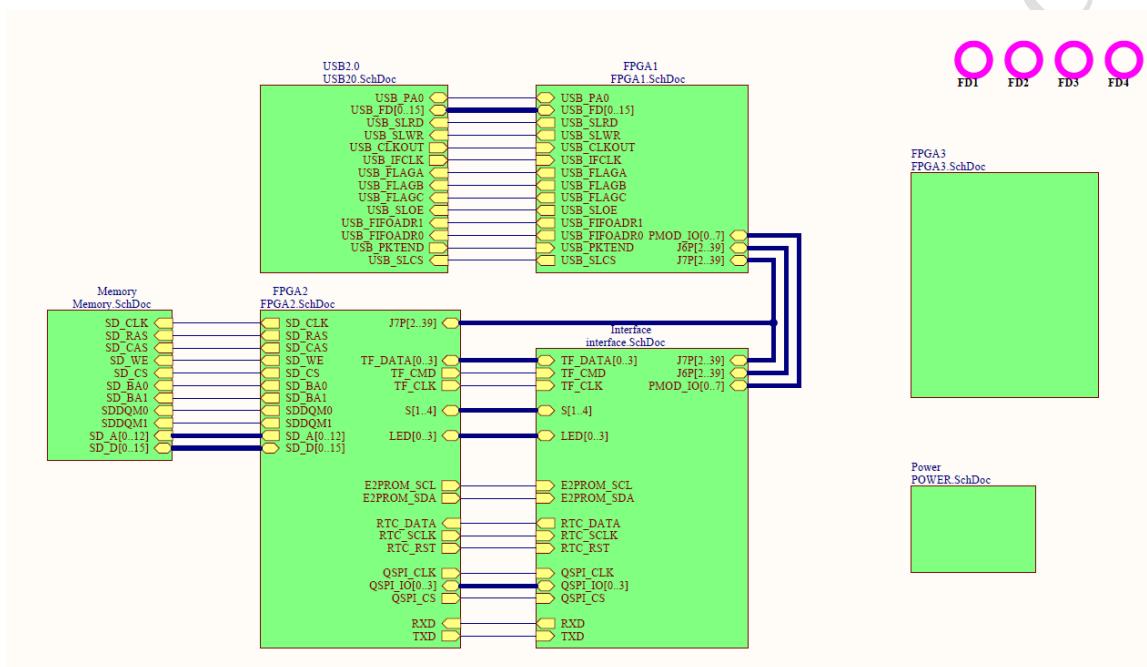
将 FPGA 核心板与 EDA 底板进行连接的时要注意 J6 对应 EDA 底板的 J6 , J7 对应底板的 J7. 不要插错位置或是插反方向. 由于插在EDA底板上面的时候要与EDA底板构成一个比较大的应用系统. 有可能会出现硬件冲突. 您不用的外设请将其屏蔽. 用户应该仔细阅读使用说明书 EDA 底板的原理图.



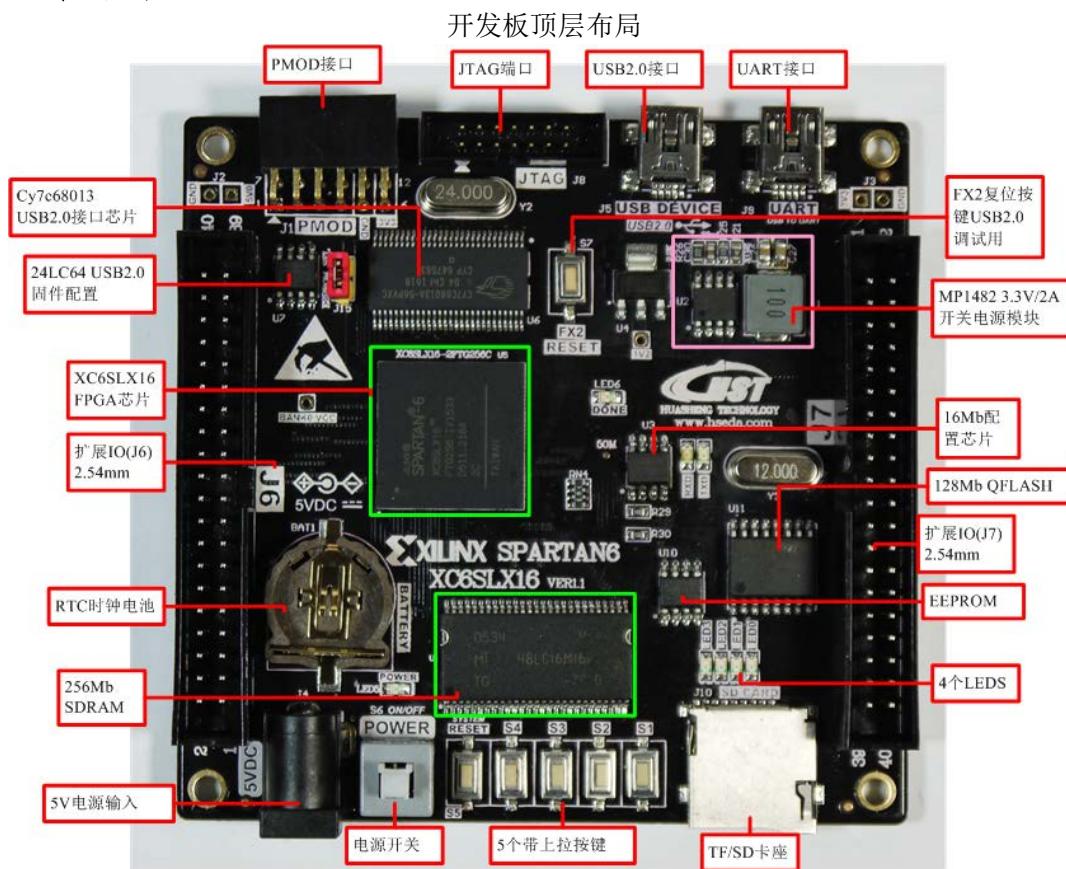
4. 原理图

(见附页)

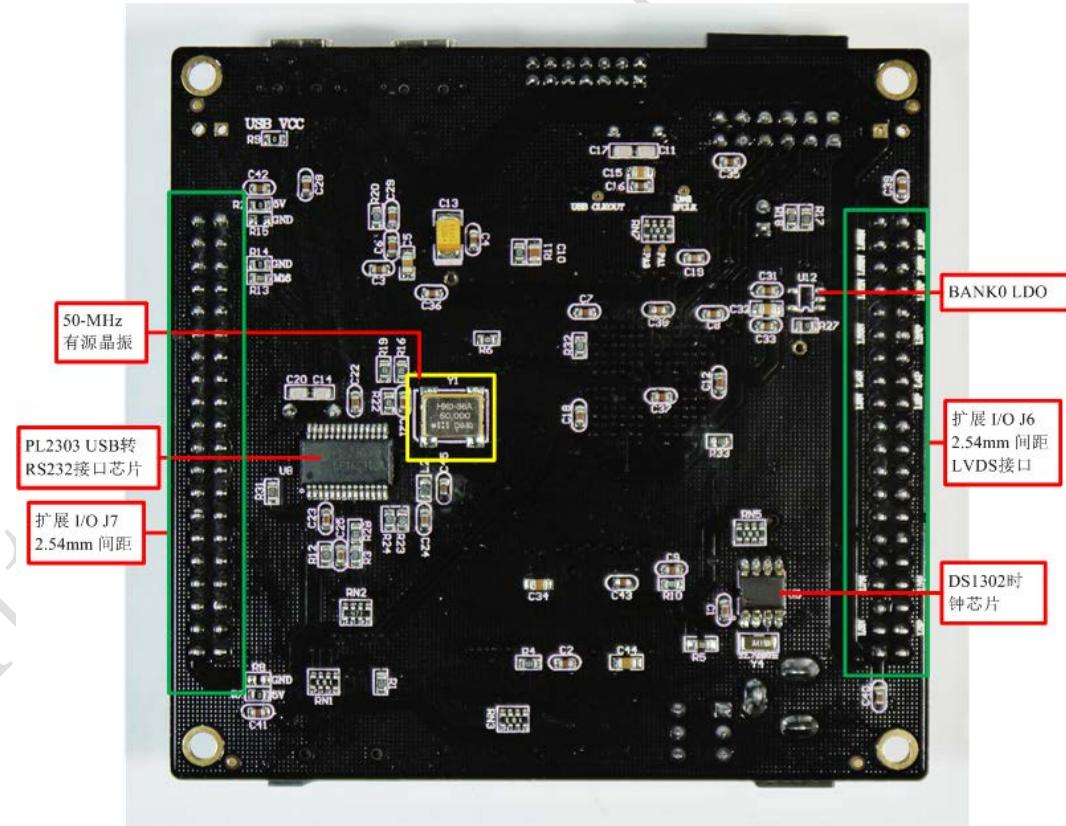
以下是我们原理图的顶层结构图，具体原理图请看我们的原理图附录：



5. 开发板布局图



开发板背面布局



第二章 器件特性和电路分析说明

一、 简介

这个XILNX FPGA开发板主要是面向FPGA的设计人员，或者对FPGA开发感兴趣的爱好者。所以本着简单实用、扩展性好、源码丰富的设计原则设计，特别适合设计人员作为产品开发的原型验证板或者IC前端设计验证板当然也非常适合个人学习。

同时这套开发板也提供了一个SOPC (System On Programming Chip) 平台，可以实现嵌入式的软CPU，如Microblaze等，为嵌入式电子产品设计提供了又一种选择。

二、 主要的器件和特性

1. FPGA 芯片

此款开发板使用的是 Xilinx 公司的 Spartan6 系列 FPGA，型号为 XC6SLX16 256个引脚的 FBGA 封装，主要的参数：

参数	数值
逻辑单元 Logic Cells	14579
乘法器 DSP48	32
可配置逻辑块 CLBs	32 Kb
Block RAM	576Kb
时钟单元 CMTs	2
可用 IO 数量	200
内核电压	1.15V-1.25V(推荐 1.2V);
工作温度	0-85°C

2. 配置芯片串行FLASH

采用标准M25P16 16MB配置芯片进行配置，可以烧写多个配置文件 (.MCS)。支持M25P64和M25P128。

3. QSPI FLASH

开发板上使用了一片 128Mbit 大小的 Quad-SPI FLASH 芯片用于存储用户数据或文件，芯片型号为 W25Q128，它使用 3.3V CMOS 电压标准。由于它的非易失特性，在使用中， QSPI FLASH 可以作为用户数据的掉电存储。主要包括用户数据，图像信息和系统文件等等。

4. SDRAM DRAM

一片 16M×16Bit SDRAM ， 最高 166MHz 读写速度 256Mb,超大容量，独立 I/O 控制，独立数据地址总线。

5. EEPROM 24LC04

开发板板载了一片 EEPROM，型号为 24LC04,容量为： 4Kbit (2*256*8bit)，由 2 个 256byte 的 block 组成,通过 IIC 总线进行通信。板载 EEPROM 就是为了学习 IIC 总线的通信方式

6. 时钟源

板上带有 1 个有源晶振分别为 50M 。可以满足大数项目需求。并同时为用户提供 USB2.0 芯片的 CLKOUT, IFCLK 可以作为 FPGA 时钟。连接到 GCLK 引脚，避免时间延时。满足部分用户做系统时钟同步输入或其他特殊需求。

7. LED

6 个标准独立 LED， 4 个独立 I/O，另外 2 个平时作为串口的 TXD, RXD 指示，也可以做为普通 LED 使用。

8. 按键

5 个上拉琴键，可以满足很多项目需求。

9. 电源

核心板提供3.3V/3A, 1.2V/800MA,电源，并对BANK0设立了单独的LDO芯片位置，这样可以单独改变BANK0的电平，默认是3.3V。并对所有电源都进行了引出，方便用户使用。

10. TF/SD 卡接口

提供一个标准的TF卡插槽，支持FAT16, FAT32数据格式存储

11. USB 转 RS232 接口

提供一个USB转串口电路，可以方便的实现RS232的串口通讯。

12. PMOD 扩展接口

XILINX PMOD 标准接口，等长布线并做 EMC 仿真分析。可以直接连接 XILINX 各种 PMOD 模块

13. USB2.0 接口

通过 Cypress CY7C68013A USB2.0 控制器芯片实现 PC 与 FPGA 间的高速数据通信，支持低速（12Mbit/s）以及全速（480Mbit/s）模式。并提供独立复位按键，和固件独立屏蔽跳线，方便用户独立开发 USB2.0 接口

14. 实时时钟 DS1302

开发板板载了一片实时时钟 RTC 芯片，型号 DS1302，他的功能是提供到 2099 年内的日历功能，年月日时分秒还有星期

15. 扩展 I/O 端口

一共有3个独立引出I/O端口，方便用户的扩展和使用，全部引出的独立I/O总数：扩展I/O接口做采样等长布线，并进行高速EMC仿真分析，保证接口高速连接外部设备。 $(J6)38+(J7)38+(J1)8=84$ 个（引出独立I/O）。其中J6,J7两个扩展I/O可以互换兼容接插我们的各种扩展模块，J1是XILINX PMOD标准接口。可以直接连接XILINX 各种标准PMOD模块。

三、可选配套扩展模块列表

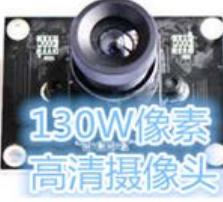
用户可以根据自己的实际需求选择我们不同的核心板组合成不同的应用系统，目前我们提供差不多 30 种不同种类的核心板，可以满足用户的各种需求。

模块种类太多，不能一一列出，具体请关注华升 EDA 网站。（www.hsedacom）

可选配件以及扩展板（更多扩展板将陆续推出，让您轻松应对各种应用和设计要求）

超多扩展板和扩展模块，谁与争霸！！！

请您直接点击对应模块就可以打开各扩展模块链接！

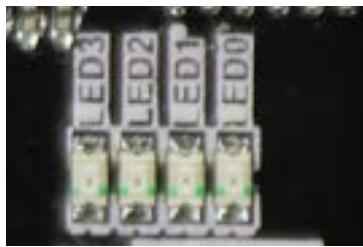
 TFT 2.8寸 触摸屏	 TFT 3.2英寸触摸屏	 TFT 7寸LCD	 24bit VGA 音频扩展板	 SAA7113 SAA7128 VDIEO3.1
 65MSPS 双通道高速AD	 USB2.0-24bitVGA 扩展板	 OV7670摄像头 VER1.0模块	 OV5640	 MT9M001 摄像头
 130W像素 高清摄像头	 HSOV7725	 ADC0804+DA VER1.0扩展板	 高精度AD/DA 扩展板VER2.0	 24bit AD-DA 扩展板
 千兆网络模块	 EDA6.1主板	 EDA7.0主板	 XILINX USB下载器	 XILINX 并口下载器

四、 电路分析和说明

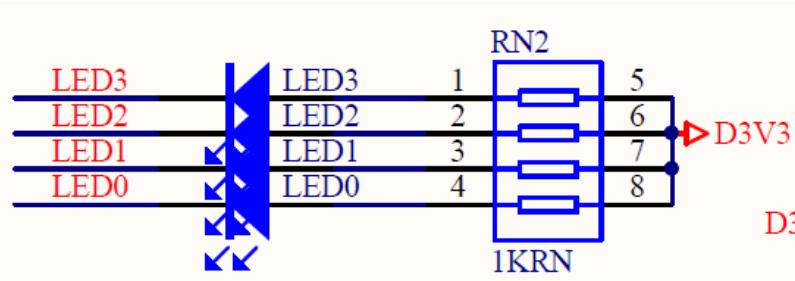
1. 说明

由于电路可能会后续升级，这部分只作为参考，具体版本请看配套光盘或对应网盘的原理图。

2. 发光二极管 (LED)



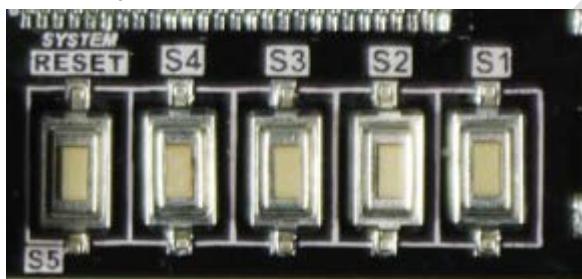
电路连接



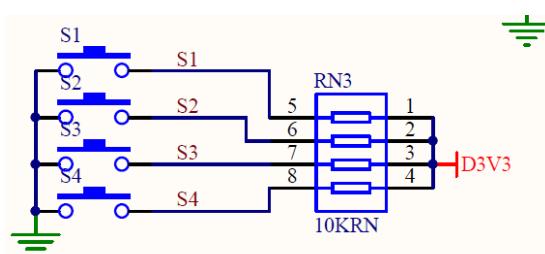
LED 对应管脚

器件名	网络名	FPGA 映射管脚
LED0	LED0	P6
LED1	LED1	M6
LED2	LED2	M4
LED3	LED3	E4

3. 按键



电路连接



板上按键对应管脚

器件名	网络名	FPGA 映射管脚
S1	S1	L5
S2	S2	M3
S3	S3	L4
S4	S4	L3
S6	SYSRESET	H2

4. USB2.0 通讯接口



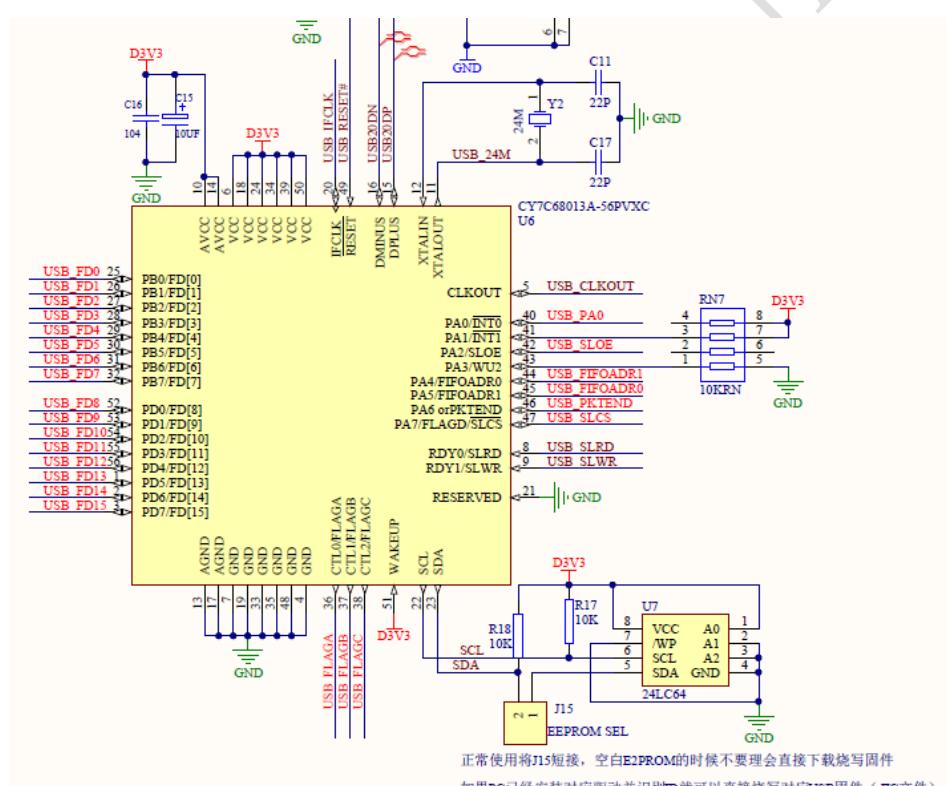
开发板上通过Cypress CY7C68013A USB2.0控制器芯片实现PC与FPGA间的高速数据通信，CY7C68013A控制器完全符合通用串行总线协议2.0版规范，支持低速（12Mbit/s）以及全速（480Mbit/s）模式。用户通过用USB线连接PC的USB口和开发板的MINI型的USB口(J5)就可以进行USB2.0的数据通信。

CY7C68013A是一款集成USB2.0的微控制器。通过集成USB2.0收发器、SIE(串行接口引擎，serial interface engine)、增强的8051微控制器以及可编程的外部接口于一个单片中。

CY7C68013A与其它器件间的通信很简单，它提供的GPIF用于FIFO两种模式可以与FPGA, DSP, ATA, UTOPIA, EPP, PCMCIA等实现无缝的数据交换。 CY7C68013A收发器由一个24MHz的晶振提供时钟， FPGA和CY7C68013A连接的示意

USB2.0的固件配置芯片，我们通过J15跳线与USB控制芯片进行连接。如果出现烧错固件，不能擦除，拔下J15识别以后然后再插上J15跳线就可以方便的擦除并烧写对应的TTC固件了。

S7 是USB2.0的FX2复位按键，可以通过按下这个FX2复位按键，方便的进行USB2.0调试，在进行USB2.0开发的时候。



USB2.0 接口(U6_cv7c68013 对应管脚)

USB2.0 接口 (U0 Cy7C68013 对应管脚)			
网络名	FPGA 映射管脚	备注	软件定义说明
USB_FD0	D16	USB 数据 bit0	data_out[0]
USB_FD1	C16	USB 数据 bit1	data_out[1]
USB_FD2	C15	USB 数据 bit2	data_out[2]
USB_FD3	B16	USB 数据 bit3	data_out[3]

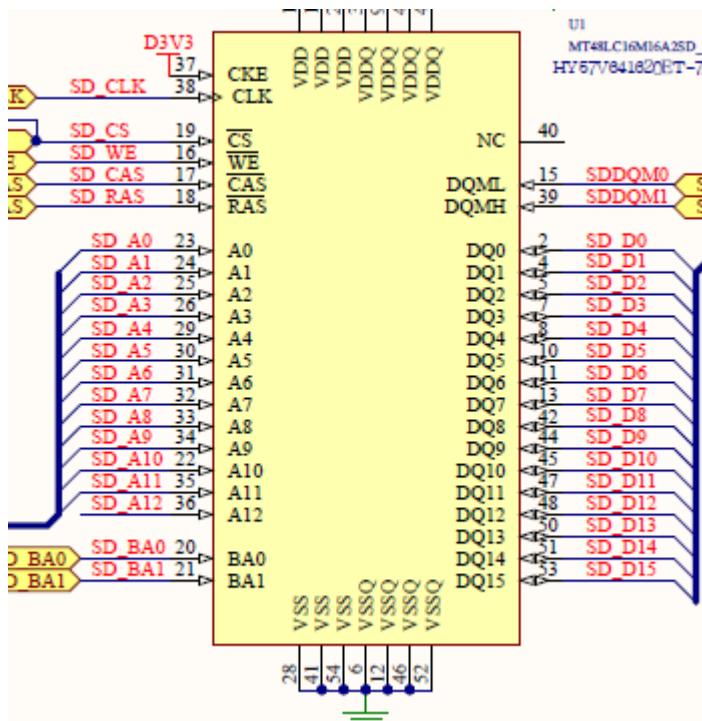
USB_FD4	E15	USB 数据 bit4	data_out[4]
USB_FD5	E16	USB 数据 bit5	data_out[5]
USB_FD6	F15	USB 数据 bit6	data_out[6]
USB_FD7	F16	USB 数据 bit7	data_out[7]
USB_FD8	H15	USB 数据 bit8	data_out[8]
USB_FD9	H16	USB 数据 bit9	data_out[9]
USB_FD10	J16	USB 数据 bit10	data_out[10]
USB_FD11	K16	USB 数据 bit11	data_out[11]
USB_FD12	K15	USB 数据 bit12	data_out[12]
USB_FD13	K12	USB 数据 bit13	data_out[13]
USB_FD14	K14	USB 数据 bit14	data_out[14]
USB_FD15	J13	USB 数据 bit15	data_out[15]
PA0	H11	INT0	PA0
PA1		VCC	
PA3		GND	
USB_SLOE/PA2	G14	Slave FIFO 数据输出使能	U_SLOE
USB_FIFOADR1/PA4	H13	FIFO 的地址 0	out_fifoaddress[0]
USB_FIFOADR0/PA5	H14	FIFO 的地址 1	out_fifoaddress[1]
USB_PKTEND/PA6	J11	包结束信号	PKTEND
USB_SLCS/PA7	G16	Slave FIFO 片选	out_slcs
USB_SLRD	K11	Slave FIFO 读信号	RD
USB_SLWR	J12	Slave FIFO 写信号	WR
USB_FLAGA	F12	状态输出信号	
USB_FLAGB	F14	状态输出信号	in_fifo_full
USB_FLAGC	F13	状态输出信号	
USB_IFCLK	G12	同步通讯时钟	IFCLK
USB_CLKOUT	J14	12/24/48M时钟输出	

5. 256Mb SDRAM U1



开发板板载了一片美光的 SDRAM 芯片,型号: MT48LC16M16, 容量: 256Mbit (16M*16bit), 16bit 总线。SDRAM 可用于数据缓存, 比如摄像头采集到的数据, 暂存到 SDRAM 中, 然后通过 VGA 接口进行显示。这里面 SDRAM 就是用于数据缓存的。

SDRAM的硬件连接方式如图所示



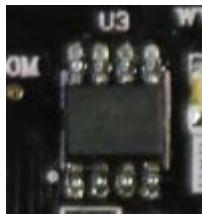
SDRAM 对应管脚 U1

器件名	网络名	FPGA 映射管脚
A0	SD_A0	J3
A1	SD_A1	J4
A2	SD_A2	K3
A3	SD_A3	K5
A4	SD_A4	P1
A5	SD_A5	N1
A6	SD_A6	M2
A7	SD_A7	M1
A8	SD_A8	L1
A9	SD_A9	K2
A10	SD_A10	K6
A11	SD_A11	K1
A12	SD_A12	J1
BA0	SD_BA0	G6
BA1	SD_BA1	J6
DQM0	SDDQM0	E2
DQM1	SDDQM1	H1
nWE	SD_WE	E1
nCAS	SD_CAS	F2
nRAS	SD_RAS	F1
nCS	SD_CS	G1
CLK	SD_CLK	H4
DQ0	SD_D0	A3
DQ1	SD_D1	B3
DQ2	SD_D2	A2
DQ3	SD_D3	B2
DQ4	SD_D4	B1
DQ5	SD_D5	C2
DQ6	SD_D6	C1

DQ7	SD_D7	D1
DQ8	SD_D8	H5
DQ9	SD_D9	G5
DQ10	SD_D10	H3
DQ11	SD_D11	F6
DQ12	SD_D12	G3
DQ13	SD_D13	F5
DQ14	SD_D14	F3
DQ15	SD_D15	F4

6. 串行 Flash (配置芯片)

开发板上使用了一片 16Mbit 大小的配置芯片，型号为 M25P16。此芯片跟配置芯片,由于它的非易失特性，在使用中，配置芯片可以作为 FPGA 系统的配置信息的存储，掉电也可以保存信息内容。当重新上电时，配置芯片 M25P16 将配置信息传送到 FPGA 中，然后进行运行。



7. QSPI FLASH

开发板上使用了一片 128Mbit 大小的 Quad-SPI FLASH 芯片用于存储用户数据或文件，芯片型号为 W25Q128，它使用 3.3V CMOS 电压标准。由于它的非易失特性，在使用中，QSPI FLASH 可以作为用户数据的掉电存储。主要包括用户数据，图像信息和系统文件等等。

QSPI FLASH 的具体型号和相关参数见表 5.1。

位号	芯片类型	容量	厂家
U11	W25Q128BV	128M Bit	Winbond

在原理图中的位置是 U11



SPI QFLASH (U11 W25Q128) 对应管脚

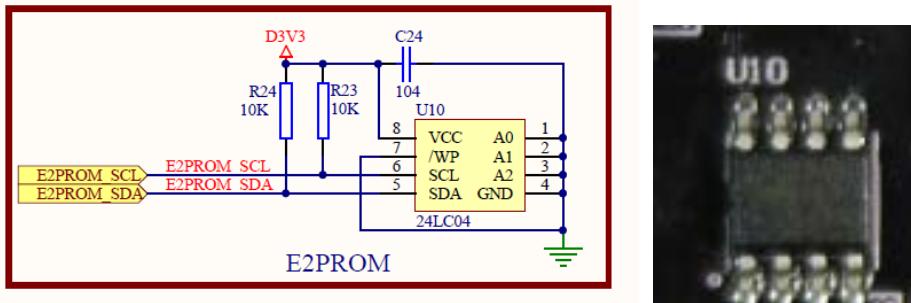
器件名	网络名	FPGA 映射管脚
CLK	QSPI_CLK	T5
CS	QSPI_CS	R2
IO0	QSPI_IO0	T6
IO1	QSPI_IO1	R5
IO2	QSPI_IO2	R7
IO3	QSPI_IO3	T4

8. EEPROM 24LC04

开发板板载了一片 EEPROM，型号为 24LC04,容量为：4Kbit (2*256*8bit)，由 2 个 256byte 的 block 组成，通过 IIC 总线进行通信。板载 EEPROM 就是为了学习 IIC 总线的通信方式。EEPROM 一般用在仪器仪表等设

计上，用作一些参数的存储，掉电不丢失。这种芯片操作简单，具有极高的性价比，所以虽然容量比较小，但价格非常便宜，对于那些对成本要求很高的产品来说，是个不错的选择。

图 8.1 为 EEPROM 的原理图



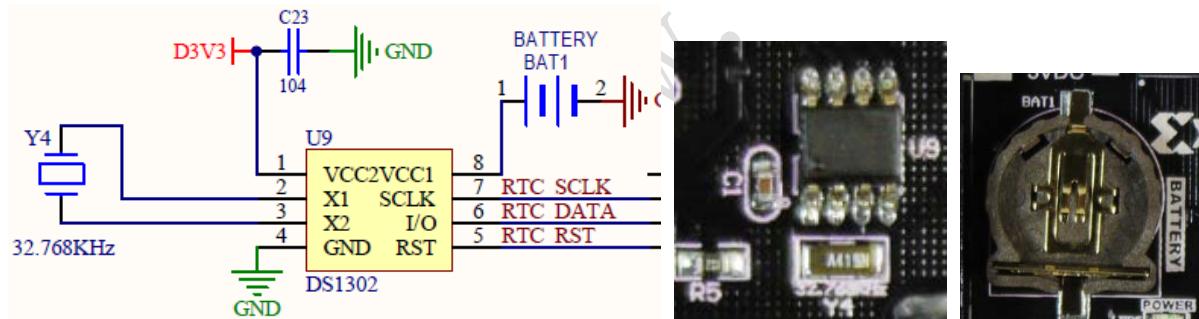
E2PROM (U10 24LC04) 对应管脚

器件名	网络名	FPGA 映射管脚
SCL	E2PROM_SCL	R1
SDA	E2PROM_SDA	P2

9. 实时时钟 DS1302

开发板板载了一片实时时钟 RTC 芯片，型号 DS1302，他的功能是提供到 2099 年内的日历功能，年月日时分秒还有星期。如果系统中需要时间的话，那么 RTC 就需要涉及到产品中。他外部需要接一个 32.768KHz 的无源时钟，提供精确的时钟源给时钟芯片，这样才能让 RTC 可以准确的提供时钟信息给产品。同时为了产品掉电以后，实时时钟还可以正常运行，一般需要另外配一个电池给时钟芯片供电，当系统掉电池，纽扣电池还可以给 DS1302 供电，这样，不管产品是否供电，DS1302 都会正常运行，不会间断，可以提供持续不断的时间信息。

图11.1为DS1302原理图



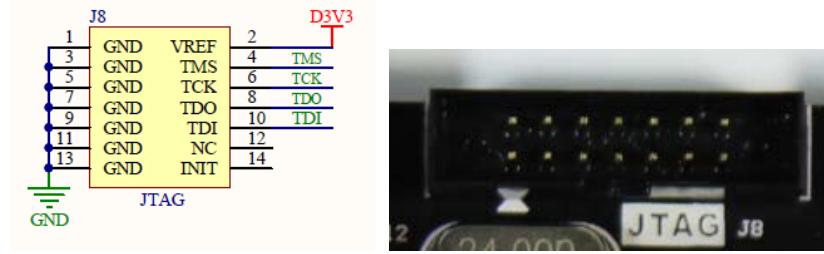
实时时钟 (U9 DS1302) 对应管脚

器件名	网络名	FPGA 映射管脚
SCLK	RTC_SCLK	E3
RST	RTC_RST	C3
DATA	RTC_DATA	D3

10. JTAG 接口

首先我们来说 FPGA 的配置和调试接口：JTAG 接口。JTAG 接口的作用是将编译好的程序 (.bit) 下载到 FPGA 中或把 FLASH 配置程序 (.mcs) 下载到 SPI FLASH, Bit 文件下载到 FPGA 后，掉电以后就会丢失，需要上电重新下载才可以。但下载到 FLASH 的 MCS 文件以后，掉电以后就不会丢失，重新上电后 FPGA 会读取 FLASH 中的配置文件并运行。

图 3.2 就是 JTAG 口的原理图部分，其中涉及到 TCK,TDO,TMS,TDI 这四个信号。这四个信号由 FPGA 引脚引出连接到 JTAG 连接器。

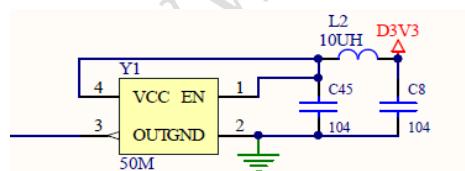


XILINX JTAG 接口		
信号	引脚编号	信号
GND	1	2 VCC
GND	3	4 TMS
GND	5	6 TCK
GND	7	8 TDO
GND	9	10 TDI
GND	11	12
GND	13	14

11. 时钟源

我们给开发板提供时钟源的50M有源晶振电路。晶振输出连接到FPGA的全局时钟(GCLK0 Pin T8)，这个GCLK可以用来驱动FPGA内的用户逻辑电路，用户可以通过配置FPGA内部的PLLs来实现更高的时钟。

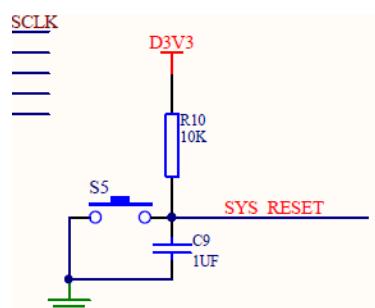
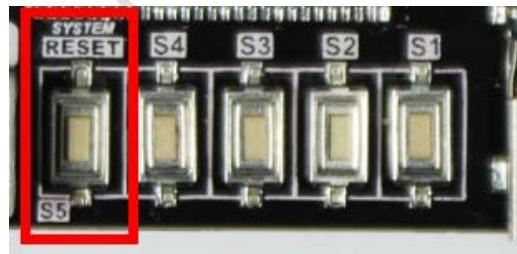
电路连接



系统时钟对应管脚

器件名	网络名	FPGA 映射管脚
Y1(50M)	50M	T8

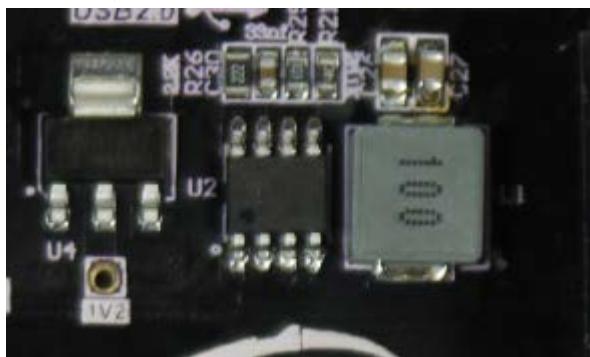
12. 复位电路



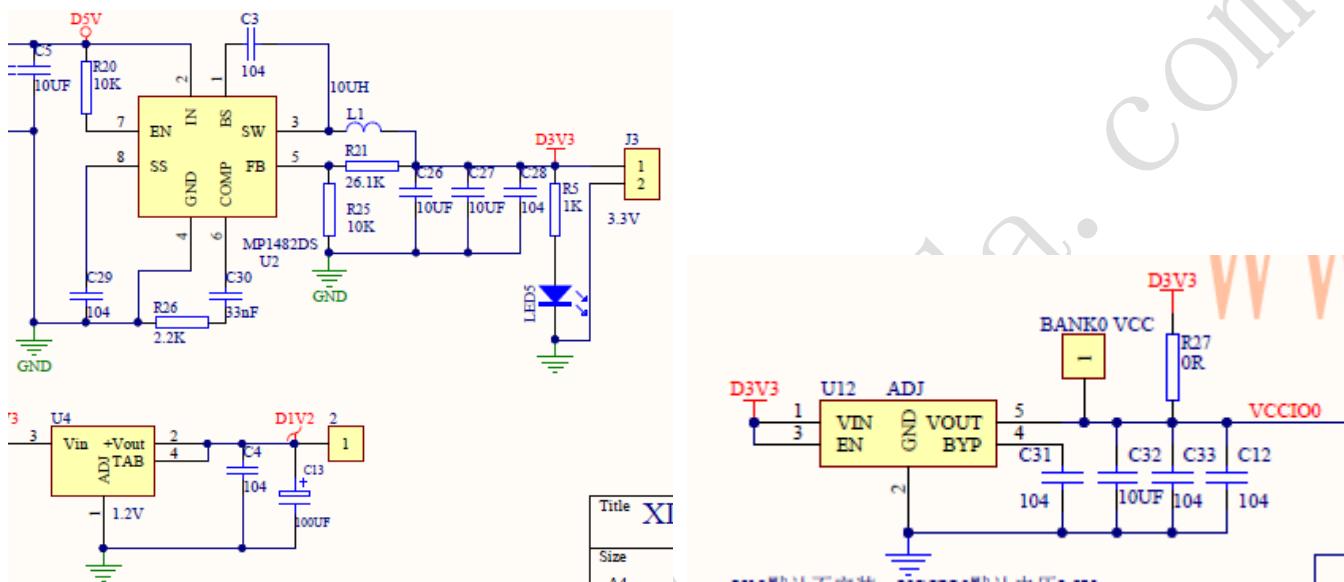
电路连接

S5	SYSRESET	H2
----	----------	----

13. 电源



电路连接



开发板通过+5V供电，通过三路DC/DC电源芯片MP1482转化成+3.3V/2A，

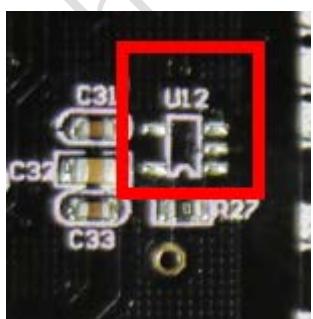
通过1路LDO LT1117产生,+1.2V/800MA, U12可以单独为BANK0 (J6) 提供不同的电压等级，满足不同的需求。

各个电源分配的功能如下表所示：

+3.3V FPGA IO,, 串口, SDRAM, FLASH, EEPROM ,QFLASH,实时时钟, USB2.0以及SD card

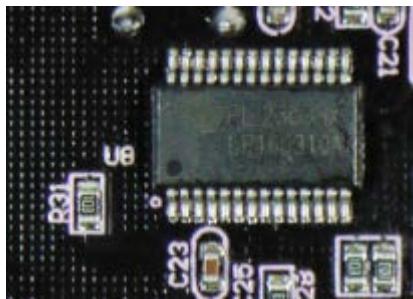
+1.2V FPGA Core

VCCIO0: BANK0电源J6接口（预留LDO位，芯片型号：PAM3101DAB330，LDO有高精度低噪声特性，最大电流300MA,可以选择1.2V,1.8V,2.5V,2.8等不同电压等级芯片）默认通过R27接3.3V电源。用户如何自己焊接LDO芯片，取下R27，安装上对应电压的LDO芯片就可以了。

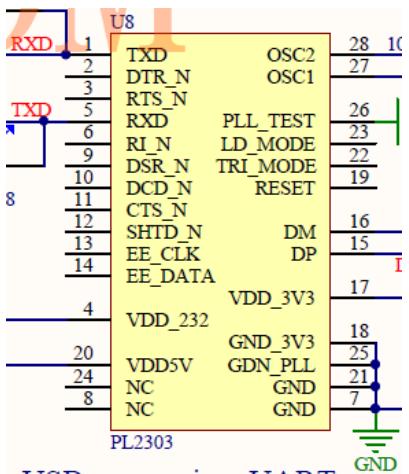


我们在设计PCB的时候，采用4层PCB，预留了独立的电源层和GND层，使得整个开发板的电源，具有非常好的稳定性。在PCB板上我们预留了各个电源的测试点，以便用户确认板上的电压

14. USB 转 RS232 接口



电路连接



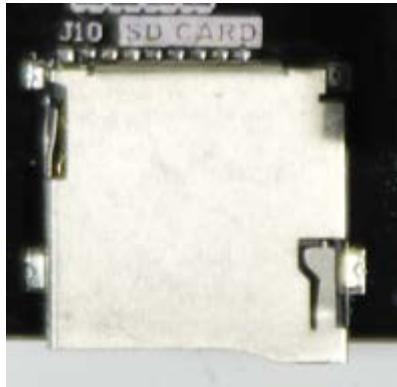
采用目前比较流行的PL2302芯片完成USB转串口的功能，因为目前PC上基本已经没有RS232接口了。通过这个接口可以方便实现串口功能的应用。

使用之前要先安装USB转串口的驱动。驱动程序在配套光盘。

USB 转 RS232 (U8 PL2303) 应管脚

器件名	网络名	FPGA 映射管脚
RXD	RXD	L8
TXD	TXD	T7

15. SD 卡



SD 卡(Secure Digital Memory Card)是一种基于半导体闪存工艺的存储卡，1999 年由日本松下主导概念，参与者东芝和美国 SanDisk 公司进行实质研发而完成。2000 年这几家公司发起成立了 SD 协会(Secure Digital Association 简称 SDA)，阵容强大，吸引了大量厂商参加。其中包括 IBM, Microsoft, Motorola, NEC、Samsung 等。在这些领导厂商的推动下，SD 卡已成为目前消费数码设备中应用最广泛的一种存储卡。

SD 卡是现在非常常用的存储设备，我们扩展出来的 SD 卡，支持 SPI 模式和 SD 模式，使用的 SD 卡为 MicroSD 卡。原理图如图所示。

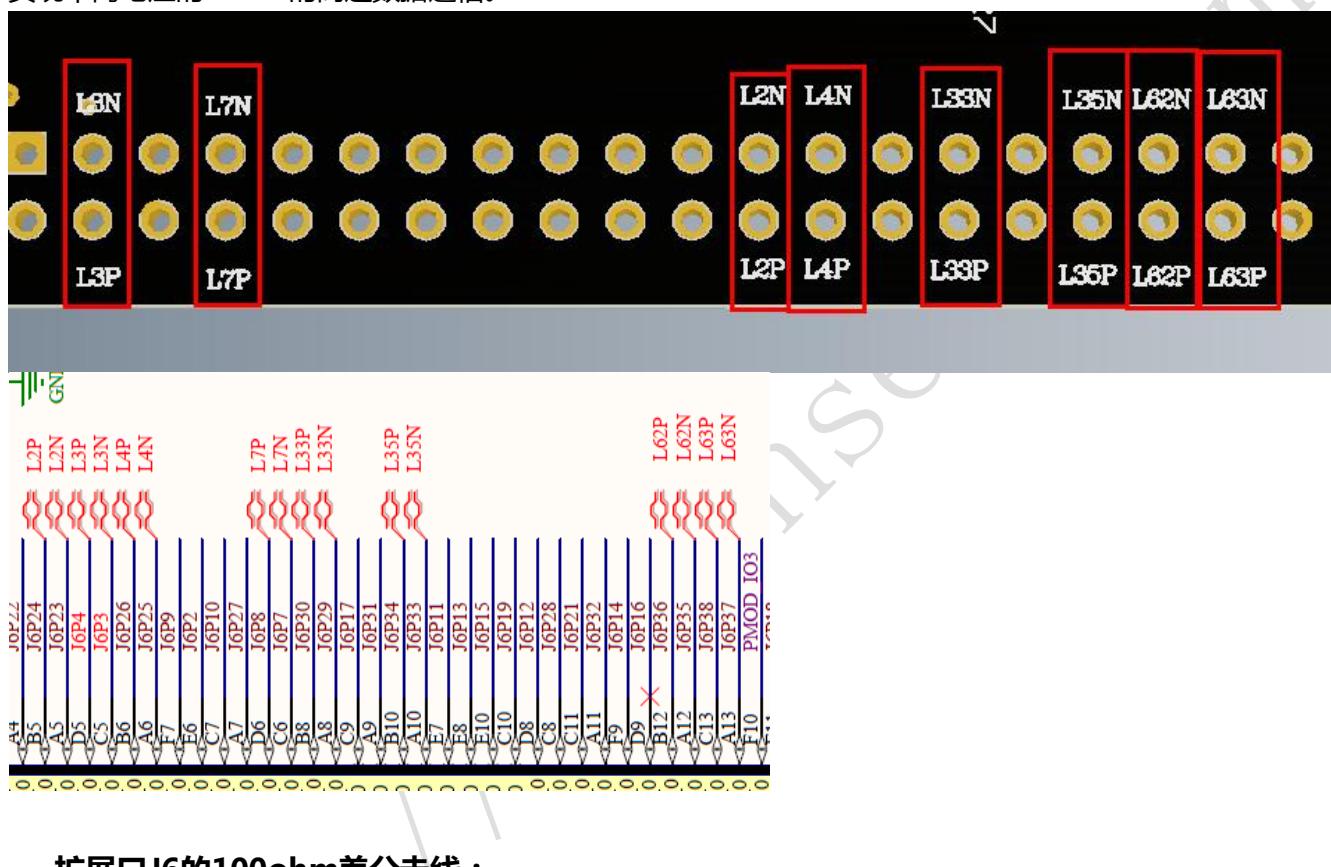
TF 卡座对应管脚

器件名	网络名	FPGA 映射管脚
1	TF_DATA0	M5

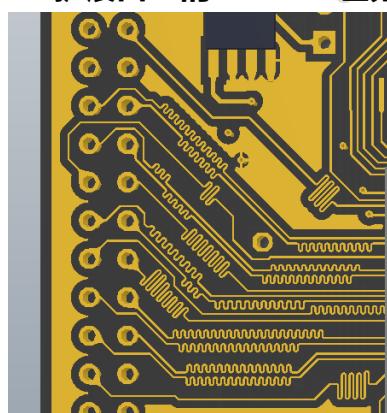
2	TF_DATA1	N3
3	TF_DATA2	P5
4	TF_DATA3	N5
5	TF_CMD	P4
6	TF_CLK	N4

16. LVDS 接口

核心板引出了 8 对 LVDS，并按照 LVDS 电气规范进行 100ohm 等长布线，并做了详细标注。用户可以连接高速 LVDS 外设，因为平时我们做普通 IO 端口使用，所以我们没有加 100ohm LVDS 终端匹配电阻，用户如果有需求可以自己在 J6 排针上加上，标准 0603 封装电阻就可以正常使用。并且可以根据需要改变 BANK0 的电压（默认是 3.3V 电平标准），从而适应不同的电平标准。LVDS 接口有 2.8V,2.5V,1.8V 等不同电压。所以用户能实现不同电压的 LVDS 的高速数据通信。



扩展口J6的100ohm差分走线：



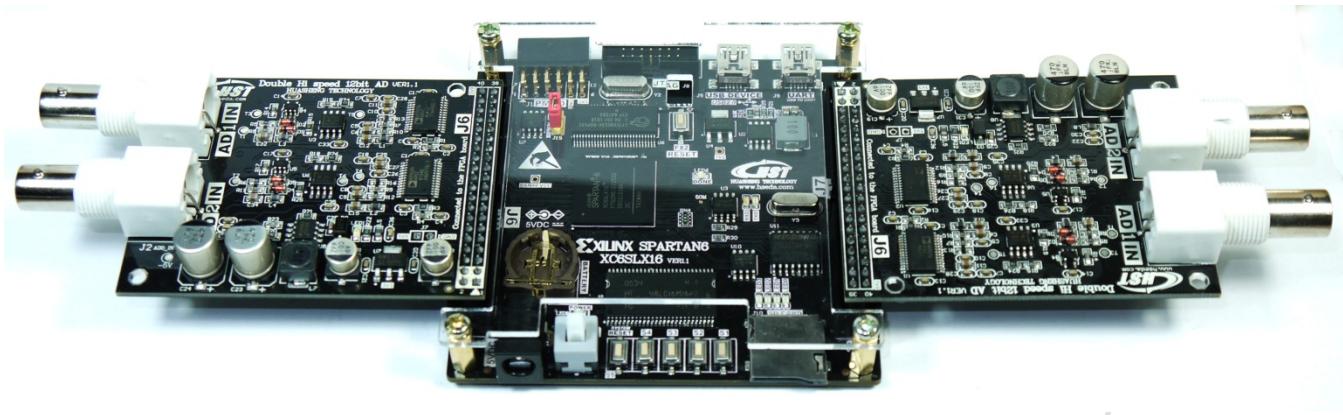
17. 扩展接口 J6 和 J7, J11

电路连接如图所示，这个扩展口主要用来和外设扩展板连接。比较连接EDA底板等，其中 J7 的 PIN40 脚可以选择接到 GND 或 5V 位置。默认是接 GND。用户根据实际需求进行选择。其中 J6, J11 如果外接模块是可以互换的，只要改变一下管脚定义就可以了。

J6 是 FPGA BANK0 的引出端口，我们做了 8 对 LVDS 差分布线，并且 BANK0 的电平标准是可以调整从而满足 LVDS 的使用要求，默认 3.3V I/O 电平标准。

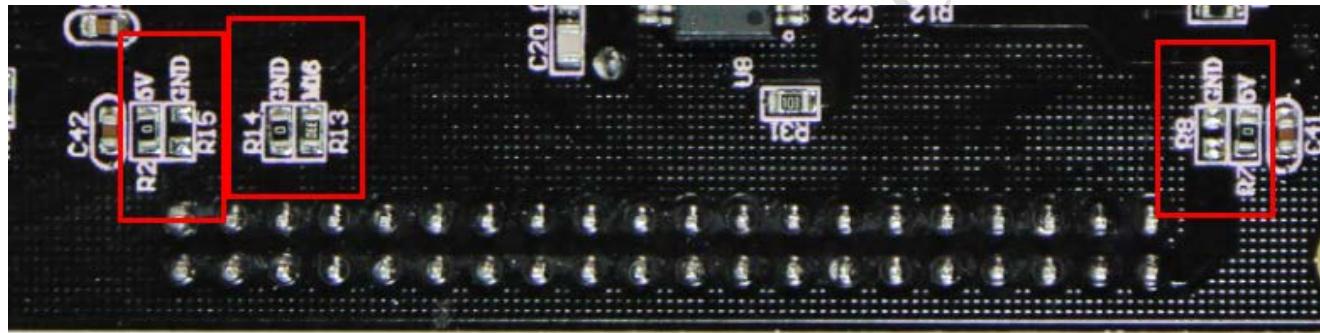
J7, 由于供电端口的不同, 如果要和J6插上同样的模块进行互换要改变一下电阻的配置就可以了。默认出厂设置是J6, J7互换模式。也就是2个端口可以插上同样的模块进行使用。

通过调整J7端口的电阻配置, 就可以实现3个端口插上相同的模块, 实现多路同时工作。

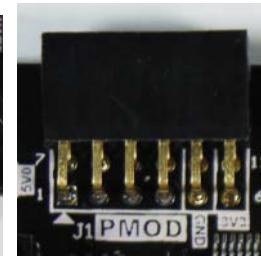
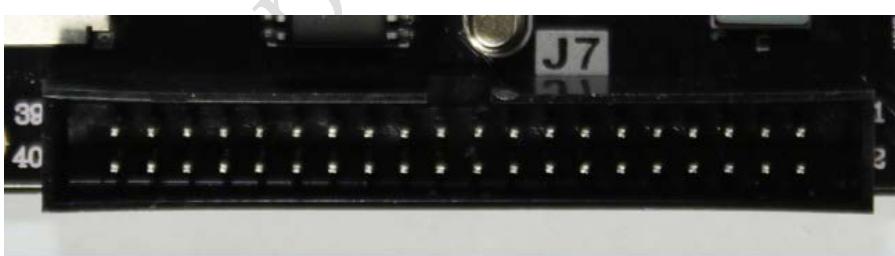


18. 将核心板插到 EDA 底板 J7 端口电阻配置说明

如果要将核心板插到EDA底部就要重新配置一下电阻, 将R2/R14/R7取下, 然后再短接R15/R8就可以直接插到EDA底部使用了。具体见配套原理图。



J1是标准的XILINX原装开发板的PMOD接口。可以直接连接XILINX的标准PMOD模块，并进行了等长布线。



19. J1(PMOD)引脚映射表

PMOD 接口 (J1) 对应管脚		
器件名	网络名	FPGA 映射管脚
J1-1	PMOD_IO0	A14
J1-2	PMOD_IO2	D12
J1-3	PMOD_IO4	E12
J1-4	PMOD_IO6	G11
J1-5	GND	

J1-6	VCC3.3V	
J1-7	PM0D_IO1	B15
J1-8	PMOD_IO3	F10
J1-9	PM0D_IO5	E13
J1-10	PM0D_IO7	D14
J1-11	GND	
J1-12	VCC3.3V	

20. J6 引出 IO 端口引脚映射表

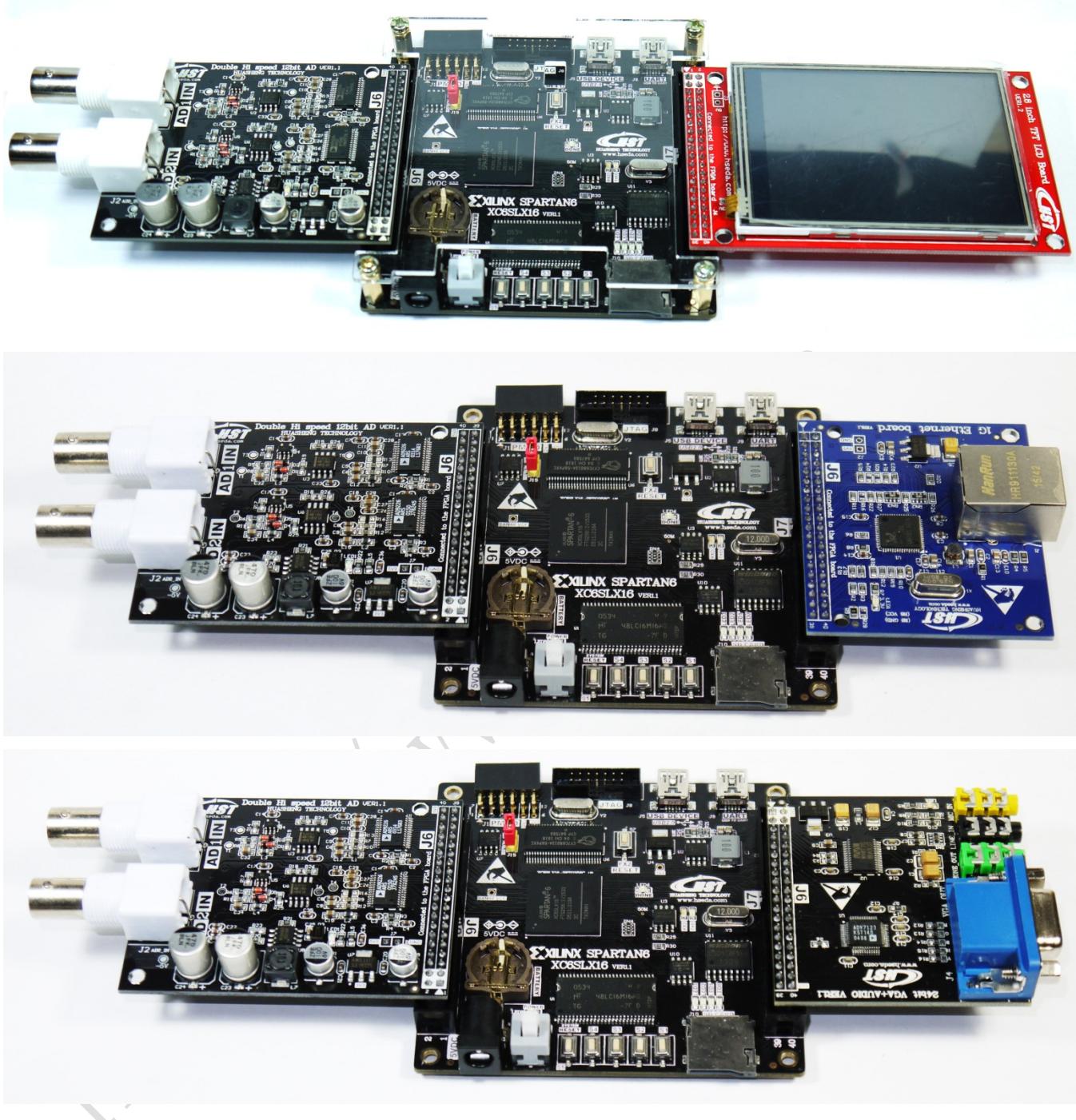
扩展口 J6 对应管脚		
器件名	网络名	FPGA 映射管脚
J6-1	5V	
J6-2	J6-2	E6
J6-3	J6-3	C5
J6-4	J6-4	D5
J6-5	GND	
J6-6	J6P6	C4
J6-7	J6P7	C6
J6-8	J6P8	D6
J6-9	J6P9	F7
J6-10	J6P10	C7
J6-11	J6P11	E7
J6-12	J6P12	D8
J6-13	J6P13	E8
J6-14	J6P14	F9
J6-15	J6P15	E10
J6-16	J6P16	D9
J6-17	J6P17	C9
J6-18	J6P18	E11
J6-19	J6P19	C10
J6-20	J6P20	D11
J6-21	J6P21	C11
J6-22	J6P22	A4
J6-23	J6P23	A5
J6-24	J6P24	B5
J6-25	J6P25	A6
J6-26	J6P26	B6
J6-27	J6P27	A7
J6-28	J6P28	C8
J6-29	J6P29	A8
J6-30	J6P30	B8
J6-31	J6P31	A9
J6-32	J6P32	A11
J6-33	J6P33	A10
J6-34	J6P34	B10
J6-35	J6P35	A12
J6-36	J6P36	B12
J6-37	J6P37	A13
J6-38	J6P38	C13
J6-39	J6P39	B14
J6-40	5V	

21. J7 引出 IO 端口引脚映射表

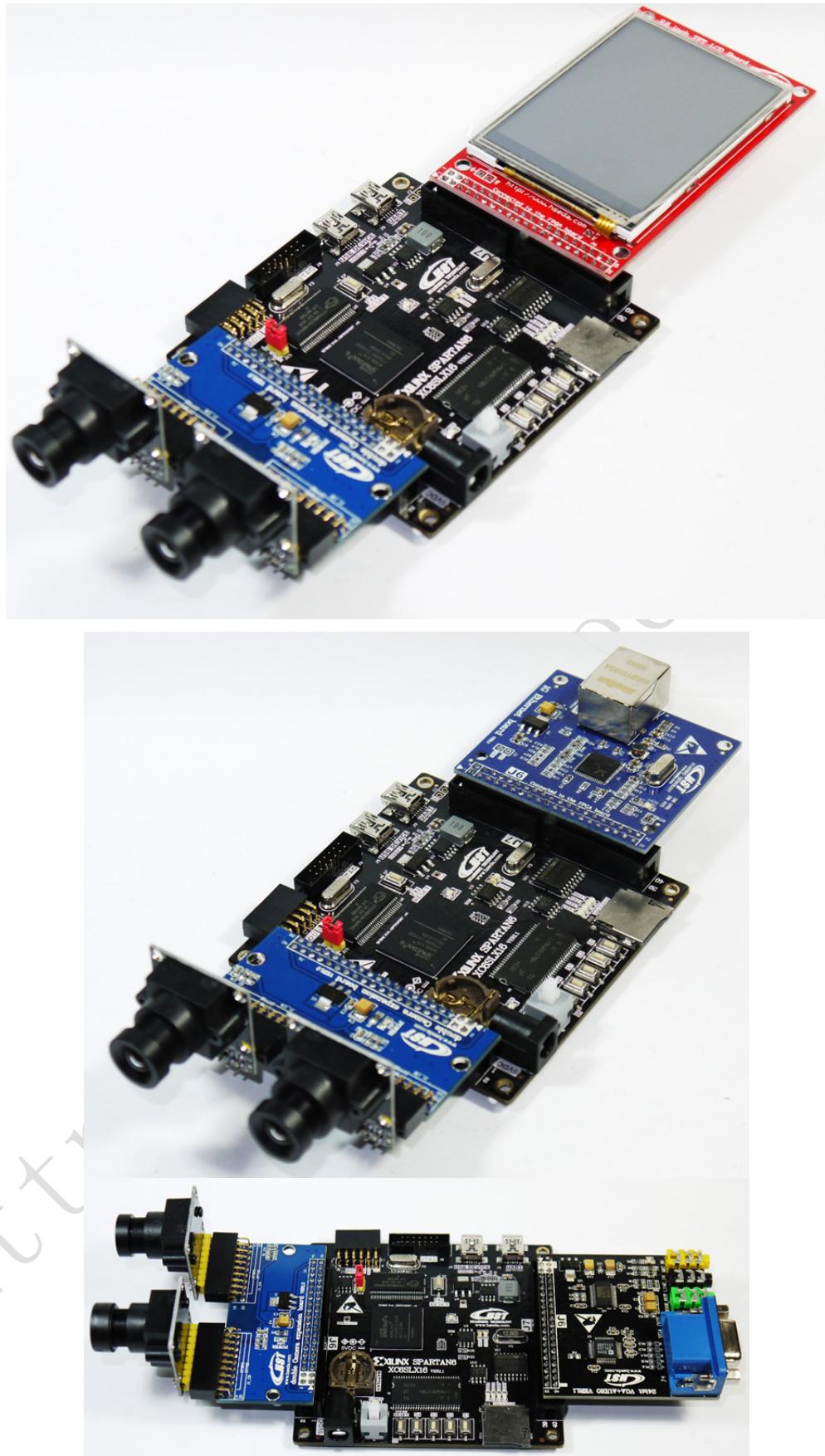
	扩展口 J7 对应管脚		
器件名	网络名	FPGA 映射管脚	说明
J7-1	GND/5V		默认接 5V
J7-2	J7P2	L16	
J7-3	J7P3	L14	
J7-4	J7P4	L13	
J7-5	J7P5/GND	M16	默认接 GND
J7-6	J7P6	M15	
J7-7	J7P7	N16	
J7-8	J7P8	M14	
J7-9	J7P9	M13	
J7-10	J7P10	P16	
J7-11	J7P11	P15	
J7-12	J7P12	R16	
J7-13	J7P13	N14	
J7-14	J7P14	L12	
J7-15	J7P15	R15	
J7-16	J7P16	T15	
J7-17	J7P17	R14	
J7-18	J7P18	T14	
J7-19	J7P19	T13	
J7-20	J7P20	R12	
J7-21	J7P21	T12	
J7-22	J7P22	R9	
J7-23	J7P23	T9	
J7-24	J7P24	M12	
J7-25	J7P25	N12	
J7-26	J7P26	P12	
J7-27	J7P27	M11	
J7-28	J7P28	P11	
J7-29	J7P29	M10	
J7-30	J7P30	L10	
J7-31	J7P31	P9	
J7-32	J7P32	N9	
J7-33	J7P33	M9	
J7-34	J7P34	L7	
J7-35	J7P35	N8	
J7-36	J7P36	P8	
J7-37	J7P37	M7	
J7-38	J7P38	P7	
J7-39	J7P39	N6	
J7-40	5V/GND		默认接 5V

第三章 核心板与不同模块组合实验展示

1. AD 模块组合系统



2. 视频图像处理系统组合



3. EDA/SOPC 综合实验开发教学系统组合

通过与配套的 EDA8.1 主板构成一套功能强大，价格低廉的 EDA/SOPC 综合实验开发系统。

EDA8.1 主板系统资源

外设	数量	说明
----	----	----

琴键开关	14	8个琴键按键开关,可以与液晶配合,构造完美的人机界面。 加上核心板独立I/O的5个琴键开关,一共可提供14个琴键开关量输入。
拨码开关		8个高低电平拨码开关,平时拉高。
4X4矩阵键盘		提供一个标准4x4矩阵键盘接口
数码管	8	提供8个七段高亮度数码管显示。采用独立I/O控制,方便用户使用。
VGA输出	1	一个64K色视频输出VGA接口,可以显示各种视频图像等
PS2鼠标键盘接口	1	提供一个标准PS/2鼠标和键盘,可以连接标准PS2键盘鼠标。
红外接收模块	1	标准红外接收模块,并提供一个红外遥控器和相关实验例程。
电源	4	5V,3.3V独立引出方便用户使用和测试
步进电机	1	提供一个标准步进电机及其接口,已经通过驱动芯片进行驱动。
直流电机接口	1	提供一个标准PWM直流电机接口,已经通过专用驱动芯片驱动。
LED	8	提供8个红色高亮度LED输出接口
扩展I/O口	2	提供2个扩展接口。J3,J11平时做摄像头接口使用,如果不接摄像头和4X4矩阵键盘,可以作为通用IO接口使用。
音频DA	1	采用CS4334音频DA芯片,为您提供高性能的音频输出,CS4334-KS是一块24bit、96kHz立体声D/A转换器,具有96dB的动态范围,可以提供高质量立体声音频输出
蜂鸣器	1	5V长声,已经通过驱动电路驱动,并设置有跳线,可以断开或接通蜂鸣器
摄像头接口	1	可连接OV7670,OV7725,MT9M001,OV5640等各种不同摄像头模块,如果不接摄像头,可做通用IO接口使用
TFT触摸屏	1	TFT2.4英寸触摸屏(320*240)采用最新的ILI9341控制器,并提供触摸屏控制电路
AD	1	TLC549高性能的8位A/D转换器,采用了CMOS工艺,它以8位开关电容逐次逼近的方法实现A/D转换,其转换速度小于17us,最大转换速率为40KHZ,4MHZ典型内部系统时钟
DA	1	TLC5615 10bit串行3线DA转换芯片,输出范围0-5V。
PCB布线及其生产	1	采用2层PCB高速手工布线,使用回流焊机机器焊接。

