

3065A 系列

产品简介

文档版本 01

发布日期 2024-02-29

前 言

概述

本文档提供 3065A 产品简介的规格信息。

产品版本

与本文档相对应的产品版本如下。

| 产品名称 | 产品版本 |
|-------|------|
| 3065A | - |


读者对象





本文档主要适用于以下工程师：

- 技术支持工程师。
- 软件/硬件开发工程师。

符号约定

在本文中可能出现下列标志，它们所代表的含义如下。

| 符号 | 说明 |
|---|------------------------------|
|  危险 | 表示如不避免则将会导致死亡或严重伤害的具有高等级风险的危 |

| 符号 | 说明 |
|--|--|
| | 害。 |
|  警告 | 表示如不可避免则可能导致死亡或严重伤害的具有中等级风险的危害。 |
|  注意 | 表示如不可避免则可能导致轻微或中度伤害的具有低等级风险的危害。 |
|  须知 | 用于传递设备或环境安全警示信息。如不可避免则可能会导致设备损坏、数据丢失、设备性能降低或其他不可预知的结果。 “须知”不涉及人身伤害。 |
|  说明 | 对正文中重点信息的补充说明。 “说明”不是安全警示信息，不涉及人身、设备及环境伤害信息。 |

修改记录

| 修订日期 | 版本 | 修订说明 |
|------------|----|--------------|
| 2024-02-29 | 01 | 第 1 次正式版本发布。 |

目 录

前 言 i

1 3065A 产品简介 1

1.1 主要规格 2

插图目录

图 1-1 功能框图 4

表格目录

表 1-1 型号配置表..... 4

1 3065A 产品简介

3065A 是基于 200MHz 高性能 RISC-V CPU 的 MCU 产品。该 CPU 集成了 FPU 浮点处理单元，支持浮点乘法、除法和开方等数学运算指令。

该 MCU 集成多达 9 个 APT 模块（每个 APT 模块可支持两路互补 PWM 控制），并集成了丰富的模拟外设资源。

支持 SPI, UART, I2C, CAN 等通讯接口，并支持 52 个可用 GPIO 管脚。支持 IEC60730 CLASS B 功能安全，-40℃~+105℃环境温度。

提供驱动程序和丰富的软件开发工具和生态环境组件，包括 HiSpark Studio 一站式配置、编辑、编译、调试和烧录工具等生态组件。

应用领域

- 空调室外机压缩机、风机控制器
- 各类家电电机、压缩机控制器
- 工业自动化设备、通用变频器
- 工业纺织机械控制器
- 工业编码器
- 电动自行车变频控制器
- 高速电机控制器
- 步进伺服控制器
- 纺织伺服控制器
- 各类风机、水泵驱动控制器等

1.1 主要规格

高性能 RISC-V CPU

- 高性能 32bit RISC-V 处理器, 3.24Coremark/MHz, 最高频率 200MHz
- 集成乘、除法、开平方等数学运算指令集
- 集成硬件浮点单元

支持 4 种功耗模式

- Work 正常工作模式
- Sleep 睡眠模式
- Deep Sleep 深度睡眠模式
- Shutdown 关机模式

片上存储

- 152KB Code Flash, 支持 ECC 校验, 支持指令、数据预取+1KB Cache, 可实现 0 等待周期指令执行
- 8KB Data Flash, 支持 ECC 校验
- 16KB SRAM, 支持奇偶校验

时钟和系统控制

- 支持 2MHz~30MHz 外接高速晶振
- 支持片上 25MHz 内置时钟单元, 全温度范围精度可达 $\pm 1\%$
- 支持片上 32kHz 内置时钟单元
- 支持 1 个 WDG (看门狗定时器)
- 支持 1 个 IWDG (独立看门狗定时器)
- 支持 3 个 32bit 通用 Timer

PWM 控制

- 支持 9 个 APT (高级电机 PWM Timer, 每个 APT 支持 2 路可硬件互补输出的 PWM, 分辨率高达 5ns)
- 支持 3 个 CAPM (信号捕获模块)
- 支持 1 个 QDM 接口 (正交解码模块)

- 支持 2 个 GPT (通用 PWM Timer)

电源管理

- 单电源供电, 电压范围 2.6V~3.63V
- 内置 POR 上电复位
- 内置 PDR 电源跌落复位
- 内置 PVD 电压检测单元

系统外设

- 支持 4 通道 DMA
- 支持硬件 CRC 引擎
- 支持 52 个可用 GPIO
- 支持 UID (MCU 唯一身份编码)

通信接口

- 支持 1 个 SPI 接口
- 支持 3 个 UART 接口
- 支持 1 个 I2C 接口
- 支持 1 个 CAN 2.0B 接口

集成模拟电路

- 支持 3 个 12bit ADC, 共 23 通道, 每个 ADC 单元均支持双采保同步采样, 采样率 2MSPS
- 支持 3 个 ACMP (模拟比较器)
- 支持 3 个 8bit DAC, 0.3MSPS
- 支持 3 个 PGA (可编程模拟放大器)
- 支持 1 个片上 TSensor (温度传感器)

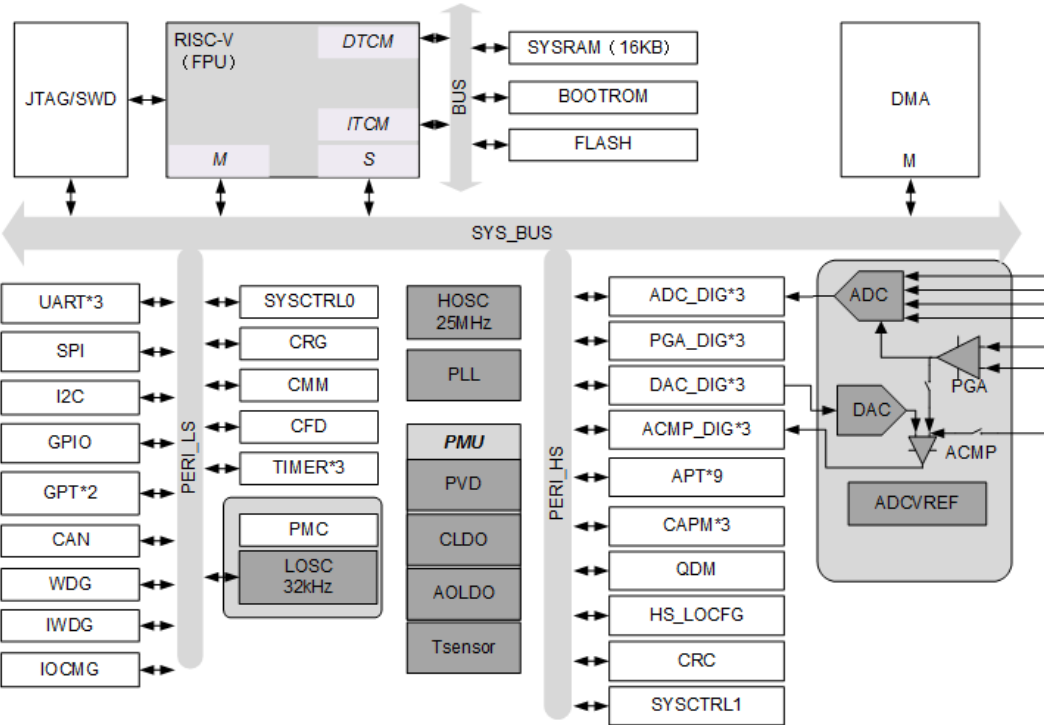
其他

- 满足 IEC 60730 (CLASS B) 功能安全要求
- 支持 LQFP64 封装
- 支持 -40°C~+105°C环境温度

- 支持调试接口 JTAG/SWD

功能框图

图1-1 功能框图



型号配置表

表1-1 型号配置表

| 资源 | | 3065ARPIRZ |
|------------|--------------------|----------------|
| Code Flash | | 152KB |
| Data Flash | | 8KB |
| SRAM | | 16KB |
| CPU | | RISC-V, 200MHz |
| | | FPU |
| PWM | APT 每组 APT 含 | 9 |

| 资源 | | 3065ARPIRZ |
|------------|----------|--|
| | 2 路 PWM | |
| | GPT | 2 |
| | CAPM | 3 |
| | QDM | 1 |
| 通用 32 位定时器 | | 3 |
| 通讯 | SPI | 1 |
| | UART | 3 |
| | I2C | 1 |
| | CAN | 1 |
| 模拟 | ADC (通道) | 3 (23ch) |
| | DAC | 3 |
| | ACMP | 3 |
| | PGA | 3 |
| | TSensor | 1 |
| GPIO | 总数 | 52 |
| | 5V 容忍 | 8 |
| Watchdog | | 2, WDG+IWDG |
| 时钟 | | 内部时钟: 25MHz ±1%, 32kHz; 外部时钟: 2MHz~30MHz |
| DMA 通道 | | 4 |
| 供电范围 | | 2.6V~3.63V |
| 工作温度 | | T _A : -40°C~+105°C T _J : -40°C~+125°C |
| 封装 | | LQFP64 |