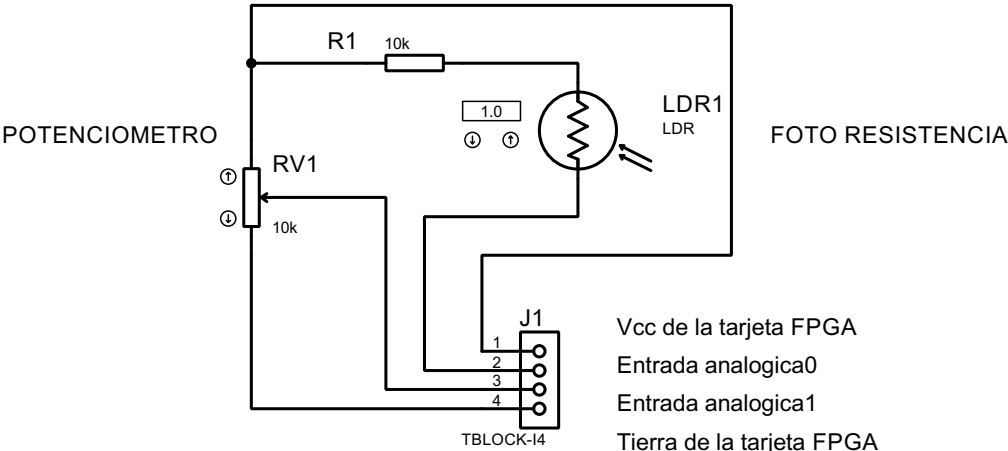


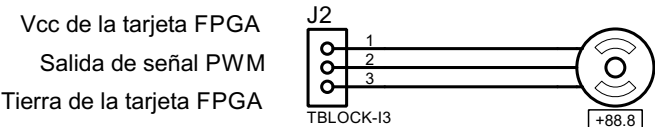
DIAGRAMA ESQUEMATICO CONTROL AUTOMATICO DE CORTINAS

ENTRADAS ANALOGICAS DE LA FPGA



Los bloques J1 y j2 representan la conexion a la tarjeta FPGA usando los pines necesarios para nuestro proyecto.

CONTROL DE SERVOMOTOR S90



FILE NAME:	proyectoSD2_esquemático.pdsprj	6/9/2023
DESIGN TITLE:	proyectoSD2_esquemático.pdsprj	PAGE:
PATH:	C:\Users\User\Documents\Sistemas digitales 2\proyectoSD2_esquemático.pdsprj	TIME: 19:12:22
BY:	@AUTHOR	REV:@REV