נהלים

1. מסמכים פנימיים/תכתובות מיילים בעברית, מצגות וספר פרויקט באנגלית.
2. לאחר כל פגישה ייכתב מסמך (בעברית) הכולל את הנושאים שעלו בפגישה, ב- Bullets.
3. מומלץ (לא חובה) לנהל קובץ אקסל למעקב אחר מטלות הפרוייקט, שיכלול זמני התחלה וסיום, אחריות לביצוע וכו'. ניתן בעברית. דוגמא (באנגלית) ניתן למצוא ב-

http://runlen.googlecode.com/svn/Docs/Meeting\_Summary/Project\_Assignments.xlsx

1. קבצי הפרוייקט ינוהלו באמצעות מערכת לשמירת גרסאות SVN.
2. מסמך הפרוייקט (דוגמה למסמך פרויקט תשלח בהמשך) ייבנה תוך כדי הפרויקט ולא רק בסופו – לפיו יוכנו המצגות (דוגמאות למצגות תשלחנה כשהדבר יהיה רלוונטי). המסמך יכלול הסברים על:
   1. מטרה, צורך, בעיה
   2. יישומים אפשריים
   3. דרישות
   4. אלגוריתם
   5. פתרונות מוצעים, החלטות ו- Trade Offs
   6. ארכיטקטורת על
   7. מיקרו ארכיטקטורה
   8. דיאגרמת בלוקים
   9. Pin Out וממשקים
   10. תהליך זרימת המידע בין הבלוקים ב- FPGA (sequences ו- transactions)
   11. תהליך זרימת המידע בין התוכנה לחומרה, כולל תיאור חבילות המידע (מעין HSID)
   12. סימולציה – תיאור סביבת הסימולציה ורשימת הבדיקות (test plan)
   13. ביצועים – עמידה בתדר, משאבים נצרכים (לוגיקה וזיכרון)
   14. תיאור חזותי של ה- GUI המיועד למעבדה לטובת האינטגרציה
   15. מגבלות המימוש הנוכחי ושיפורים לפרויקטי המשך
   16. מגבלות המימוש הנוכחי ושיפורים לפרויקטי המשך (אם קיימים)
   17. מסקנות וסיכום
3. המערכת תיושם על DE2 Development Board המכיל רכיב FPGA מסוג CYCLONE II.
4. החומרה תיכתב בשפת VHDL, וכך גם סביבת הסימולציה.
5. סינתזה וצריבה לרכיב באמצעות Quartus.
6. סימולטור ModelSim.
7. יעשה שימוש חוזר בחלק מ- Items (VHDL, סימולציה, תיעוד, GUI) קיימים מפרויקט אחר (בארי שרייבר ואלון יעביץ).
8. בניית GUI המאפשר את בדיקת המערכת באמצעות Matlab (או C# תחת פלטפורמת VisualStudio).