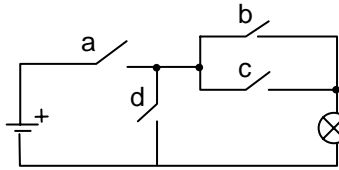


## Problemas de Sistemas combinacionales.

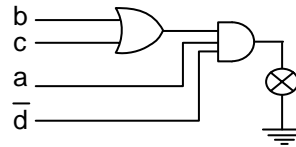
### Problema 1.

Para el circuito de la figura, obtener el equivalente en compuertas lógicas asumiendo que L significa interruptor cerrado y H interruptor abierto. De la misma forma para la lámpara L = apagada y H = encendida



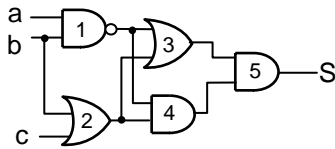
### Solución.

Los interruptores **b** y **c** están en paralelo entre ellos, esto corresponde a una compuerta OR. Observando el circuito se tiene que si el interruptor **d** está cerrado, independientemente del estado de los todos los demás, la ampolleta no se enciende, es decir  $F = L$ . En cambio si **d** está abierto, es como si no estuviera. Esto determina que **d** está formando una compuerta AND con todos los demás interruptores. Por otra parte, **a** está en serie con **b** y **c**, lo que significa una compuerta AND entre **a** y la salida del OR de **b** y **c**. Por lo tanto el circuito con compuertas lógicas es.



### Problema 2.

Obtener la tabla de verdad del circuito de la figura

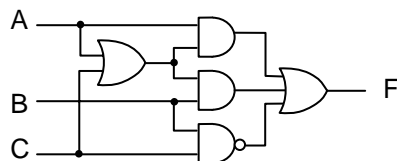


### Solución

Entradas			Salidas				
a	b	c	1	2	3	4	5=S
L	L	L	L	H	L	H	L
L	L	H	L	H	H	H	H
L	H	L	L	H	H	H	H
L	H	H	L	H	H	H	H
H	L	L	L	H	L	H	L
H	L	H	L	H	H	H	H
H	H	L	H	L	H	H	L
H	H	H	H	L	H	H	L

### Problema 3.

Dibujar el siguiente circuito solo con compuertas NAND

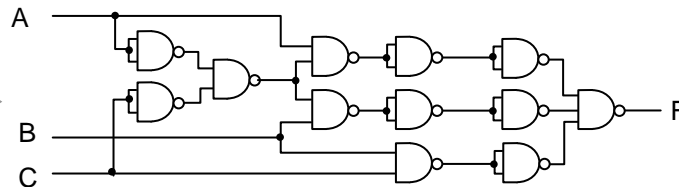


### Solución.

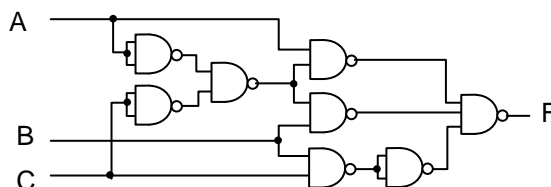
La forma más simple para solucionar este problema onstite en reemplazar cada compuerta que no sea NAND por su equivalente en NAND, esto es, reemplazar:

OR	AND	NOT

Haciendo los correspondientes reemplazos se obtiene el siguiente circuito

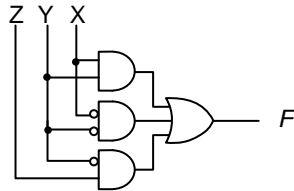


y eliminando las dobles negaciones se tiene:



#### Problema 4.

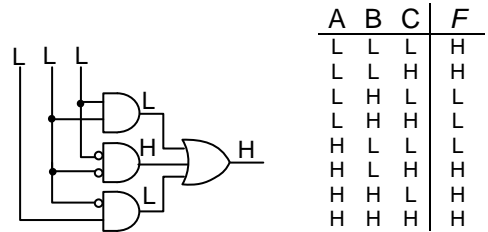
Analizar el siguiente circuito obteniendo la correspondiente tabla de verdad



#### Solución.

Una forma de proceder, lenta pero sencilla, consiste en asignar a las entradas los valores L y H de una fila de la tabla de verdad y seguir el efecto de estos bits a través de las puertas hasta llegar a la salida.

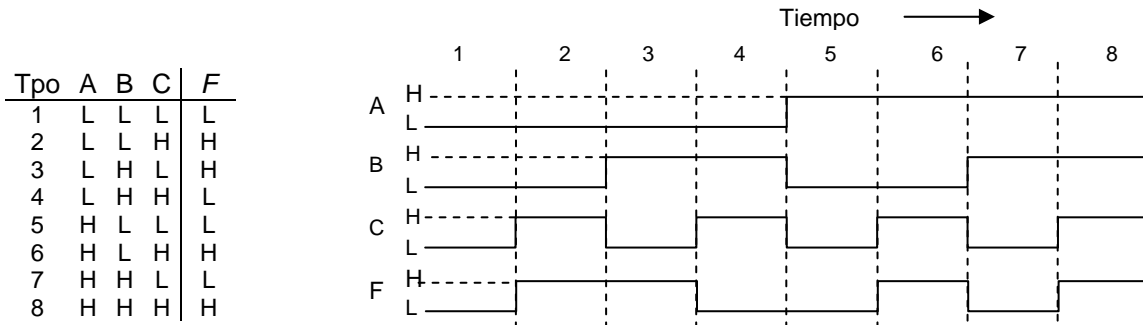
Por ejemplo, la siguiente figura muestra como se obtiene la salida del circuito para la entrada LLL, para la cual se obtiene la salida H. De esta forma se procede para todas las combinaciones.



#### Problema 5.

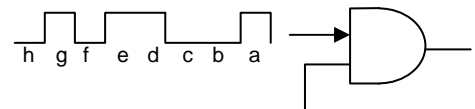
Una forma alternativa de escribir una tabla de verdad es lo que se conoce como diagrama temporal o diagrama de tiempos

A continuación se muestra un ejemplo de diagrama de tiempos para la tabla de verdad de entradas A, B y C y su correspondiente salida F.

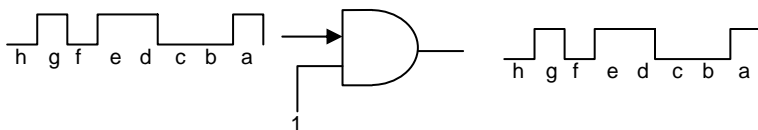


#### Problema 6.

En la figura siguiente se muestra una compuerta AND a la que, en una de sus entradas se le aplica un tren de pulsos y la otra entrada está permanentemente en 1 (las letras minúsculas muestran los instantes de ocurrencia de cada pulso). Dibujar el tren de pulsos de salida.



#### Solución



Es evidente que la forma de onda de salida es igual a la de entrada por estar una entrada enclavada en uno

### Problema 7. (POR)

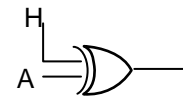
Determinar si el conjunto {AND, OR-EX} es funcionalmente completo, es decir demostrar si es posible construir cualquier circuito combinacional con estas dos compuertas.

#### Solución.

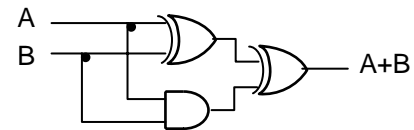
Para determinar si este conjunto es funcionalmente completo, es necesario y suficiente mostrar que con ellas se pueden realizar las operaciones AND, OR y NOT. Dado que una de las operaciones es un AND, falta mostrar si con el AND y el OR-EX se pueden realizar las operaciones OR y NOT. Lo anterior se puede resumir en la tabla de verdad siguiente:

		Se tiene		Hay que formar	
A	B	AND	OR-EX	OR	NOT(A)
L	L	L	L	L	H
L	H	L	H	H	H
H	L	L	H	H	L
H	H	H	L	H	L

Observando la tabla se puede apreciar que si mantenemos una de las entradas del OR-EX en H, por ejemplo A, al colocar la otra entrada en H, se tiene salida L; y si se coloca en L se tiene salida H, es decir se tiene una compuerta NOT



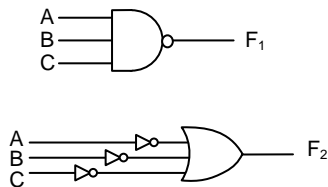
De la misma forma, se puede observar en la tabla de verdad que se hace un OR-EX entre las salidas del AND y el OR-EX, la salida corresponde a una Compuerta OR.



Por lo tanto se concluye que el conjunto {AND, OR-EX} es funcionalmente completo.

### Problema 8.

Mostrar usando tablas de verdad que los siguientes circuitos son equivalentes.



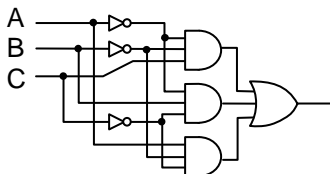
#### Solución.

La técnica consiste simplemente en escribir la tabla de verdad para cada circuito.  $F_1$  y  $F_2$  son iguales porque tienen la misma tabla de verdad.

A	B	C	$\bar{A}$	$\bar{B}$	$\bar{C}$	$ABC$	$F_1 = \overline{ABC}$	$F_2 = \bar{A} + \bar{B} + \bar{C}$
L	L	L	H	H	H	L	H	H
L	L	H	H	H	L	L	H	H
L	H	L	H	L	H	L	H	H
L	H	H	H	L	L	L	H	H
H	L	L	L	H	H	L	H	H
H	L	H	L	H	L	L	H	H
H	H	L	L	L	H	L	H	H
H	H	H	L	L	L	H	L	L

### Problema 9.

Escribir la expresión booleana para el siguiente circuito:



Resp:  $\bar{A}\bar{B}C + \bar{A}B\bar{C} + A\bar{B}\bar{C}$

### Problema 10.

Obtener la tabla de verdad para la función:  $F = A(B + \bar{C})$

#### Solución.

Una tabla de verdad tiene dos partes: la entrada (izquierda) y la salida (derecha). En la entrada, la tabla de verdad tiene  $2^n$  filas siendo cada fila una combinación distinta de "1" y "0". Para obtener la salida simplemente hay que sustituir cada variable de la expresión booleana por el bit de la fila en proceso. Seguidamente, se evalúa la expresión y se anota el resultado. Este procedimiento se aplica a cada fila.

Para la función planteada:

$$F(000) = 0 \cdot (0 + \bar{0}) = 0$$

$$F(001) = 0 \cdot (0 + \bar{1}) = 0$$

$$F(010) = 0 \cdot (1 + \bar{0}) = 0$$

$$F(011) = 0 \cdot (1 + \bar{1}) = 0$$

$$F(100) = 1 \cdot (0 + \bar{0}) = 1$$

$$F(101) = 1 \cdot (0 + \bar{1}) = 0$$

$$F(110) = 1 \cdot (1 + \bar{0}) = 1$$

$$F(111) = 1 \cdot (1 + \bar{1}) = 1$$

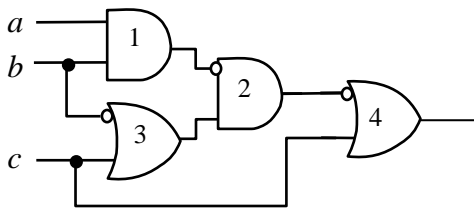
Por lo tanto la  
tabla de verdad



A	B	C	$F = A(B + \bar{C})$
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

### Problema 11. (PEP-1-203)

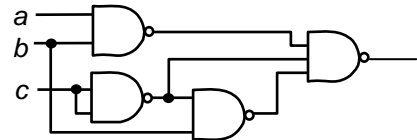
Dibujar el siguiente circuito solo con compuertas NAND



**Solución.** Del circuito se tiene que la función

$$F = \overline{(ab)} (\bar{b} + c) + c = \overline{ab} + (\bar{b} + c) + c =$$

$$ab + b\bar{c} + c = \overline{\overline{ab} + b\bar{c} + c} = \overline{(\overline{ab}) (\bar{b}\bar{c}) \bar{c}}$$

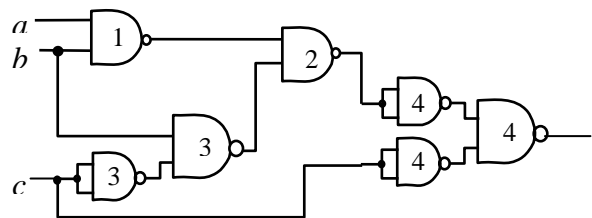


#### Otra solución.

Consiste en ejecutar los siguientes pasos:

1. "Trasladar el negador de la entrada de la compuerta AND 2 a la salida del AND 1.
2. "trasladar el negador de la entrada de la compuerta OR 4 a la salida del AND 2.
3. Reemplazar el negador de la entrada  $b$  del OR 3 por su equivalente con NAND (dos negaciones seguidas se anulan).
4. Reemplazar las compuertas OR por su equivalente con compuertas NAND

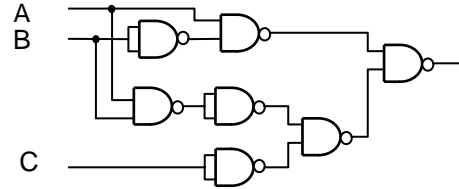
El circuito resultante es:



**Problema 12. (PEP-1-204)**

- a) Implementar **solo** con puertas NAND de dos entradas la función:  $\overline{(A+B)}\overline{(A+B+C)}$ , utilizando el teorema de Morgan

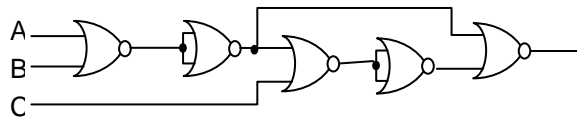
$$\begin{aligned}\overline{(A+B)}\overline{(A+B+C)} &= \overline{(A+B)}\overline{(A+B+C)} \\ &= (\overline{AB}) (\overline{ABC}) \\ &= (\overline{AB}) (\overline{ABC})\end{aligned}$$



- b) Implementar **solo** con compuertas NOR de dos entradas la función:  $\overline{(A+B)}\overline{(A+B+C)}$  utilizando el teorema de Morgan

c)

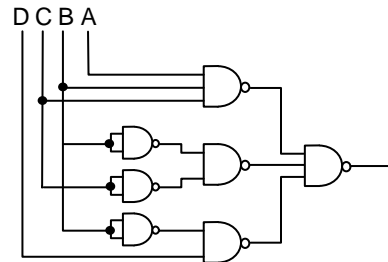
$$\begin{aligned}\overline{(A+B)}\overline{(A+B+C)} &= \overline{(A+B)}\overline{(A+B+C)} \\ &= \overline{(A+B)+ (A+B+C)} \\ &= \overline{(A+B)+ (A+B+C)}\end{aligned}$$



**Problema 13.**

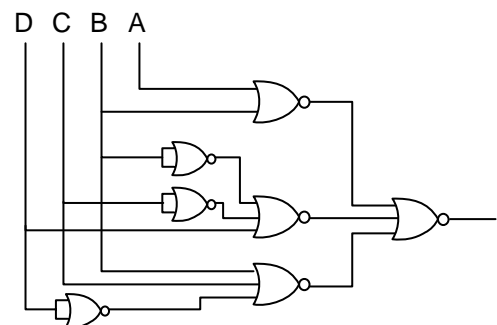
- a) Dibujar el circuito de la función  $ABC + \overline{B}\overline{C} + \overline{B}D$ , solo con compuertas NAND, utilizando el teorema de Morgan.

$$\begin{aligned}ABC + \overline{B}\overline{C} + \overline{B}D &= \overline{\overline{ABC} + \overline{\overline{B}\overline{C}} + \overline{\overline{B}D}} \\ &= \overline{(\overline{ABC})(\overline{\overline{B}\overline{C}})(\overline{\overline{B}D})}\end{aligned}$$



- b) Dibujar el circuito de la función  $(B+C+\overline{D})(\overline{B}+\overline{C}+D)(A+B)$  solo con compuertas NOR utilizando el teorema de Morgan.

$$\begin{aligned}(B+C+\overline{D})(\overline{B}+\overline{C}+D)(A+B) &= \overline{\overline{(B+C+\overline{D})} + \overline{(\overline{B}+\overline{C}+D)} + \overline{(A+B)}} \\ &= \overline{(B+C+\overline{D}) + (\overline{B}+\overline{C}+D) + (A+B)}\end{aligned}$$



**Problema 14.** (PEP-1-203)

Simplificar, usando Mapas de Karnaugh la siguiente función:

$$f(A,B,C,D) = \sum(1,3,4,5,9,12) + \sum d(8,10,15)$$

**Solución.**

Solución 1

$F = \bar{A}\bar{B}D + \bar{A}B\bar{C} + B\bar{C}\bar{D} + \bar{B}\bar{C}D$

Solución 2

$F = \bar{A}\bar{B}D + \bar{A}B\bar{C} + A\bar{C}\bar{D} + \bar{B}\bar{C}D$

Solución 3

$F = \bar{A}\bar{B}D + \bar{A}B\bar{C} + A\bar{C}\bar{D} + A\bar{B}\bar{C}$

**Problema 15.** (PEP-1-203)

Simplificar utilizando el diagrama de Karnaugh la siguiente función:

$$f(A,B,C,D) = \overline{ABCD} + \overline{BCD} + \overline{A}B + A$$

**Solución.** Utilizando tablas de verdad para determinar los unos de la función, se tiene.

A B C D	$\overline{ABCD}$	$\overline{BCD}$	$\overline{A}B$	A	F
0 0 0 0	1	0	1	0	1
0 0 0 1	1	0	1	0	1
0 0 1 0	1	0	1	0	1
0 0 1 1	1	0	1	0	1
0 1 0 0	1	0	0	0	1
0 1 0 1	1	1	0	0	1
0 1 1 0	1	0	0	0	1
0 1 1 1	1	0	0	0	1
1 0 0 0	1	0	0	1	1
1 0 0 1	1	0	0	1	1
1 0 1 0	1	0	0	1	1
1 0 1 1	1	0	0	1	1
1 1 0 0	1	0	0	1	1
1 1 0 1	1	1	0	1	1
1 1 1 0	1	0	0	1	1
1 1 1 1	0	0	0	1	1

		AB			
		00	01	11	10
CD	00	1	1	1	1
	10	1	1	1	1
	11	1	1	1	1
	10	1	1	1	1

Mapa DE Karnaugh F = 1

Una solución alternativa es expandir la expresión dada y llevarla a forma canónica por manipulación algebraica

### Problema 15. (PEP-1-203)

Para la función,  $f(a,b,c,d) = \overline{(a+bc)} + \overline{abd} + \overline{a}b + c$ , Minimizar usando mapas de Karnaugh

#### Solución

$F = 1$ , Para todo  $C = 1$ , independientemente del valor de las variables  $B$ ,  $C$  y  $D$ , esto es, para 2, 3, 6, 7, 10, 11, 14, 15.

$\overline{AB} = 1 \Rightarrow F = 1$ , Para todas las combinaciones en que  $A$  o  $B$  o Ambas son  $= 0$

$\overline{ABD} = 1 \Rightarrow F = 1$  para 1000, 1010, 1001, 1100, 1110.

$(\overline{A+BC})$  es 1 si  $A = 0$  y  $BC = 0$  o sea para 0000, 0001, 0100, 0101, 0010, 0011

		AB			
		00	01	11	10
CD	00	1	1	1	1
	10	1	1		1
	11	1	1	1	1
	10	1	1	1	1

$$f(A,B,C,D) = \overline{A} + \overline{B} + C + \overline{D}$$

A	B	C	D	F
0	0	0	0	1
1	0	0	0	1
2	0	0	1	1
3	0	0	1	1
4	0	1	0	1
5	0	1	0	1
6	0	1	1	1
7	0	1	1	1
8	1	0	0	1
9	1	0	0	1
10	1	0	1	1
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

### Problema 16. Minimizar las siguientes funciones

		AB			
		00	01	11	10
CD	00	x			x
	10	1	x	x	1
	11	1	1	1	1
	10	1			1

		AB			
		00	01	11	10
CD	00	x		1	
	10	1	1	1	
	11		1	1	x
	10		x		

#### Solución.

a)

		AB			
		00	01	11	10
CD	00	x			x
	10		x	x	
	11	1	1	1	1
	10	1			1

$f = BD + \overline{BC}$

b)

		AB			
		00	01	11	10
CD	00	x		1	
	10	1	1	1	
	11		1	1	x
	10		x		

$f = BD + \overline{ACD} + \overline{ABC}$

### Problema 17.

Se sabe que cierta función  $F(A,B,C,D)$  está formada de los siguientes minterms: 4, 5, 6, 8, 9, 10, 13. Se sabe además que las variables de entrada nunca toman los valores lógicos que hacen verdadera la expresión :  $BCD + \overline{A}\overline{B}\overline{C}\overline{D}$ . Se pide dibujar el mapa de Karnaugh que representa a la función.

### Solución.

$$BCD + \overline{A}\overline{B}\overline{C}\overline{D} = BCD(A + \overline{A}) + \overline{A}\overline{B}\overline{C}\overline{D} = ABCD + \overline{A}BCD + \overline{A}\overline{B}\overline{C}\overline{D} = \sum_M(0, 7, 15).$$

Como estos valores nunca los toma la función  $F(A, B, C, D)$ , representan Don't cares. O lo tanto el mapa pedido es el de la figura.

AB \ CD	00	01	11	10
00	X	1		1
01		1	1	1
11		X	X	
10		1		1

### Problema 18.

La expresión Booleana  $\overline{A}B + BD + AD$  es una versión simplificada de la expresión:  $\overline{A}BCD + \overline{A}BC\overline{D} + \overline{A}B\overline{C}D + \overline{A}B\overline{C}\overline{D} + \overline{A}BCD$ . ¿Se ha utilizado en la minimización alguna condición don't care?. Si es así, ¿cuál o cuáles son?

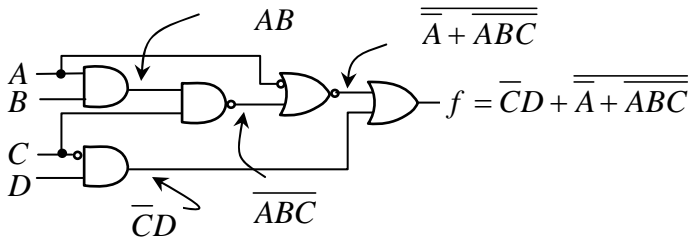
### Solución

Interpretando los minterm de la función, los unos de la función son 4, 5, 13, 11, y 6 y para obtener la función minimizada se debió realizar la agrupación mostrada en la figura; por lo tanto son minterm: 7, 9 y 15.

	AB			
	00	01	11	10
CD	00		1	
	10		1	X
	11		X	1
	10		1	

### Problema 19.

Dibujar el circuito mínimo para la función que representa el siguiente circuito.



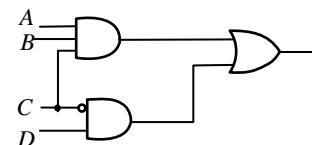
A	B	C	D	F
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	0
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	0
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	0
12	1	1	0	0
13	1	1	0	1
14	1	1	1	1
15	1	1	1	1

$f = 1$  si  $\overline{CD}$  es uno, es decir para las combinaciones  
 0001, 0101, 1001 y 1101 y si  $\overline{A} + \overline{ABC}$ ,  $\Rightarrow \overline{A} + \overline{ABC} = 0 \Rightarrow$   
 $\overline{A} = 0$  y  $\overline{ABC} = 0 \Rightarrow 1110$  y 1111

Llevando a mapas de Karnaugh

AB \ CD	00	01	11	10
00				
01	1	1	1	1
11			1	
10			1	

$$\Rightarrow f = \overline{CD} + ABC$$



Otra solución es:

$$f = \overline{CD} + \overline{A} + \overline{ABC} = \overline{CD} + \overline{A} + \overline{A} + \overline{B} + \overline{C} = \overline{CD} + \overline{A} + \overline{B} + \overline{C} = \overline{CD} + ABC$$



**Problema 20.**

Simplificar, usando Mapas de Karnaugh la siguiente función:

$$f(A,B,C,D) = \sum (0,2,3,5,7,11) + \sum_d (8,10,15)$$

**Solución**

<del>AB</del>	<del>00</del>	01	11	10
CD	00	1		X
	01		1	
	11	1	1	X
	10	1		X

$$f(A,B,C,D) = \overline{B}\overline{D} + CD + \overline{A}BD$$

---

### Problema 21.

a) Utilizando mapas de Karnaugh minimizar la función:  $F(A,B,C,D) = \sum_m(7,13,14) + \sum_d(1,3,4,5,6,9,10)$ .

AB \ CD	00	01	11	10
00		X		
01	X	X	1	X
11	X	1		
10		X	1	X

$$F = \bar{A}B + \bar{C}D + BCD$$

AB \ CD	00	01	11	10
00		X		
01	X	X	1	X
11	X	1		
10		X	1	X

$$F = \bar{A}B + \bar{C}D + ACD$$

AB \ CD	00	01	11	10
00		X		
01	X	X	1	X
11	X	1		
10		X	1	X

$$F = \bar{C}D + \bar{A}D + BCD$$

AB \ CD	00	01	11	10
00		X		
01	X	X	1	X
11	X	1		
10		X	1	X

$$F = \bar{C}D + \bar{A}D + ACD$$

b) Demostrar usando tablas d verdad que  $x + y = x \oplus y \oplus x \cdot y$

	A	B	C	$B \oplus C$
X Y	X+Y	$X \oplus Y$	$X \cdot Y$	$X \oplus Y \oplus X \cdot Y$
0 0	0	0	0	0
0 1	1	1	0	1
1 0	1	1	0	1
1 1	1	0	1	1

Se aprecia en la tabla que la columna A es igual a la columna  $B \oplus C$ , que era lo que se pedía demostrar.

Se debe tener presente que el orden de precedencia de la operación AND es mayor que la del OR-EX

c) Escribir en forma de  $\sum(\text{decimales})$  la función  $ABC + \bar{B}\bar{C} + \bar{B}D$ .

$$\begin{aligned}
 ABC + \bar{B}\bar{C} + \bar{B}D &= ABC(D + \bar{D}) + \bar{B}\bar{C}(A + \bar{A})(D + \bar{D}) + \bar{B}D(A + \bar{A})(C + \bar{C}) \\
 &= ABCD + ABC\bar{D} + (\bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}\bar{C})(D + \bar{D}) + (\bar{A}\bar{B}D + \bar{A}\bar{B}D)(C + \bar{C}) \\
 &= \underbrace{ABCD}_{15} + \underbrace{ABC\bar{D}}_{14} + \underbrace{\bar{A}\bar{B}\bar{C}D}_{8} + \underbrace{\bar{A}\bar{B}\bar{C}\bar{D}}_{0} + \underbrace{\bar{A}\bar{B}CD}_{11} + \underbrace{\bar{A}\bar{B}C\bar{D}}_{9} + \underbrace{\bar{A}\bar{B}CD}_{3} + \underbrace{\bar{A}\bar{B}C\bar{D}}_{1} \\
 &= \sum_m(0,1,3,8,9,11,14,15)
 \end{aligned}$$

### Problema 22.

Sea la siguiente función expresada en forma de suma de productos

$$F(A,B,C,D) = \bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{D} + B\bar{C}D + \bar{A}BD$$

Obtener la expresión algebraica de dicha función en forma de producto de sumas.

#### Solución.

Utilizando mapas de Karnaugh, se trata en primer término de obtener el mapa de la función. Para ello se toma cada término del producto y se ubican los unos de la función en las casillas correspondientes.

Al término  $\bar{B}\bar{C}\bar{D}$  le corresponden las dos casillas en que  $B = 0$ ,  $C = 0$ ,  $D = 0$ , es decir las dos primeras casillas horizontales del mapa.

Al término  $\bar{A}\bar{B}\bar{D}$  le corresponden las dos casillas en que  $A = 0$ ,  $B = 0$ , y  $D = 0$ , es decir las dos primeras casillas verticales del mapa.

AB \ CD	00	01	11	10
00	1	1	0	0
01	1	0	0	0
11	0	0	0	1
10	0	0	1	1

Al término  $\bar{B}\bar{C}D$  le corresponden las dos casillas en que  $B = 1$ ,  $C = 0$ , y  $D = 1$ , es decir las dos últimas casillas horizontales del mapa.

Al término  $\bar{A}BD$  le corresponden las dos casillas en que  $A = 0$ ,  $B = 0$ , y  $D = 0$ , es decir las dos últimas casillas verticales del mapa.

Se completa el mapa de Karnaugh con ceros en las casillas vacías, resultando el mapa mostrado en la figura. Agrupando los ceros como se indica, se obtiene la expresión producto de sumas:

$$F(A, B, C, D) = (\bar{B} + D)(B + \bar{D})(\bar{A} + \bar{C})$$

### Problema 23. (PEP-1-203)

La salida de un sistema digital consiste en palabras de 3 bits que han de transmitirse a otro sistema alejado físicamente. Para proteger la información enviada ante errores introducidos en la transmisión, se ha determinado añadir un bit de paridad en la transmisión de cada palabra

Escribir la tabla de verdad para un circuito combinacional capaz de generar dicho bit de paridad, que ha de ser "1" cuando el número de "1" en la palabra de información sea par o cero, y "0" en caso de que el número de "1" sea impar.

### Solución

A	B	C	P
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

### Problema 24. (PEP-1-203)

Un edificio tiene cuatro pisos y un interruptor por cada piso para controlar la luz.

Si todos los interruptores están apagados la luz está apagada, pero si se produce cualquier cambio cambia el estado de la luz. Describir mediante una ecuación de conmutación simplificada el sistema combinacional que controla la luz.

### Solución

a	b	c	d	S
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1

a	b	c	d	S
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

		ab			
		00	01	11	10
cd	00		1		1
	10	1		1	
	11		1		1
	10	1		1	

$$S = a \oplus b \oplus c \oplus d$$

### Problema 25. (PEP-1-204)

Realizar un circuito lógico lo más simplificado posible para la activación de una lámpara empleando tres interruptores, de forma que la lámpara solamente se encienda cuando esté activado un sólo interruptor o los tres simultáneamente. Implementar el circuito con solo compuertas OR-EX.

### Solución.

Tabla de verdad

A	B	C	Luz
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

De la tabla de verdad se tiene que:

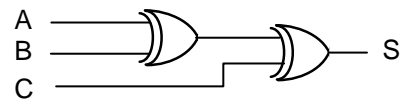
$$Luz = \overline{A}\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\overline{C} + ABC$$

$$Luz = \overline{A}(\overline{B}C + B\overline{C}) + A(\overline{B}\overline{C} + BC)$$

$$Luz = \overline{A}(B \oplus C) + A(\overline{B \oplus C})$$

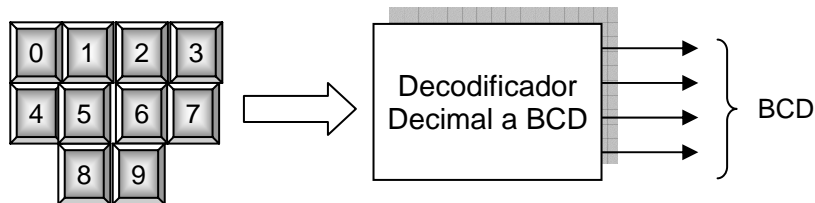
$$Luz = A \oplus B \oplus C$$

Por lo tanto el circuito es:



### Problema 26.

Se dispone de un teclado decimal el cual posee una línea de salida por cada dígito, como se muestra en la figura. Diseñar un circuito combinacional que convierta la salida *decimal* del teclado a *decimal codificado en binario* (BCD) en la figura.



### Solución.

Como el teclado tiene una línea por cada dígito, entonces las entradas al decodificador son 10 y como la salida es BCD, estas son 4. La tabla de verdad correspondiente es:

Entradas										Salidas			
E <sub>9</sub>	E <sub>8</sub>	E <sub>7</sub>	E <sub>6</sub>	E <sub>5</sub>	E <sub>4</sub>	E <sub>3</sub>	E <sub>2</sub>	E <sub>1</sub>	E <sub>0</sub>	S <sub>3</sub>	S <sub>2</sub>	S <sub>1</sub>	S <sub>0</sub>
0	0	0	0	0	0	0	0	0	1	0	0	0	0
0	0	0	0	0	0	0	0	1	0	0	0	0	1
0	0	0	0	0	0	0	1	0	0	0	0	1	0
0	0	0	0	0	1	0	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	0	0	0	1	0	0
0	0	0	1	0	0	0	0	0	0	0	1	0	1
0	0	1	0	0	0	0	0	0	0	0	1	1	0
0	1	0	0	0	0	0	0	0	0	1	0	0	0
1	0	0	0	0	0	0	0	0	0	1	0	0	1

Se tiene entonces que las salidas son:

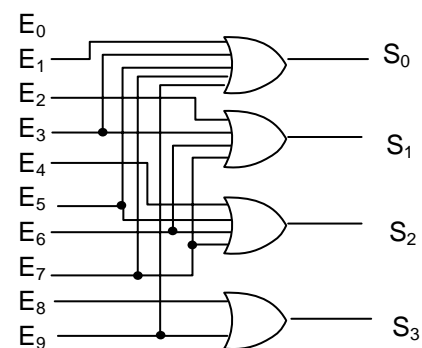
$$S_0 = E_9 + E_7 + E_5 + E_3 + E_1$$

$$S_1 = E_7 + E_6 + E_3 + E_2$$

$$S_2 = E_7 + E_6 + E_5 + E_4$$

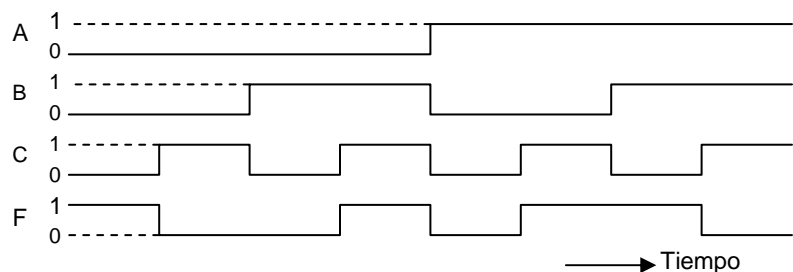
$$S_3 = E_9 + E_8$$

Y el circuito es



### Problema 27.

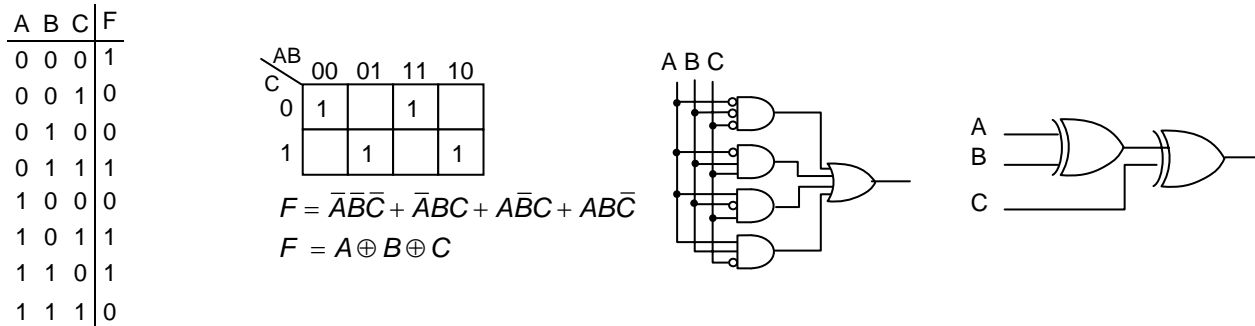
La figura muestra un diagrama de tiempos obtenido de cierto circuito combinacional. Posee tres entradas A, B y C y una salida F.



**Se pide:**

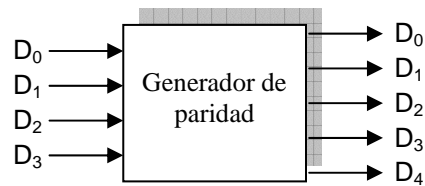
- a) Obtener la tabla de verdad.      b) Obtener el circuito mínimo.

**Solución**



### Problema 28.

Diseñar un circuito generador de paridad de datos de cuatro bits (ve figura), de tal forma que una señal de control C permita elegir entre paridad par o impar. Así, si la señal de control es  $C = 0$ , el dato de salida,  $D_4 D_3 D_2 D_1 D_0$  debe tener paridad par y si  $C = 1$ , el dato de salida debe tener paridad impar. Implemente con compuertas OR-EX. En la figura,  $D_4$  es el bit de paridad agregado.



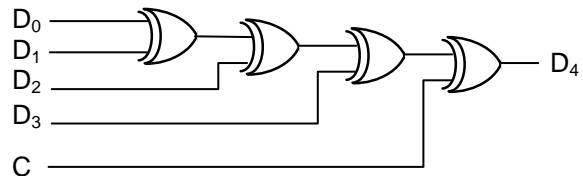
**Solución.**

$D_0$	$D_1$	$D_2$	$D_3$	$D_4$
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1

$D_0$	$D_1$	$D_2$	$D_3$	$D_4$
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

	$D_0 D_1$			
	00	01	11	10
$D_2 D_3$	00		1	
	10	1		1
	11		1	
	10	1		1

El mapa obtenido corresponde a un OR-EX de la variables esto es:  $D_4 = D_0 \oplus D_1 \oplus D_2 \oplus D_3$ . Además, dado que la paridad impar es el inverso (negado) de la paridad par, se tiene que para obtener la paridad impar basta con negar la salida  $D_4$  bajo la señal de control solicitada, la cual también se implementa con un OR-EX.



### Problema 29.

Una máquina expendedora de cigarrillos, proporciona varias marcas, de precios 100, 200, 300 y 500 pesos. Para comprar un paquete se debe introducir solo una moneda de 100, 200 o 500 pesos. La máquina devuelve solo una moneda en caso de hubiera vuelto. En aquellos casos en que no pueda proporcionar el cambio correcto, la máquina devuelve la moneda introducida y no proporciona el producto. Diseñar un circuito combinacional que implemente esta máquina

### Solución.

La siguiente tabla muestra las combinaciones de todas las situaciones posibles que se pueden dar de acuerdo al planteamiento del problema.

Entradas		Salidas	
Moneda	Tabaco	Suministrar	Devolución
0	100	No	0
0	200	No	0
0	300	No	0
0	500	No	0
100	100	SI	0
100	200	NO	100
100	300	NO	100
100	500	NO	100
200	100	SI	100
200	200	SI	0
200	300	NO	200
200	500	NO	200
500	100	NO	500
500	200	NO	500
500	300	SI	200
500	500	SI	0

Tabla de verdad codificada

Entradas				Salidas		
P <sub>1</sub>	P <sub>2</sub>	C <sub>1</sub>	C <sub>2</sub>	S	V <sub>1</sub>	V <sub>2</sub>
0	0	0	0	0	0	0
0	0	0	1	0	0	0
0	0	1	0	0	0	0
0	0	1	1	0	0	0
0	1	0	0	1	0	0
0	1	0	1	0	0	1
0	1	1	0	0	0	1
0	1	1	1	0	0	1
1	0	0	0	1	0	1
1	0	0	1	1	0	0
1	0	1	0	0	1	0
1	0	1	1	0	1	0
1	1	0	0	0	1	1
1	1	0	1	0	1	1
1	1	1	0	1	1	0
1	1	1	1	1	0	0

Dado que se tienen cuatro combinaciones de monedas, se requieren dos variables para representarlas; sean estas P<sub>1</sub> y P<sub>2</sub>

De la misma forma, dado que se tienen cuatro tipos de cigarrillos, se requieren dos variables para representarlos

Lo mismo para las monedas de vuelto

P <sub>1</sub>	P <sub>2</sub>		V <sub>1</sub>	V <sub>2</sub>		C <sub>1</sub>	C <sub>2</sub>	
0	0	Moneda de 0 pesos	0	0	Moneda de 0 pesos	0	0	Cigarrillos de 0 pesos
0	1	Moneda de 100 pesos	0	1	Moneda de 100 pesos	0	1	Cigarrillos de 100 pesos
1	0	Moneda de 200 pesos	1	0	Moneda de 200 pesos	1	0	Cigarrillos de 200 pesos
1	1	Moneda de 500 pesos	1	1	Moneda de 500 pesos	1	1	Cigarrillos de 500 pesos

En el caso de los suministros se tiene una Variable, sea esta S:

:S = 0 No se entrega cigarrillos  
S = 1 Si se entrega cigarrillos

S	P <sub>1</sub> P <sub>2</sub>					
	C <sub>1</sub>	C <sub>2</sub>	00	01	11	10
00				1		1
01						1
11					1	
10					1	

Mapa de Karnaugh para S

V <sub>1</sub>	P <sub>1</sub> P <sub>2</sub>					
	C <sub>1</sub>	C <sub>2</sub>	00	01	11	10
00					1	
01					1	
11						1
10					1	1

Mapa de Karnaugh para V<sub>1</sub>

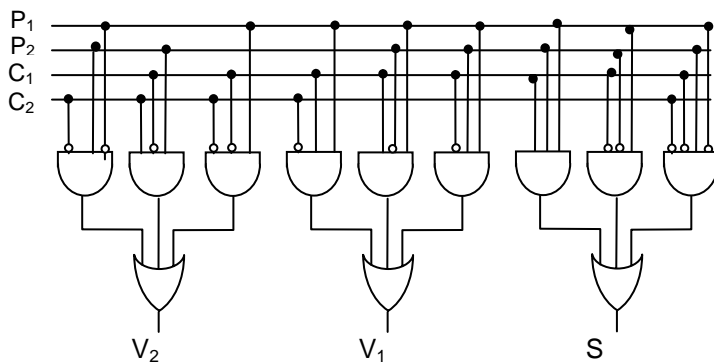
V <sub>2</sub>	P <sub>1</sub> P <sub>2</sub>					
	C <sub>1</sub>	C <sub>2</sub>	00	01	11	10
00					1	1
01				1	1	
11				1		
10				1		

Mapa de Karnaugh para V<sub>2</sub>

$$S = \bar{P}_1 \bar{P}_2 \bar{C}_1 \bar{C}_2 + P_1 \bar{P}_2 \bar{C}_1 C_2 + P_1 P_2 C_1$$

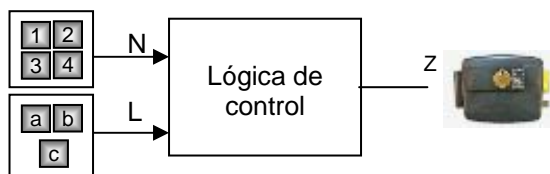
$$V_1 = P_1 P_2 \bar{C}_1 + P_1 \bar{P}_2 C_1 + P_1 C_1 \bar{C}_2$$

$$V_2 = P_1 \bar{C}_1 \bar{C}_2 + P_2 \bar{C}_1 C_2 + \bar{P}_1 P_2 C_2$$



### Problema 30.

Cierta cerradura se abre con la combinación de entrada 4,a es decir, es necesario digitar el número 4 y la letra a para que la cerradura se active (se abra). Para ingresar el número se cuenta con un teclado de cuatro dígitos {1,2,3,4} y para digitar la letra se dispone de un teclado con las letras {a,b,c}. Se pide diseñar la lógica de control que implemente la apertura de la cerradura.



### Solución.

El conjunto de combinaciones posibles para N y L está dado por:

N/L	a	b	c
1	Cerrada	Cerrada	Cerrada
2	Cerrada	Cerrada	Cerrada
3	Cerrada	Cerrada	Cerrada
4	Abierta	Cerrada	Cerrada

Se tienen doce combinaciones, por lo que serán necesarios un total de 4 bits para obtener la totalidad de las combinaciones. Sean las siguientes codificaciones para N y L

Sean para N	1	2	3	4
	00	01	10	11

Sean para L	a	b	c
	00	01	10

	X <sub>0</sub>	X <sub>1</sub>	X <sub>2</sub>	X <sub>3</sub>	Z
0	0	0	0	0	0
1	0	0	0	1	0
2	0	0	1	0	0
3	0	0	1	1	x
4	0	1	0	0	0
5	0	1	0	1	0
6	0	1	1	0	0
7	0	1	1	1	x
8	1	0	0	0	0
9	1	0	0	1	0
10	1	0	1	0	0
11	1	0	1	1	x
12	1	1	0	0	0
13	1	1	0	1	0
14	1	1	1	0	1
15	1	1	1	1	x

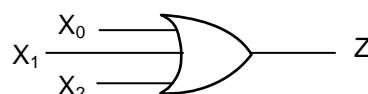
Llamando X<sub>0</sub>X<sub>1</sub> a los dígitos de N y X<sub>2</sub> y X<sub>3</sub> a los dígitos de L se tiene la siguiente tabla de verdad:

De las codificaciones anteriores se puede observar que para la única combinación para la cual la salida Z se hace 1 es para N = 4 y L = b, o sea para la combinación 1101.

Se puede observar también que las combinaciones 11 de L nunca se dan, es decir son D'ont cares.

X <sub>0</sub> X <sub>1</sub>	00	01	11	10
00		0		
01				
11	X	X	(x)	X
10			(1)	

$$f(x_0 x_1 x_2 x_3) = x_0 + x_1 + x_2$$



### Problema 31.

- a) Escribir la tabla de verdad de una función de cuatro variables a, b, c y d que tome el valor lógico 1, cuando el número de variables que están en estado 1 es superior al de las que se encuentran en estado cero. Nunca se da el caso que más de tres variables estén en estado 1
- b) Escribir la tabla de verdad para un sistema que sume 4 bits.

### Solución.

A	B	C	D	S
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	x

Solución a)

A	B	C	D	C1	C0	S0
0	0	0	0	0	0	0
0	0	0	1	0	0	1
0	0	1	0	0	1	0
0	0	1	1	0	1	1
0	1	0	0	0	0	1
0	1	0	1	0	1	0
0	1	1	0	0	1	1
0	1	1	1	1	0	0
1	0	0	0	0	1	0
1	0	0	1	0	1	1
1	0	1	0	1	0	0
1	0	1	1	1	0	1
1	1	0	0	0	1	1
1	1	0	1	1	0	0
1	1	1	0	1	0	1
1	1	1	1	1	1	0

Primer cas

A	B
C	D
C <sub>1</sub>	C <sub>0</sub> S <sub>0</sub>

Solución b)

A	B	C	D
C <sub>2</sub>	C <sub>1</sub>	S <sub>0</sub>	

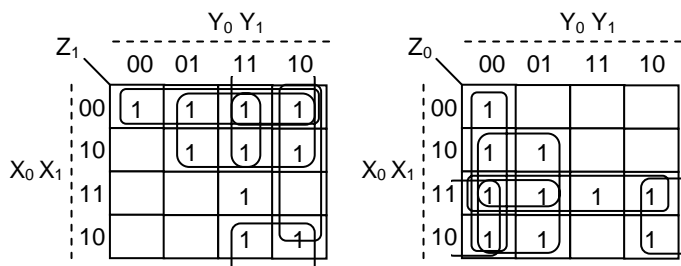
Segundo caso

A	B	C	D
C <sub>2</sub>	C <sub>1</sub>	S <sub>0</sub>	

### Problema 32.

Un circuito recibe dos números binarios de dos bits,  $Y = Y_1 Y_0$  y  $X = X_1 X_0$ . La salida de dos bits,  $Z = Z_1 Z_0$  debe ser igual a 11 si  $X = Y$ ; 10 si  $X > Y$  y 01 si  $Y < X$ . Obtenga la expresión mínima en suma de productos.

### Solución.



$$Z_1 = \bar{X}_1 \bar{X}_0 + Y_1 Y_0 + \bar{Y}_1 \bar{X}_0 + Y_0 \bar{X}_1 + Y_1 \bar{X}_1$$

$$Z_0 = X_1 X_0 + \bar{Y}_1 \bar{Y}_0 + \bar{Y}_1 X_0 + \bar{Y}_0 X_1 + \bar{Y}_1 X_1$$



### Problema 33.

Diseñar un circuito combinacional que señale al conductor de un automóvil que debe apagar las luces (salida 1) dado que no se cumplen alguna de las condiciones siguientes.

- El auto está en movimiento, sea de noche o de día
- El auto no está en movimiento y es de noche.
- El auto no está en movimiento, es de día y el motor está en funcionamiento.

Para resolver

- Plantear la tabla de verdad
- Minimizar usando Karnaugh
- Dibujar el circuito usando compuertas NAND

### Solución

Sean las siguientes variables :

M = 1, el auto está en movimiento

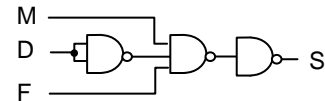
D = 1, es de día

F = 1, el motor está en funcionamiento

Por lo tanto  $S = \overline{MDF}$

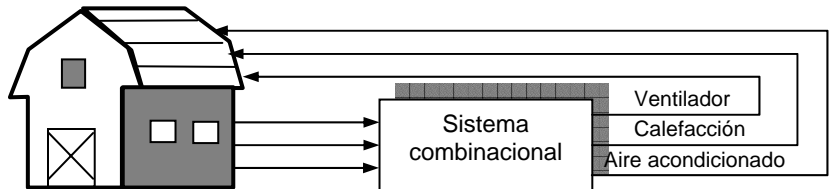
Para implementar con NAND  $S = \overline{\overline{\overline{MDF}}}$

M	D	F	S	$\bar{S}$
0	0	0	0	1
0	0	1	0	1
0	1	0	1	0
0	1	1	0	1
1	0	0	0	1
1	0	1	0	1
1	1	0	0	1
1	1	1	0	1



### Problema 34.

Se desea diseñar un sistema combinacional que permita regular la temperatura de un invernadero, según el diagrama adjunto.



La temperatura llega desde un sistemas de sensores mediante un código en binario natural de tres bits, en el que un incremento de código supone un incremento de temperatura de 5° Celsius (Código 0 si la temperatura está entre 0° y 4°, código 1 si la temperatura está entre 5° y 9°, código 2, entre 10° y 14° y así sucesivamente).

En cuanto a las salidas el comportamiento ha de ser el siguiente:

- Las temperaturas entre 25° y 34° generan la activación del ventilador.
  - Las temperaturas por debajo de 25° generan la activación de la calefacción.
  - Las temperaturas sobre 34° generan la activación del aire acondicionado.
- Obtenga la tabla de verdad que describe el comportamiento del circuito. (10%)
  - Obtenga las expresiones mínimas, utilizando mapas de Karnaugh. (10%)
  - Dibuje el circuito mínimo. (10%)

### Solución.

A	B	C	T <sup>0</sup>	V	C	AI
0	0	0	0-4	0	1	0
0	0	1	5-9	0	1	0
0	1	0	10-14	0	1	0
0	1	1	15-19	0	1	0
1	0	0	20-24	0	1	0
1	0	1	25-29	1	0	0
1	1	0	30-34	1	0	0
1	1	1	35-39	0	0	1

V \ AB	00	01	11	10
C 0			1	
1				1

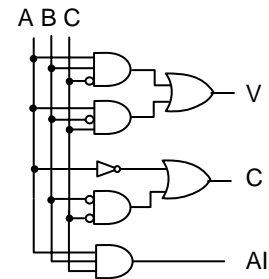
C \ AB	00	01	11	10
0	1	1		1
1	1	1		

$$V = ABC\bar{C} + A\bar{B}C$$

$$V = A(B \oplus C)$$

$$C = \bar{A} + \bar{B}C$$

$$AI = ABC$$



### Problema 35.

Diseñar un circuito combinacional que tiene como entradas un código BCD y cuya salida es 0 para las potencias de dos. Las entradas del código BCD que no representan un dígito válido nunca aparecen en la entrada. Implemente el circuito con solo compuertas NAND.

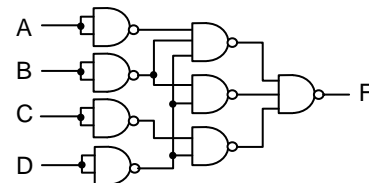
### Solución.

De acuerdo a lo especificado, los valores de salida son 0, 1, 2, 4 y 8. Es decir la función de salida es:

$$F(A, B, C, D) = \sum_m(0, 1, 2, 4, 8) + \sum_d(10, 11, 12, 13, 14, 15)$$

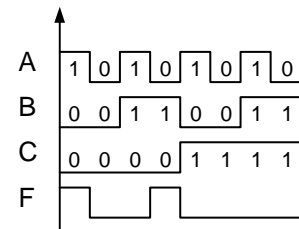
	AB			
	00	01	11	10
CD 00	1	1	X	1
10	1		X	
11			X	X
10	1		X	X

$$\begin{aligned}
 F(A, B, C, D) &= \bar{C}\bar{D} + \bar{B}\bar{D} + \bar{A}\bar{B}\bar{D} \\
 &= \bar{C}\bar{D} + \bar{B}\bar{D} + \bar{A}\bar{B}\bar{D} \\
 &= \bar{C}\bar{D} \cdot \bar{B}\bar{D} \cdot \bar{A}\bar{B}\bar{D}
 \end{aligned}$$



### Problema 36.

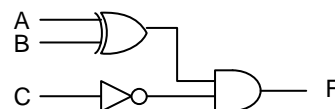
Dado el diagrama de tiempos de la figura, que corresponde a las entradas y salidas de un circuito combinacional, implementar el circuito con puertas lógicas de la forma más simplificada posible.



### Solución.

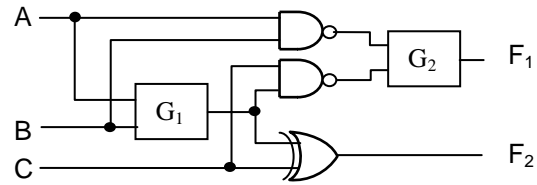
En el diagrama están especificadas las salidas para todas las combinaciones de las entradas A, B, C y F es 1 para  $ABC = 001$  y  $ABC = 010$ , por lo tanto la función está dada por  $F = \bar{A}\bar{B}C + \bar{A}B\bar{C}$ . El mapa de Karnaugh de la función muestra que no es posible de minimizar. Pero puede ser escrita como:  $F = \bar{A}(B \oplus C)$ . Algebraicamente esto es:  $F = \bar{A}\bar{B}C + \bar{A}B\bar{C} = \bar{A}(\bar{B}C + B\bar{C}) = \bar{A}(B \oplus C)$ . y el circuito es.

AB \ C	00	01	11	10
0		1		
1	1			



### Problema 37.

Una implementación alternativa del circuito FULL-ADDER se muestra en la figura siguiente. Identificar las compuertas que deben ser usadas en lugar de  $G_1$  y  $G_2$ .



### Solución.

Las salidas para el sumador completo son:  $S = A \oplus B \oplus C$  y  $C_i = (A \oplus B)C + AB$ . Por lo tanto si  $G_1$  se hace OR-EX se tiene que  $F_2$  es  $A \oplus B \oplus C$ , es decir la salida  $S$  del sumador completo. Con  $G_1$  igual al OR-EX, se tiene que las entradas a  $G_2$  son  $(A \oplus B)C$  y  $AB$ , siendo que debemos obtener  $C_i = (A \oplus B)C + AB$ . Por lo tanto si estas dos son las entradas a una compuerta NAND, según el teorema de Morgan se tiene que  $F_1$  es  $C_i = (A \oplus B)C + AB$

### Problema 38

	A	B	C	D	F
0	0	0	0	0	1
1	0	0	0	1	1
2	0	0	1	0	1
3	0	0	1	1	1
4	0	1	0	0	1
5	0	1	0	1	1
6	0	1	1	0	1
7	0	1	1	1	1
8	1	0	0	0	1
9	1	0	0	1	1
10	1	0	1	0	1
11	1	0	1	1	1
12	1	1	0	0	1
13	1	1	0	1	0
14	1	1	1	0	1
15	1	1	1	1	1

Para la función:  $f(a,b,c,d) = \overline{(a+bc)} + \overline{abd} + \overline{a}b + c$

a) Minimizar usando mapas de Karnaugh.

### Solución.

$F=1$ , Para todo  $C=1$ , independientemente del valor de las variables  $B, C$  y  $D$ , esto es, para 2, 3, 6, 7, 10, 11, 14, 15.

$\overline{AB} = 1 \Rightarrow F = 1$  para todas las combinaciones en que  $A$  o  $B$  o ambas son 0

$\overline{ABD} = 1 \Rightarrow F = 1$  para 1000 y 1010, 1001, 1010, 1100, 1110

$\overline{(A+BC)}$  es 1 si  $A=0$  y  $BC=0$ , osea para 0000, 0001, 0100

0101, 0010 y 0011

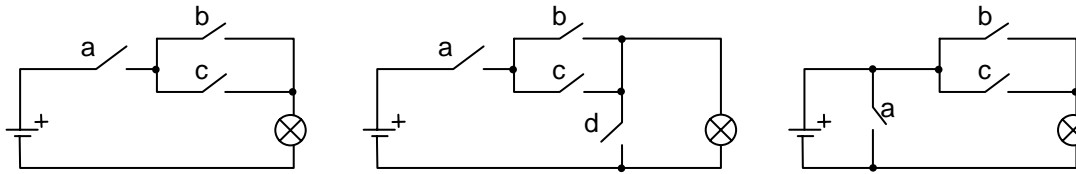
AB \ CD	00	01	11	10
00	1	1	1	1
01	1	1		1
11	1	1	1	1
10	1	1	1	1

$$f(A,B,C,D) = \overline{A} + \overline{B} + C + \overline{D}$$

b) Obtener la función canónica: Solución:  $\sum (0,1,2,3,4,5,6,7,8,9,10,11,12,14,15)$

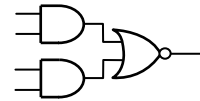
## Problemas propuestos.

1. Obtenga la tabla de verdad para cada uno de los siguientes circuitos:

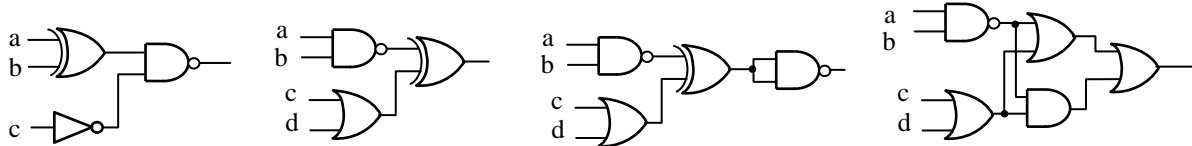


2. Dibuje el circuito análogo equivalente a una compuerta OR-EX, el análogo a una compuerta NAND y el análogo a una compuerta NOR.

3. Muestre que el circuito de la figura adjunta puede utilizarse como una compuerta NAND y también como una compuerta NOR. ¿Es este circuito funcionalmente completo?. Justifique su respuesta.

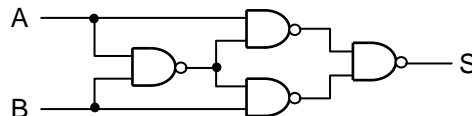


4. Para los siguientes circuitos.

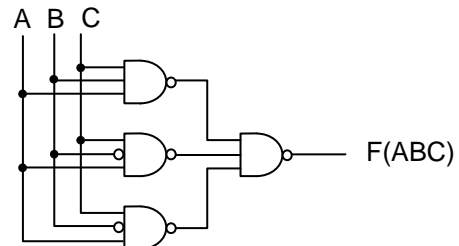


- Escribir las tablas de verdad.
- Dibujarlo solo con compuertas NAND.
- Dibujarlo solo con compuertas NOR

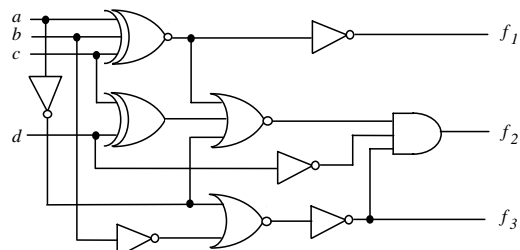
5. Demostrar usando tablas de verdad que el circuito de la figura es equivalente a una compuerta X-OR.



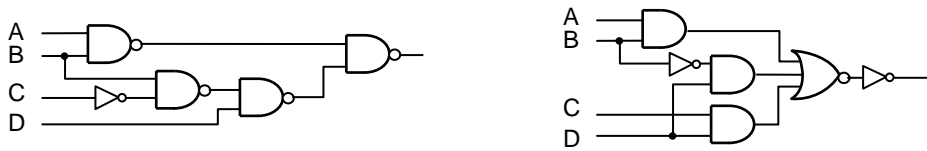
6. Simplifique utilizando algebra de Boole la función  $F(A,B,C)$ , representada en el diagrama lógico. Implemente esta función utilizando sólo compuertas NOR.



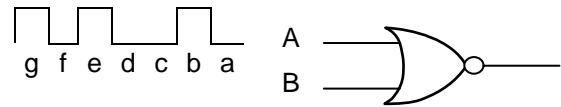
7. Redibujar el circuito de la figura, reemplazando cada compuerta por aquella que realiza la función negada, es decir reemplazar las compuertas NAND por AND las OR-EX por NOR-EX, inversores por no inversores, etc. Construir la tabla de verdad para cada una de las funciones del nuevo circuito.



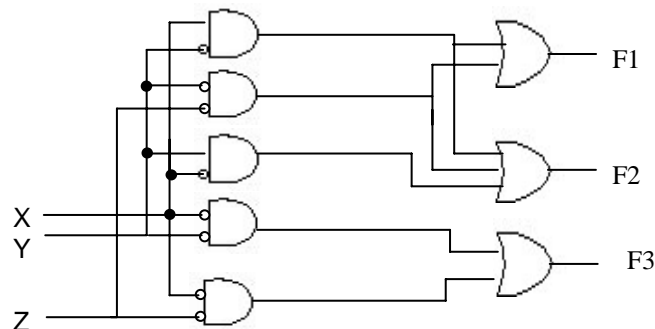
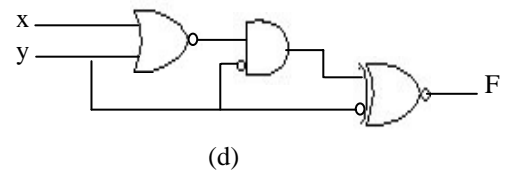
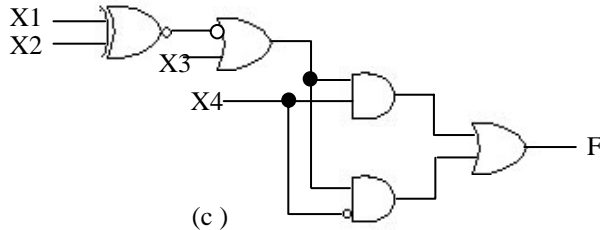
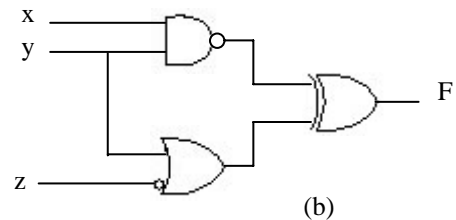
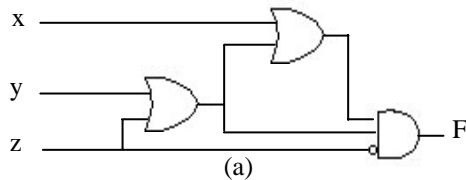
8. Probar que los dos circuitos siguientes realizan la misma función lógica:



9. El diagrama de la figura muestra una compuerta NOR por cuya entrada A entra el tren de pulsos H L H L L H L. Es decir, en el instante a llega un L, en el instante b llega un H, en el instante c llega un L y así sucesivamente. Si la entrada B de la compuerta permanece en H, dibujar el tren de pulsos de salida.



10. Para los siguientes circuitos obtener la función Booleana



10. Escribir las siguientes funciones de conmutación como suma de productos.

- $F(ABCD) = D(\bar{A} + B) + \bar{B}D$
- $F(WXYZ) = \bar{Y}X + WXY + WX\bar{Z} + \bar{W}X\bar{Z}$
- $F(ABCD) = (A + \bar{B} + C)(A + \bar{B})(A + \bar{C}D)(\bar{A} + B + C + \bar{D})(B + \bar{C} + \bar{D})$
- $F(ABCD) = (\bar{A} + B)(\bar{B} + C)$
- $F(XYZ) = 1$
- $F(XYZ) = (XY + Z)(Y + XZ)$ .

11. Para las funciones de conmutación, expresadas en la tabla de verdad adjunta,

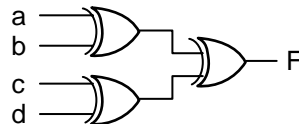
A	B	C	F1	F2
0	0	0	0	1
0	0	1	1	0
0	1	0	1	1
0	1	1	0	1
1	0	0	0	0
1	0	1	1	1
1	1	0	0	1
1	1	1	1	1

- Expresar F1 en Producto de sumas
- Expresar F2 en Producto de sumas
- Expresar F1 + F2 en PS

12. Representar las siguientes funciones con compuertas AND, OR y NOT.

- $F(A,B,C) = \bar{A} + (B + C)$
- $F(A,B,C) = \bar{A}B + A(\bar{B} + \bar{C}) + (AB + AC)\bar{B}$
- $F(X,Y,Z) = X + Y\bar{Z} + X\bar{Y} + \bar{Y} + X\bar{Z}$
- $F(A,B,C,D) = (A + \bar{B} + C)(A + \bar{B})(A + \bar{C} + \bar{D})(\bar{A} + B + C + \bar{D})(B + \bar{C} + \bar{D})$
- $F(A,B,C) = (A + B)(\bar{B} + C)$
- $F(W,X,Y,Z) = 1$
- $F(X,Y,Z) = (XY + Z)(Y + XZ)$ .

13. Utilizando tablas de verdad muestre que el mapa de la figura 1, corresponde exactamente o no al circuito de la figura 4.



		ab			
		00	01	11	10
cd	00		1		1
	10	1		1	
	11		1		1
	10	1		1	

14. Para las siguientes funciones:

- Encontrar la función canónica suma de productos.
  - Representar en el mapa de Karnaugh.
  - Minimizar usando mapa de Karnaugh.
  - Implementar la función mínima, usando compuertas and, or y not.
- $F(A,B,C,D) = D(\bar{A} + B) + \bar{B}D$
  - $F(W,X,Y,Z) = \bar{Y}Z + WXY + WX\bar{Z} + \bar{W}X\bar{Z}$
  - $F(A,B,C) = (\bar{A} + B)(\bar{B} + C)$
  - $F(W,X,Y,Z) = 1$
  - $F(X,Y,Z) = (XY + Z)(Y + XZ)$ .

15. Determinar, usando mapas de Karnaugh, las expresiones mínimas que representan a las funciones dependientes de las variables A, B, C y D dadas a continuación:

- $\sum(2,3,5,7,8,12,14)$
- $\sum(0,4,6,7,10,12,13,14)$
- $\sum(0,1,2,3,4,6,8,9,10,11)$
- $\sum(1,3,7,9,12,13,14,15)$ .

16. Cierta función tiene la tabla de verdad de la figura

- a) Obtener la expresión numérica (decimal) canónica de suma de productos.
- b) Obtener las expresiones algebraicas canónicas de esta función.
- c) Simplificar la expresión obtenida utilizando mapas de Karnaugh.

d	c	b	a	f
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	1
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

17. Encontrar las expresiones mínimas que representan a las funciones dadas a continuación: (Los términos indicados con una  $\sum d( )$  son don't cares).

- a)  $\sum (2,5,6,9,13,14) + \sum d(0,7,8,10,15)$
- b)  $\sum (0,5,9,10,12,15) + \sum d(2,7,8,13)$
- c)  $\sum (4,10,11,13) + \sum d(0,2,5,15)$
- d)  $\sum (2,6,7,8,10) + \sum d(0,12,13,15)$
- e)  $\sum (1,4,6,8,11,12) + \sum d(2,5,13,15)$ .

18. Una Alarma en un departamento está diseñada de manera que sensa cuatro líneas de entrada. La línea A viene de un *interruptor de control* secreto; la línea B de un *sensor de presión* ubicado bajo una caja fuerte de acero, que se encuentra dentro de un closet; la línea C de un reloj alimentado con una batería y la línea D está conectada a la puerta del closet.

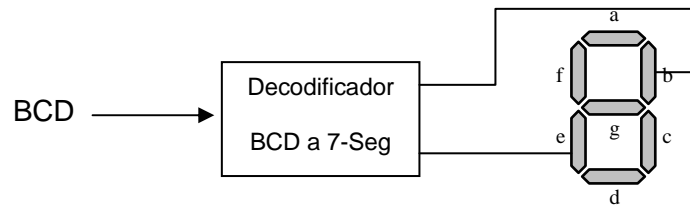
Las siguientes condiciones producen un 1 lógico de salida.

- A: El interruptor de control está cerrado.
- B: La caja fuerte está en su posición normal en el closet.
- C: El reloj está entre las 10,00 y 14,00 Hrs.
- D: La puerta del closet está cerrada.

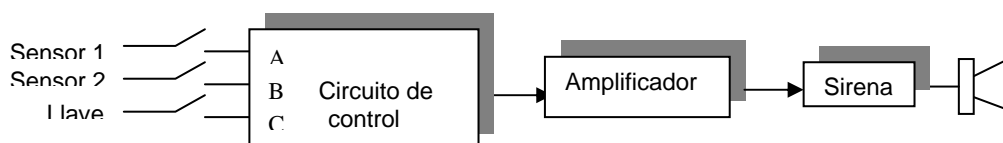
Diseñar la lógica de control para la alarma de este departamento de manera que genere un 1 lógico (suena un timbre) cuando la caja fuerte es movida y el interruptor de control está cerrado o cuando la puerta del closet es abierta fuera del rango horario antes señalado o cuando el closet es abierto con el interruptor de control abierto.

19. Un pasillo tiene tres puertas, una en cada extremo y una en el medio. En cada puerta se ha colocado un interruptor para operar el encendido y apagado de una luz ubicada en el centro del pasillo. Llamando A, B y C a los interruptores, diseñar la lógica de control para estos interruptores.
20. Un fabricante produce tres tipos de circuitos integrados, encapsulados en el mismo tipo de chip, distinguiéndose entre ellos sólo por una etiqueta. El primer tipo contiene una compuerta NAND de cinco entradas, la segunda contiene una compuerta NOR de cinco entradas y la tercera una compuerta NOR-EX de cinco entradas. Debido a problemas de fabricación, varios miles de CI de los tres tipos se fabricaron sin sus etiquetas. Deducir el test más simple que el fabricante pueda aplicar para determinar el tipo de cada uno de estos circuitos.
21. Para el código BCD, construir un circuito combinacional cuya salida sea el complemento a 9 de la entrada.

22. Diseñar un circuito decodificador BCD a 7 segmentos, como se muestra en la figura.



23. Una función mayoritaria es un circuito digital cuya salida es 1 si y sólo si la mayoría de las entradas son 1. La salida es 0 en cualquier otra condición.
  - a) Obtenga la tabla de verdad para la función mayoritaria de tres entradas.
  - b) Muestre que el circuito de una función mayoritaria puede obtenerse con cuatro compuertas NAND.
  - c) Muestre que el circuito sumador completo consta de un OR exclusivo de tres entradas y una función mayoritaria de tres entradas.
24. Diseñe un circuito combinacional que acepte un número de tres bit y genere un número binario de salida igual al cuadrado del número de entrada.
25. Diseñar un circuito combinacional con líneas de entrada de 4 bits y cuya salida es el complemento a 2 del número de entrada.
26. Una forma de detectar errores simples en un sistema de comunicaciones se conoce con el nombre de detección por *bit de paridad*. Este sistema consiste en agregar un bit adicional a cada *palabra de código* de bits que es transmitido. El bit adicional puede ser "1" o "0". Se dice que se construye un detector de bit de paridad par, si el bit agregado a cada palabra es tal que hace par el número de unos de la palabra, incluyendo el propio bit agregado. Se dice que es paridad impar si el bit agregado hace impar el número total de bits.  
 Por ejemplo, si una palabra de código es 1001101 (cuatro unos), al agregar paridad impar la palabra queda: 10011011.
27. Construir un circuito combinacional generador de paridad **par** para el código BCD.
28. Se requiere multiplicar dos números binarios de dos bits de largo ( $a_1a_0$  y  $b_1b_0$  en el que el subíndice 0 indica el bit menos significativo).
  - a) Determinar el número de líneas de salida necesarias.
  - b) Encontrar las expresiones booleanas mínimas de salida.
  - c) Dibujar el circuito mínimo.
29. Diseñar un circuito combinacional que detecte un error en la representación de un dígito decimal codificado en binario (BCD). En otras palabras obtener un diagrama lógico cuya salida sea 1 cuando la entrada contiene una combinación no válida en BCD.
30. Diseñar un circuito combinacional que convierte de BCD Exceso-3
31. Diseñar un circuito combinacional que convierte de 2, 4, 2, 1 a 8, 4, 2, 1.
32. La figura muestra un sistema de alarma sencillo. Este sistema dispone de dos entradas para los detectores (sensores) y otra para llave de conexión-desconexión. La salida del circuito debe activar una sirena siempre que alguno de dos sensores se active y la alarma esté conectada (llave en ON).



- a) Encntrar la tabla de verdad.

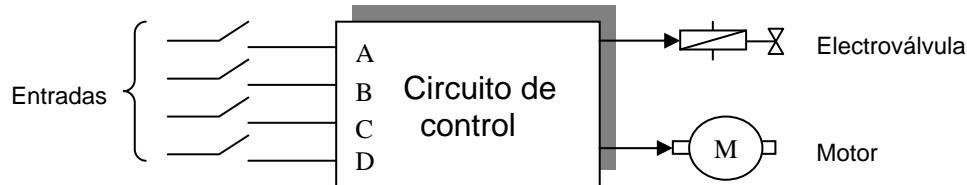


b) Dibujar el circuito mínimo

33. La figura siguiente muestra un sistema de control de una electroválvula y un motor. Como señales de entrada se disponen de tres finales de carrera y un detector de proximidad, detectores que actúan un contacto al ser activados.

Especificaciones:

- Si se activa el detector A o B, sólo se activa la electroválvula (motor detenido).
- Si se activan simultáneamente los detectores A y B, sólo se activa el motor (electroválvula desactivada).
- Si se activan todos los detectores a la vez, se activa el motor y la electroválvula



34. La diferencia entre un sumador completo y un restador completo está en la función booleana que genera el acarreo o el préstamo. Utilice una variable de control  $w$  y obtenga el diagrama lógico del circuito que funciona como un sumador completo cuando  $w$  es igual 0 y como un restador completo cuando  $w$  es igual a 1.

35. Dos funciones digitales son habilitadas por variables de control  $C_1$  y  $C_2$ . Las funciones booleanas para las señales de control son:

$$C_1 = ABT_1 + \overline{AB}T_2 \quad C_2 = AT_1 + \overline{B}T_2$$

¿Bajo que condiciones de las variables de entrada  $A$ ,  $B$  y de las variables de tiempo  $T_1$ ,  $T_2$  se habilitarán las dos funciones digitales al mismo tiempo?

36. Diseñar e implementar un circuito Half-Adder Ternario, el cual recibe dos dígitos ternarios  $X$  e  $Y$ , y produce la suma en base 3 más un acarreo ( $S$  y  $C$  respectivamente). Los dígitos ternarios son codificados en binario, es decir cada uno de los tres dígitos ternarios 0, 1 y 2 es codificado por dos dígitos binarios; 0 por 00, 1 por 01 y 2 por 10. El circuito base debe ser mínimo.