

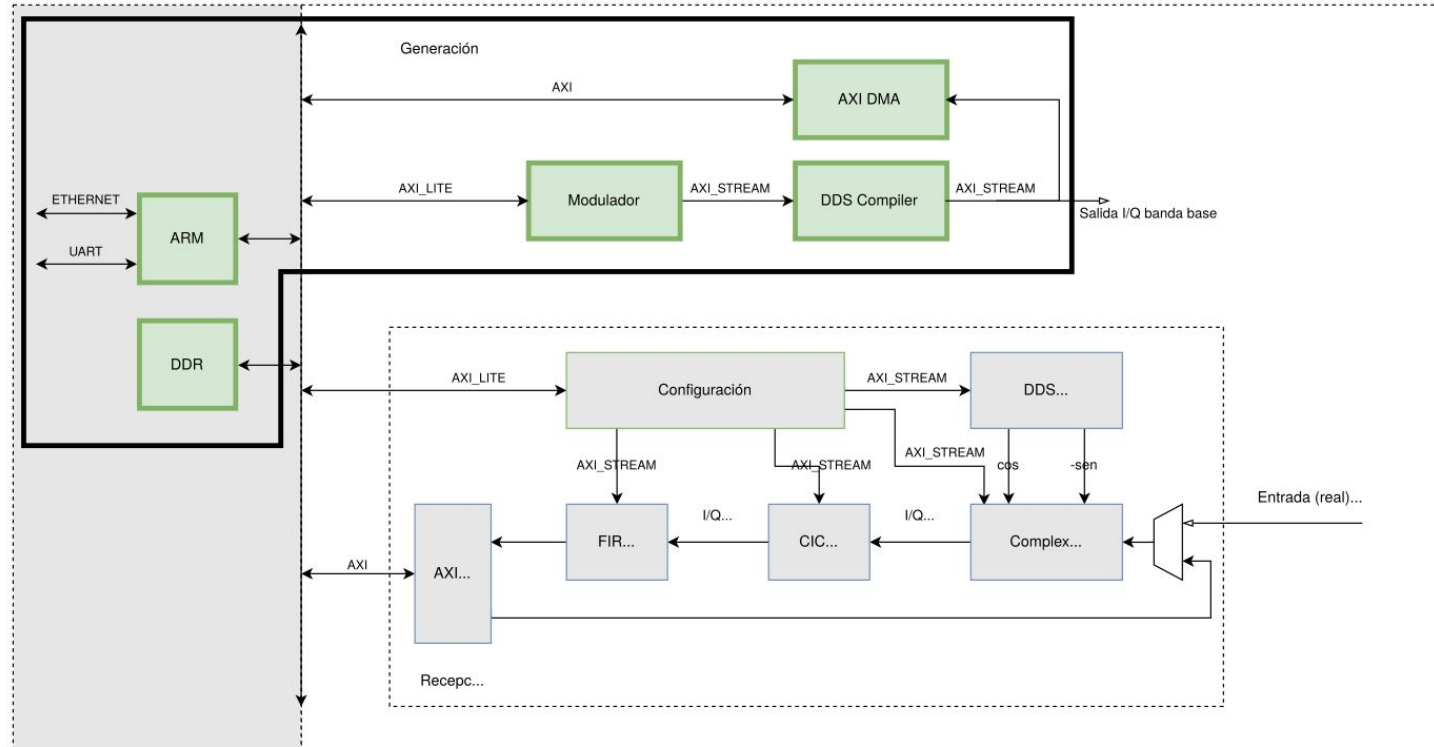
Sub bloque generador de señales para: Desarrollo de etapa digital para radar pulsado multipropósito

Ing. Santiago Abbate
Universidad Nacional de Río Negro
Sede Andina - Bariloche

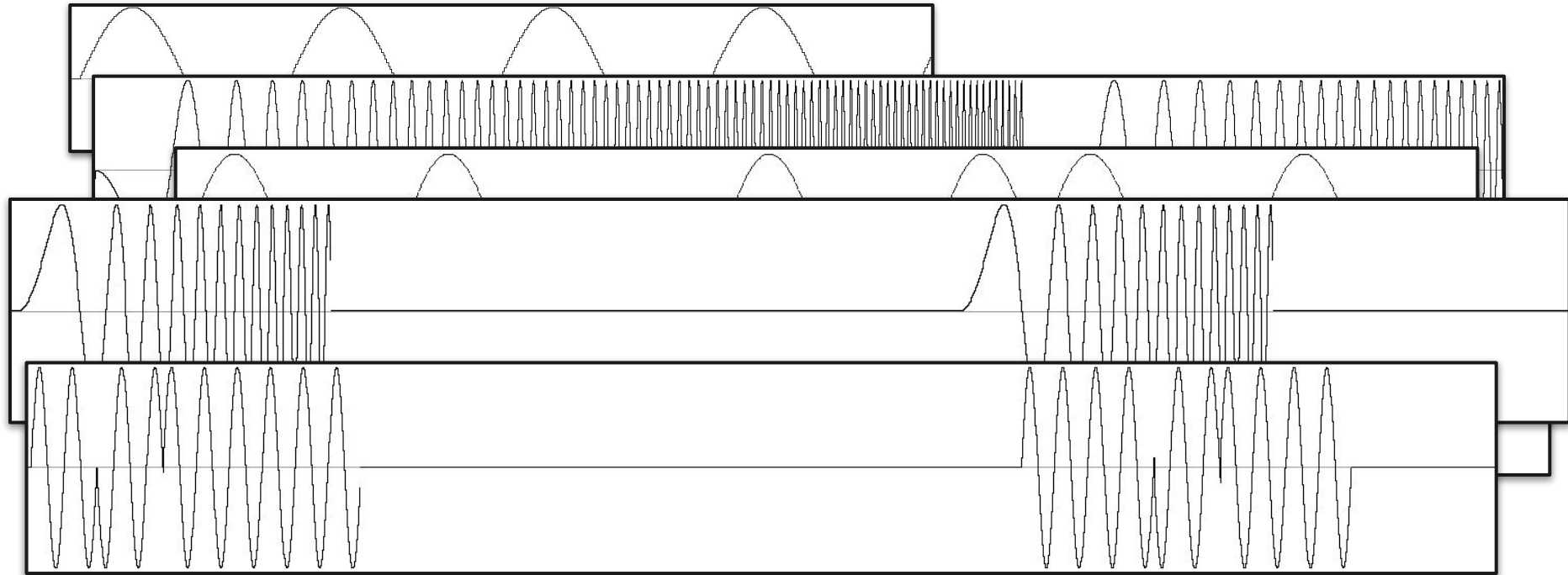
Director
Ing. Daniel Neuman
UNRN



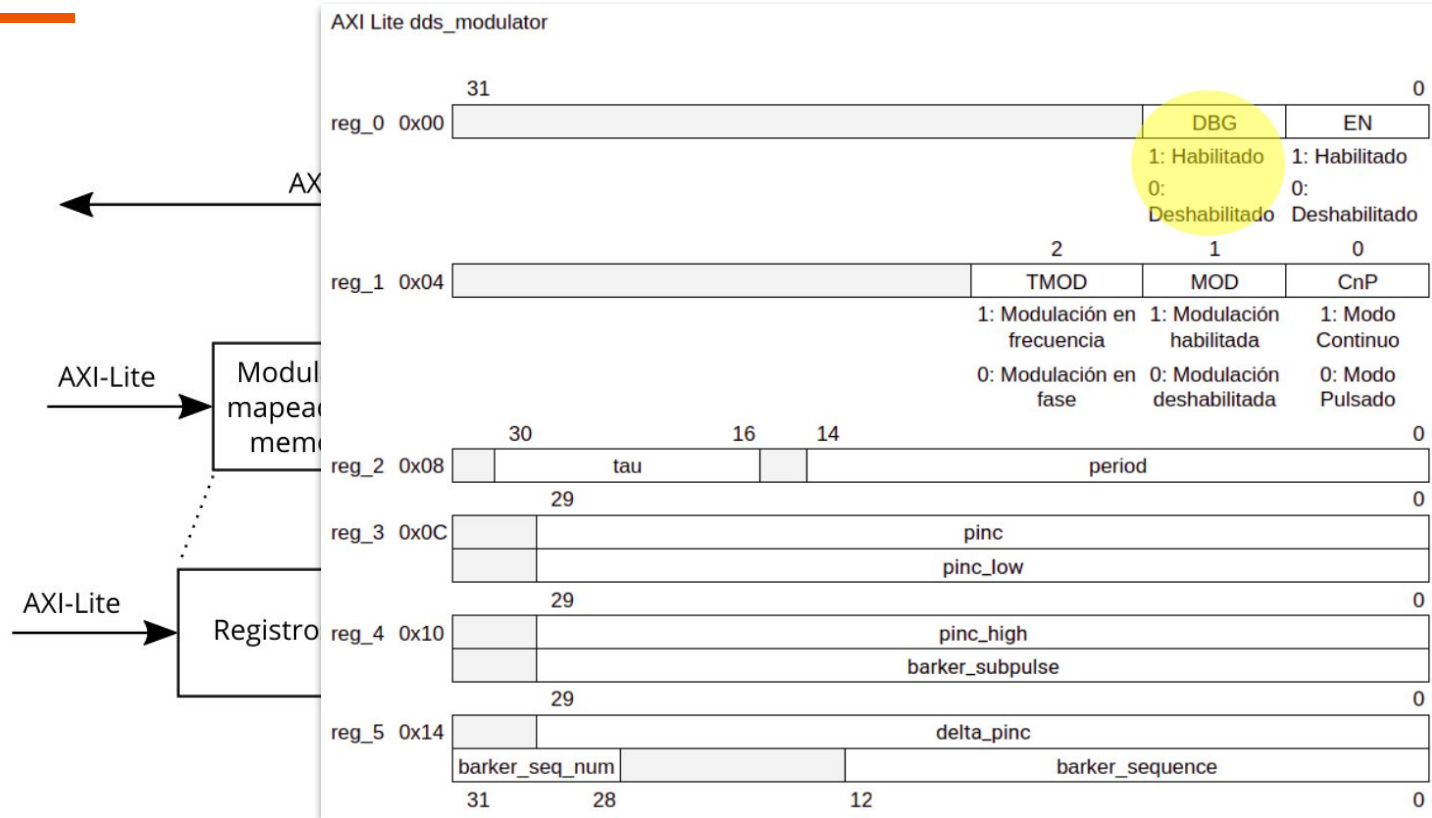
Diagrama en bloques del sistema completo



Formas de onda a generar



Implementación PL



AXI DMA

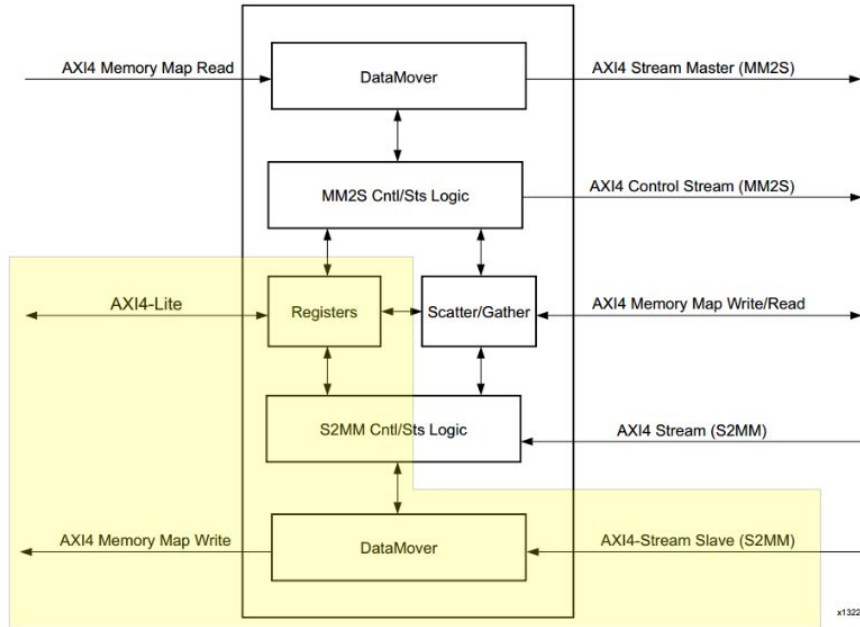
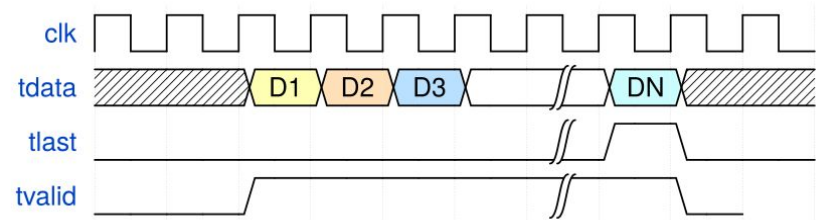


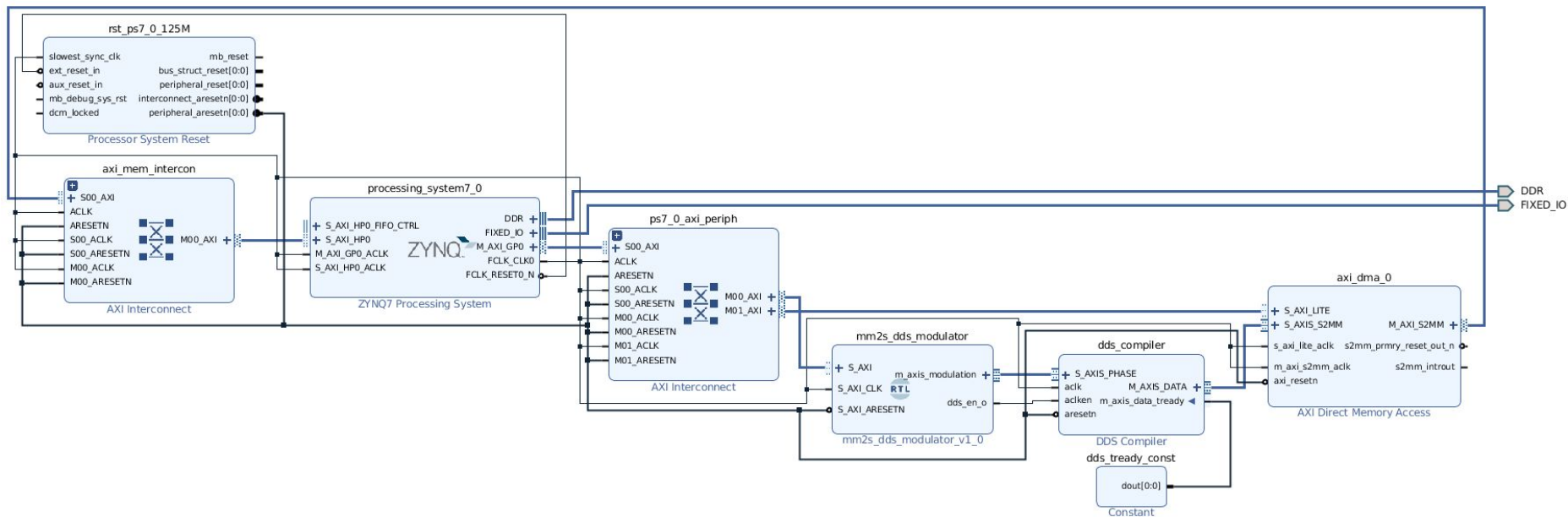
Figure 1-1: AXI DMA Block Diagram

Direct Register Mode (Simple DMA)

Necesidad de agregar en el hardware desarrollado previamente, la señal TLAST para “paquetizar” los datos

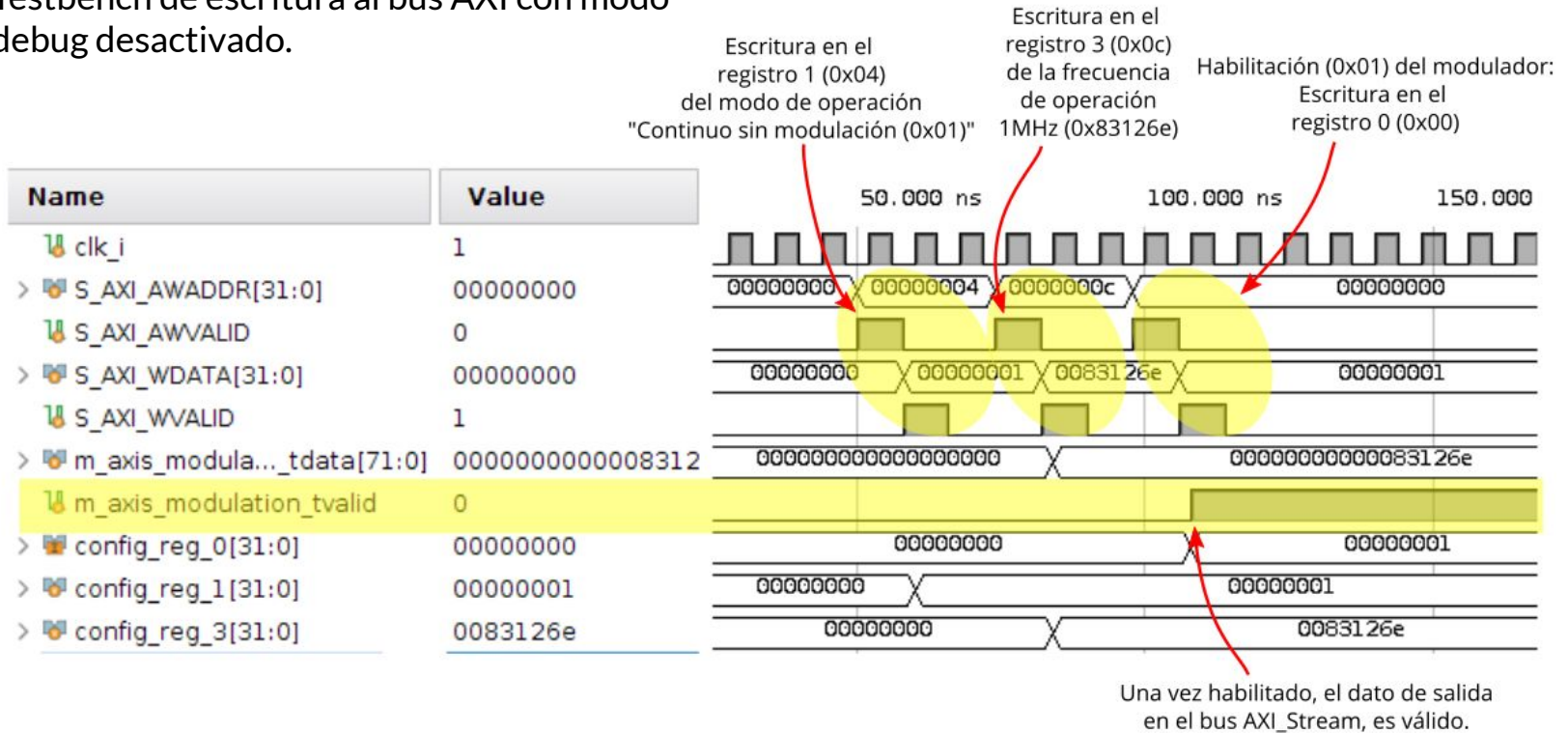


Top



Simulaciones

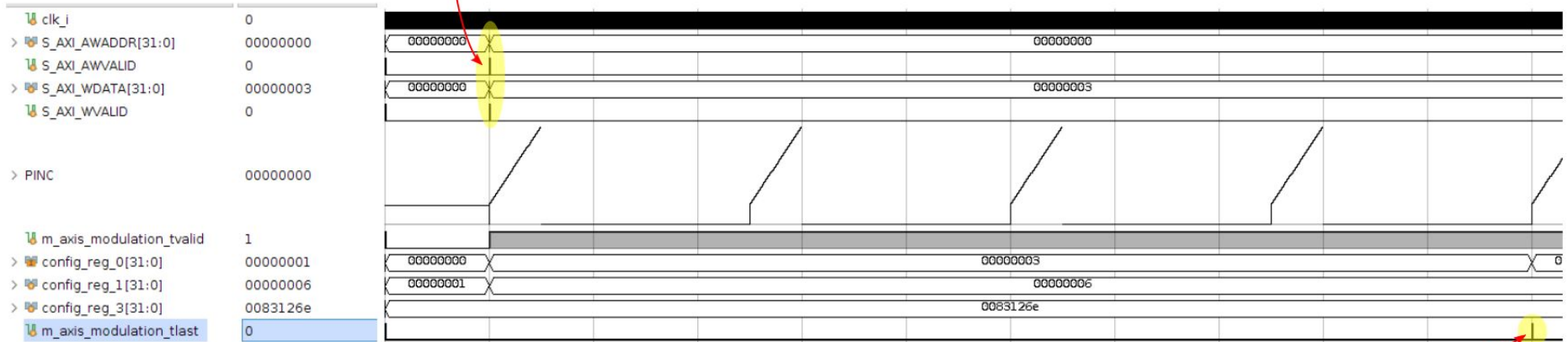
Testbench de escritura al bus AXI con modo debug desactivado.



Simulaciones

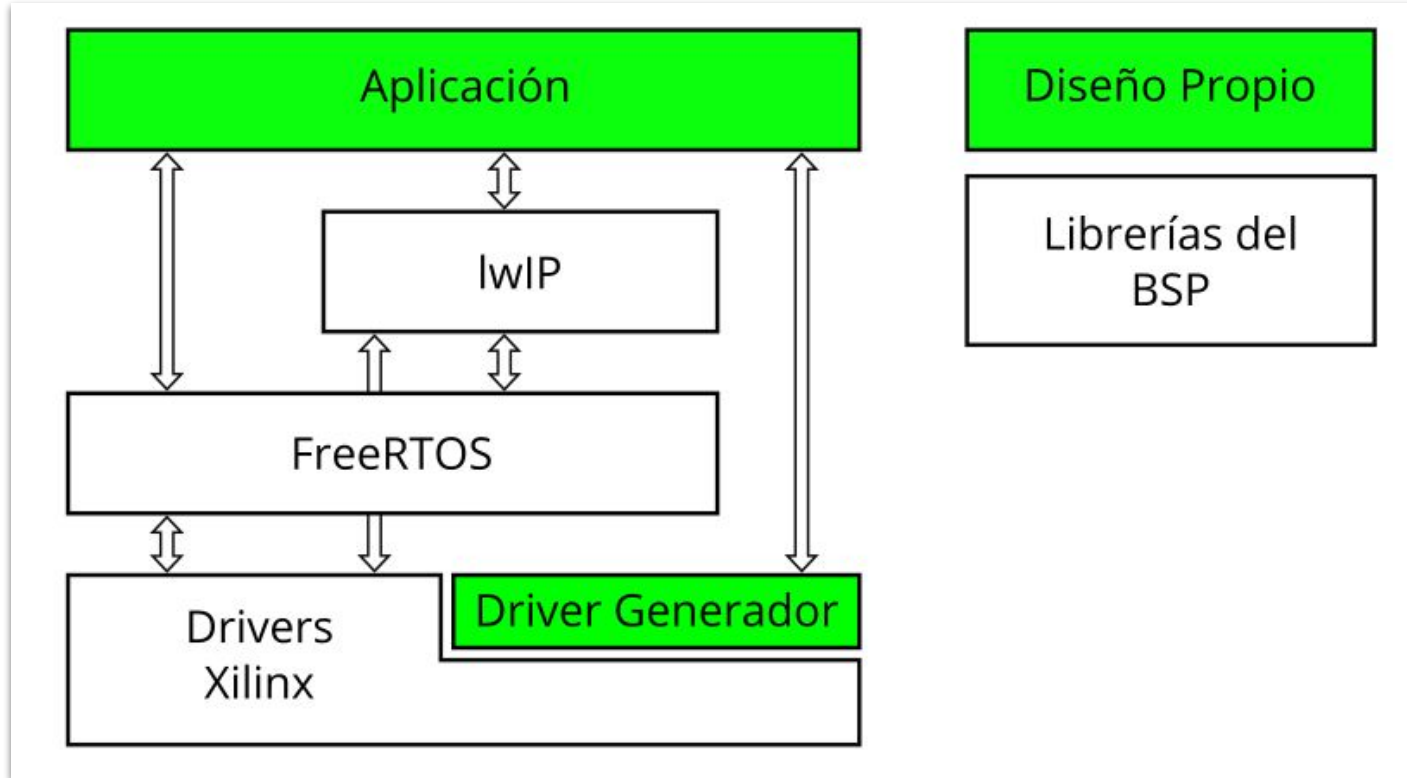
Testbench de escritura al bus AXI con modo debug activado.

Escritura de configuración:
Modo pulsado, modulado en frecuencia,
Debug Activado



Assert de la señal TLAST,
luego de generadas
todas las muestras.

Software



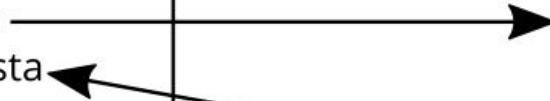
Aplicación

Python

- 1) Crea mensaje
- 2) Serializa con Protobuf
- 3) Envía al socket
- 4) Recibe respuesta
- 5) Decodifica respuesta con Protobuf

FreeRTOS

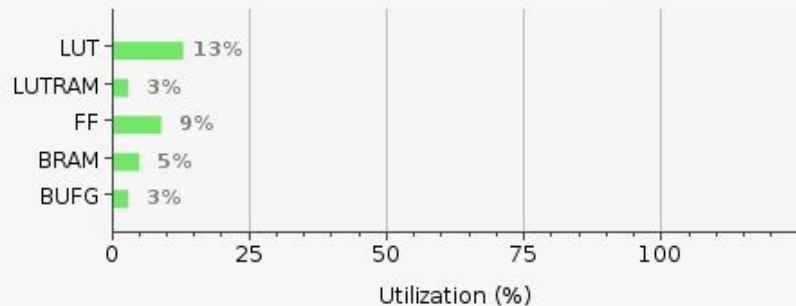
- 1) Crea socket servidor
- 2) Espera conexión
- 3) Recibe mensaje
- 4) Decodifica con Protobuf
- 5) Aplica configuración o comando
- 6) Envía mensaje de ACK



Reportes

Utilization Post-Synthesis | **Post-Implementation**

Graph | Table



Utilization Post-Synthesis | **Post-Implementation**

Graph | **Table**

Resource	Utilization	Available	Utilization %
LUT	2203	17600	12.52
LUTRAM	209	6000	3.48
FF	3058	35200	8.69
BRAM	3	60	5.00
BUFG	1	32	3.13

Código y demostración



Gracias!

¿Consultas?