Tarea#1: Lavadora.

Circuitos Digitales II

Profesora Ana Eugenia Sanchez

Universidad de Costa Rica

Santiago Herra C13721

Introduccion:

Se presentara la solucion a la tarea 1 del curso de Circuitos Digitales II, esta solución esta hecha en Verilog y expondrán las formas de onda de las salidas, entradas y variables internas que dieron solución al problema.

Instrucciones para el MAKEFILE:

- verilog: Compila y ejecutan los archivos para poder ver el GTKWave.
- borrar: Borra todos los archivos.
- borrar .exe: Borra los archivos ejecutables.
- contador: Visualiza el archivo contador_lavadora.v
- lavadora: Visualiza el archivo lavadora.v
- tester: Visualiza el archivo tester_lavadora.v
- **tb:** Visualiza el archivo tb_lavadora.v

Desarrollo:

La solución consiste en 4 archivos:

- 1. contador_lavadora.v : Es un contador hecho para poder contar las monedas en la ejecución del tester.
- 2. lavadora.v : Es la lógica que hace función al comportamiento deseado que funciona como lavadora.
- 3. tester_lavadora.v :Es la prueba que se le hace al modulo principal (lavadora.v) para poder verificar el comportamiento y salidas del sistema.
- 4. tb_lavadora.v: Es el sistema que une lavadora.v y tester_lavadora.v para que la prueba se pueda ejecutar.

El análisis de ondas nos deja comprobar el funcionamiento correcto de las salidas, este se hará en el programa GTKWave. Las salidas esperadas son SECADO, LAVADO, LAVADO_PESADO e INSUFICIENTE. Estos análisis se verán en las siguientes figuras. **NOTA:** Los valores que acompañan a los variables del lado izquierdo no reflejan el caso expuesto en las figuras, se pone para poder hacer referencia a los ondas del lado derecho, los valores dependen el tiempo.

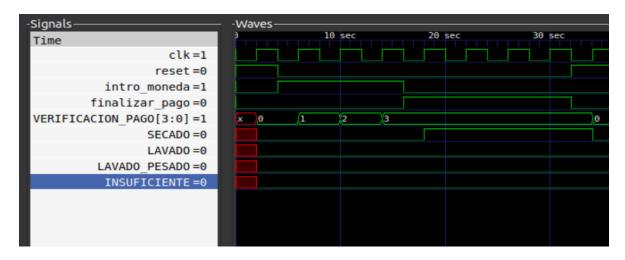


Figura 1: Caso SECADO.

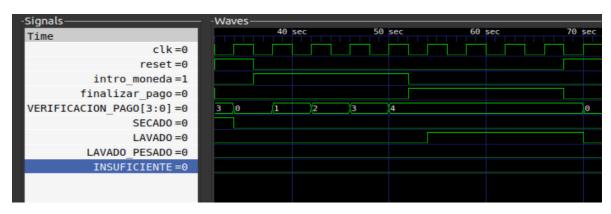


Figura 2: Caso LAVADO.

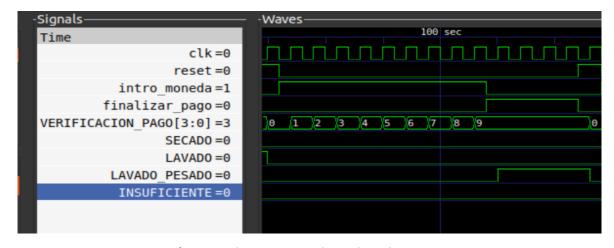


Figura 3: Caso LAVADO_PESADO.

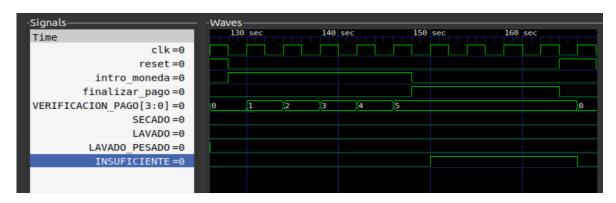


Figura 4: Caso INSUFICIENTE.