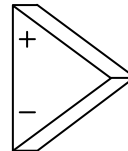




Universidad Nacional de Rosario  
Facultad de Ciencias Exactas, Ingeniería y Agrimensura  
Escuela de Ingeniería Electrónica

ELECTRÓNICA II

---



## **NOTAS DE CLASE**

# **Protecciones en Amplificadores de Potencia**

## Índice

1.	Introducción .....	3
2.	Protección con diodos (sistema pasivo) .....	3
3.	Sistemas de protección activos .....	4
3.1	Transistor simple.....	4
3.2	Primer variante de la protección: .....	6
3.3	Segunda variante de la protección: doble pendiente .....	9
3.4	Tercer variante de la protección:.....	11
4.	Anexo 1: .....	12
5.	Bibliografía: .....	14

## 1. Introducción

El concepto es generar circuitos que protejan a los transistores de potencia de sobrecargas o cortos circuitos en la carga, tratando de mantener al transistor en la zona de operación segura (SOA).

Una condición de sobrecarga podría plantearse si el circuito fue diseñado para  $R_L = 8 \Omega$  y por alguna razón la  $R_L$  baja o se le conecta por error una  $R_L = 4 \Omega$ .

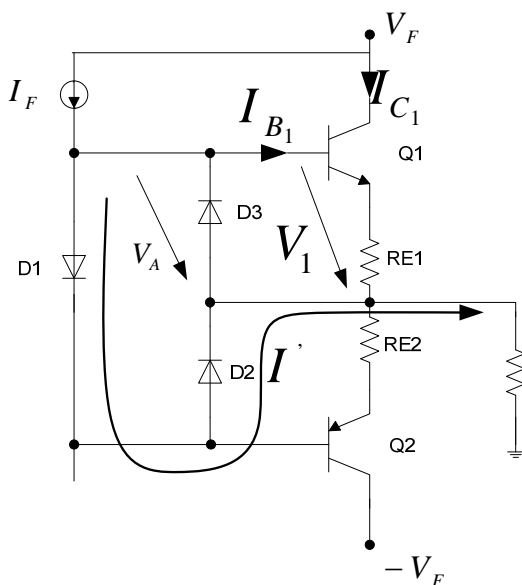
Otra condición de sobrecarga podría darse si la  $V_L$  va mas allá del máximo previsto porque por ejemplo le conecte otro pre-amplificador que entrega una señal más alta.

En una condición de corto circuito la carga  $R_L$  se hace cero.

## 2. Protección con diodos (sistema pasivo)

Cuando la corriente de colector sube aumenta la caída de tensión en la resistencia de emisor (la  $R_{E1}$  para el ciclo positivo de la señal). De esta forma pasado un limite de 2 tensiones umbrales se polarizan el par de diodos D1 y D2, con lo cual esta circulación de corriente se resta a la corriente de base del transistor Q1 el cual a su vez disminuye su corriente de colector. Lográndose de esta forma la disminución de este parámetro.

Igualmente para el semiciclo negativo de la señal, aumenta la caída de tensión en la resistencia de emisor 2. De esta forma pasado un limite de 2 tensiones umbrales se polarizan el par de diodos D3 y D1, con lo cual esta circulación de corriente se resta a la corriente de base del transistor Q2 el cual a su vez disminuye su corriente de colector.



En este circuito la  $R_{E1,2}$  cumple una doble función:

- Estabilizar la etapa de salida de colector común.
- Disparar la protección del transistor de salida.

Si  $I_{C_1} \uparrow \rightarrow V_{R_{E1}} \uparrow \rightarrow V_1 \uparrow$

Cuando  $V_1 \geq 2 V_\gamma (D_1 / D_2) \rightarrow$  aparece  $I' \rightarrow I_{B_1} \downarrow \rightarrow I_{C_1} \downarrow$

### 3. Sistemas de protección activos

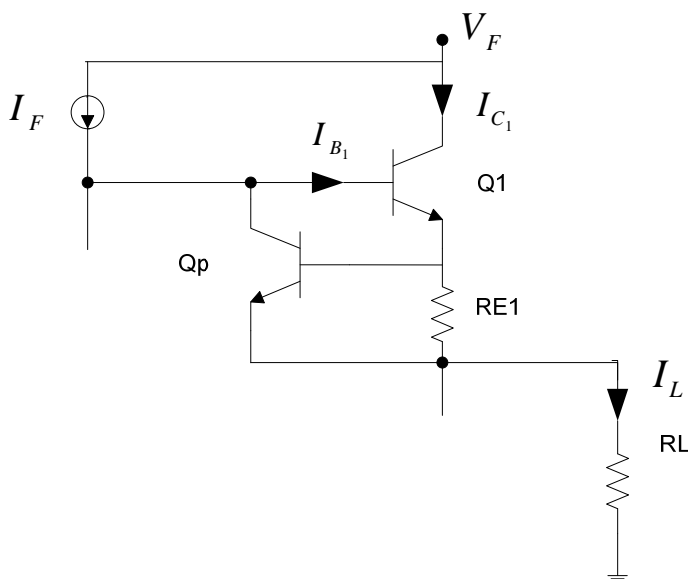
Son sistemas similares a las protecciones de las fuentes reguladas. Tienen una fuerte realimentación negativa.

Existen varios esquemas para aprovechar lo mejor posible la zona de operación segura (SOA) de los transistores de salida.

#### 3.1 Transistor simple

El funcionamiento de este circuito es similar al anterior. Lo que se busca es restar corriente de base al transistor Q1 para enclavar la corriente de colector. En este caso cuando la tensión sobre la resistencia de emisor supera la tensión umbral del transistor de protección Qp, la corriente de colector de este se resta a la  $I_{B_1}$ , disminuyendo de este modo la corriente  $I_{C_1}$ .

Con esta configuración la corriente de colector de Q1 queda enclavada cuando actúa la protección.



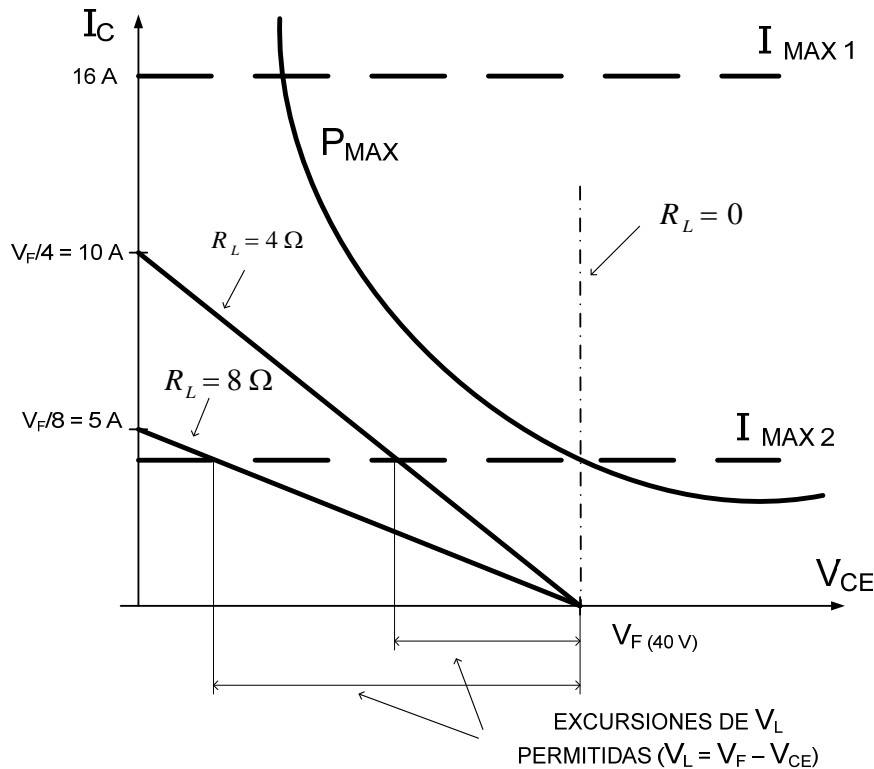
Cuando  $V_{R_E} \geq V_\gamma \rightarrow$  se enclava la  $I_{C_1}$

Se diseña para que  $I_{C_1}$  sea menor que una  $I_{C_1} = I_{MAX}$

La condición de diseño de la protección es  $I_{MAX} = \frac{V_{BE}}{R_E}$  donde  $V_{BE} = V_\gamma$

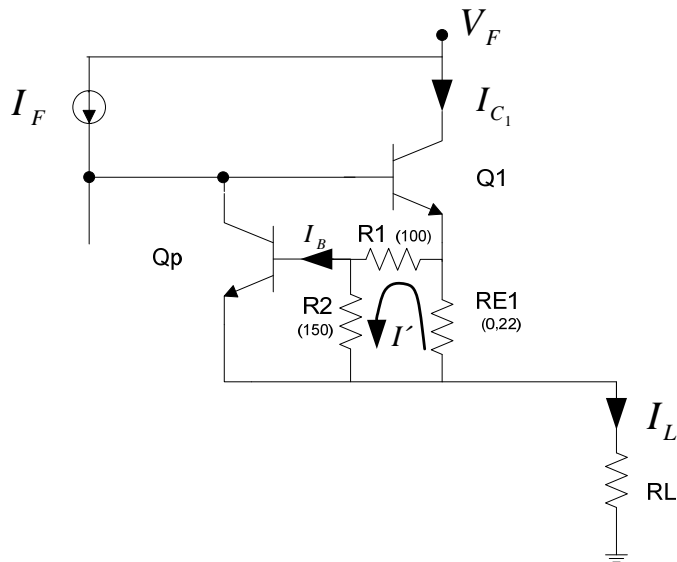
$$\text{Luego } R_E = \frac{V_{BE}}{I_{MAX}}$$

Con esta configuración de protección donde ubicaría la curva de protección?



Supongamos que coloco la recta de protección en  $I_{MAX 1}$  en una corriente máxima menor a la máxima admisible por el transistor Q1. Vemos que esto no afecta las excursiones de la señal por las rectas de carga tanto para cargas de  $8\ \Omega$  como de  $4\ \Omega$ . Pero si  $R_L = 0$ , la recta de carga se vuelve vertical y supera la potencia máxima. Por esta razón debo colocar la protección en  $I_{MAX 2}$  (si deseo proteger al transistor contra cortos circuitos en la carga) con lo cual queda limitada la excursión posible de  $V_L$  como muestra la grafica.

Un problema con esta configuración es que la  $R_E$  esta pensada para estabilidad térmica del transistor de salida y en general da un valor demasiado grande para usarla directamente para activar el transistor de protección. La solución es utilizar un divisor de tensión para tomar solo una fracción de la caída de tensión en la resistencia  $R_E$ . Esto da lugar al siguiente circuito:

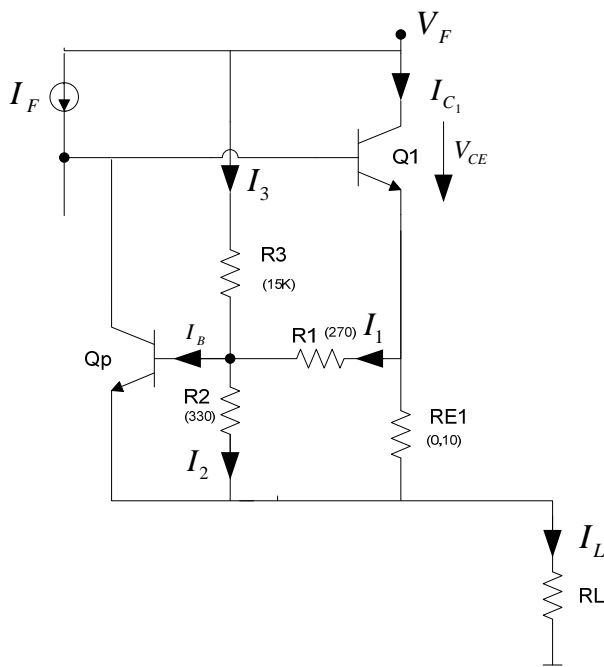


Este nuevo esquema no soluciona la limitación en la excursión de  $V_L$

Calculo el divisor haciendo que  $I' \ll I_{L_{MAX}}$  y definiendo cual será la  $I_{L_{MAX}}$  que activará el transistor de protección.

### 3.2 Primer variante de la protección:

El objetivo de este esquema es aprovechar mejor la zona de operación segura (SOA) del transistor y que no me quede limitada la excursión de  $V_L$  como en el circuito anterior.



Para obtener la curva de la protección (la característica V-A de la misma) planteo las ecuaciones de las corrientes justo antes que la protección actúe.

Entonces en ese punto la caída de tensión sobre R2 es aproximadamente  $V_\gamma \approx 0,6$

En ese punto, justo antes de la conducción  $I_B \approx 0$

Luego podemos plantear las siguientes ecuaciones:

$$I_2 = I_1 + I_3$$

Donde:

$$I_2 = \frac{V_\gamma}{R_2} = \frac{0,6}{R_2}$$

Además:

$$I_1 = \frac{V_{R_1}}{R_1} = \frac{I_L R_{E_1} - 0,6}{R_1}$$

Y con esta configuración del circuito siempre resulta que la caída de tensión sobre R3 es mucho mayor que la caída sobre R1, esto es  $V_{R_3} \gg V_{R_1}$ . Entonces puedo aproximar  $I_3 \approx \frac{V_{CE}}{R_3}$

Entonces reemplazando resulta:

$$\frac{V_{CE}}{R_3} + \frac{I_L R_{E_1}}{R_1} - \frac{0,6}{R_1} = \frac{0,6}{R_2}$$

Luego:

$$\frac{I_L R_{E_1}}{R_1} = 0,6 \left( \frac{1}{R_1} + \frac{1}{R_2} \right) - \frac{V_{CE}}{R_3}$$

$$I_L = 0,6 \left( \frac{R_1 + R_2}{R_1 R_2} \right) \frac{R_1}{R_{E_1}} - \frac{V_{CE}}{R_3} \frac{R_1}{R_{E_1}}$$

Resultando la ecuación de la curva de la protección:

$$I_L = \frac{0,6}{R_{E_1}} \left( \frac{R_1 + R_2}{R_2} \right) - V_{CE} \frac{R_1}{R_3 R_{E_1}}$$

Donde notamos que

$\frac{0,6}{R_{E_1}} \left( \frac{R_1 + R_2}{R_2} \right)$  es la ordenada al origen de la recta y queda

independiente de  $R_3$ .

Y la pendiente  $\frac{R_1}{R_3 R_{E_1}}$  es función de la resistencia  $R_3$

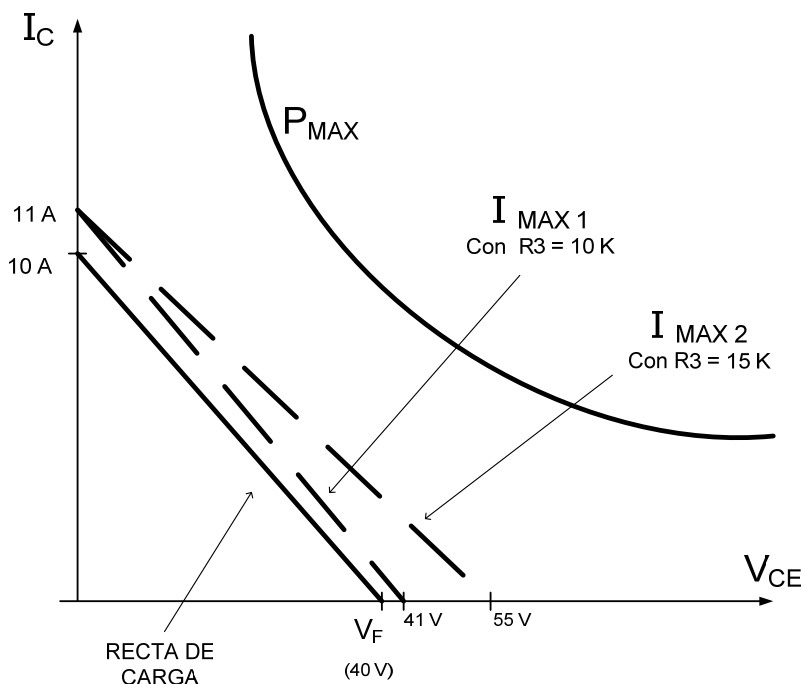
Entonces variando  $R_3$  puedo cambiar la pendiente de la recta sin que se altere la ordenada al origen.

Veamos esto con un ejemplo numérico:

Con  $R_1 = 270 \Omega$ ,  $R_2 = 330 \Omega$ ,  $R_3 = 15 K\Omega$  y  $R_{E_1} = 0,1 \Omega$  resulta:

$$I_L = 11 A - 0,2 V_{CE}$$

Y si  $R_3 = 10 K\Omega$  resulta  $I_L = 11 A - 0,27 V_{CE}$



Mejora notablemente ya que la recta de la protección acompaña a la recta de carga, con lo cual no tendría recortes en la excursión de  $V_L$  como en los circuitos anteriores.

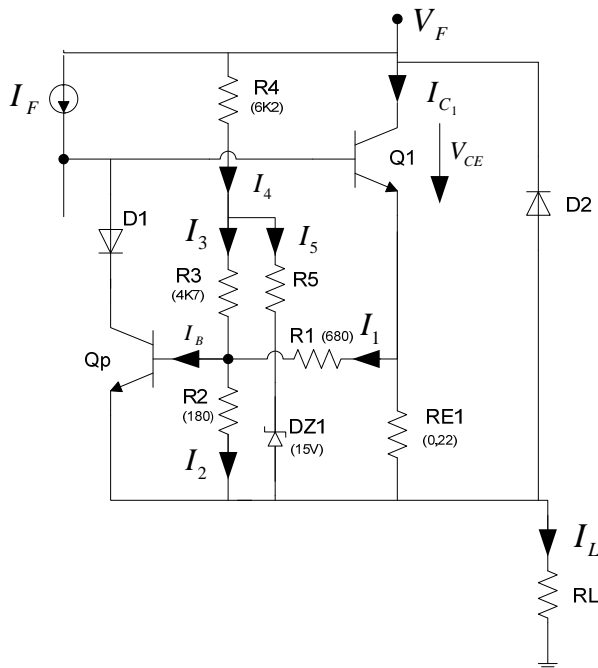
Una mejora mas seria cambiar la pendiente de la recta de protección y que acompañe mejor a la curva de potencia máxima ya que para cargas inductivas la recta de carga se va mas allá de  $V_F$



(hasta idealmente a  $2 V_F$  para una carga inductiva pura). Entonces necesito acompañar mejor esta posibilidad, de forma que surge la siguiente variante:

### 3.3 Segunda variante de la protección: doble pendiente

Nuevamente el objetivo de este esquema es aprovechar aun mejor la zona de operación segura (SOA) del transistor haciendo que la recta tenga un quiebre para acompañar mejor a la curva de potencia máxima del transistor.



NOTA: El diodo D1 esta para evitar circulaciones inversas por la juntura de colector del transistor Qp, para el caso de cargas inductivas. Este diodo debe colocarse en todos los circuitos de protección donde aparezca Qp.

El diodo D2 se llama catching diode y se utiliza como protección para cargas inductivas (ya que puedo tener  $V_{CE}$  menores que cero). Es decir tensiones  $V_L$  mayores al la tensión de alimentación  $V_F$ .

El concepto de este circuito es que en algún valor de  $V_{CE}$  el diodo zener conducirá y le sacara corriente a la  $R_3$ . Con lo cual la corriente por la carga  $I_L$  para el arranque del transistor  $Q_p$  va a se mayor cuando este activa la rama del zener.

Esto se ve en la grafica como un cambio de pendiente en la curva de la protección.

Y a medida que bajo el valor de  $R_5$  mayor será la corriente por el zener y consecuentemente mayor será la  $I_L$  por la carga a la cual se activa la protección.

El punto de arranque del zener será cuando  $V_{R_2} + V_{R_3} = V_Z$

Matemáticamente puedo decir que el zener estará en conducción cuando  $V_{R_2} + V_{R_3} \geq V_Z$

En los puntos de arranque de la protección deberá ser  $V_{R_2} = V_\gamma$

Veamos cuanto vale  $V_{R_3}$ :

$$V_{R_3} \cong \frac{R_3}{R_3 + R_4} V_{CE} \quad (\text{despreciando la caída en la resistencia } R_1)$$

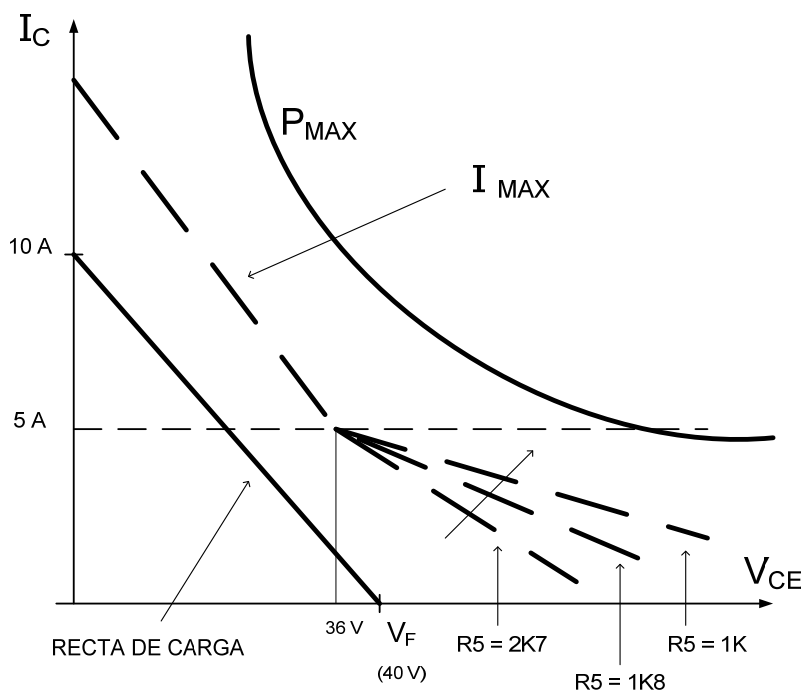
Para este ejemplo numérico resulta:  $V_{R_3} = 0,4 V_{CE}$

Entonces reemplazando resulta:  $V_\gamma + 0,4 V_{CE} = V_Z = 15 V$

Luego:

$$V_{CE} = \frac{15 V - 0,6 V}{0,4} = 36 V$$

El punto de quiebre esta situado entonces en  $V_{CE} = 36 V$  como muestra la gráfica.

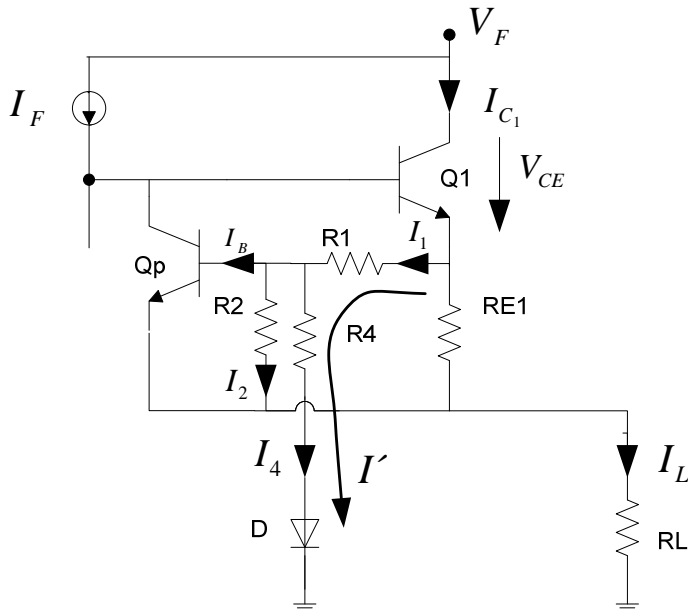


También se muestra en la gráfica como varia la segunda parte de la recta de protección para distintos valores de  $R_5$ . Vemos que la pendiente de la recta disminuye al disminuir el valor de  $R_5$ .

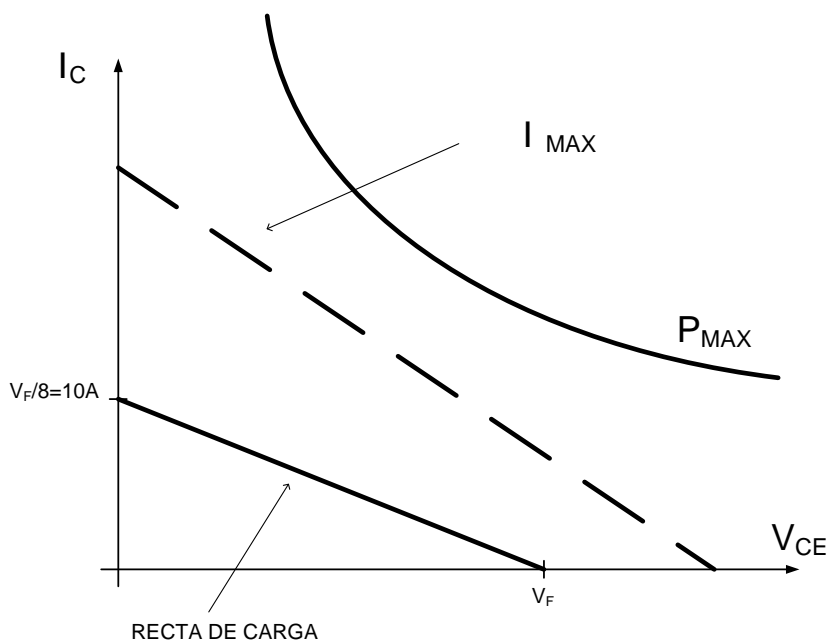
### 3.4 Tercer variante de la protección:

Es más simple y primitiva que la anterior, esta no logra cambiar la pendiente.

Se podría pensar por la presencia del diodo que hay un cambio de pendiente, pero esto no es así ya que en el semiciclo de la señal en que conduce el transistor Q1 el diodo esta siempre en conducción.



Veamos conceptualmente la forma que va a tener la curva de protección. Al aumentar  $V_L$ , la  $V_{CE}$  disminuye y produce que aumente la corriente  $I'$  con lo cual  $V_{R_1}$  aumenta y dado que  $V_{R_2} = V_{R_{E1}} - V_{R_1}$  resulta que esto retrasa el punto de arranque del transistor de protección. Esto produce una recta con pendiente negativa como la que vemos en la grafica.



Si lo vemos matemáticamente, se puede demostrar que

$$I_L = I_L^* \frac{R_1 R_4}{(R_1 + R_4) R_{E_1}} - V_{CE} \frac{R_1}{(R_1 + R_4) R_{E_1}}$$

Donde

$$I_L^* = \frac{V_\gamma}{R_1} + \frac{V_\gamma}{R_2} + \frac{V_F}{R_4}$$

Una desventaja de esta protección es que la  $R_4$  aparece en la ordenada al origen y en la pendiente de la recta. Entonces no tengo ajustes independientes para la ordenada al origen y la pendiente de la recta.

#### 4. Anexo 1:

Deducción de la ecuación de la recta de protección para el ítem 3-d) Tercer variante. Solo a título informativo.

Podemos plantear que:

$$I_1 = I_2 + I_4$$

Donde en el borde de la conducción del transistor de protección resulta

$$I_1 = \frac{V_{R_1}}{R_1} = \frac{I_L R_{E_1} - V_\gamma}{R_1}$$

$$I_2 = \frac{V_\gamma}{R_2}$$

$$I_4 = \frac{V_A - V_\gamma}{R_4}$$

Y reemplazando en la ecuación anterior obtenemos la siguiente expresión:

$$\frac{I_L R_{E_1} - V_\gamma}{R_1} = \frac{V_\gamma}{R_2} + \frac{V_A - V_\gamma}{R_4} = \frac{V_\gamma}{R_2} + \frac{V_A}{R_4} - \frac{V_\gamma}{R_4}$$

Donde puedo escribir

$$V_A = -I_1 R_1 - V_{CE} + V_F$$

Entonces

$$\frac{I_L R_{E_1}}{R_1} - \frac{V_\gamma}{R_1} = \frac{V_\gamma}{R_2} + \frac{-I_1 R_1 - V_{CE} + V_F}{R_4} - \frac{V_\gamma}{R_4}$$

Luego

$$\frac{I_L R_{E_1}}{R_1} = \frac{V_\gamma}{R_1} + \frac{V_\gamma}{R_2} - I_1 \frac{R_1}{R_4} - \frac{V_{CE}}{R_4} + \frac{V_F}{R_4} - \frac{V_\gamma}{R_4}$$

Reemplazando el valor de  $I_1$  resulta:

$$\frac{I_L R_{E_1}}{R_1} = \frac{V_\gamma}{R_1} + \frac{V_\gamma}{R_2} - \frac{I_L R_{E_1} - V_\gamma}{R_1} \frac{R_1}{R_4} - \frac{V_{CE}}{R_4} + \frac{V_F}{R_4} - \frac{V_\gamma}{R_4}$$

Entonces

$$\frac{I_L R_{E_1}}{R_1} + \frac{I_L R_{E_1}}{R_4} = \frac{V_\gamma}{R_1} + \frac{V_\gamma}{R_2} + \frac{V_\gamma}{R_4} - \frac{V_{CE}}{R_4} + \frac{V_F}{R_4} - \frac{V_\gamma}{R_4}$$

Luego:

$$\frac{I_L R_{E_1}}{R_1} + \frac{I_L R_{E_1}}{R_4} = \frac{V_\gamma}{R_1} + \frac{V_\gamma}{R_2} - \frac{V_{CE}}{R_4} + \frac{V_F}{R_4}$$

Entonces:

$$I_L \left( \frac{R_{E_1}}{R_1} + \frac{R_{E_1}}{R_4} \right) = \left( \frac{V_\gamma}{R_1} + \frac{V_\gamma}{R_2} + \frac{V_F}{R_4} \right) - \frac{V_{CE}}{R_4}$$

Llamando

$$I_L^* = \left( \frac{V_\gamma}{R_1} + \frac{V_\gamma}{R_2} + \frac{V_F}{R_4} \right)$$

Podemos escribir:

$$I_L \left( \frac{R_{E_1}}{R_1} + \frac{R_{E_1}}{R_4} \right) = I_L^* - \frac{V_{CE}}{R_4}$$

Luego:

$$I_L = I_L^* \left( \frac{R_1 R_4}{(R_1 + R_4) R_{E_1}} \right) - \frac{V_{CE}}{R_4} \frac{R_1 R_4}{(R_1 + R_4) R_{E_1}}$$

Con lo cual la expresión final resulta:

$$I_L = I_L^* \left( \frac{R_1 R_4}{(R_1 + R_4) R_{E_1}} \right) - \left( \frac{R_1}{(R_1 + R_4) R_{E_1}} \right) V_{CE}$$

Donde  $I_L^* = \left( \frac{V_\gamma}{R_1} + \frac{V_\gamma}{R_2} + \frac{V_F}{R_4} \right)$

OBSERVACION:

En la expresión de la  $I_L$

$$I_L = \left( \frac{V_\gamma}{R_1} + \frac{V_\gamma}{R_2} + \frac{V_F}{R_4} \right) \left( \frac{R_1}{\left( 1 + \frac{R_1}{R_4} \right) R_{E_1}} \right) - \left( \frac{R_1}{(R_1 + R_4) R_{E_1}} \right) V_{CE}$$

Si hacemos tender  $R_4 \rightarrow \infty$  resulta:

$$I_L = \left( \frac{V_\gamma}{R_1} + \frac{V_\gamma}{R_2} \right) \frac{R_1}{R_{E_1}} - 0 = V_\gamma \left( \frac{R_1 + R_2}{R_1 R_2} \right) \frac{R_1}{R_{E_1}}$$

Luego:

$$I_L = V_\gamma \frac{(R_1 + R_2)}{R_2 R_{E_1}}$$

Expresión que coincide con la protección simple de un solo transistor con divisor, ya que la rama del diodo no está presente.

## 5. Bibliografía:

Audio Power Amplifier Design Handbook, Douglas Self, Third edition.