

2023-2

---

# Electrónica Digital I

Laboratorio No. 1

UdeA

**Profesor José Edinson Aedo Cobo PhD.**

Código: 2547510

Departamento de Ingeniería Electrónica y Telecomunicaciones

Facultad de Ingeniería

Universidad de Antioquia

# Prácticas (5-6 prácticas)

1. Funciones lógicas a nivel de transistores
2. Funciones lógica (combinacionales con VHDL, Verilog)
3. Diseño de circuitos combinacionales complejos. VHDL, Verilog)
4. Circuitos Secuenciales (VHDL, Verilog)
5. Máquinas de estados (VHDL, Verilog)
6. Trabajo final (VHDL, Verilog)

## Objetivos de la práctica 1

- *Verificar conceptos fundamentales asociados a la implementación de compuertas lógicas con tecnología CMOS.*
  - *Realizar la verificación de las funciones básicas usando simulación eléctrica con el Spice.*
- *Verificar los parámetros básicos tales como tiempo de atraso, disipación de energía, asociados a la compuertas lógicas implementadas con tecnologías CMOS.*
- *Verificar experimentalmente una función lógica básica, usando una tecnología específica.*

## *Consideraciones importantes*

### *Primera parte*

*Algunos comandos básicos en Linux:*

*Linux> dir*

*Linux> ls*

*Linux> cd “path próxima localización”*

*.*



## Consideraciones importantes

### Primera parte

- *Se usará ngspice en el laboratorio. El simulador trabaja por comandos (<http://ngspice.sourceforge.net/octavespice.html>):*

*Se debe describir el circuito en un editor de texto con extensión .cir*

*La descripción debe incluir las fuentes de alimentación a 1,5 Voltios. Y las señales de entrada que varían con el tiempo*

*Debe incluir los elementos activos (transistores) y las instrucciones que controlan la simulación,*

## **Consideraciones importantes**

### **Primera parte**

*Instrucciones del simulador spice útiles en el laboratorio:*

### **Fuentes**

*De voltaje y corriente*

*V : Voltaje.*

*I : Corriente.*

*.*

### **Fuentes transitorias:**

*PWL : Forma de onda arbitraria ( piecewise linear waveform)*

*PULSE : pulso lineal*

# Consideraciones importantes

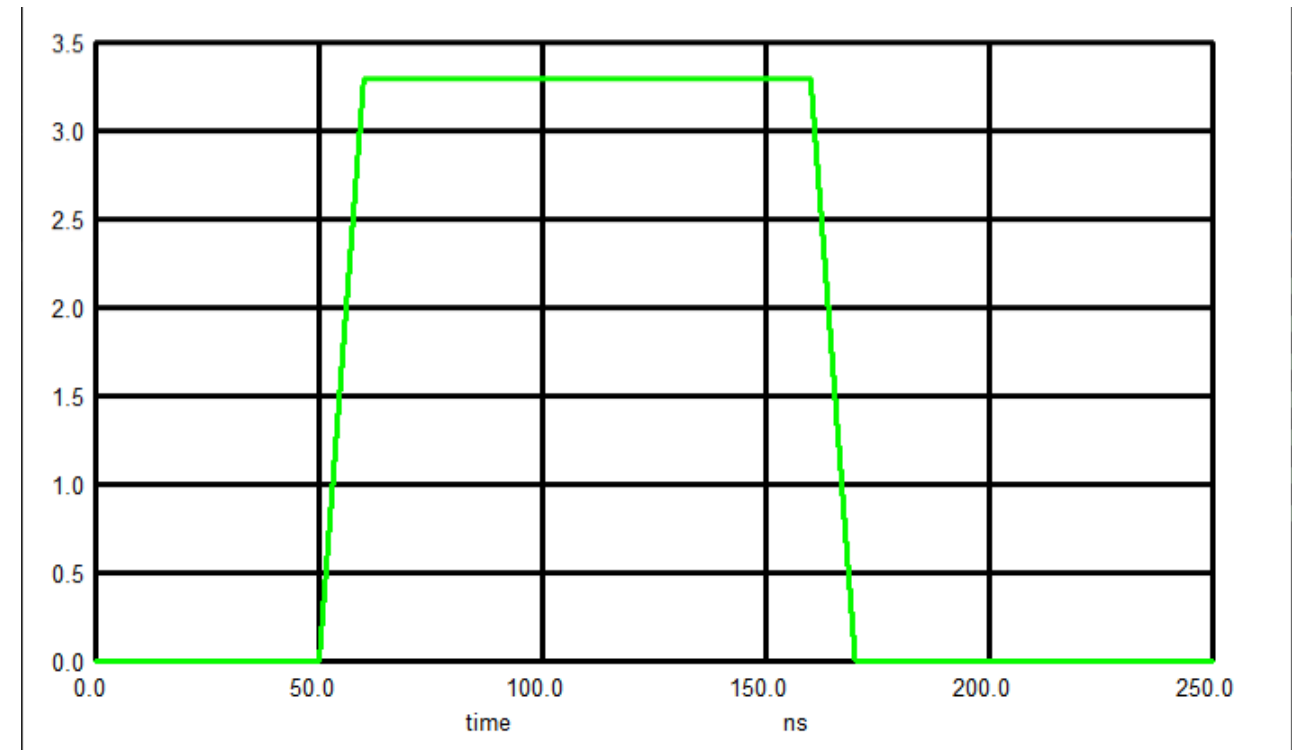
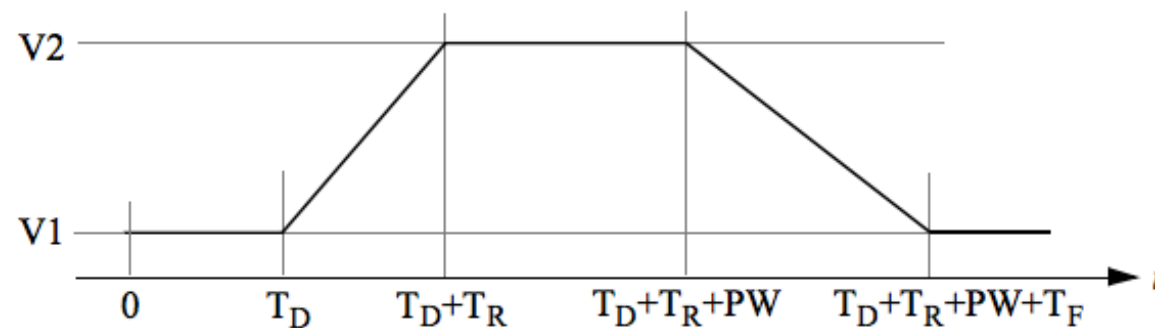
## Primera parte

*Pulso digital:*

### FUENTES VARIABLES EN EL TIEMPO

**PULSO:**

**PULSE(V1 V2 TD TR TF PW PERIODO)**



*Pulso digital en NGSPICE*

## **Consideraciones importantes**

### **Primera parte**

*Instrucciones para el spice útiles en el laboratorio:*

#### **Tipos de análisis:**

*.DC : barrido de directa ( DC sweep)*

*.TRAN : Análisis transitorio.*

#### **Declaración de los modelos de los dispositivos:**

*.*

*.MODEL : Declaración directa de los dispositivos*

#### **Transistores modelables directamente:**

*NMOS: modelo del transistor MOSFET canal n.*

*PMOS: Modelo del transistor MOSFET canal p.*



## Consideraciones importantes

### Primera parte

*Ejemplo: Ver archivo Fulladder.cir*

*Ejecute el ngspice de la siguiente manera en una ventana de comandos de linux:*

*/path de instalación/ngspice*

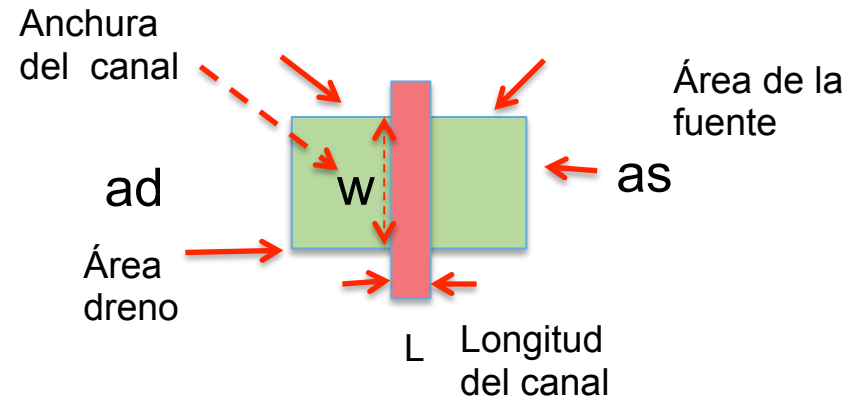
*Cargue el archivo de la descripción de su circuito con el comando:*

*source "name" ( name nombre de archivo.cir)*

*Comando para graficar las formas de onda: plot*

## Cómo se describe un transistor MOSFET canal N o canal P en el Spice ?

**M**nombre **D G S B** nombre\_modelo **l** = longitud\_canal **w** = anchura\_canal  
+ **ad** = área\_drenador **as** = área\_fuente **pd** = perímetro\_drenador **ps** = perímetro\_fuente  
+ **nrd** = número\_cuadrados\_drenador **nrs** = número\_cuadrados\_fuente



### Ejemplo

modelo  
M1 1 2 3 3 P1 L=180nm W=20 um  
D<sub>D</sub> G<sub>G</sub> S<sub>S</sub> B<sub>B</sub>

El modelo que se usará en la práctica será de la tecnología IBM 180 nm.

[https://github.com/DDD-FIT-CTU/CMOS-SPICE-Model-Collections/blob/github/MOSIS\\_waferTestData\\_IBM\\_180nm/data/t42s-params.txt](https://github.com/DDD-FIT-CTU/CMOS-SPICE-Model-Collections/blob/github/MOSIS_waferTestData_IBM_180nm/data/t42s-params.txt)

# Componentes importantes para realizar la simulación con spice

*Instrucciones del simulador spice útiles en el laboratorio:*

## **Fuentes**

*De voltaje y corriente*

*VXX : Voltaje. Ejemplo: v<sub>gnd</sub> 6 0 0V*

*IXX : Corriente. Ejemplo: I<sub>d</sub> 3 0 1.5mA*

## **Capacitancias**

*Cxx Ejemplo: cload 1 6 200f*

## **Fuentes transitorias:**

*PWL : Forma de onda arbitraria ( piecewise linear waveform)*

*PULSE : pulso lineal*

# Consideraciones importantes

## Primera parte

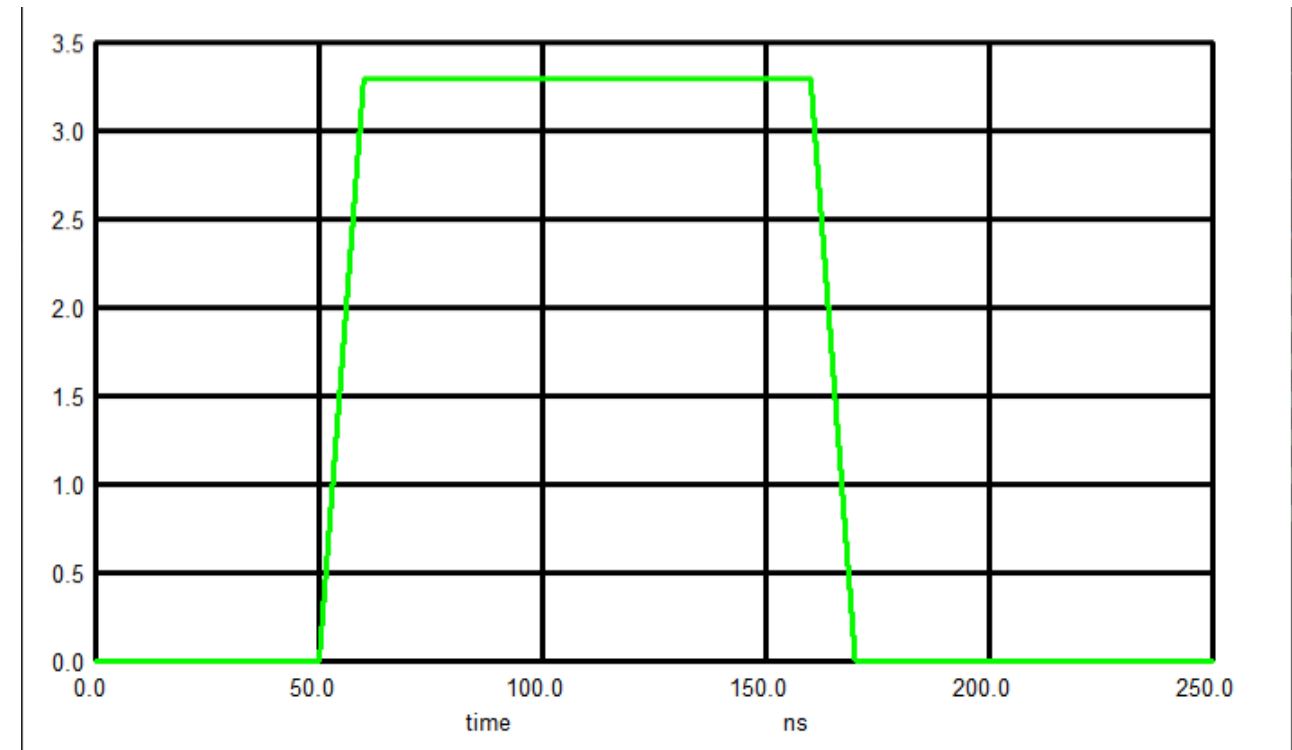
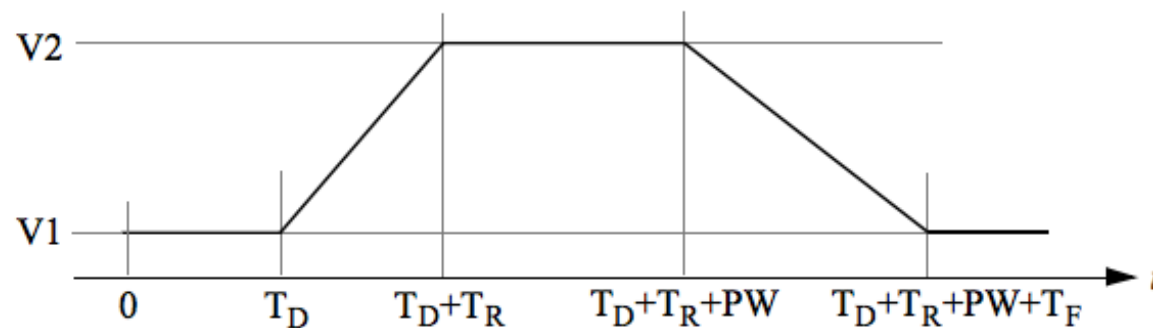
Fuente para generar pulsos digitales:

VA 2 0 pulse(0 3.2 50ns 10ns 10ns 100ns 200ns)

### FUENTES VARIABLES EN EL TIEMPO

PULSO:

PULSE(V1 V2 TD TR TF PW PERIODO)



Pulso digital en NGSPICE

## Ejemplo de un inversor CMOS

- CMOS Inverter Power Analysis 180nm Voltaje 1.5V

```
.param psu = 1.5
```

```
vsupply 3 0 {psu}
```

vgnd 6 0 0V

VA 2 0 pulse(0 1.5 10ns 50ps 50ps 10ns 20.1ns)

M1 1 2 3 3 P1 L=180nm W=20  $\mu$ m

M2 1 2 6 6 N1 L=180nm W=10  $\mu$ m

Clod 1 vss1 200f

```
vdc0 vss1 6 dc 0V
```

```
.options method=trap retol=0.1m
```

```
.tran 10p 40ns
```

```
.save all @vsupply[p]
```

## .control

run

```
write inverter2.raw
```

```
meas tran iave INTEG i(vsupply) from=0ns to=20.1ns
```

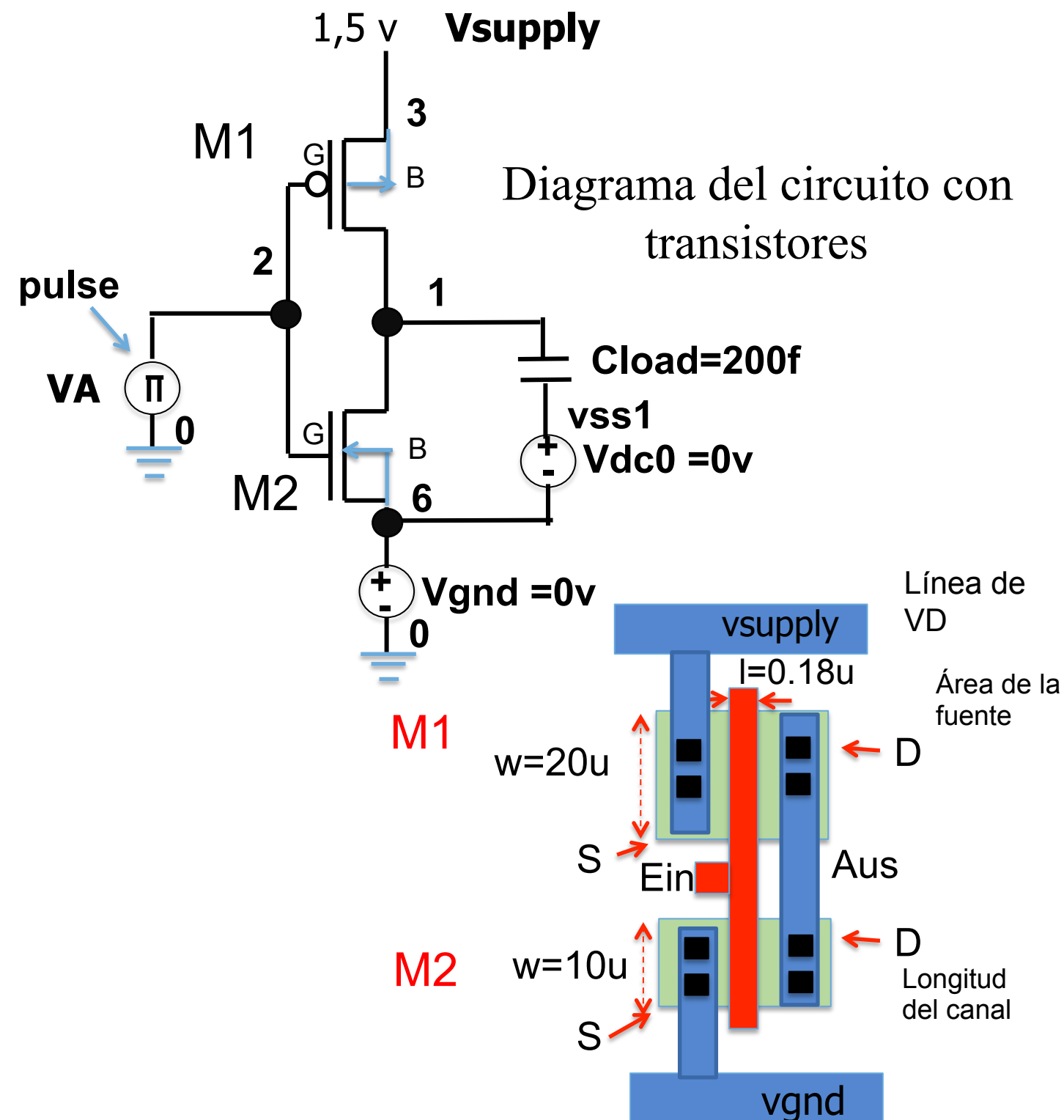
let power = -iave \* 1.5 / 20.1ns ; how to access psu from here?

```
print power
```

plot V(2) V(1)

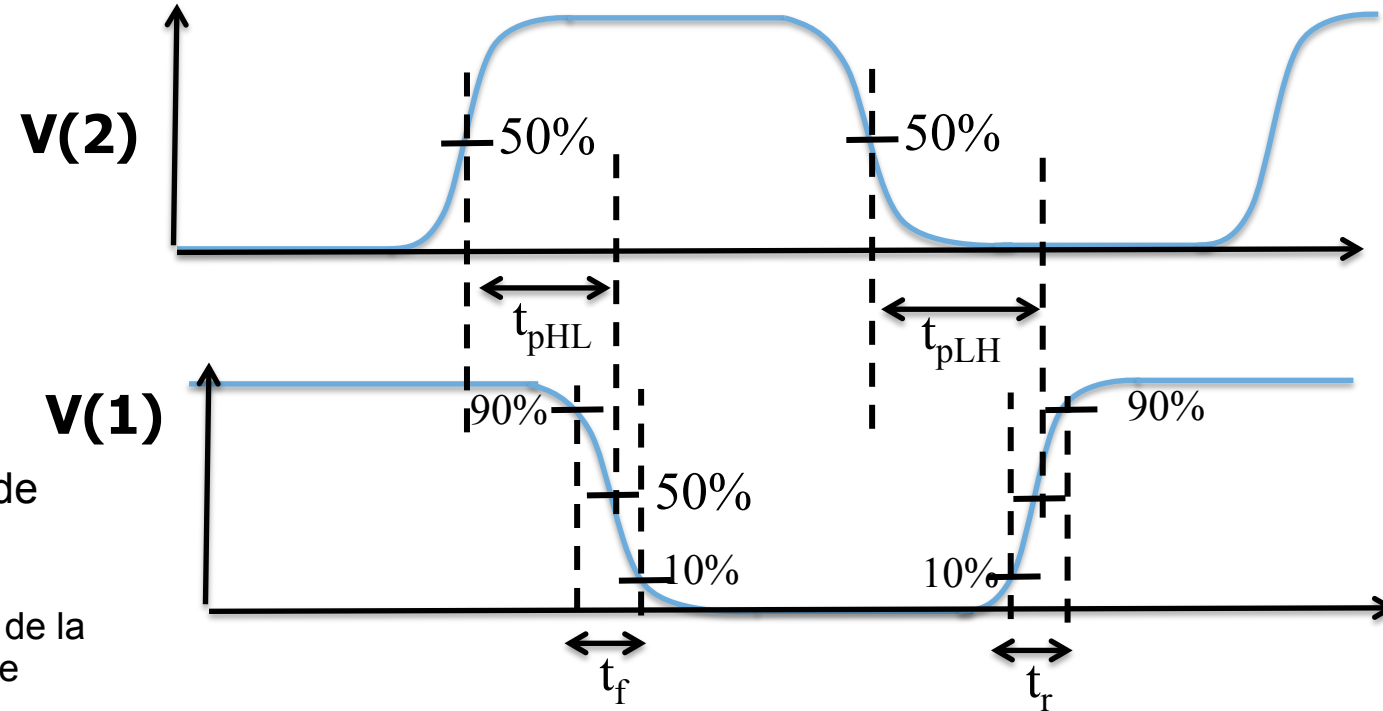
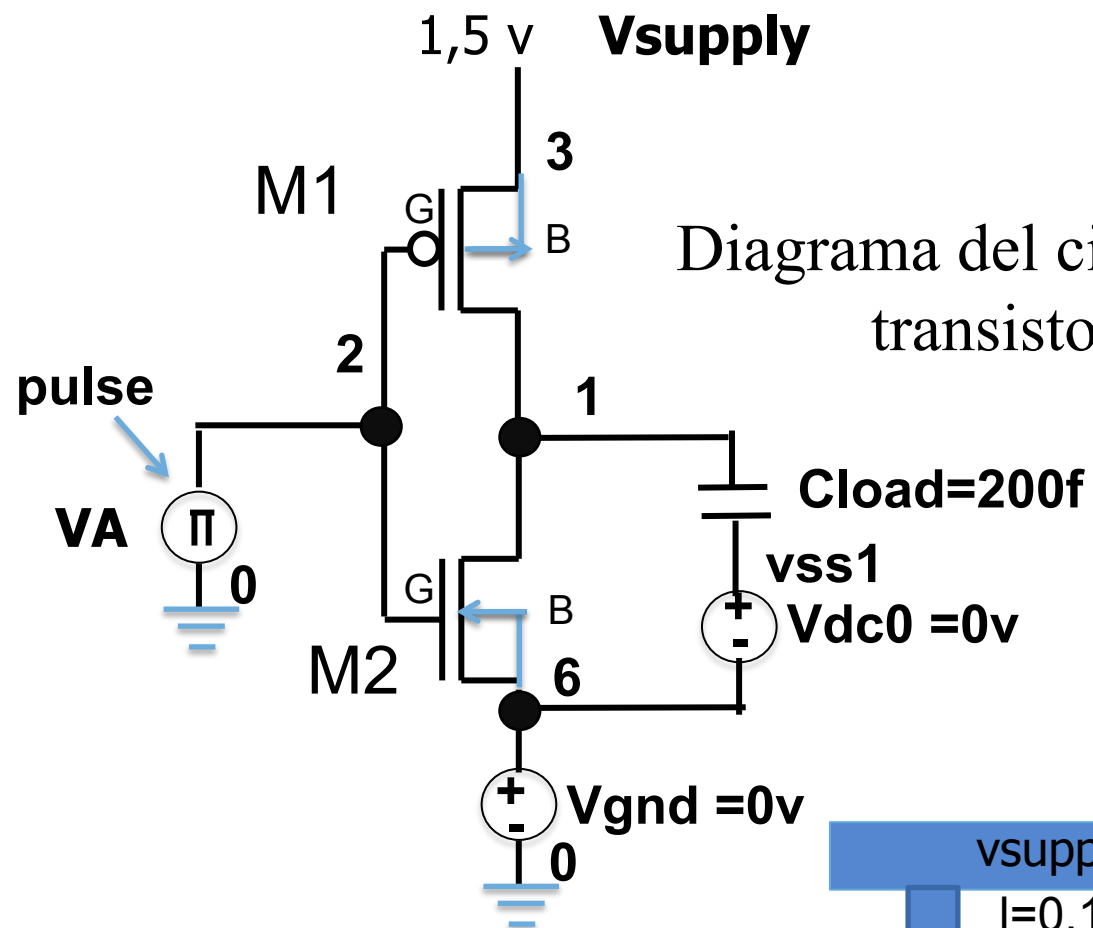
.endc

.....



# Caracterización:

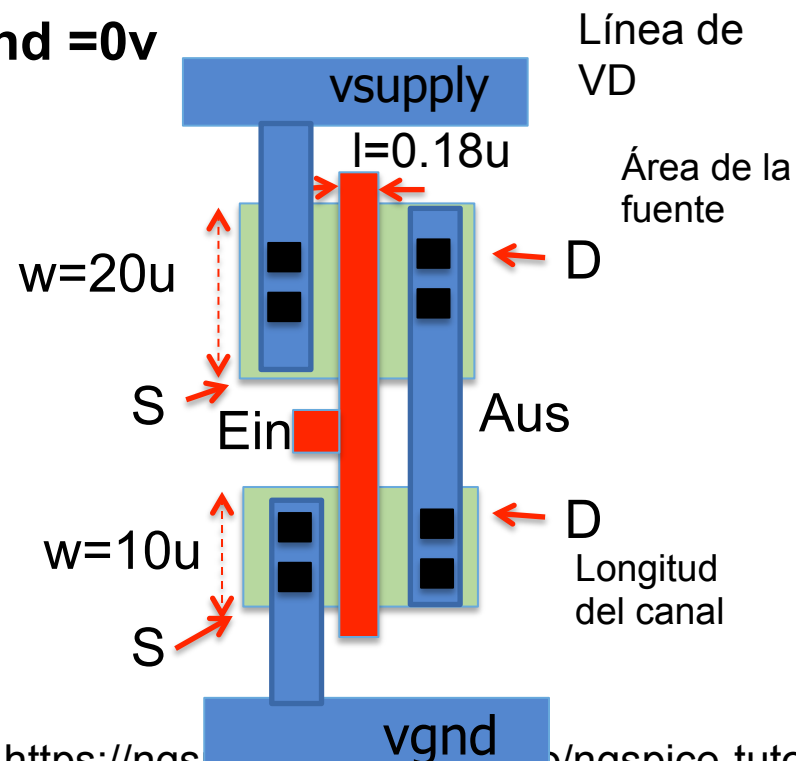
## - Desempeño



$$T_p = \frac{t_{pHL} + t_{pLH}}{2} \quad \text{Tiempo de atraso}$$

M1

M2



# Ejemplo de una compuerta Nand

```
*nand
M1 1 2 3 3 P1 L=180nm W=20um
M2 1 4 3 3 P1 L=180nm W=20um
M3 5 4 1 5 N1 L=180nm W=10um
M4 5 2 6 6 N1 L=180nm W=10um
```

```
VDD 3 0 1.5V
```

```
VSS 6 0 0V
```

```
VA 2 0 pulse(0 1.5 10ns 50ps 50ps 10ns 20.1ns)
```

```
VB 4 0 pulse(0 1.5 20.05ns 50ps 50ps 20.05ns 40.1ns)
```

```
clod 1 6 200f
```

```
.tran 3ps 50ns
```

```
.....
```

```
.control
```

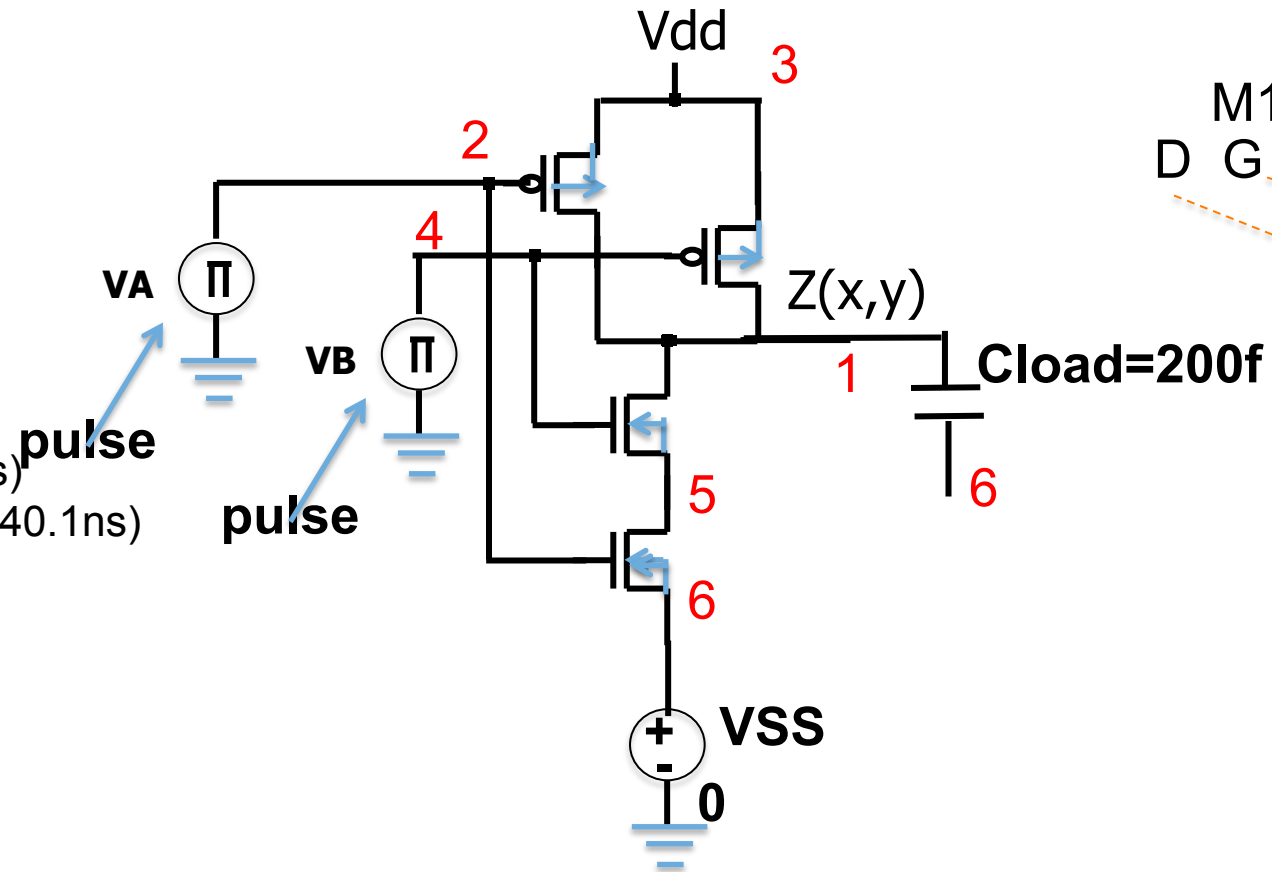
```
run
```

```
Plot V(2) V(4)
```

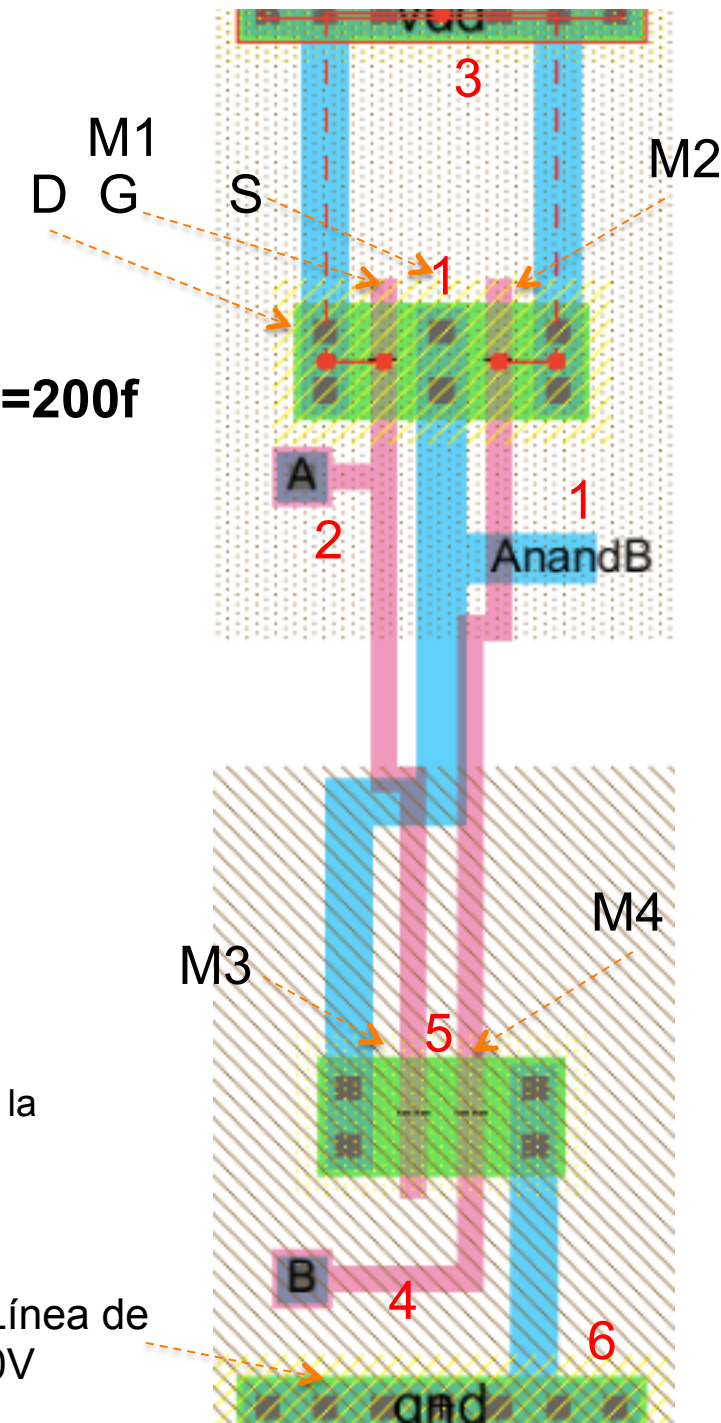
```
plot V(1)
```

```
.endc
```

```
.....
```

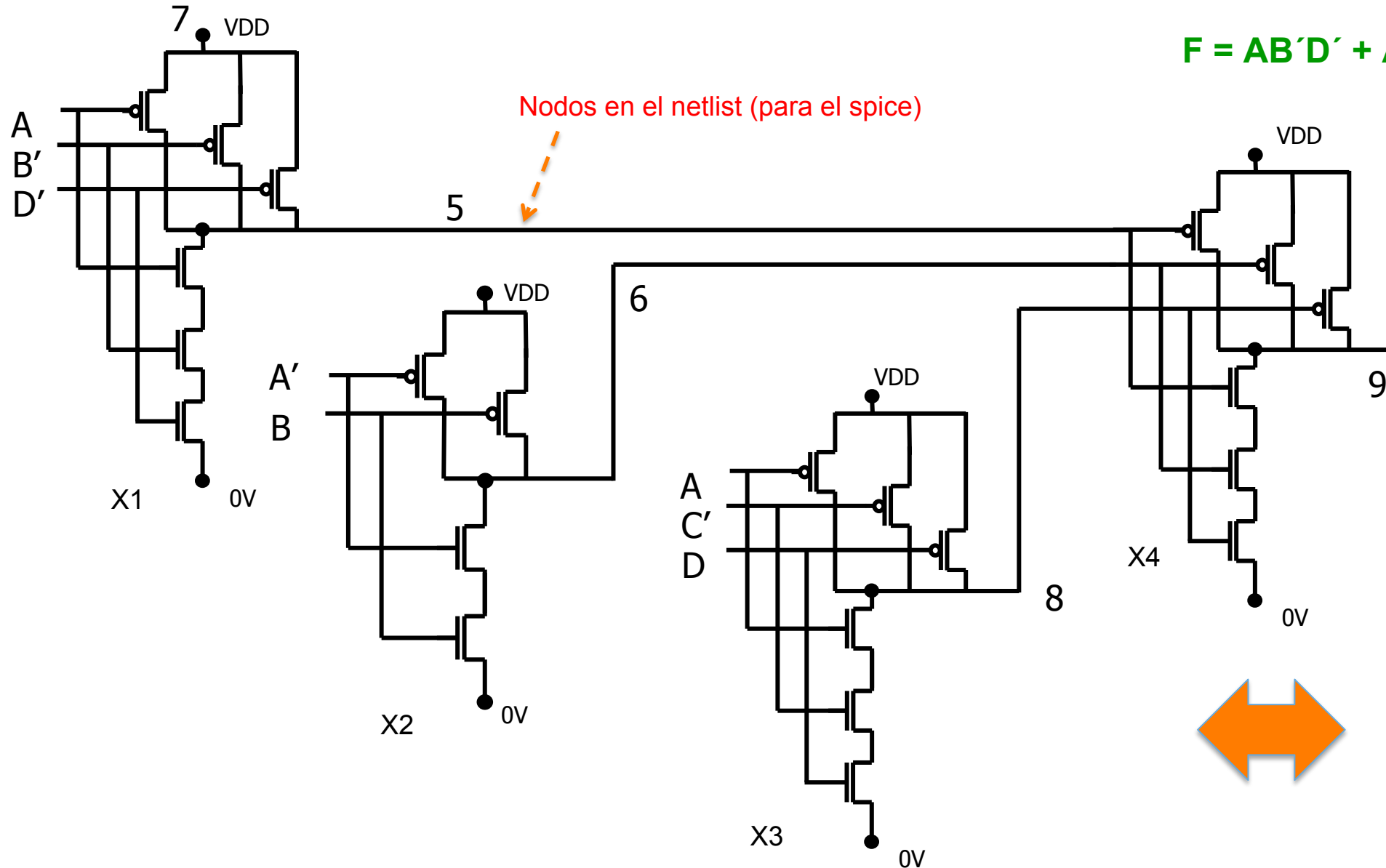


1,5 v **VDD**

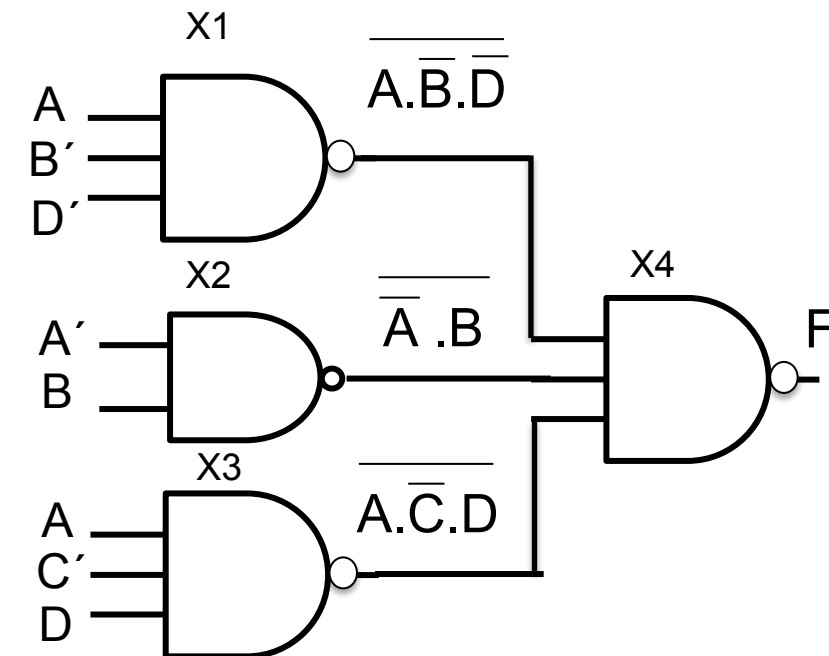


## Ejemplo:

Implementando una función con compuertas NAND usando subcircuitos



$$F = \overline{AB'D'} \cdot \overline{A'B} \cdot \overline{AC'D}$$





# NGSPICE: Simulación

```
.subckt nand2 1 2 3 4
M1 3 1 4 4 P1
M2 3 2 4 4 P1
M3 3 1 5 5 N1
M4 5 2 0 0 N1
.model P1 PMOS Kp=20
.model N1 NMOS Kp=20
.ends nand2
```

**NAND 2  
ENTRADAS**

```
.subckt nand3 1 2 3 4 5
M1 4 1 5 5 P1
M2 4 2 5 5 P1
M3 4 3 5 5 P1
M4 4 1 6 6 N1
M5 6 2 7 7 N1
M6 7 3 0 0 N1
.model P1 PMOS Kp=20
.model N1 NMOS Kp=20
.ends nand3
```

**NAND 3  
ENTRADAS**

## Definición y llamado de Subcircuitos

```
.subckt inverter 1 2 3
MP 2 1 3 3 P1
MN 2 1 0 0 N1
.model P1 PMOS Kp=20
.model N1 NMOS Kp=20
.ends inverter
```

**INVERSORA**

A -> 20  
B -> 21  
C -> 22  
D -> 23

```
*NANDs
X1 20 2 4 5 7 nand3
X2 1 21 6 7 nand2
X3 20 3 23 8 7 nand3
X4 5 6 8 9 7 nand3
```

```
*Inverters
X5 20 1 7 inverter
X6 21 2 7 inverter
X7 22 3 7 inverter
X8 23 4 7 inverter
```

**Llamado de los  
Subcircuitos**

Como reproducir todos los valores de la tabla de verdad de una función de 4 entradas: Diseño de las señales de entrada para todas las combinaciones

VD #1 0 Pulse ( 0v 5v 40 50ps 50ps 38 ns 80 ns)

VC #2 0 Pulse ( 0v 5v 80 50ps 50ps 78 ns 160 ns)

VB #3 0 Pulse ( )

VA #4 0 Pulse ( )

ABCD

0000

0001

0010

0011

0100

0101

0110

0111

1000

1001

1010

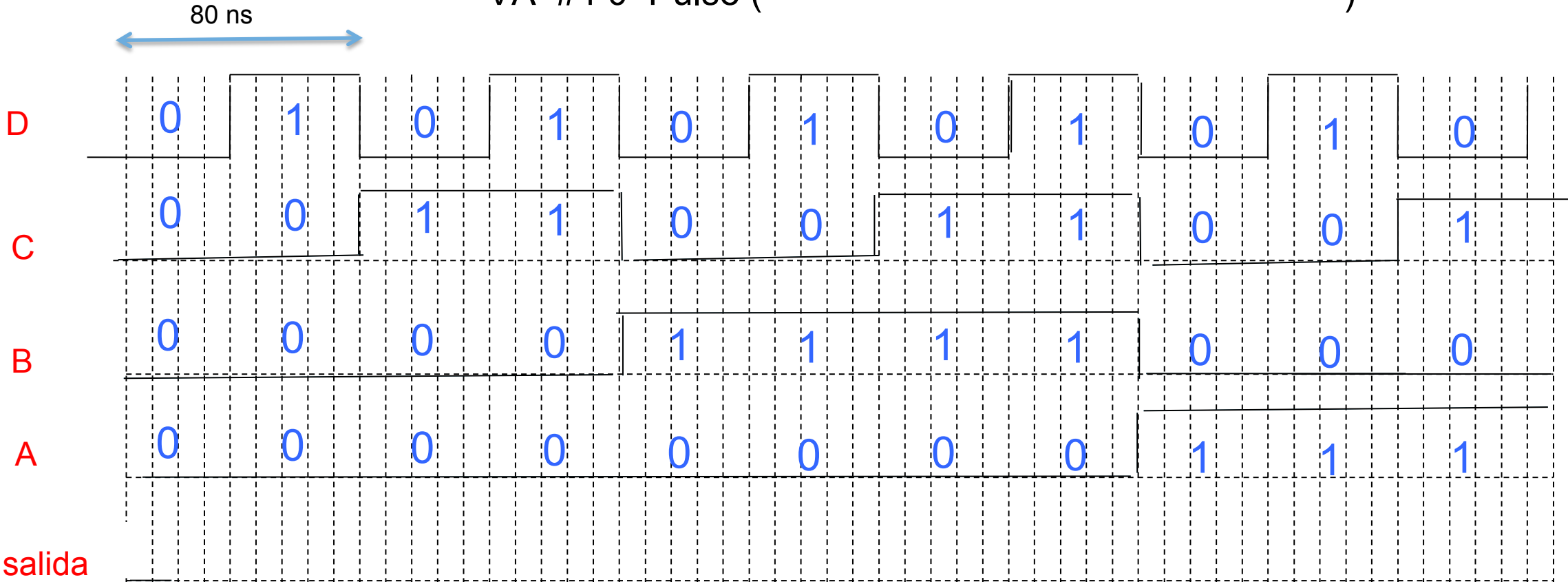
1011

1100

1101

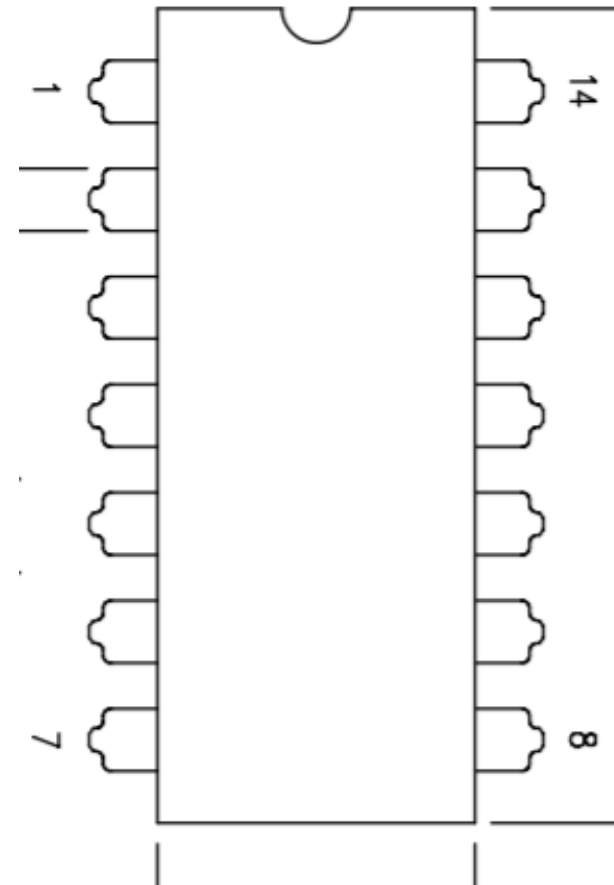
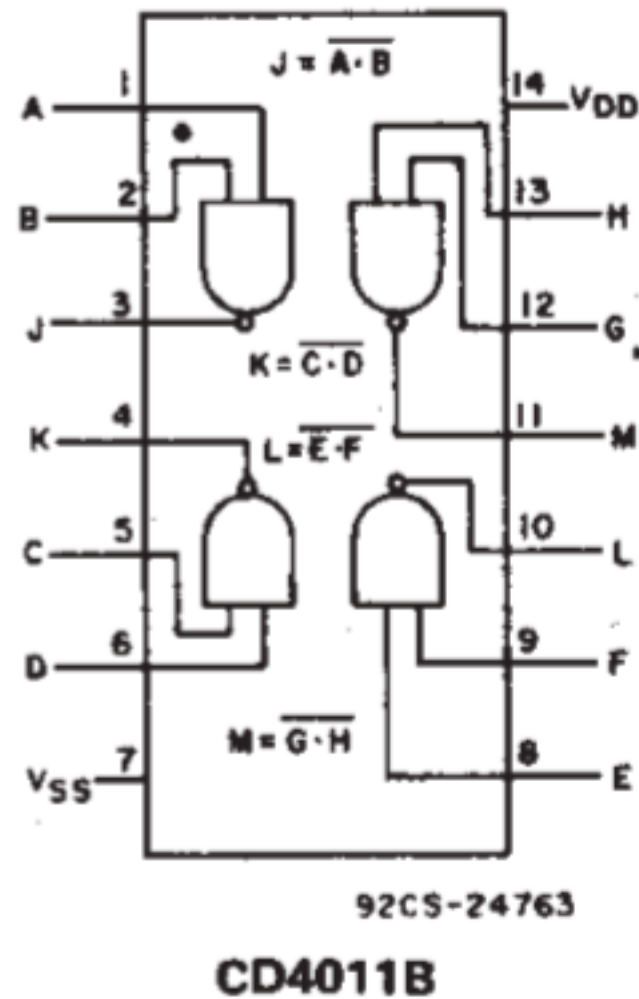
1110

1111



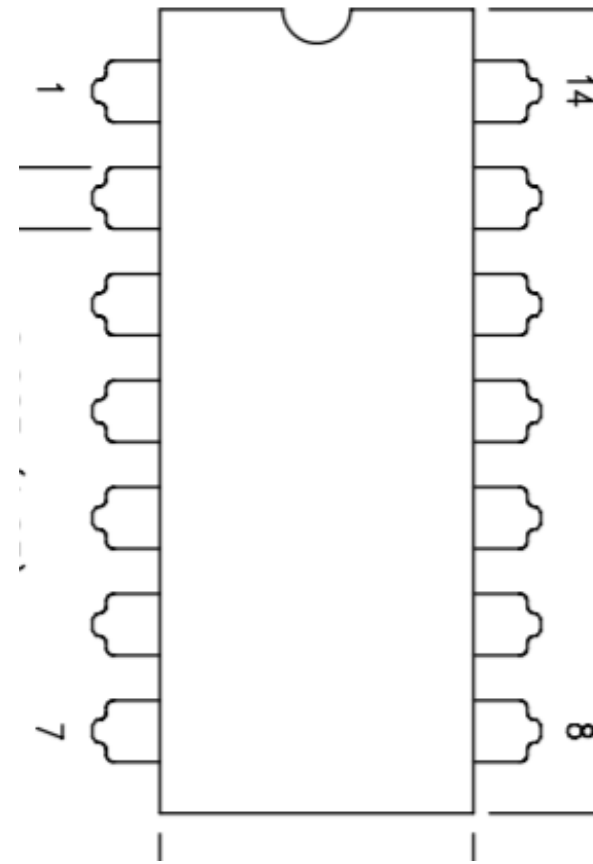
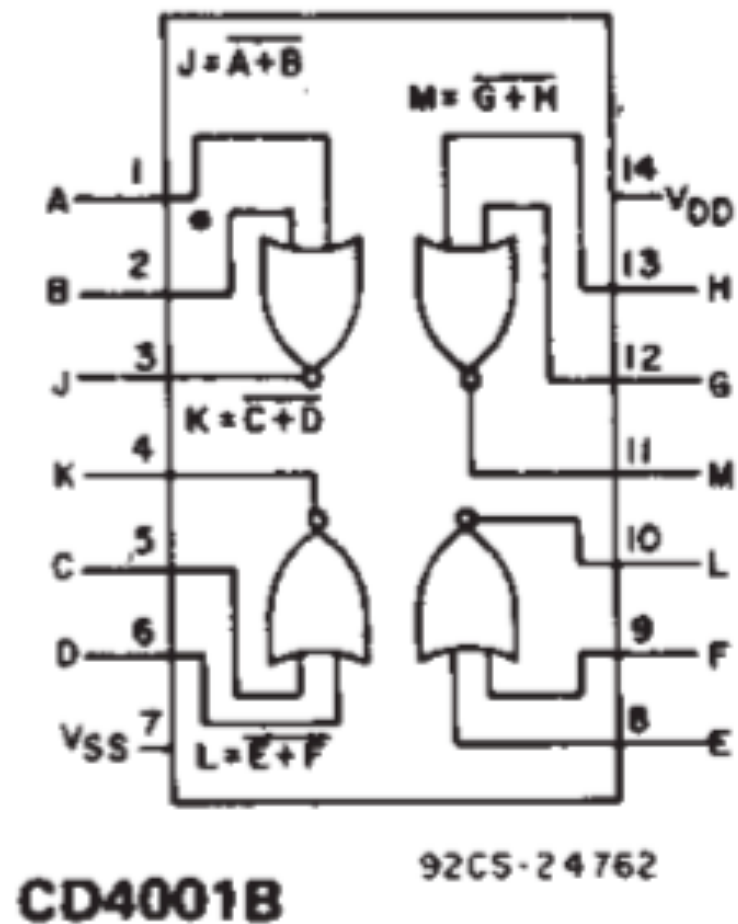
## Consideraciones importantes Segunda Parte

*El circuito a utilizar el 4011 (guía 1)*



## Consideraciones importantes Segunda Parte

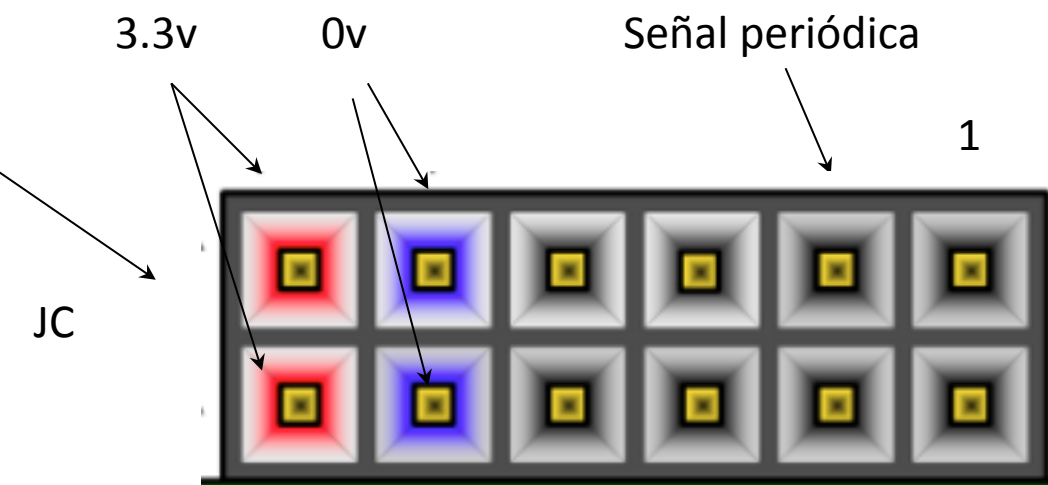
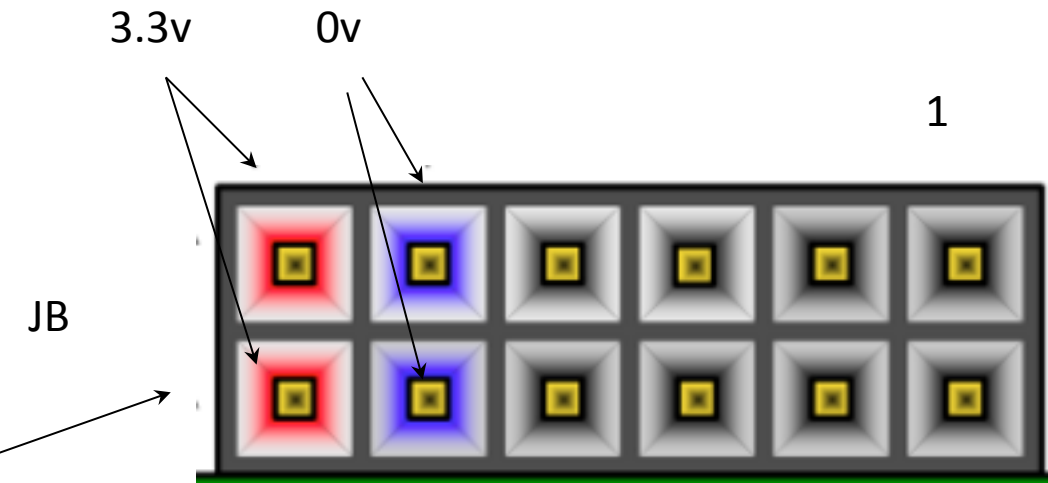
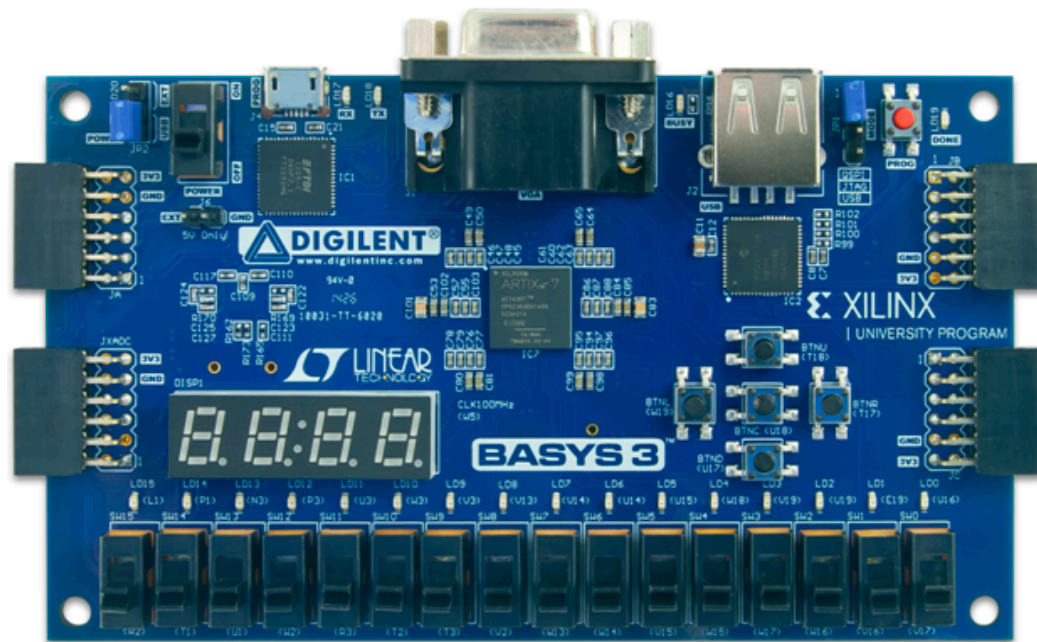
*El circuito a utilizar el CD4001 (guía 2)*



# Consideraciones importantes

## Segunda Parte

Fuentes para la polarización  
Se implementaron con una FPGA  
Board BASYS 3



## *Para tener en cuenta en el montaje:*

*Para evitar cortos circuitos realice cada conexión completamente antes de iniciar otra. Conecte primero el terminar del circuito (protoboard) y luego el de la fuente.*

*No deje dos líneas al aire sin conectar porque puede causar un corto y dañar las fuentes (FPGAs).*

*.*

*Use las manillas antiestáticas antes de manipular los circuitos !*

*Tenga mucha precaución !*