

## **Trabajo Integrador Final**

El objetivo del Trabajo Práctico Integrador es realizar una pequeña “caja musical” que sea capaz de tocar la melodía del “feliz cumpleaños”.

Para ello debe tener en cuenta que cada nota musical posee una frecuencia determinada. Por ejemplo, la frecuencia de la nota LA es 440 Hz<sup>1</sup>. La siguiente tabla muestra la denominación de cada una de las notas musicales utilizadas en la melodía del feliz cumpleaños y su frecuencia.

+Do	+C	523.25 Hz
Do	C	261.63 Hz
Re	D	293.66 Hz
Mi	E	329.63 Hz
Fa	F	349.23 Hz
Sol	G	392.00 Hz
La	A	440.00 Hz
Si	B	493.88 Hz
La#	A#	466.16 Hz

Para que el parlante conectado a la FPGA emita sonido, debe ser capaz de generar una señal cuadrada de la frecuencia determinada por cada nota. Posteriormente, deberá realizar un generador de secuencia que sea capaz de reproducir la secuencia de notas determinada por la melodía. Teniendo esto en cuenta, las notas correspondientes a la melodía del feliz cumpleaños son los siguientes:

C C D C F E  
 C C D C G F  
 C C +C A F E D  
 A# A# A F G F

Implemente el diseño en Verilog, compruebe su correcto funcionamiento mediante testbench y finalmente impacte el diseño en la FPGA provista por la cátedra. **Utilice el PIN 107 para conectar el parlante.** Recuerde que el clock de la FPGA está disponible en el PIN 94 y su frecuencia es de 12 MHz.

Las pautas para la realización del TPI son las siguientes:

- El **TPI** se podrá realizar en **grupo** de hasta **dos** alumnos/as
- Deberán realizar un **informe** bien completo en donde expliquen cómo abordaron el problema a resolver. Pueden agregar los **recursos** que consideren necesarios (imágenes, diagramas, test bench, etc.) siempre que les sean de **utilidad** para explicar la solución a la que abordaron.

<sup>1</sup> <https://mixbutton.com/mixing-articles/music-note-to-frequency-chart/>

Pueden incluir algo de código si consideran que es necesario para explicar alguna parte del informe. No incluyan TODO el código.

- Todo **recurso** que incluyan (imágenes, diagramas, test bench, código, etc.) **debe estar explicado** en alguna parte del informe.
- Desde la cátedra, les sugerimos que utilicen el **template** para **informes** que se encuentra en la sección **Materiales del curso -> Material para informes**. Allí podrán descargar el *template* para Word y LaTeX..
- Se recomienda limitar la **cantidad** de **páginas** a 12.
- El informe es **grupal**.
- Para **entregar** todo el material, deberán subir **un único archivo en formato .zip** (o .rar) con el nombre **ApellidoAlumno1\_ApellidoAlumno2.zip** que deberá incluir:
  1. El **informe** en formato en **pdf**
  2. El **código fuente** de la implementación del problema resuelto (solo los archivos **.v** de los módulos en verilog y de los módulos de test-bench, así como el archivo **.pcf**)

Subir **un archivo** .zip (.rar) por **grupo**.

Fecha de entrega: 18/06/2023

Defensa: 18/06/2023 en horario de clase