



به نام خدا

سری اول تمرینات عملی مدارهای منطقی

طراح : آرش علم

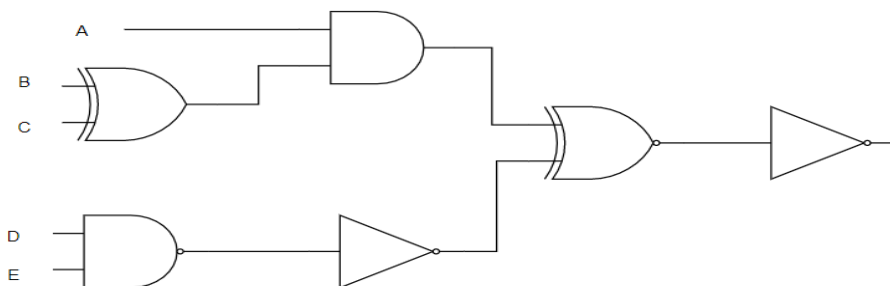
۱- کد وریلاگ مدار زیر را بنویسید.

(*) به روش ساختاری نوشته شود.

(*) تعداد پورت های ورودی دقیقا ۵ و تعداد پورت خروجی هم دقیقا ۱ باشد.

(در تعریف ماژول)

(*) به دو ورودی گیت XOR ، به B مقدار ۱ و به A مقدار ۰ را force کنید و به دیگر ورودی ها ۱ را force کنید، از حاصل خروجی wave بگیرید.





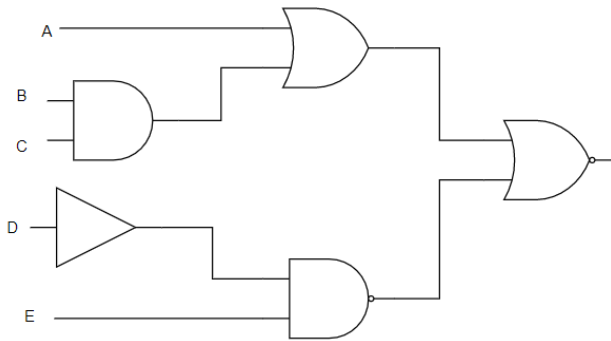
۲ - کد وریلاگ مدار زیر را بنویسید.

(*) به روش رفتاری نوشته شود.

(*) تعداد پورت های ورودی ۵ و تعداد پورت خروجی دقیقا ۵ باشد.

(در تعریف ماژول)

(*) به A و C و E مقدار ۱ و به B و D مقدار ۰ را force کنید. از حاصل خروجی wave بگیرید.



- دو فایل Source Code Verilog و Wave های مربوط به هر سوال جداگانه در یک فایل ذخیره شوند.
- فایل ها را Zip کنید، نام زیپ به صورت (نام شما + شماره دانشجویی) باشد، و محل آپلود Quera می باشد.
- مهلت این سری تمرینات ۷ روز است.