## Sistemas Microprogramados

Pós-Aula 01

Pós-Aula 02

Pós-Aula 03

Prof<sup>o</sup> Clayton Valdo

Felipe Santos das Neves (6659415129)

## Pós - aula 01

- 1. Qual o valor decimal de 011011012? Qual a representação binária de 654?
  - R. 011011012 => 109; R. 654 => 1010001110;
- 2. Converter para binário os seguintes números decimais:
  - a)  $39 \Rightarrow 100111$ ;
  - b)  $0,4475 \Rightarrow 01110;$
  - c)  $256,75 \Rightarrow 100000000,11$
  - d)  $129,5625 \Rightarrow 10000001,1001$
- 3. Converter para decimal os seguintes números binários:
  - a)  $01101 \Rightarrow 13$
  - b)  $0.001101 \Rightarrow 0.203125$
  - c) 010110011 => 179
  - d)  $0111011,1011 \Rightarrow 59,6875$
- 4. Quantos números diferentes podem ser representados em uma palavra binária de 6 bits?
  - R. Podemos representar 63 números diferentes em uma palavra binária de 6 bits.
- 5. Quantos números de base 4 podemos representar com 7 bits com e sem sinal?
  - R. Podemos representar 8191 números diferentes com base 4 com 7 bits, sendo positivos ou negativos.
- 6. Escrever os 12 primeiros números no sistema de numeração de base 5.

R. 
$$0_5 - 1_5 - 2_5 - 3_5 - 4_5 - 10_5 - 11_5 - 12_5 - 13_5 - 14_5 - 20_5 - 21_5$$

- 7. Converta os números 17 e 15 para binário usando 6 bits e efetue a operação de soma entre eles (17 + 15), usando as seguintes representações e verifique se houve estouro:
  - a) Sinal magnitude
  - b) Complemento de um;
  - c) Analise os resultados obtidos quanto ao estouro.

- 8. Repita o exercício 7 para os números –17 e –15 (realizando a soma –17 + (-15)).
  - a) Sinal magnitude
  - b) Complemento de um;
  - c) Analise os resultados obtidos quanto ao estouro.
- 9. Mostre como somar em complemento de um, para n=6 bits, as seguintes parcelas decimais:
  - a) 27 e 8

$$27 = 011011$$

$$-8 = 101000$$

b) 17 e –18

$$17 = 010001$$

$$-18 = 110010$$

c) 1 e –5

$$1 = 000001$$

$$-5 = 100101$$

## Pós - aula 02

- 1. Quais as consequências da Lei de Moore? Explique.
  - R. As consequências da lei de Moore foram:
  - \* O custo de implementação da lógica computacional caiu drasticamente, fazendo com que o custo de uma pastilha de silício permanecesse praticamente inalterado;
  - \* A velocidade de operação aumentou, devido as portas lógicas e as células de memória estarem cada vez mais próximas, tornando o caminho elétrico menor;
  - \* Miniaturização dos equipamentos eletrônicos;
  - \* Redução no consumo de energia;

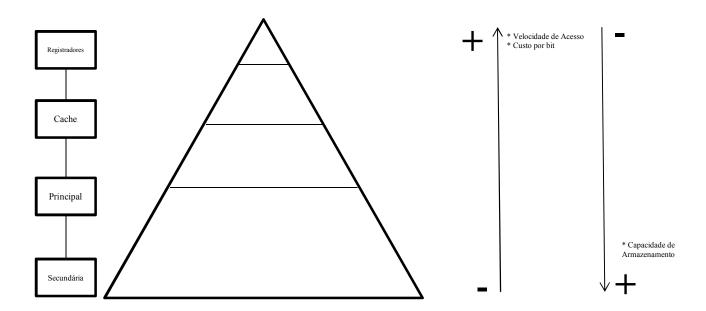
CPU.

- \* O número de conexões necessárias entre pastilhas é muito menor devido o aumento de circuitos em cada pastilha. A interconexão de um CI são mais confiáveis que as conexões soldadas.
- 2. Quais os problemas da arquitetura de Von Neumann?
  - R. O principal problema da arquitetura é conhecido por "Gargalo de Von Neumann", que em resumo, só pode ser trafegado uma instrução ou um dado pelo barramento do sistema a cada ciclo. Não é possível explorar o paralelismo de operações para acelerar o processamento.

    O segundo problema refere se ao tempo que a CPU passa ociosa, pois o tempo de execução das instruções que envolve apenas operações internas à CPU é muito menor do que o tempo para transferência entre memória e
- 3. Uma linguagem revolucionária foi escrita em um novo patamar L6, nível este capaz de ler os pensamentos e traduzi-los em comandos de código. Descreva os níveis desta nova linguagem.

## <u>Pós - aula 03</u>

- Qual o princípio na hierarquia de memórias que as caches utilizam? Explique.
  - R. Em resumo, quanto maior a velocidade de acesso a memória, maior é o custo por bit e menor a capacidade armazenamento. Do mais caro para o mais barato encontramos: Registradores Memória Cache Memória Principal Memória Secundária.



- 2. Analise as dissertações a seguir, considerando um mesmo processador em 2 arquiteturas distintas: RISC e CISC.
  - A. O comando ADD na arquitetura CISC utiliza 5 ciclos de execução e 1 instrução. Na arquitetura RISC utiliza 1 ciclo de execução e 3 instruções. Qual destas arquiteturas tem melhor performance? Explique.
  - R. RISC, pois essa arquitetura tem um conjunto de instruções reduzido, ou seja, é reduzido para executar instruções mais simples e comuns como uma

instrução de soma (ADD), podendo executar 3 instruções em apenas um ciclo de execução.

- B. O comando MOV na arquitetura CISC utiliza 3 ciclos de execução e 1 instrução. Na arquitetura RISC utiliza 1 ciclo de execução e 3 instruções. Qual destas arquiteturas tem melhor performance? Explique.
- R. RISC, pois em apenas um ciclo de execução foi capaz de executar 3 instruções.
- C. Um comando XXX na arquitetura RISC utiliza 1 ciclo de execução e 4 instruções. Como deve ser a implementação deste mesmo comando em uma arquitetura CISC para ser equivalente em termos de processamento? Explique.