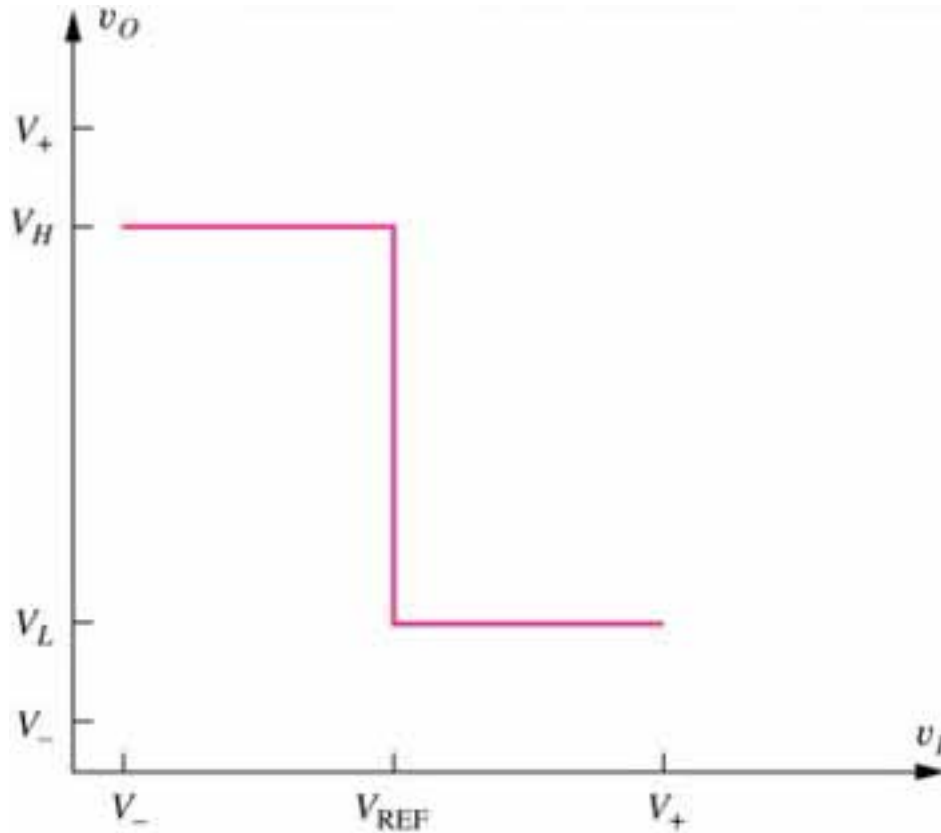
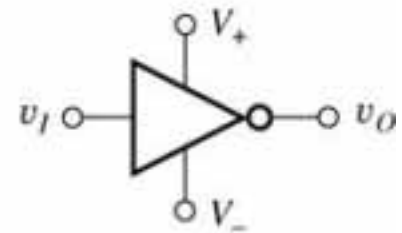


# **Circuiti digitali**

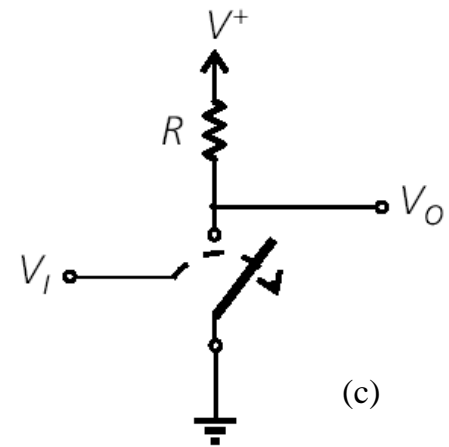
# L'invertitore ideale



(a)

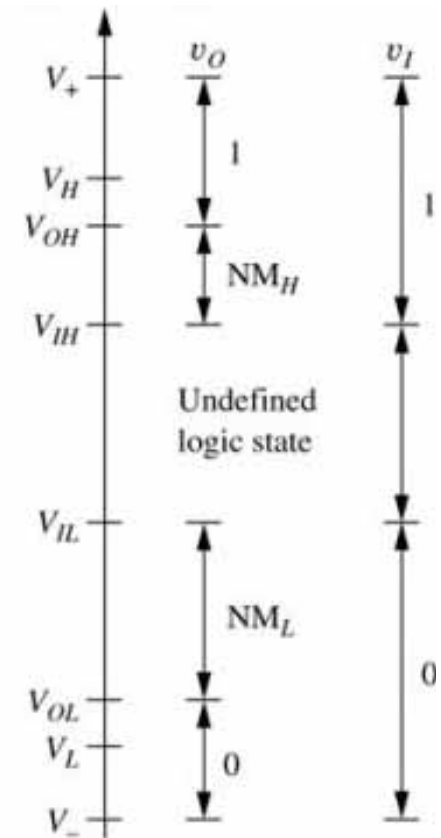
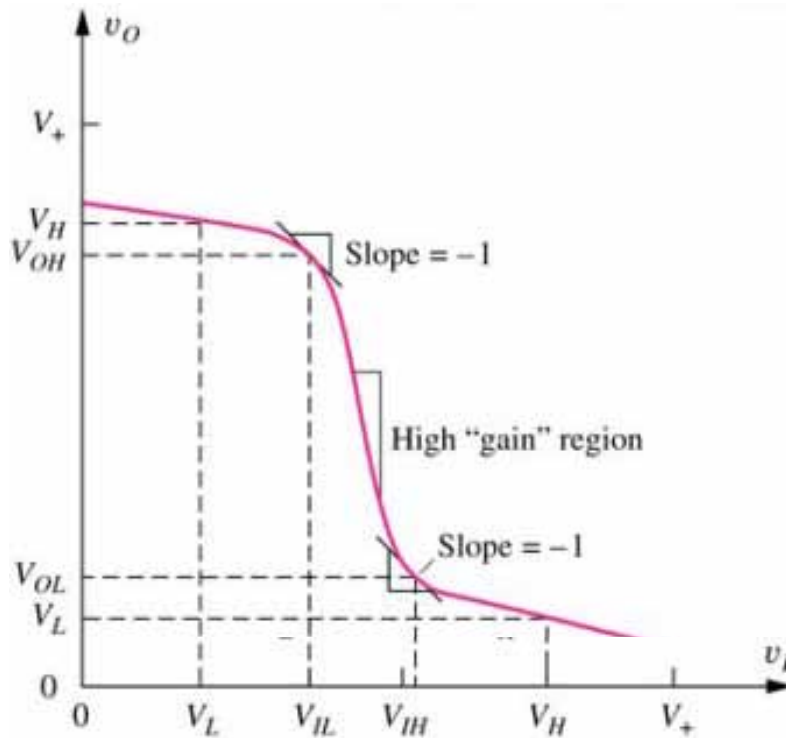


(b)



(c)

# L'invertitore reale: definizione dei livelli logici (1/2)



# L'invertitore reale: definizione dei livelli logici (2/2)

---

- $V_L$  – Tensione nominale corrispondente a uno stato logico basso  
all'uscita di un invertitore per  $v_i = V_H$
- $V_H$  – Tensione nominale corrispondente a uno stato logico alto  
all'uscita di un invertitore per  $v_i = V_L$
- $V_{IL}$  – Massima tensione di ingresso riconosciuta come livello logico basso
- $V_{IH}$  – Massima tensione di ingresso riconosciuta come livello logico alto
- $V_{OH}$  – Tensione di uscita corrispondente alla tensione di ingresso  $V_{IL}$
- $V_{OL}$  – Tensione di uscita corrispondente alla tensione di ingresso  $V_{IH}$

# Margini di rumore

---

- I margini di rumore rappresentano dei “margini di sicurezza” che evitano che la porta logica possa produrre dei livelli logici errati in presenza di rumore sovrapposto al segnale di ingresso
- I margini di rumore sono definiti per ingresso logico basso e per ingresso logico alto:

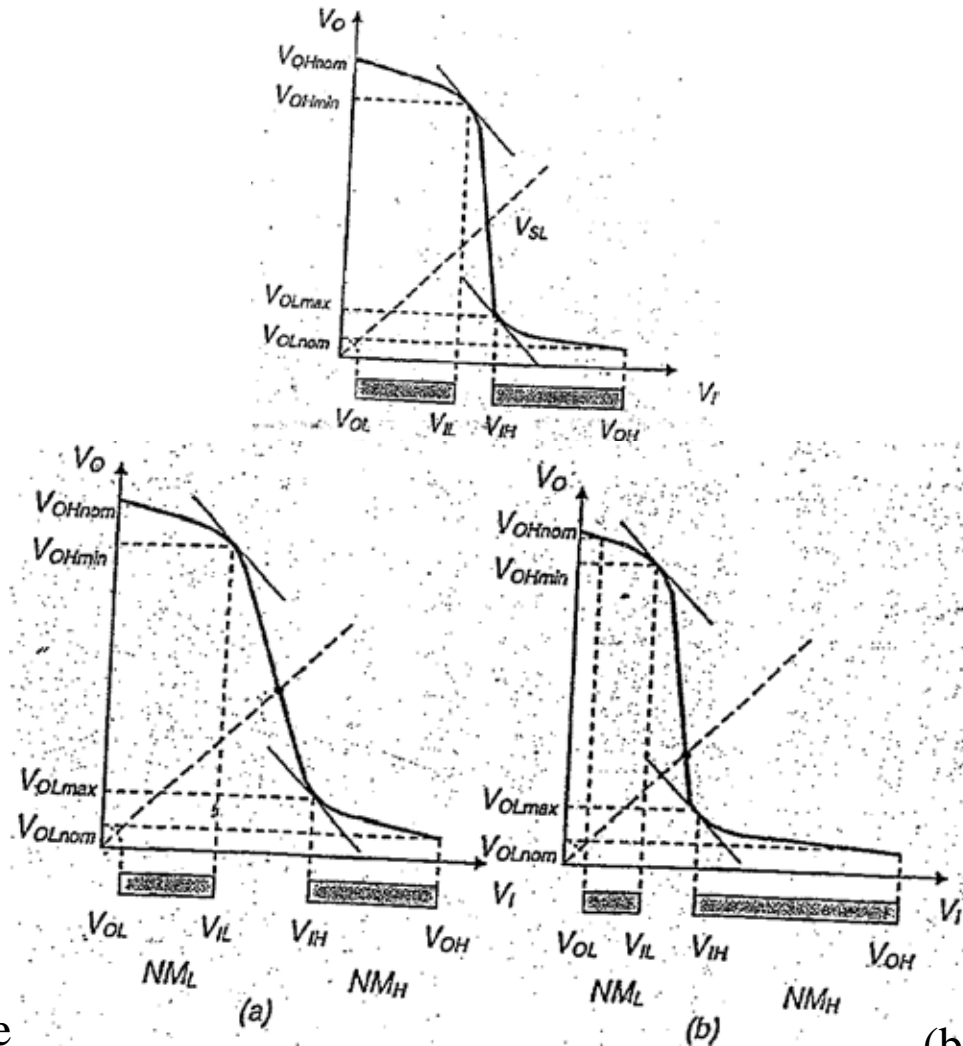
$$NM_L = V_{IL} - V_{OL}$$

marginale di rumore associato  
con ingresso logico basso

$$NM_H = V_{OH} - V_{IH}$$

marginale di rumore associato  
con ingresso logico alto

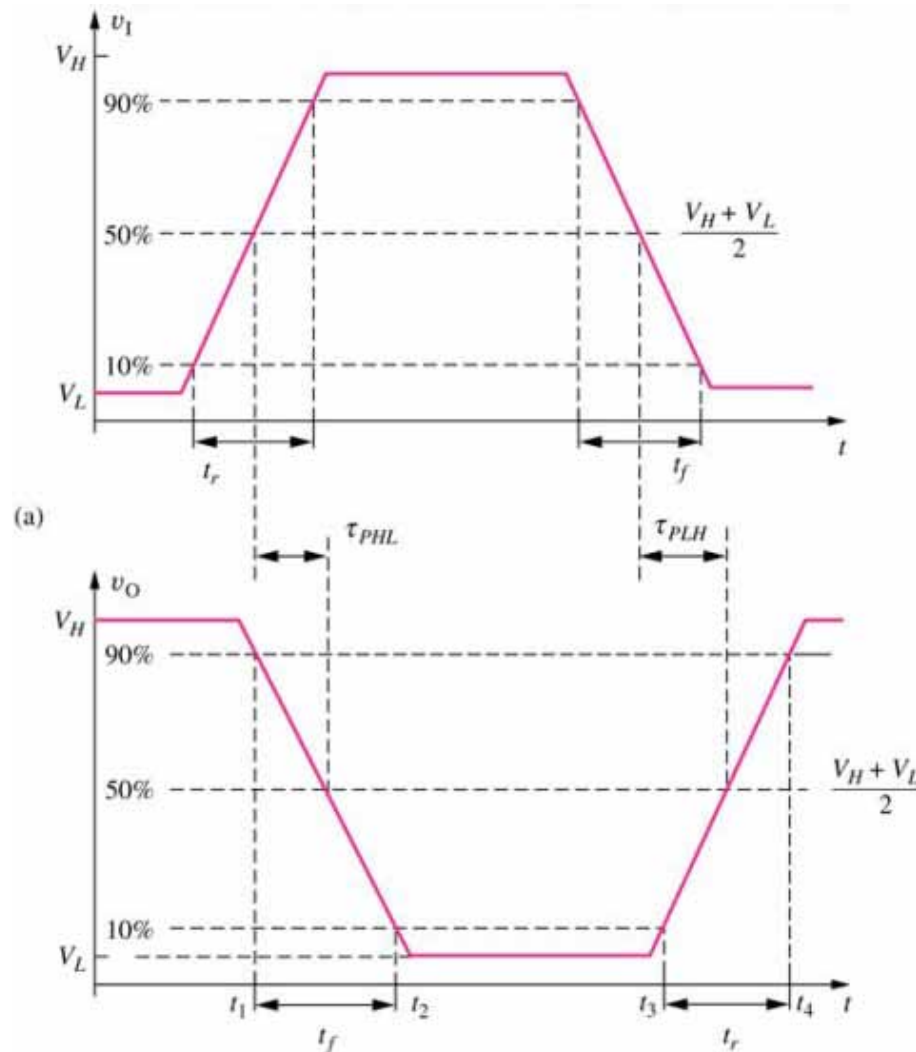
# Margini di rumore



(a) Variazione della pendenza

(b) Traslazione della caratteristica

# Risposta dinamica di una porta logica



# Tempi di salita e tempi di discesa

---

- Il tempo di salita ( $t_r$ : *rise time*) di un segnale è il tempo affinché il segnale passi dal 10% al 90% della escursione  $V_H - V_L$
- Il tempo di discesa ( $t_f$ : *fall time*) di un segnale è il tempo affinché il segnale passi dal 90% al 10% della escursione  $V_H - V_L$
- Le tensioni corrispondenti ai punti al 10% e al 90% sono definite in funzione di  $V_L$ , di  $V_H$  e della escursione logica  $\Delta V = V_H - V_L$  :

$$V_{10\%} = V_L + 0.1\Delta V$$

$$V_{90\%} = V_L + 0.9\Delta V = V_H - 0.1\Delta V$$



# Ritardo di propagazione

---

- Il ritardo di propagazione descrive la differenza fra gli istanti in cui i segnali di ingresso e di uscita raggiungono i rispettivi punti al 50%:

$$V_{50\%} = \frac{V_H + V_L}{2}$$

- Il tempo di propagazione per la transizione alto-basso dell'uscita è indicato con  $\tau_{PHL}$ , e quello della transizione basso-alto con  $\tau_{PLH}$ . In generale questi due ritardi non sono uguali tra loro, quindi si definisce il **ritardo medio di propagazione  $\tau_P$** :

$$t_P = \frac{t_{PHL} + t_{PLH}}{2}$$

# Potenza dissipata

---

Potenza fornita dall'alimentazione

Limita il numero di circuiti realizzati su uno stesso chip

$$P_{\text{diss}} = P_{\text{statica}} + P_{\text{dinamica}}$$

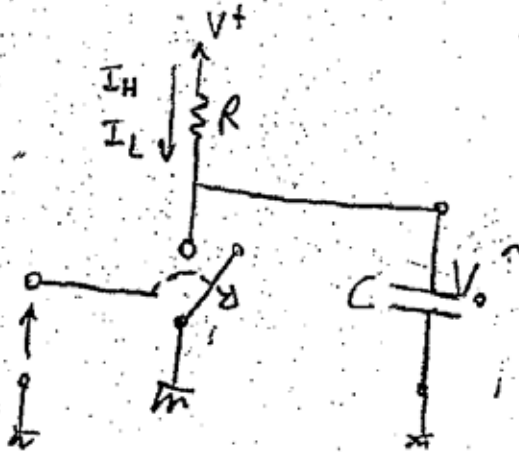
quando l'input è in 1 o in 0

durante la commutazione

# Potenza dissipata statica

$P_{statica} :$  a)  $V^+ I_H$  , b)  $V^+ I_L$

$$P_{sar} = V^+ \frac{(I_H + I_L)}{2}$$



$$V_o = 1 \quad I_H = 0 \Rightarrow P_s^{(1)} = 0$$

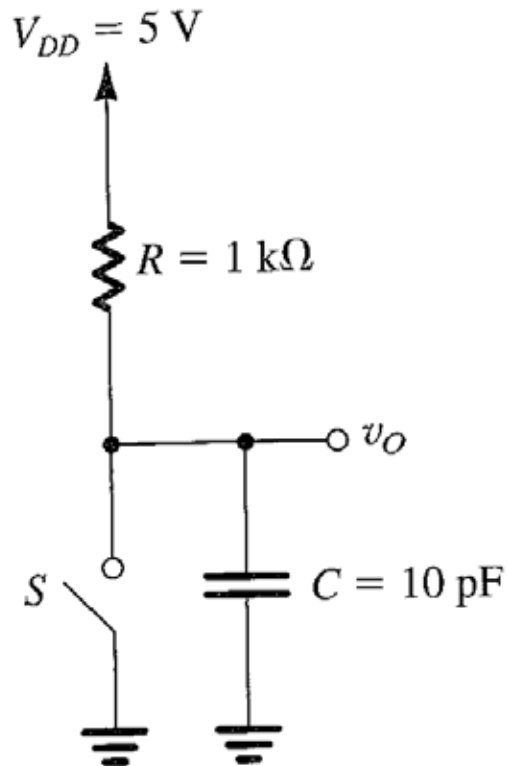
$$V_o = 0 \quad I_L = \frac{V^+}{R} \Rightarrow P_s^{(0)} = \frac{V^{+2}}{R}$$

$$P_{sar} = \frac{1}{2} (P_s^{(1)} + P_s^{(0)}) = \frac{1}{2} \frac{V^{+2}}{R}$$

# Potenza dissipata dinamica

*Polinamica:*

- a) carica e scarica di  $C$
- b) cambio stato dell'invertitore



# Potenza dissipata dinamica

$$\text{in stato off} \quad V_{out} = 0 \rightarrow V_{cc}$$

$$Q_{supply} = \int V_{cc} i \, dt = V_{cc} \int i \, dt = V_{cc} Q$$

$$Q = C V_{cc} \quad \text{carica immagazzinata nel condensatore}$$

$$E_{supply} = C V_{cc}^2$$

$$E_c = \frac{1}{2} C V_{cc}^2 \Rightarrow E_{diss Rc} = \frac{1}{2} C V_{cc}^2$$

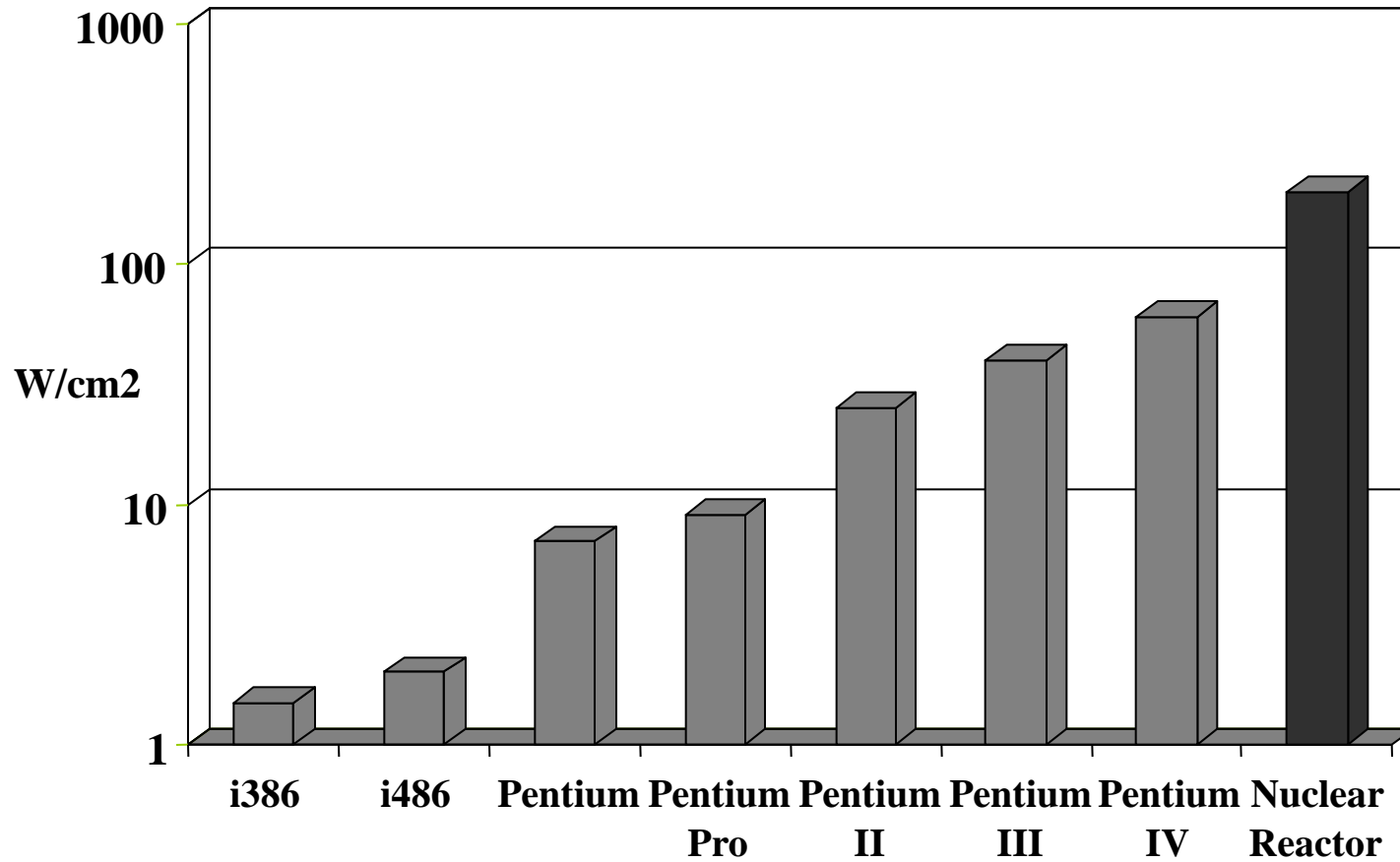
$$\text{in carica: } \sigma_{IN} = \sqrt{f} \quad T_{sat} \quad V_{out} \quad V_{cc} \rightarrow \infty$$
  
 (interr. chiuso)

$$\text{energia del condensatore si dissipa in } R_{on} \Rightarrow E_{diss} = \frac{1}{2} C V_{cc}^2$$

$$P_{din} = f C V_{cc}^2$$

# Progettazione VLSI

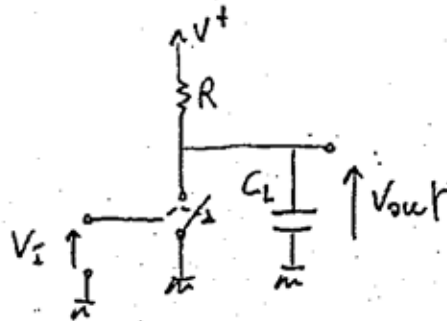
## Densità di potenza



Source: Fred Pollack, Intel, Micro32

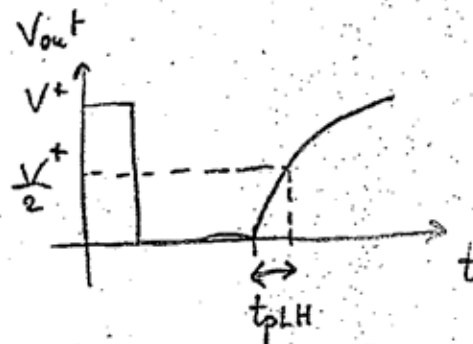
# Prodotto ritardo-potenza dissipata

POTENZA DISSIPATA ED IL RITARDO DI PROPAGAZIONE  
IN CONCORRENZA TRA DI LORO



$$P_{sas} = \frac{1}{2} \frac{V^+{}^2}{R} \approx P_{diss}$$

$t_p$

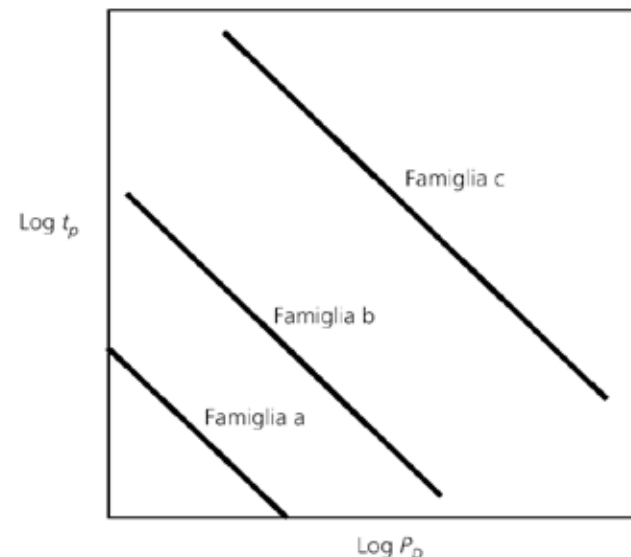


# Prodotto ritardo-potenza dissipata

- Il prodotto ritardo-potenza dissipata è un modo per confrontare le prestazioni di famiglie logiche differenti e rappresenta la quantità di energia per effettuare una operazione logica

per diminuire  $P_{diss}$  devo aumentare  $R$   
per diminuire  $t_p$  devo diminuire  $R$

$$PDP = P t_p$$





# Fan-in e fan-out

---

- ***Fan-out*** è il massimo numero di porte logiche (uguali a quella considerata) che possono essere connesse in uscita a una data porta mantenendo la degradazione del segnale di uscita in limiti accettabili
- ***Fan-in*** è il massimo numero di ingressi (e quindi il massimo numero di variabili) che il circuito in esame può accettare con una degradazione del segnale di uscita che non superi le specifiche ammesse

# Porte logiche elementari

OR  $Y = A + B$



A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

NAND  $Y = \overline{A \times B}$



A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

AND  $Y = A \times B$



A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

XOR  $Y = A \dot{\vee} B$



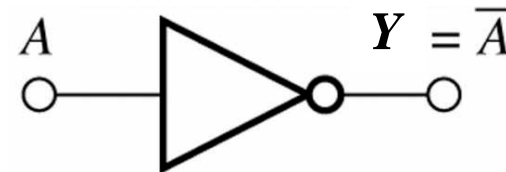
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

NOR  $Y = \overline{A + B}$



A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

NOT



A	Y
0	1
1	0

# Porte logiche elementari realizzate con interruttori ideali



Fig. 1

Tabella della verità

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

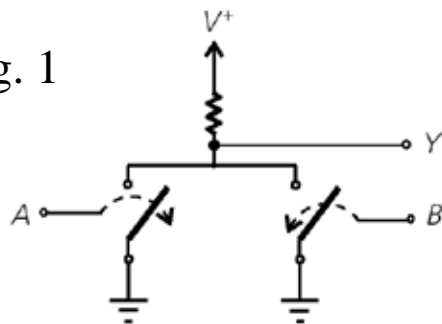


Fig. 2

Tabella della verità

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

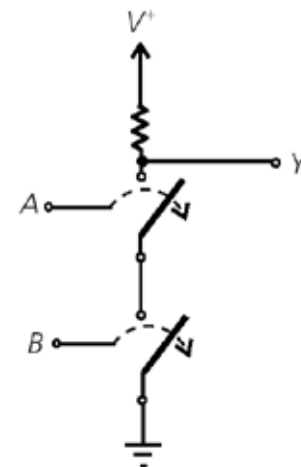


Fig. 3

Tabella della verità

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

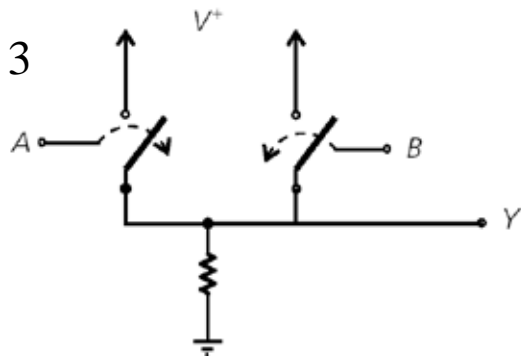
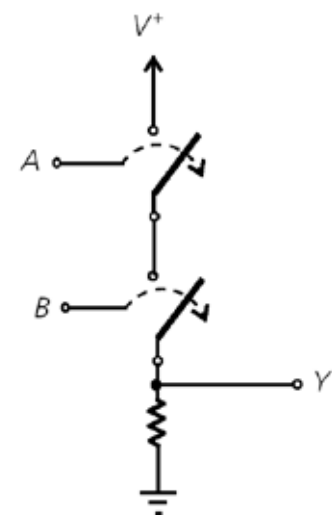


Fig. 4

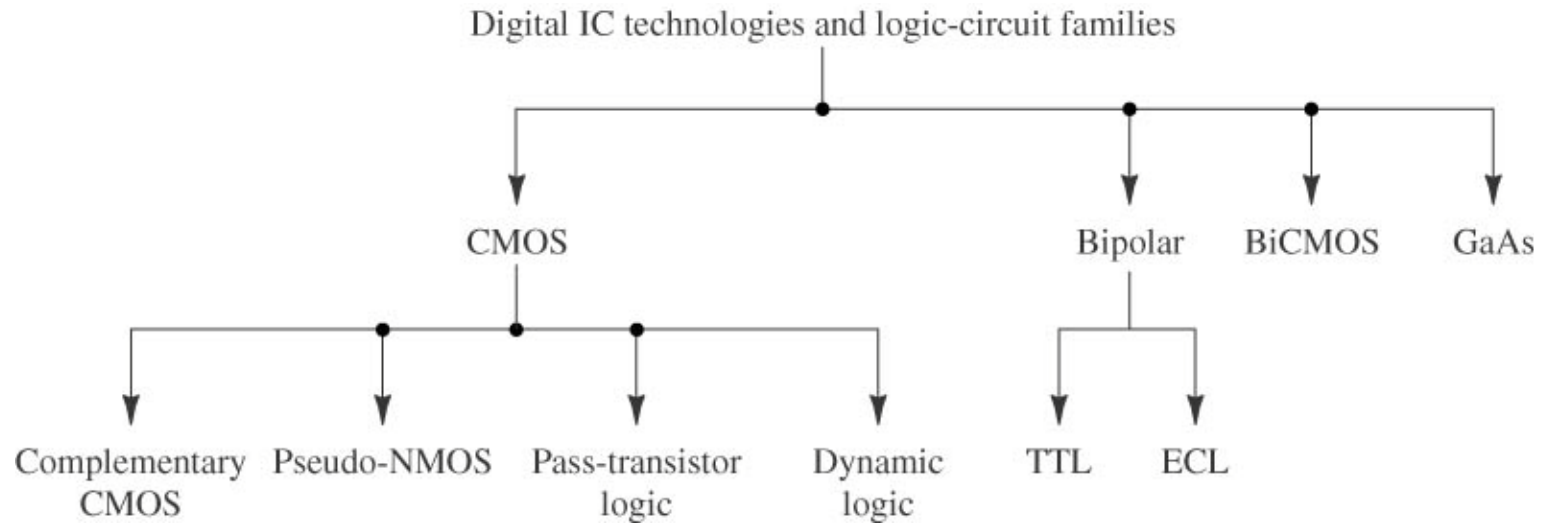
Tabella della verità

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1



# Tecnologie integrate digitali e famiglie logiche

---



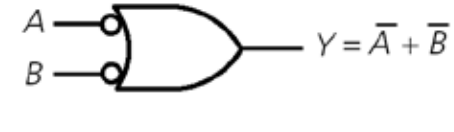
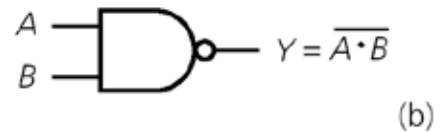
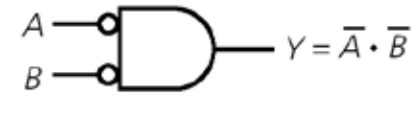
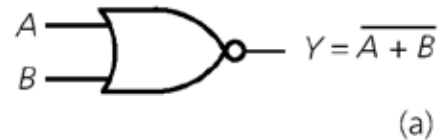


# Equivalenza tra porte logiche per effetto dei teoremi di De Morgan

Teoremi di De Morgan

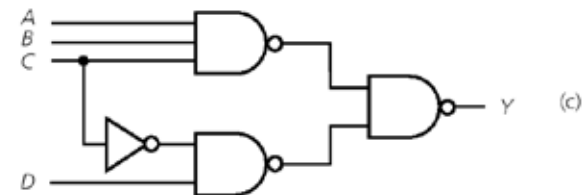
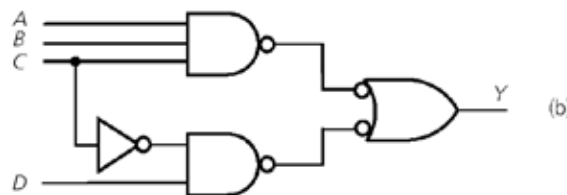
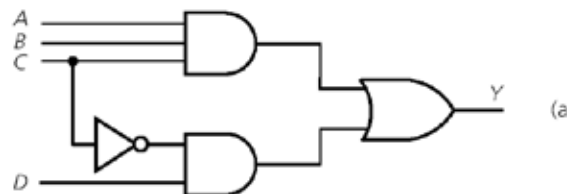
$$\overline{A + B} = \overline{A} \times \overline{B}$$

$$\overline{A \times B} = \overline{A} + \overline{B}$$



Esempio

$$Y = ABC + \overline{C}D = \overline{\overline{ABC + \overline{C}D}} = \overline{\overline{ABC} \times \overline{\overline{C}D}} = \overline{\overline{ABC} \times CD}$$



# Forme canoniche delle funzioni binarie

---

Esempio: mintermini e maxtermini di una funzione di tre variabili

Variabili			Mintermini	Maxtermini
A	B	C		
0	0	0	$\overline{A}\overline{B}\overline{C}$	$A + B + C$
0	0	1	$\overline{A}\overline{B}C$	$A + B + \overline{C}$
0	1	0	$\overline{A}B\overline{C}$	$A + \overline{B} + C$
0	1	1	$\overline{A}BC$	$A + \overline{B} + \overline{C}$
1	0	0	$A\overline{B}\overline{C}$	$\overline{A} + B + C$
1	0	1	$A\overline{B}C$	$\overline{A} + B + \overline{C}$
1	1	0	$AB\overline{C}$	$\overline{A} + \overline{B} + C$
1	1	1	$ABC$	$\overline{A} + \overline{B} + \overline{C}$

# Esempio di espressione di una funzione logica come prodotto di mintermini

A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	0

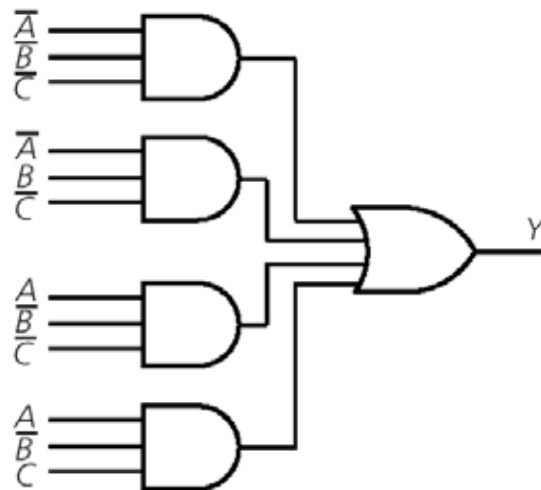
→  $\overline{A}\overline{B}\overline{C}$

→  $\overline{A}B\overline{C}$

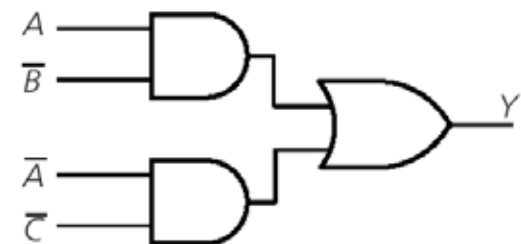
→  $A\overline{B}\overline{C}$

→  $A\overline{B}C$

$$Y = \overline{A}\overline{B}\overline{C} + \overline{A}B\overline{C} + A\overline{B}\overline{C} + A\overline{B}C = \overline{A}\overline{B} + \overline{A}C$$



(a)



(b)



# OR-esclusivo (XOR)

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

→  $\bar{A}B$

→  $A\bar{B}$

$$Y = A \oplus B = A\bar{B} + \bar{A}B$$

