

Практическая работа №15

«Элементарная ячейка памяти»

Цель работы:

- освоение принципов построения и режимов работы асинхронных триггеров;
- освоение принципов построения и режимов работы синхронных триггеров со статическим управлением;
- изучение режимов работы синхронных триггеров с динамическим управлением.
- ознакомление с принципом работы ячейки памяти;
- исследование влияния управляющих сигналов на работу ячейки памяти;
- реализация и исследование ячейки памяти на основе триггеров.

1. Теоретический блок:

Ячейка памяти является фундаментальным строительным блоком компьютерной памяти. Ячейка памяти - это электронная схема, которая хранит один бит двоичной информации, и она должна быть настроена на сохранение логического значения 1 (уровень высокого напряжения) и сброшена на сохранение логического значения 0 (уровень низкого напряжения). Ее значение сохраняется до тех пор, пока оно не будет изменено в процессе установки / сброса. Доступ к значению в ячейке памяти можно получить, прочитав его.

2. Порядок выполнения работы.

2.1 Исследование работы ячейки памяти.

Соберите схему изображенную на рисунке 1.

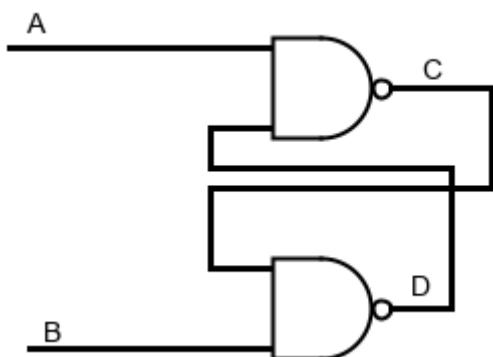


Рисунок 1. Схема работы элементарной ячейки памяти.

Что бы записать ноль: на А подаем 1, а на В – 0. Что бы записать единицу – делаем все наоборот: на А подаем 0, а на В – 1. После записи нужного нам значения можно подать на оба входа единицы – и значение не изменится. Это значит, что схема “запомнила” нужный нам сигнал. Для автоматизации этого процесса дополним схему еще двумя логическими элементами. Точка в месте пересечения двух проводов означает, что сигнал в этом месте раздваивается.

Соберите схему, изображенную на рисунке 2.

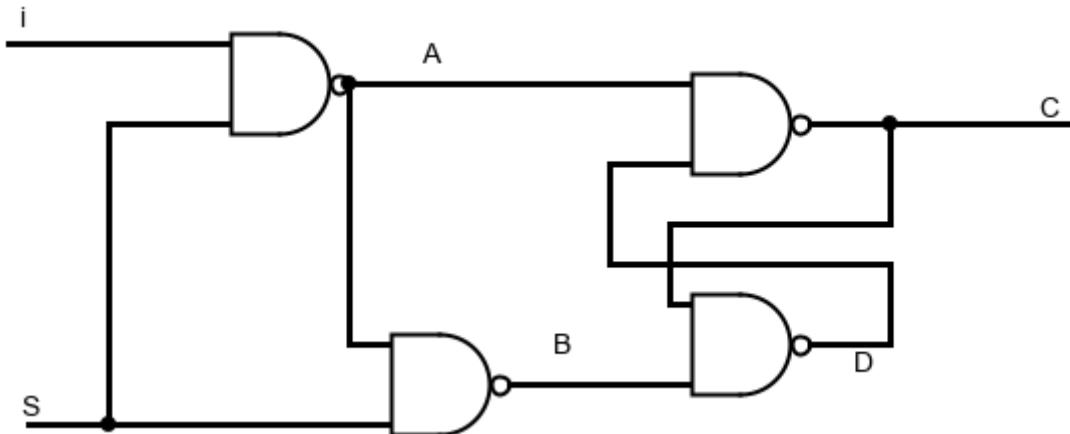


Рисунок 2. Схема работы ячейки памяти.

В этой схеме у нас также два входа и один выход. Если $S = 0$, то I никак не влияет на выходное значение: первый верхний элемент имеет, на нижнем входе единицу, значит независимо от значения входа I он будет продолжать выдавать единицу

Задача:

а) Экспериментальное получение таблицы истинности ячейки памяти.

Включите схему. Подайте на входы схемы все возможные комбинации уровней входных сигналов и наблюдая уровни сигналов на выходах и выходе с помощью логических пробников, составьте таблицу истинности.

Реализация логических схем будет происходить на бесплатных онлайн-ресурсах, таких как:

1. <https://simulator.io/board>
2. <https://logic.ly/demo/>

Задание для отчета по лабораторной работе

1. Собрать схемы логических функций.

2. Составить таблицы истинности для предложенных схем.

Контрольные вопросы.

1. Объясните структуру и режимы работы асинхронного RS-триггеров с прямыми входами.
2. Объясните структуру и режимы работы асинхронного RS-триггеров с инверсными входами.
3. Объясните структуру и режимы работы синхронного RS-триггера со статическим управлением.
4. В чем состоит различие статического и динамического управления триггерами?
5. Как использовать D-триггер в качестве счетного триггера?
6. Объясните режимы работы синхронного JK-триггера.
7. Как использовать JK-триггер в качестве счетного триггера?
8. Какие функции выполняют сигналы на входах R и S микросхем D- и JK-триггеров?