

第六章总线

历年真题考频统计

章节	索引	核心考点	2009	2010	2011	2012	2013	2014	2015	2016	2017	2018	2019	2020	2021	2022	2023	小题考频	大题考频	章节考频
01-1	1	计算机系统层次结构	#11						#12	#12		#12	#12			#18 #20	e)	7		10.0
Ch1	2	计算机的性能指标		#12	#12	#12 &43	#12 &43	#12			#12			#12	#12		#12	° 9	2	16+2
Ch2	3	定点数的表示与运算		&43	&43	&44	#14 &44	#13	#13		&43 &44	#13 #16 #19	#13 &45	#13 &43	#13	#13	#13	11	8	00.40
	4	C语言中各种数据的转换		#14	&43	#13			Çl.	#13	&43							3	2	
	5	IEEE 754标准,浮点数运算	#13	#14	#13	#14	#13	#14	#14		&43 &44	#14		#13	#14	#14	#14	12	2	30+12
	6	数据的对齐和大小端存储						63		#14		#15	#15	#14				4		
	7	半导体随机存取存储器		#16	#14	#16	5	#15	#17			#17 &44			_			6	1	
	8	主存储器与CPU的连接	#15	#15	#15					#16					#15 <mark>&43</mark>	#17	#15	7	1	
Cha	9	低位交叉存储器				&43	4		#18		#13				\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\			2	1	37+25
Ch3	10	高速缓冲存储器(Cache)	#14 #21	#17 <mark>&44</mark>	&44	#17 <mark>&43</mark>	&43	#16 <mark>&45</mark>	#15 #16	#15 <u>&45</u>	#14	&44	<u>&46</u>	#15 &44	#16	#16	&43 &44		11	3/+25
	11	虚拟存储器		#17	&44	&43	#16 <u>&43</u>	&45	#16	<u>&45</u>		&44	#14 <mark>&46</mark>	#15 <u>&44</u>	⁰ <mark>&44</mark>	#15	&43	6	10	
	12	磁盘存储器					#20 #21		#20				#20			&43		4	1	
Ch4	13	指令格式		&43			&44	&44	&44		#16	#15	&45	77/ 8	&43	#19	&44	3	7	14+17
	14	指令的寻址方式	#16	&43	#16 #17		#17 <u>&44</u>	#17 <u>&44</u>		#17	#15	#18	&45	#16	&43		#17 <u>&44</u>	10	6	
	15	CISC与RISC	#17		o 3						&44							1	1	
	16	程序的机器级代码表示									&44		&45				&44		3	
	17	CPU的功能和基本结构	1	#18	&43				&43 &44	#18 #20		#19			#17 <mark>&43</mark>	&43		5	5	29+21
	18	指令执行过程							&44				° #17		#21 <u>&43</u>	&43		2	3	
Ch5	19	数据通路的功能和基本结构	&44	&43			& 44		&43	#20	#19				#18	&43	#18	4	5	
Cno	20	控制器的功能和工作原理	#19 &44		#19	#18		#18 <mark>&45</mark>	&43 &44		#18 <u>&44</u>		#16			&43		6	6	
	21	指令流水线	#18	#19	#18	& 44	#18	#16 <mark>&44</mark>		#19	#17	#20	#18	#17			#19	11	2	
	22	多处理器的基本概念									75/	4				#22		1		
	23	总线概念和常见总线标准	#20	#20	#20	#20	#19 &43		#19	#21 &44	#20				#19			9	2	
	24	总线的性能指标				#19	&43	#19 #20				#21	#19	#19			#20	7	1	
Ch6+Ch7	25	外部设备和I/O接口		#22		#21		#21	#21		#21	&43			#20			6	1	46+12
Ch6+Ch7	26	程序查询方式			#22							&43					#22	2	1	40+12
	27	程序中断方式	#22 &43	#21	#21	#22	#22	#22	#22	#22 &44	#22	#22 &43	#21	#18 #20 #21	#22	#21	#21 #22	18	3	
	28	DMA方式	&43			&43	#22			0.0		&43	#22	#22		&44	#22	4	4	
	29	加法器														&43	#16	1	1	
其他	30	乘法电路																		1+1
	31	除法电路							4											
已删		海明码					#15	4 10										1		1+0



【命题重点】

- 1. 总线的分类、特点, 各类总线上传输的内容。
- 2. 总线的性能指标,传输周期,时钟周期,时钟频率,总线宽度,总线带宽等。
- 3. 总线的 3 种集中仲裁方式的性质, 优缺点, 信号线数等。
- 4.3 种总线异步定时方式的性质。
- 5. 常见的总线标准(特别是当前常用的)及特点。

21年408大纲已 删除"总线仲裁"

22年408大纲已 删除"总线标准"

注: 考408的同学,可以不复习"总线仲裁"和"总线标准"考自命题的同学,根据学校考试大纲确定是否需要复习

章节	索引	核心考点	2009	2010	2011	2012	2013	2014	2015	2016	2017	2018	2019	2020	2021	2022	2023	小题考频	大题考频	章节考频
Ch6+Ch7	23	总线概念和常见总线标准	#20	#20	#20	#20	#19 <mark>&43</mark>		#19	#21 &44	#20				#19			9	2	46+12
	24	总线的性能指标				#19	&43	#19 #20				#21	#19	#19			#20	7	1	

考点23 总线概念与分 类

考点23: 总线概念与分类



历年考频: 小题×6、综合题×2

【考点笔记】总线的分类

总线是一组能为多个部件分时共享的公共信息传送线路。按功能划分,计算机系统中总线可以分为以下3类。

总线类型	定义
片内总线	是 CPU 芯片内部寄存器与寄存器之间、寄存器与 ALU 之间的公共连接线
系统总线	计算机系统内各功能部件(CPU、主存、I/O 接口)之间相互连接的总线
通信总线	用于计算机系统之间或计算机系统与其他系统之间信息传送的总线

【考点笔记】系统总线

系统总线按传送信息内容的不同,又可分为以下3类。

类型	传输内容
数据总线	双向传输总线。它既可以把 CPU 的数据传送到存储器或输入输出接口等其他部件,也可以将其他部件的数据传送到 CPU。位数与机器字长、存储字长有关。 数据的含义是广义的,可以是真正的数据,也可以是指令代码或状态信息,甚至可以是控制信息, 因此数据总线上传送的并不一定仅仅是真正意义上的数据
地址总线	单向传输总线。用来指出数据总线上的源数据或目的数据所在的主存单元或 I/O 端口的地址。位数与存储单元的个数有关
控制总线	传输控制信息,包括 CPU 送出的控制命令和主存(或外设)返回 CPU 的反馈信号

有的地方,会按连接部件不同,分为:

- ① 处理机总线:连接 CPU-北桥芯片
- ②主存总线:连接 主存-北桥芯片
- ③ I/O总线: 连接 各种I/O控制器-南桥芯片

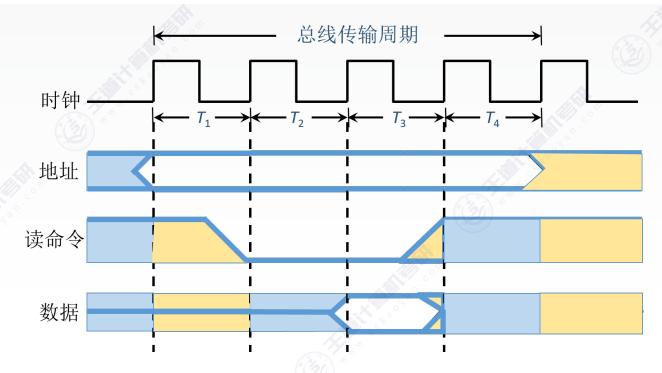
按数据传输方式,分为:

- ①并行总线
- ②串行总线

【考点笔记】总线的两种基本定时方式

(1) 同步通信方式

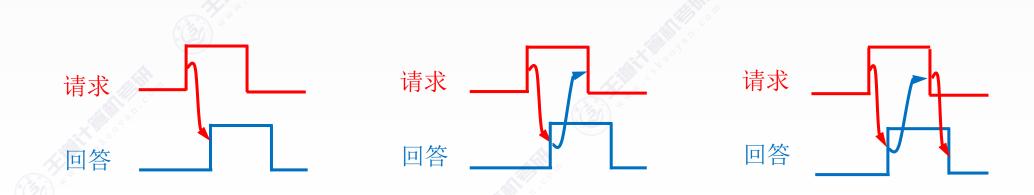
在同步通信方式中,系统采用一个统一的时钟信号来协调发送和接收双方的传送定时关系。时钟产生相等的时间间隔,每个间隔构成一个总线周期。在一个总线周期中,发送方和接收方可以进行一次数据传送。因为采用统一的时钟,每个设备发送或接收信息都在固定的总线传送周期中,一个总线的传送周期结束,下一个总线传送周期开始。



(2) 异步通信方式

在异步通信方式中,没有统一的时钟,也没有固定的时间间隔,完全依靠传送双方相互制约的"握手"信号来实现定时控制。主设备提出交换信息的"请求"信号,经接口传送到从设备;从设备接到主设备的请求后,通过接口向主设备发出"回答"信号。

根据"请求"和"回答"信号的撤销是否互锁,又分为不互锁、半互锁、全互锁三种类型。



2016_21.下列关于总线设计的叙述中,错误的是____。

- A. 并行总线传输比串行总线传输速度快
- B. 采用信号线复用技术可减少信号线数量
- C. 采用突发传输方式可提高总线数据传输率
- D. 采用分离事务通信方式可提高总线利用率

答案:A 解析:

初看可能会觉得A正确,并行总线传输通常比串行总线传输速度快,但这不是绝对的。在实际时钟频率比较低的情况下,并行总线因为可以同时传输若干比特,速率确实比串行总线快。但是,随着技术的发展,时钟频率越来越高,并行导线之间的相互干扰越来越严重,当时钟频率提高到一定程度时,传输的数据已经无法恢复。而串行总线因为导线少,线间干扰容易控制,反而可以通过不断提高时钟频率来提高传输速率,A错误。总线复用是指一种信号线在不同的时间传输不同的信息。可以使用较少的线路传输更多的信息,从而节省了空间和成本。故B正确。突发(猝发)传输是在一个总线周期中,可以传输多个存储地址连续的数据,即一次传输一个地址和一批地址连续的数据,C正确。分离事务通信即总线复用的一种,相比单一的传输线路可以提高总线的利用率,D正确。



考点23: 总线标准(22大纲已删)

注: 408考生可跳过该部分,自命题考生根据报考学校的大纲自己判断(不过复习一下也花不了太多时间)



历年考频: 小题×3、综合题×0

趋势: 串行替代并行

ISA(并行总线, 1984提出) 系统总线 EISA(并行总线, 1988年提出, 在ISA基础上增加位宽) FBS、QPI(串行总线,Intel提出的两种系统总线,用于连接CPU与北桥芯片,QPI又称为multi-FSB) VESA(并行总线, 1991年提出, 用于传输图像) PCI(并行总线、1992年提出、速度和VESA差不多、但是总线工作频率可以独立于CPU主频、用于连接显卡、 声卡、网卡等,支持即插即用) 局部总线 APG(并行总线, 1996年提出, 从PCI2.1基础上扩展而来, 用于连接显存与主存) 总线标准 PCI-E(串行总线, 2001年提出, 工作频率很高, 支持全双工通信) RS-232C(串行总线, 1970年提出, 用于极慢速的电传打印机) SCSI(并行总线, 1986年提出, 用于连接硬盘、打印机、扫描仪等) 连接各 种外设 PCMCIA(并行总线,1991年提出,用于连接外部存储卡,目的是增强个人电脑的信息互换) 设备总线 (通信总线) USB(串行总线,1996年提出,采用差模信号,每次传递1bit,工作频率可以很高) IDE(并行总线, 1986年提出, 又称ATA总线, Parallel ATA, 主要用于连接硬盘、光驱等) 连接硬盘

SATA(串行总线, 2001年提出, Serial ATA, 主要用于连接硬盘、光驱等)

总线标准

2017_20. 下列关于多总线结构的叙述中,错误的是___。

A. 靠近CPU的总线速度较快 B. 存储器总线可支持突发传送方式

C. 总线之间须通过桥接器相连 D. PC I-Express×I6采用并行传输方式

答案:D 解析:

多总线结构用速率高的总线连接高速设备,用速率低的总线连接低速设备。一般来说,CPU是计算机的核心,是计算机中速度最快的设备之一,所以A正确。突发传送方式把多个数据单元作为一个独立传输处理,从而最大化设备的吞吐量。现实中一般用支持突发传送方式的总线提高存储器的读写效率,B正确。各总线通过桥接器相连,后者起流量交换作用。PCI-Express总线都采用串行数据包传输数据,所以选D。

总线标准

2012_20. 下列关于USB总线特性的描述中,错误的是___。

A. 可实现外设的即插即用和热拔插

B. 可通过级联方式连接多台外设

C. 是一种通信总线,连接不同外设

D. 同时可传输2位数据,数据传输率高

答案:D 解析:

USB(通用串行总线)的特点有:①即插即用;②热插拔;③有很强的连接能力,采用菊花链形式将众多外设连接起来;④有很好的可扩充性,一个USB控制器可扩充高达127个外部USB设备;⑤高速传输,速度可达480Mbps。所以A、B、C都符合USB总线的特点。对于D,USB是串行总线,不能同时传输2位数据。

总线标准

2010_20. 下列选项中的英文缩写均为总线标准的是___。

A . PCI、CRT、USB、EISA B . ISA、CPI、VESA、EISA C . ISA、SCSI、RAM、MIPS D . ISA、EISA、PCI、PCI-Express

答案:D 解析:

典型的总线标准有:ISA、EISA、VESA、PCI、PCI-Express、AGP、USB、RS-232C等。A中的CRT是纯平显示器;B中的CPI是每条指令的时钟周期数;C中的RAM是半导体随机存储器、MIPS是每秒执行多少百万条指令数。



考点24: 总线的性能指标



历年考频: 小题×7、综合题×1

【考点笔记】总线性能指标

性能指标	定义
总线时钟周期	总线时钟周期就是机器的时钟周期 (注:不一定)
总线时钟频率	总线时钟频率是总线时钟周期的倒数,即机器的时钟频率
总线传输周期	总线传输周期是指一次总线操作所需的时间,包含若干个总线时钟周期
总线工作频率	总线工作频率是总线传输周期的倒数
总线宽度	总线上能够同时传输的数据位数,通常是指数据总线的根数
总线带宽	单位时间内总线上可传输数据的位数
心线市见	总线带宽 = 总线宽度×总线工作频率

【考点笔记】猝发(突发)传输方式

常规传输:一次传输一个地址和一个数据。

猝发(突发)传输:在一个总线周期中,可以传输多个存储地址连续的数据,即一次传输一个地址和一批地址连续的数据。

(注: 猝发传输常用于 主存-Cache 之间的"块"传输)

通常, 主存总线可以支持猝发传输方式

有的总线采用<mark>信号线复用技术:</mark>一种信号线在不同的时间传输不同的信息。可以使用较少的线传输更多的信息,从而节省了空间和成本。

2014_19. 某同步总线采用数据线和地址线复用方式,其中地址/数据线有32根,总线时钟频率为66MHz,每个时钟周期传送两次数据(上升沿和下降沿各传送一次数据),该总线的最大数据传输率(总线带宽)是___。

A . 132 MB/s

B . 264 MB/s

C . 528 MB/s

D . 1056 MB/s

答案:C 解析:

数据线有32根,也就是一次可以传送32bit/8=4B的数据,66MHz意味着有66M个时钟周期,而每个时钟周期传送两次数据,可知总线每秒传送的最大数据量为66M×2×4B=528MB,所以总线的最大数据传输率为528MB/s,选C。

2018_21. 下列选项中,可提高同步总线数据传输率的是___。

I.增加总线宽度

Ⅲ.支持突发传输

A. 仅I、I C. 仅II、IV Ⅱ.提高总线工作频率 IV.采用地址/数据线复用

> B. 仅I、I、II D. I、I、II和IV

答案:B 解析:

总线数据传输率=总线工作频率*总线带宽(=总线宽度/8),所以Ⅰ和Ⅱ会影响总线数据传输率。采用突发传输方式(也称猝发传输),在一个总线周期内传输存储地址连续的多个数据字,从而提高了传输效率。采用地址/数据线复用只是减少了线的数量,节省了成本,并不能提高传输率。



【命题重点】

- 1. 总线的分类、特点, 各类总线上传输的内容。
- 2. 总线的性能指标,传输周期,时钟周期,时钟频率,总线宽度,总线带宽等。
- 3. 总线的 3 种集中仲裁方式的性质, 优缺点, 信号线数等。
- 4.3 种总线异步定时方式的性质。
- 5. 常见的总线标准(特别是当前常用的)及特点。

21年408大纲已 删除"总线仲裁"

22年408大纲已 删除"总线标准"

总线相关的 绝世好大题!

章节	索引	核心考点	2009	2010	2011	2012	2013	2014	2015	2016	2017	2018	2019	2020	2021	2022	2023	小题考频	大题考频	章节考频
Ch6+Ch7	23	总线概念和常见总线标准	#20	#20	#20	#20 #	19 &43		#19	#21 &44	#20				#19			9	2	46+12
	24	总线的性能指标				#19	&43	#19 #20				#21	#19	#19			#20	7	1	

2013年43题涉及考点: 总线分类、总线的性能指标、突发传送、地址线复用技术、多体交叉存储器、Cache等