

好消息！好消息！



特大好消息！！

- 本视频涉及两种内存优化技术，分别是“双端口RAM”和“多模块存储器”
- 其中，“双端口RAM”已从408大纲删除，但由于部分自命题院校依然会考这个概念，视频中仍然保留了这部分内容
- 408考生简要了解“双端口RAM”即可，408考试不考。
- 408考生重点掌握“多模块存储器”，这是考试重点。
- 建议自命题考生认真学习“双端口RAM”，掌握基本概念即可，这个考点大概率以概念型选择题的形式考察。

本节内容

双口RAM & 多模块存储器

存取周期



存取周期：可以连续读/写的最短时间间隔

注：DRAM芯片的恢复时间比较长，有可能是存取时间的几倍（SRAM的恢复时间较短）

如：存取时间为 r ，存取周期为 T ， $T=4r$



我能怎么办
我也很绝望啊

多核CPU都要访存，怎么办？

CPU的读写速度比主存快很多，
主存恢复时间太长怎么办？

知识总览

提升主存速度

双口 RAM

多模块存储器

单体多字存储器

多体并行存储器

高位交叉编址

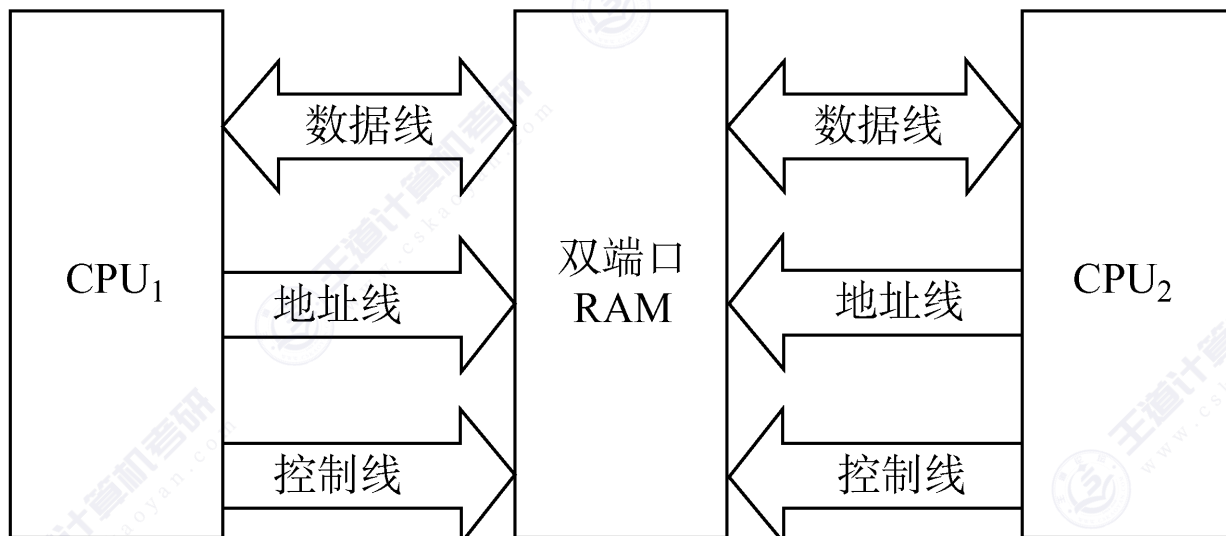
低位交叉编址

实际应用：如何让你的电脑变成“双通道内存”？



双端口RAM

需要有两组完全独立的数据线、地址线、控制线。CPU、RAM中也要有更复杂的控制电路



作用：优化多核CPU访问一根内存条的速度

解决方法：置“忙”信号为0，由判断逻辑决定暂时关闭一个端口（即被延时），未被关闭的端口正常访问，被关闭的端口延长一个很短的时间段后再访问。

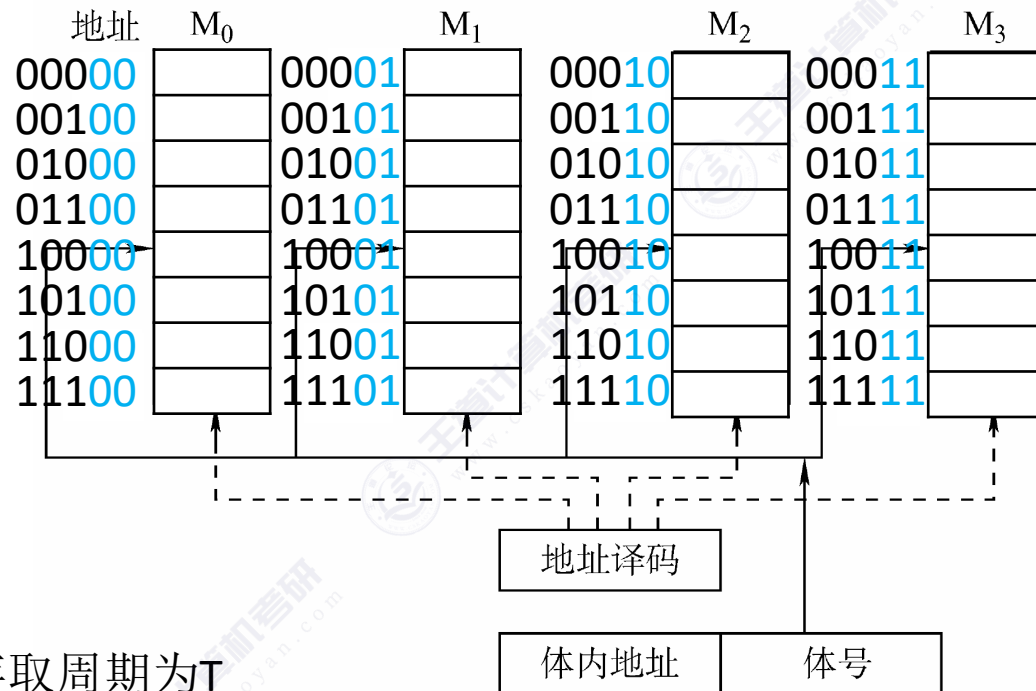
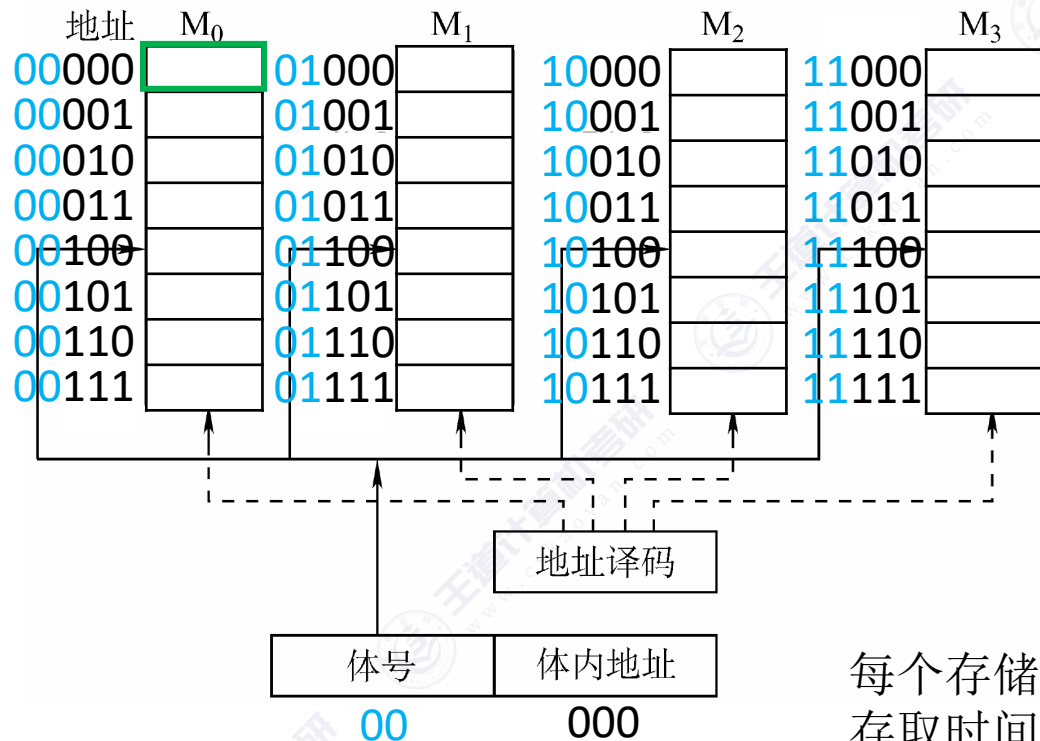
两个端口对同一主存操作有以下4种情况：

1. 两个端口同时对不同的地址单元存取数据。😊
2. 两个端口同时对同一地址单元读出数据。😊
3. 两个端口同时对同一地址单元写入数据。😞写入错误
4. 两个端口同时对同一地址单元，一个写入数据，另一个读出数据。😞读出错误

对比操作系统
“读者-写者问题”

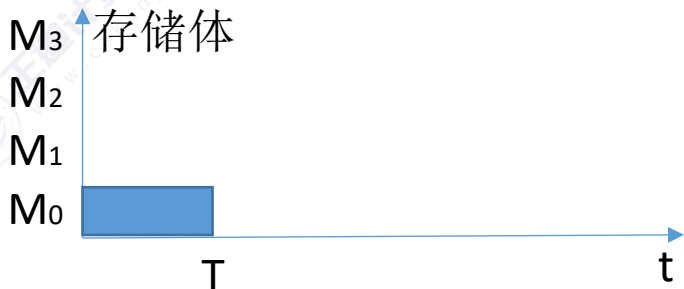
多体并行存储器

可理解为“四根内存条”



每个存储体存取周期为T
存取时间为r，假设 $T=4r$

高位交叉编址的多体存储器



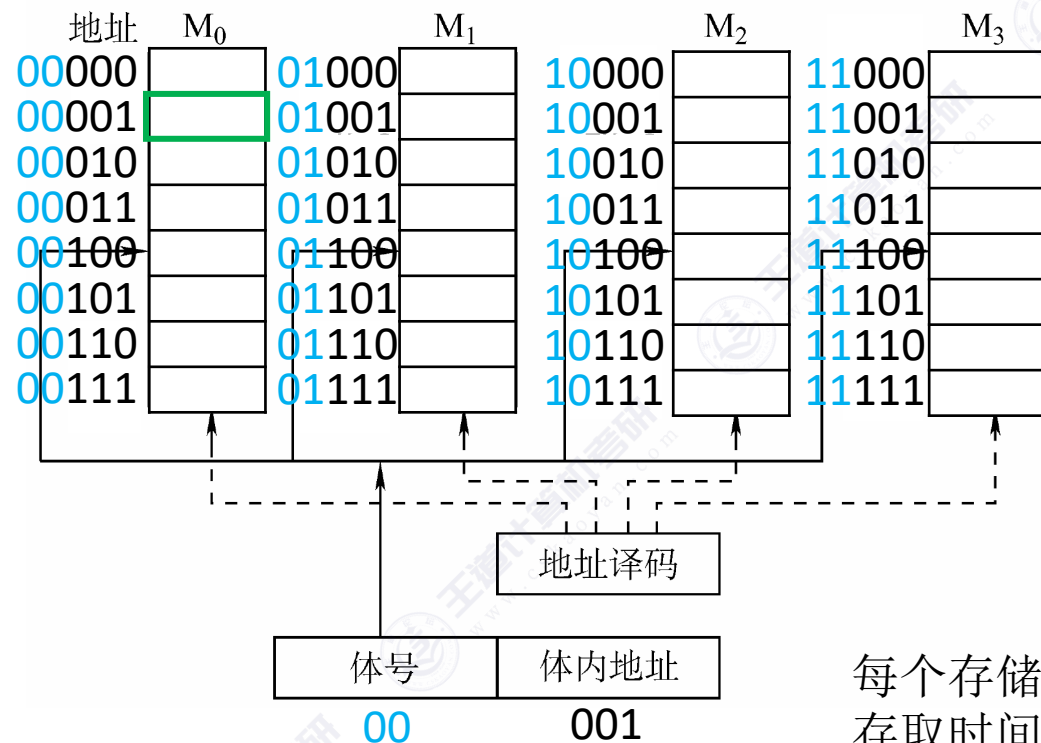
连续访问:

00000
00001
00010
00011
00100

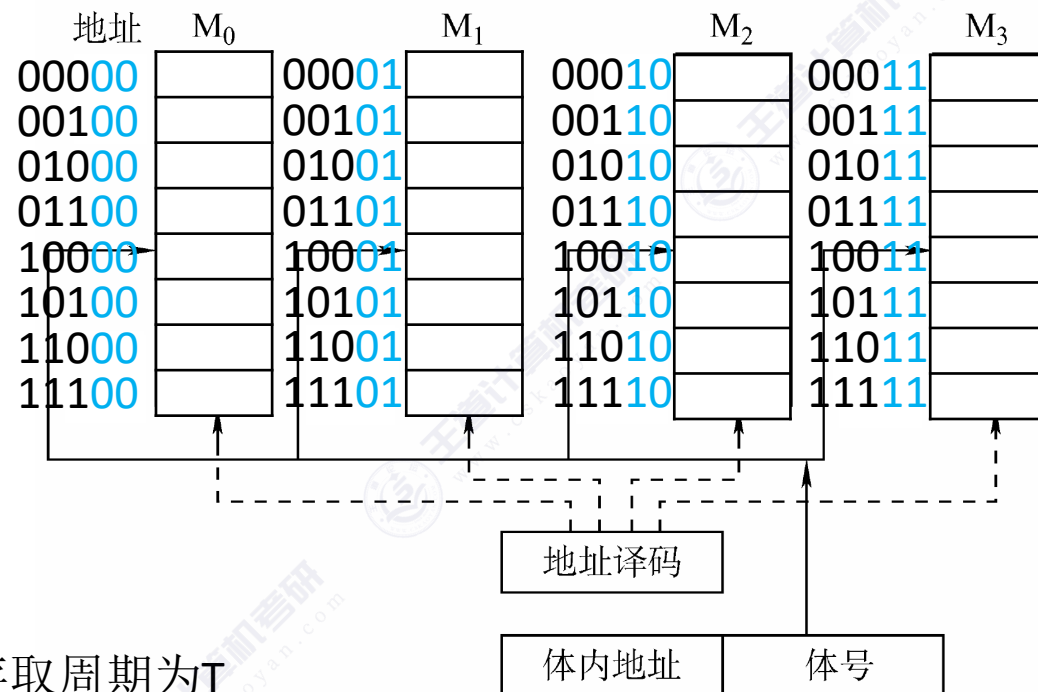
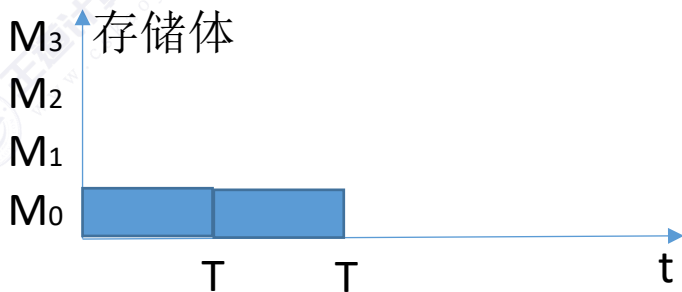
低位交叉编址的多体存储器

多体并行存储器

可理解为“四根内存条”



高位交叉编址的多体存储器



低位交叉编址的多体存储器

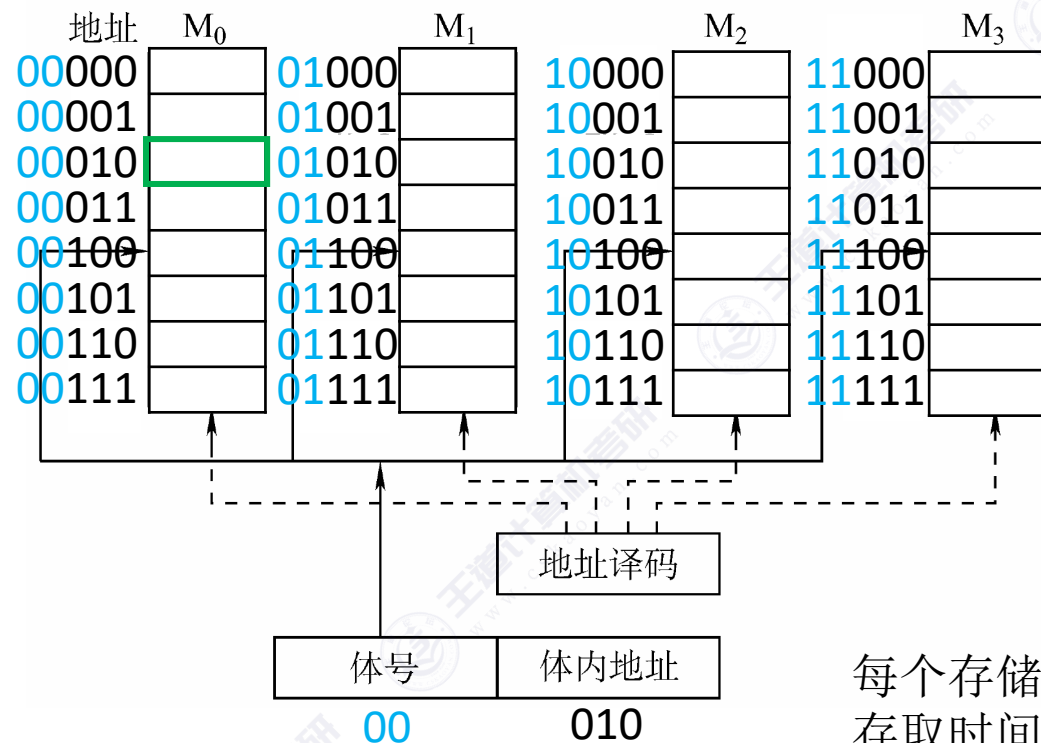
每个存储体存取周期为T
存取时间为r, 假设 $T=4r$

连续访问:

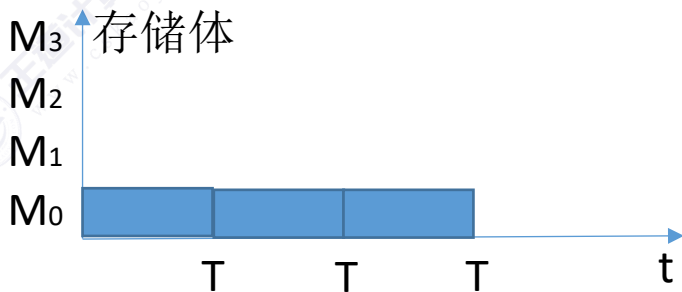
00000
00001
00010
00011
00100

多体并行存储器

可理解为“四根内存条”



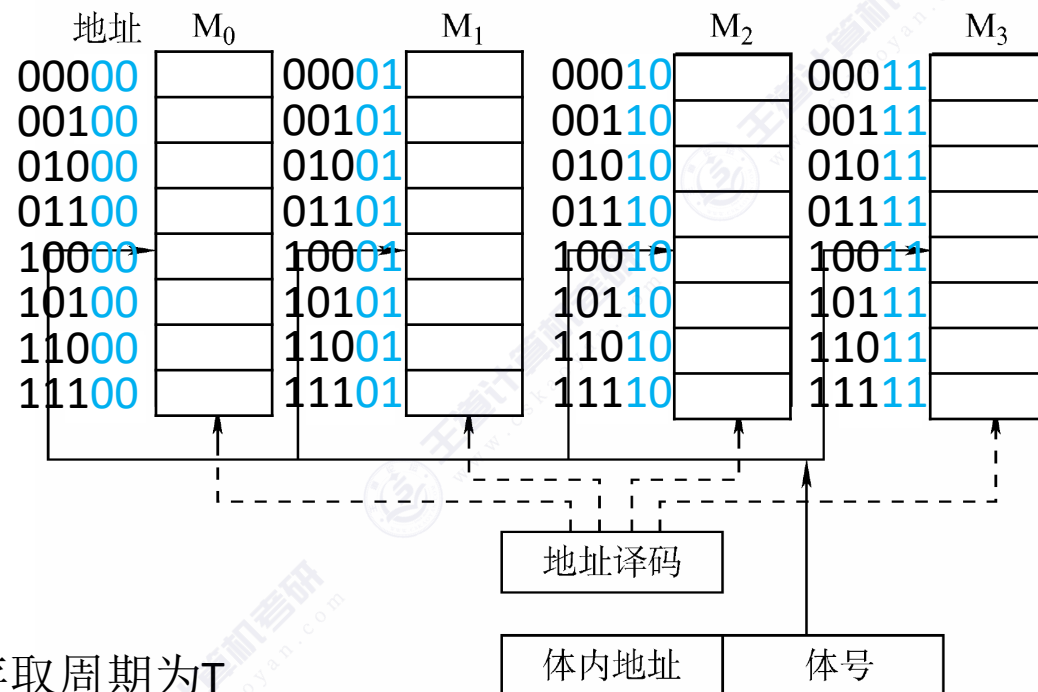
高位交叉编址的多体存储器



每个存储体存取周期为 T
存取时间为 r , 假设 $T=4r$

连续访问:

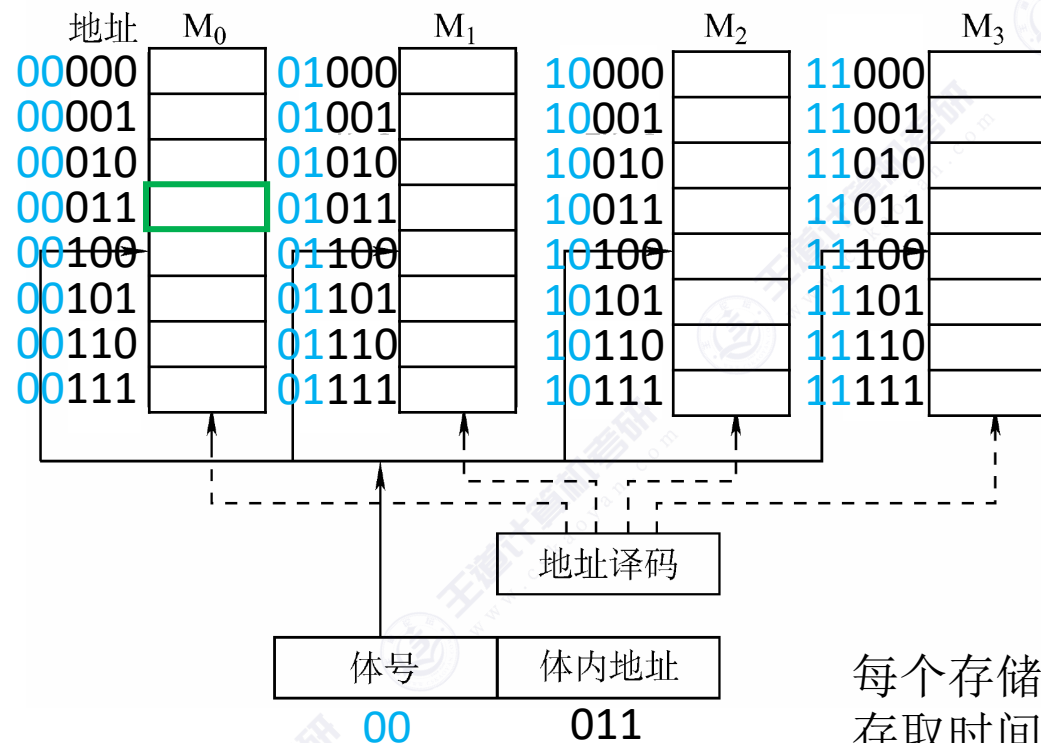
00000
00001
00010
00011
00100



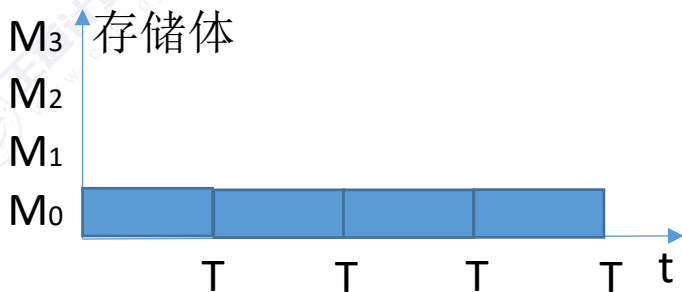
低位交叉编址的多体存储器

多体并行存储器

可理解为“四根内存条”



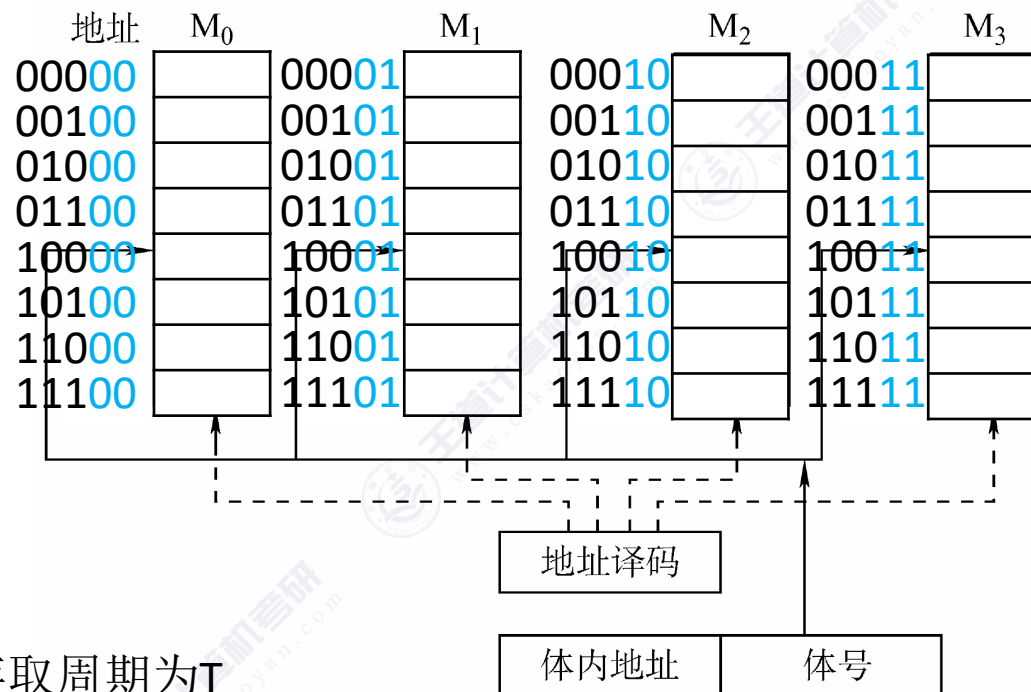
高位交叉编址的多体存储器



每个存储体存取周期为T
存取时间为r, 假设 $T=4r$

连续访问:

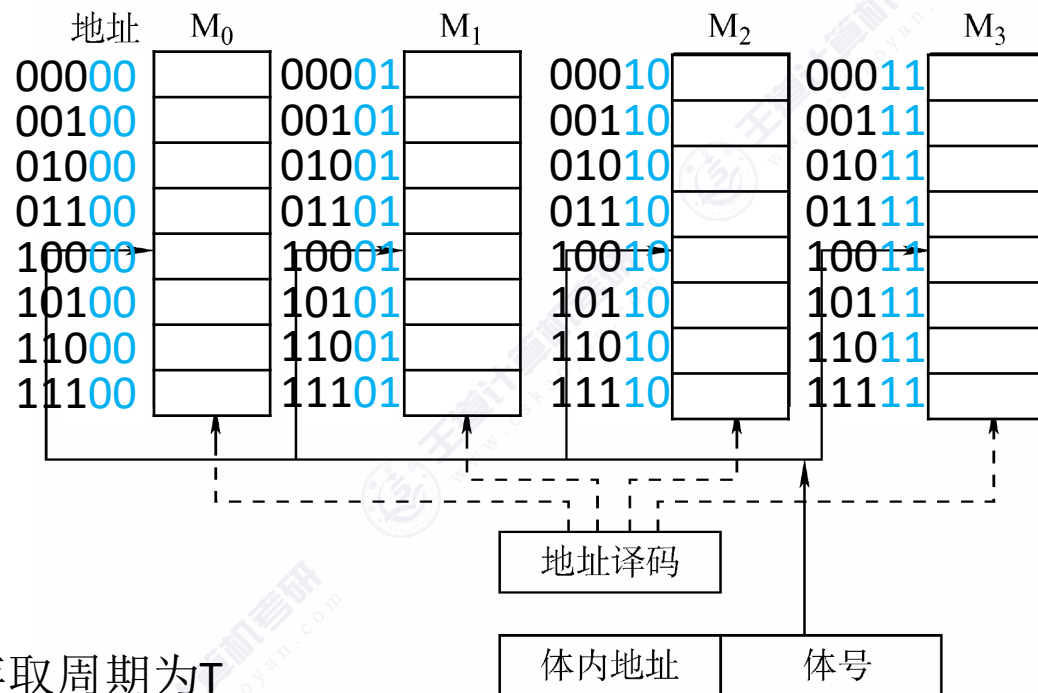
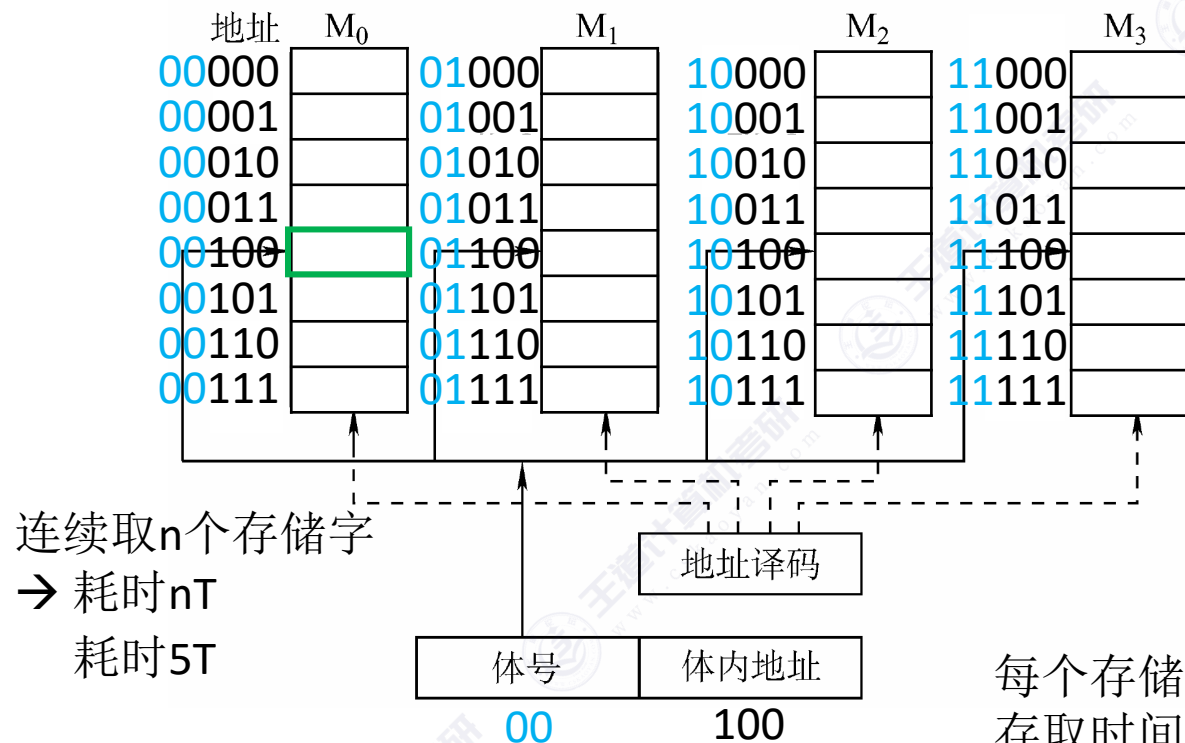
00000
00001
00010
00011
00100



低位交叉编址的多体存储器

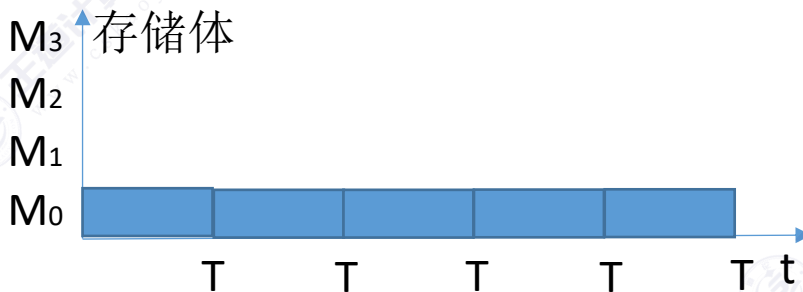
多体并行存储器

可理解为“四根内存条”



每个存储体存取周期为T
存取时间为r, 假设 T=4r

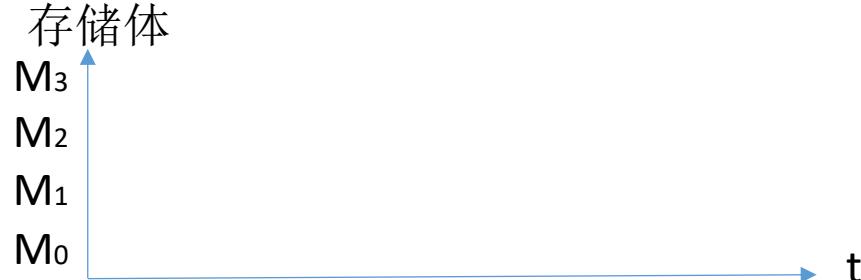
高位交叉编址的多体存储器



连续访问:

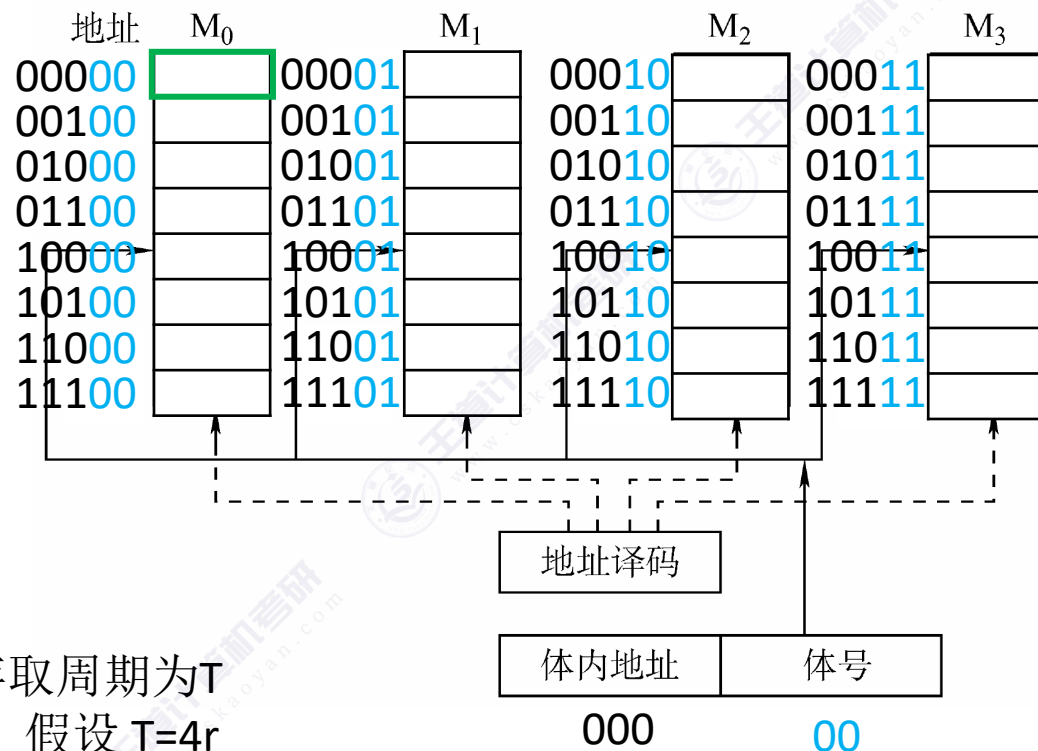
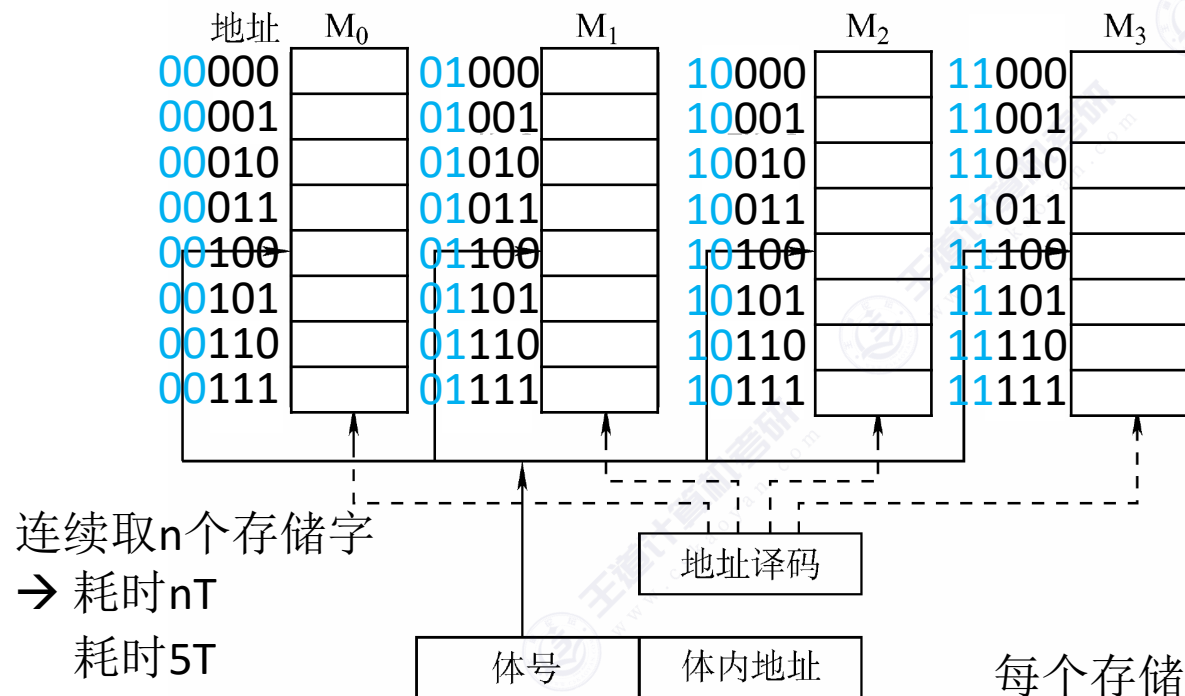
00000
00001
00010
00011
00100

低位交叉编址的多体存储器



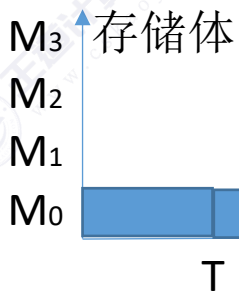
多体并行存储器

可理解为“四根内存条”



每个存储体存取周期为T
存取时间为r, 假设 $T=4r$

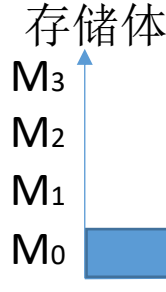
高位交叉编址的多体存储器



连续访问:

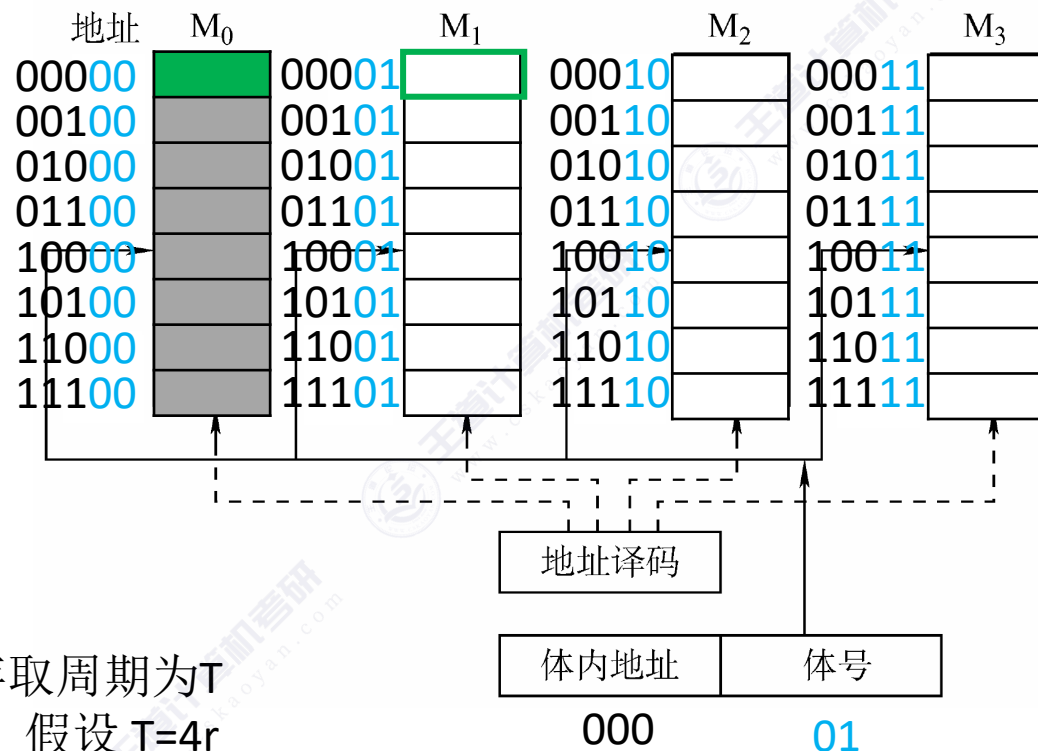
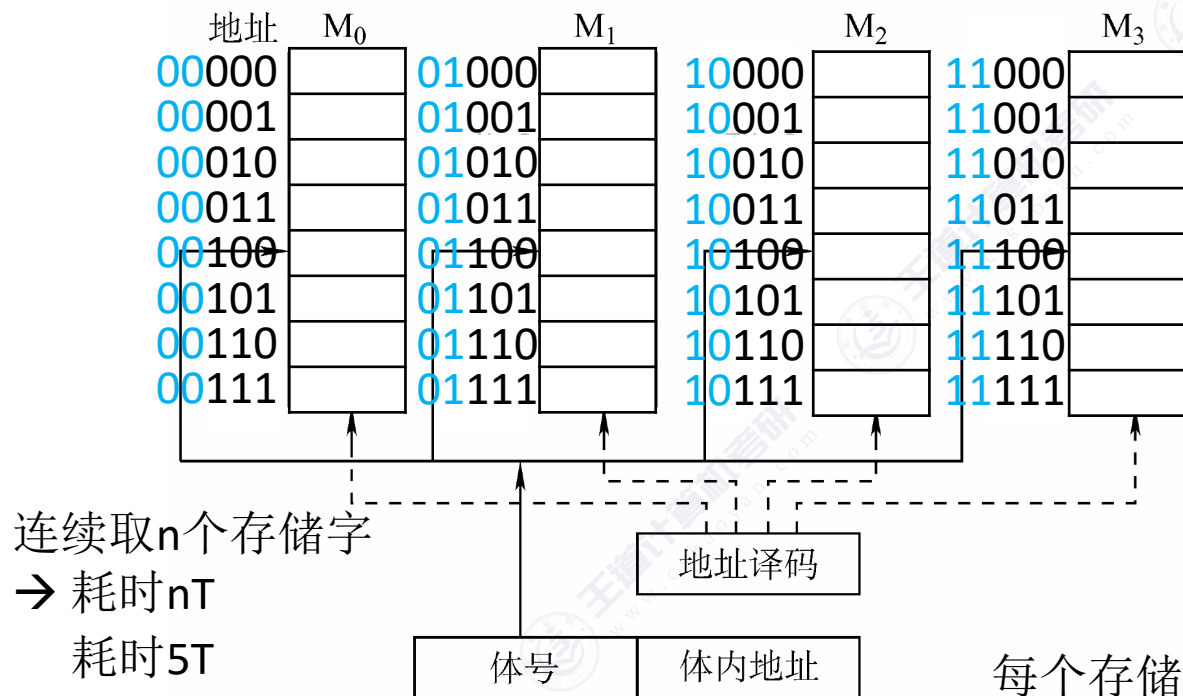
00000
00001
00010
00011
00100

低位交叉编址的多体存储器



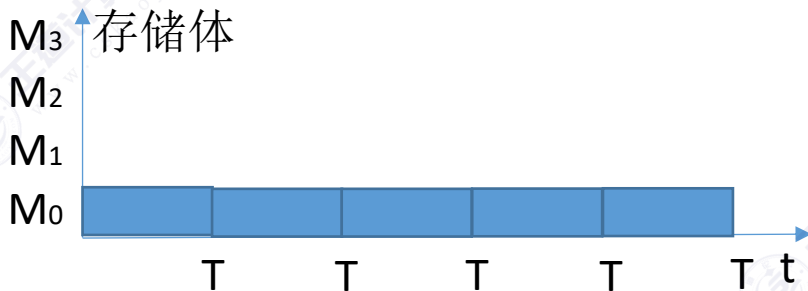
多体并行存储器

可理解为“四根内存条”



每个存储体存取周期为T
存取时间为r, 假设 $T=4r$

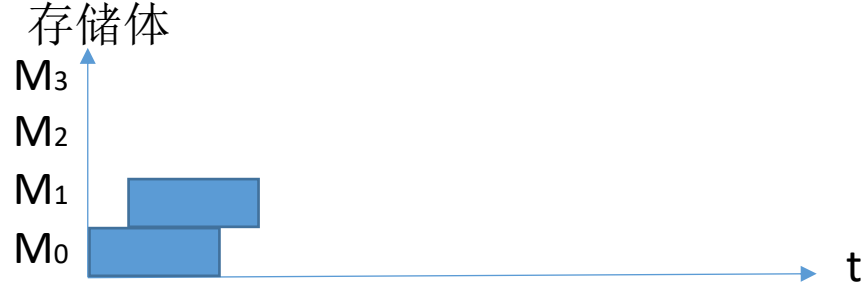
高位交叉编址的多体存储器



连续访问:

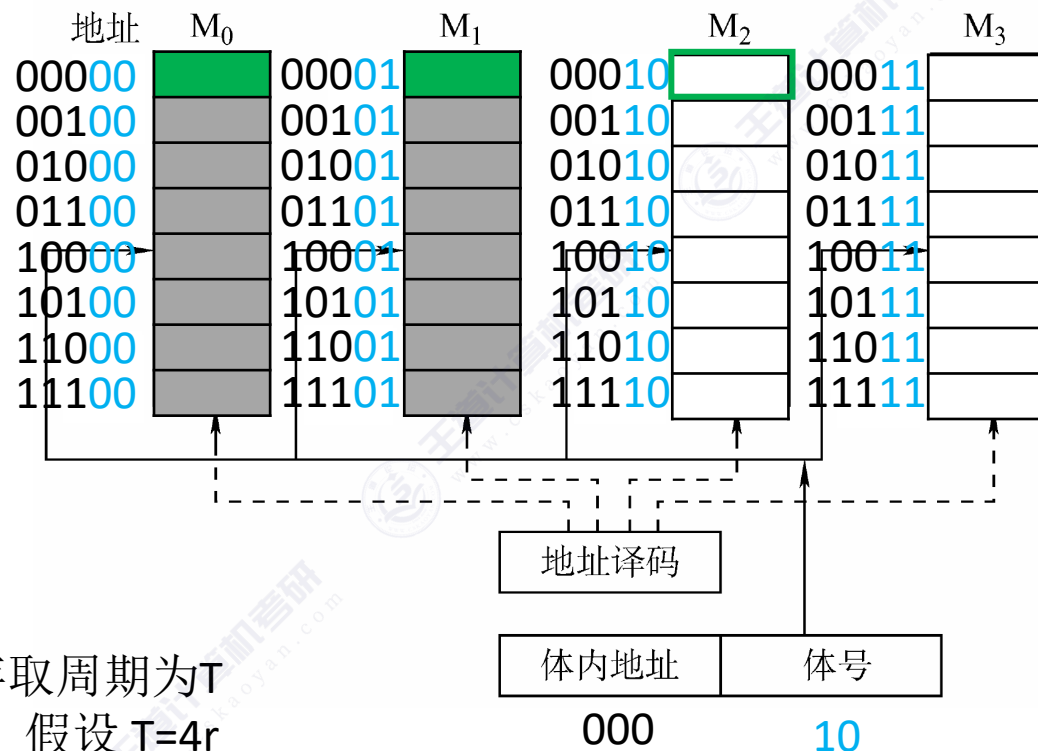
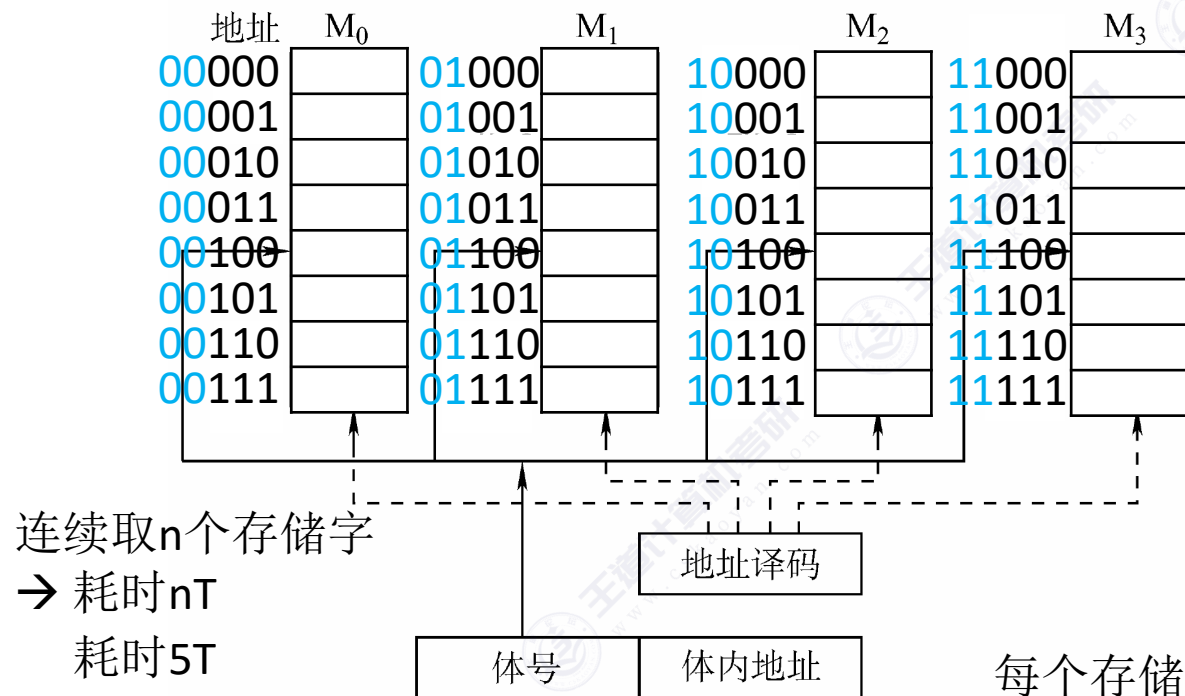
00000
00001
00010
00011
00100

低位交叉编址的多体存储器



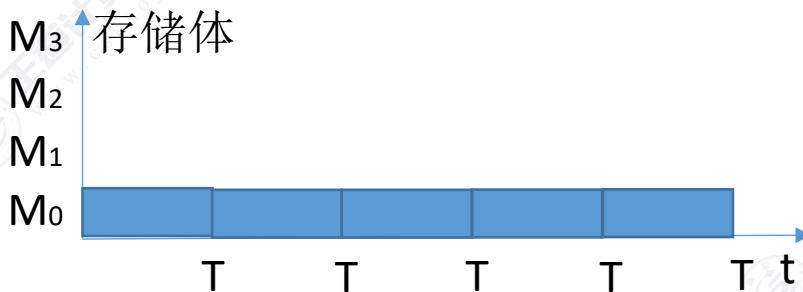
多体并行存储器

可理解为“四根内存条”



每个存储体存取周期为T
存取时间为r, 假设 $T=4r$

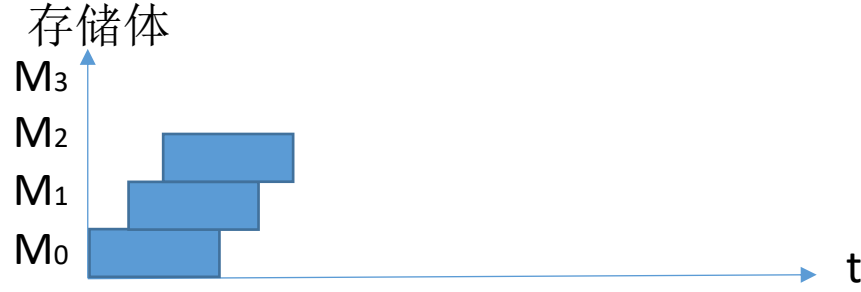
高位交叉编址的多体存储器



连续访问:

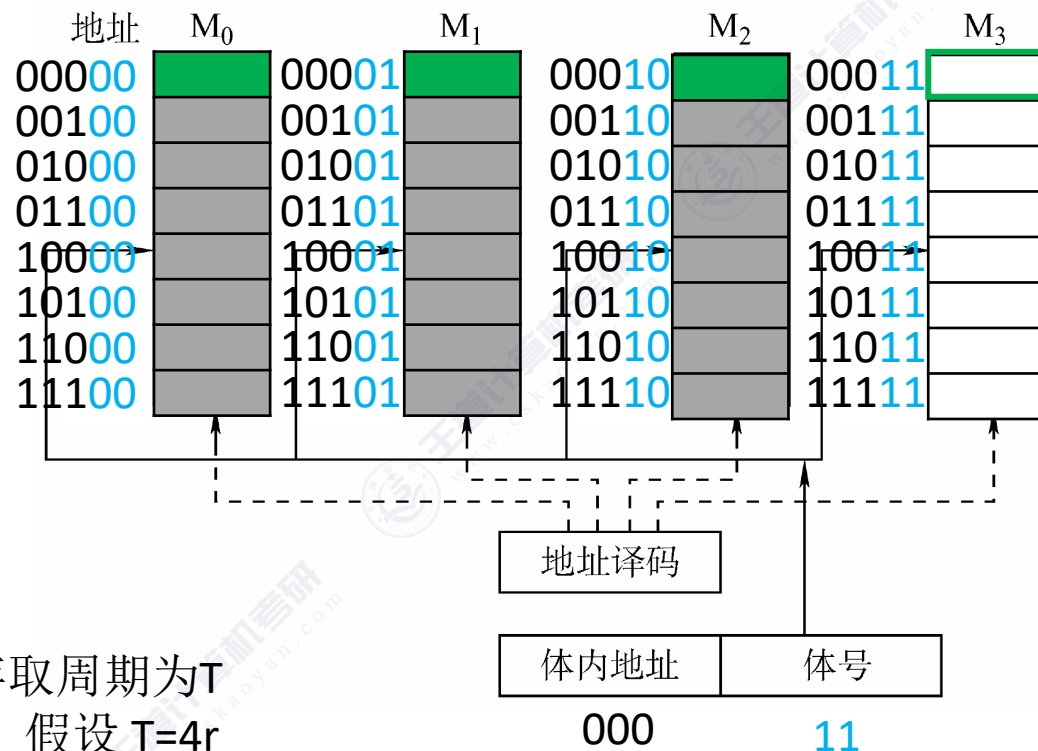
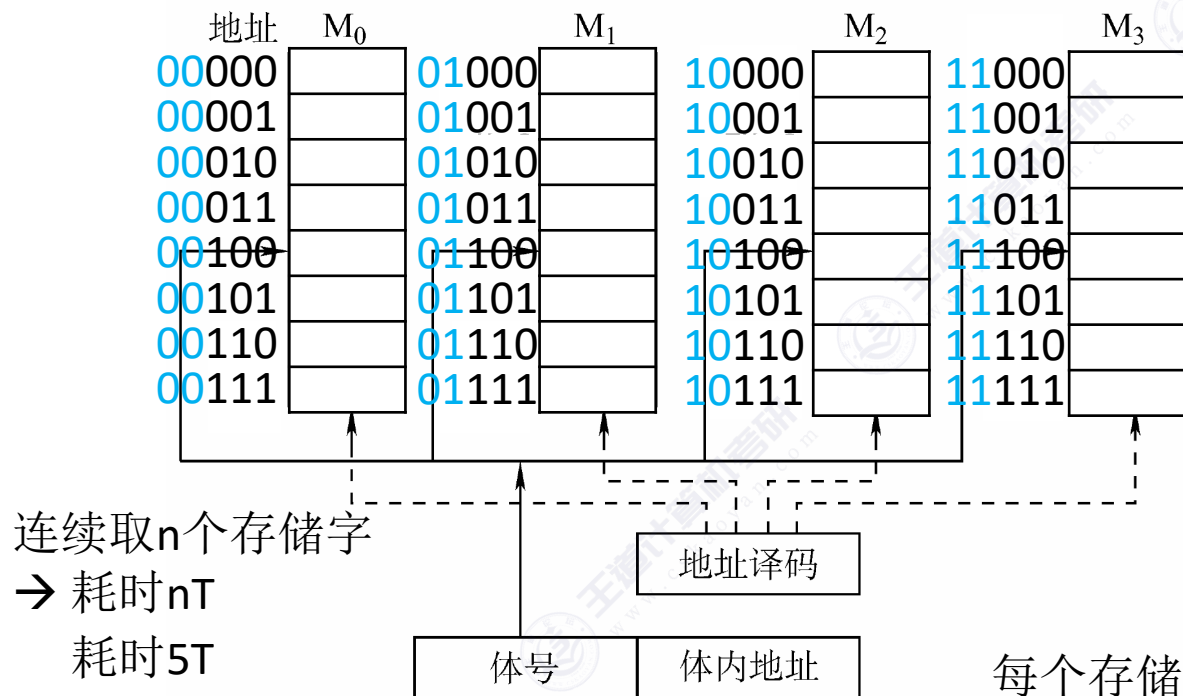
00000
00001
00010
00011
00100

低位交叉编址的多体存储器



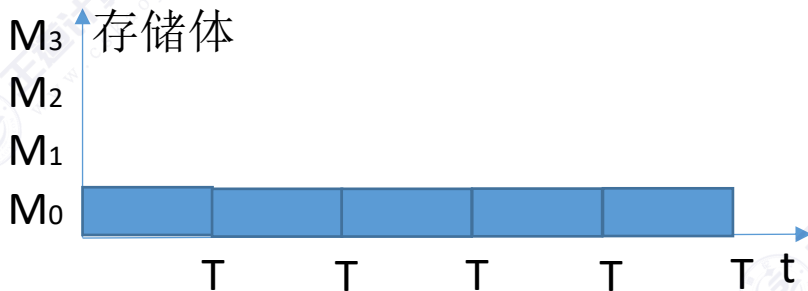
多体并行存储器

可理解为“四根内存条”



每个存储体存取周期为T
存取时间为r, 假设 $T=4r$

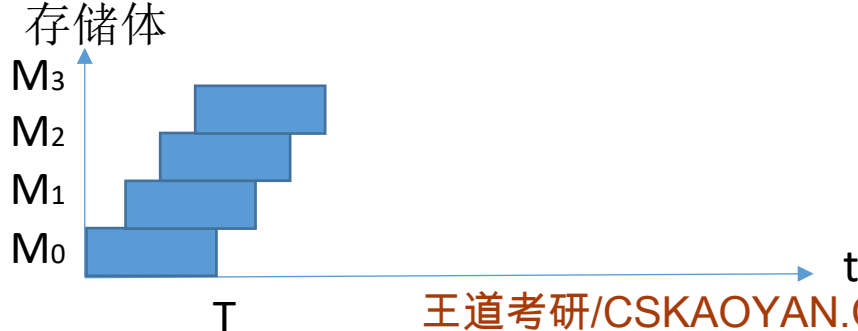
高位交叉编址的多体存储器



连续访问:

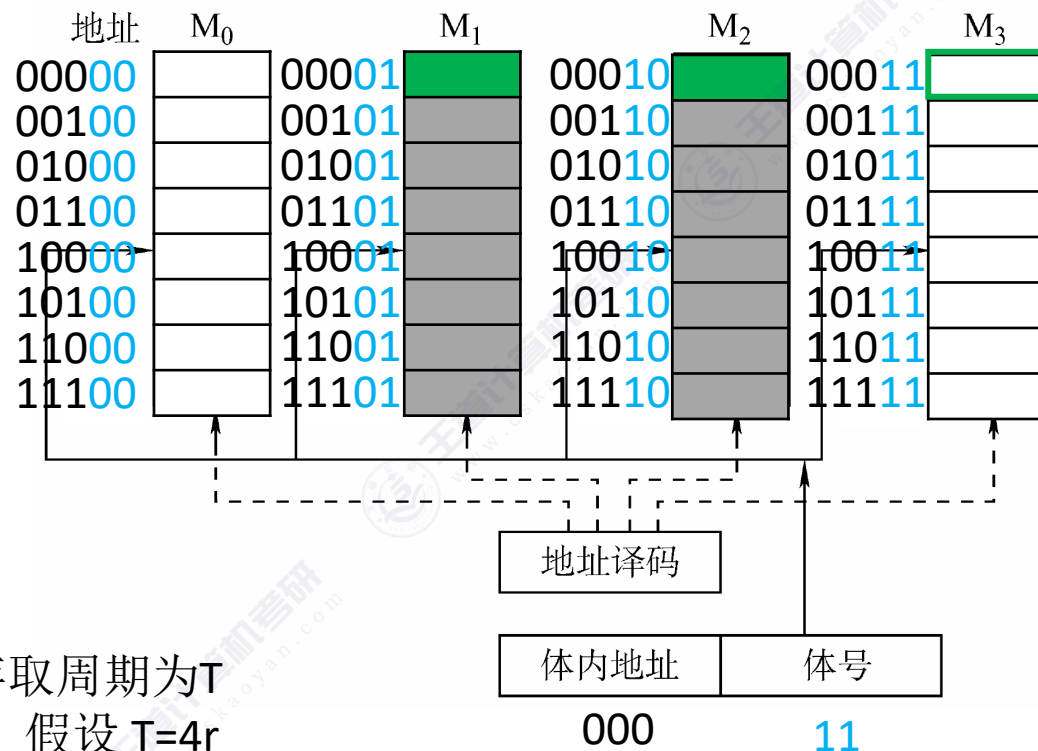
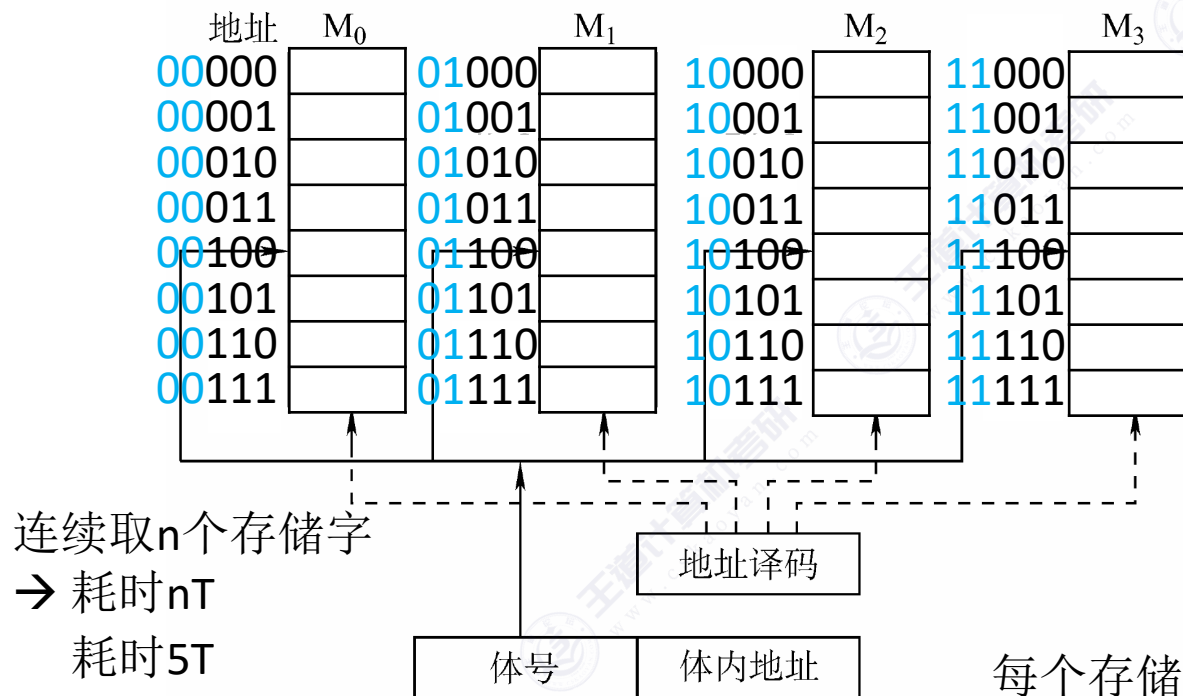
00000
00001
00010
00011
00100

低位交叉编址的多体存储器



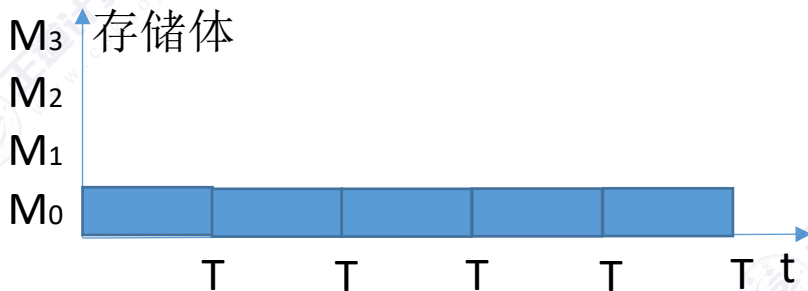
多体并行存储器

可理解为“四根内存条”



每个存储体存取周期为T
存取时间为r, 假设 $T=4r$

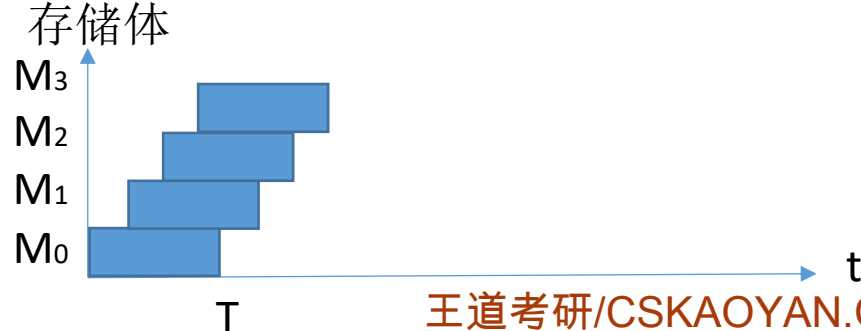
高位交叉编址的多体存储器



连续访问:

00000
00001
00010
00011
00100

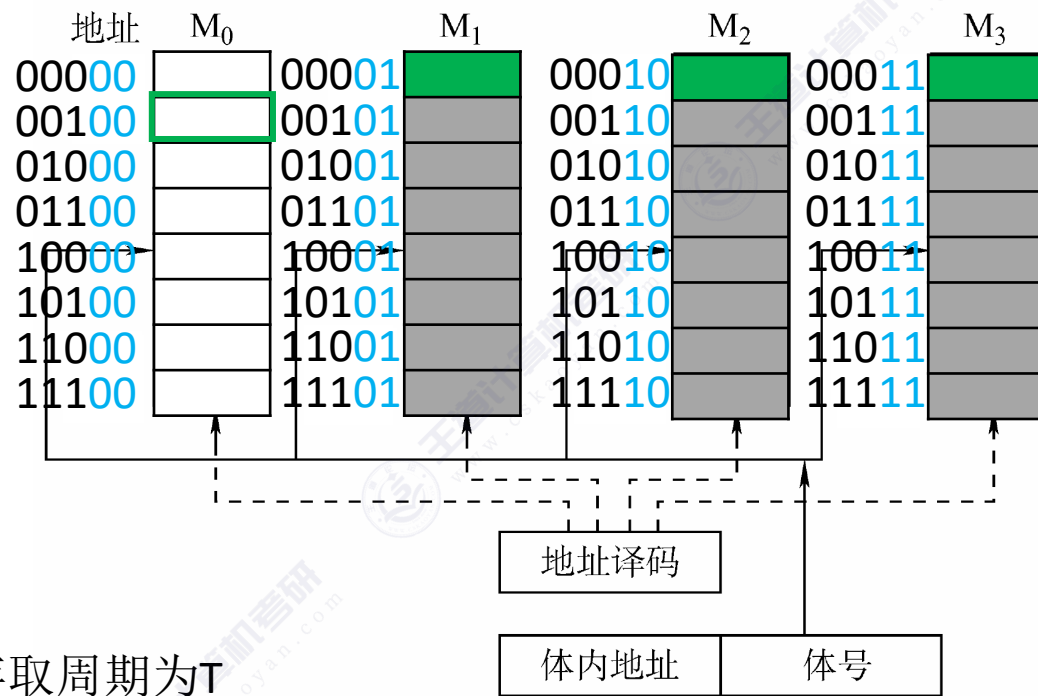
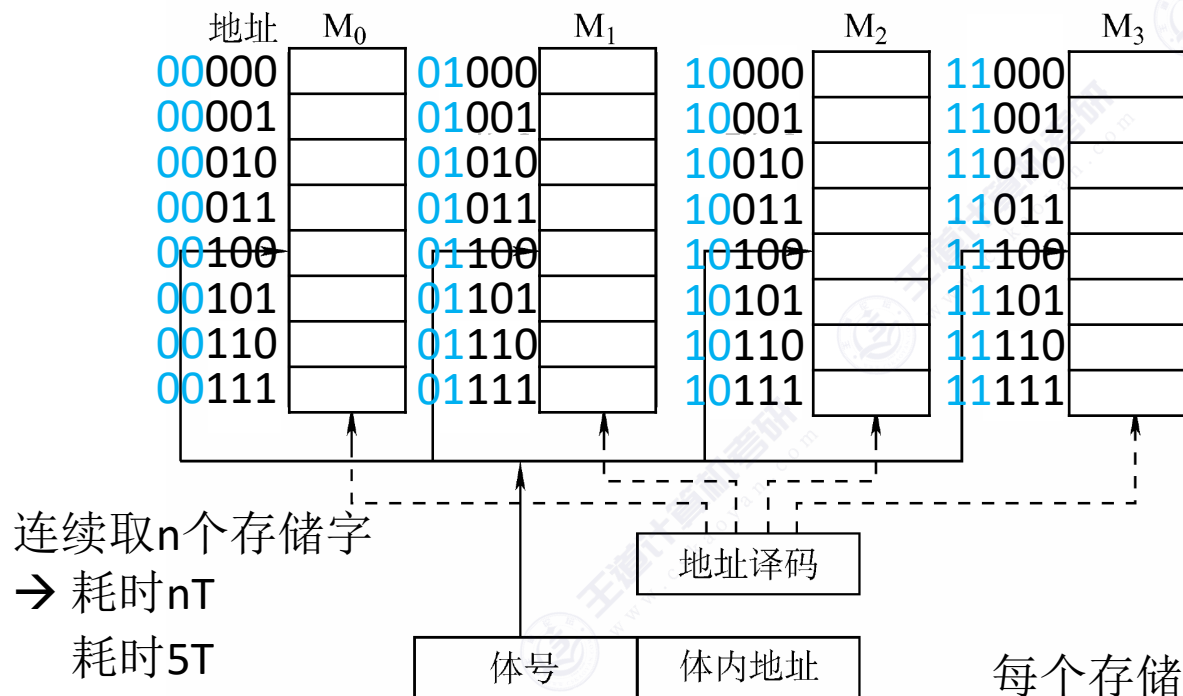
低位交叉编址的多体存储器



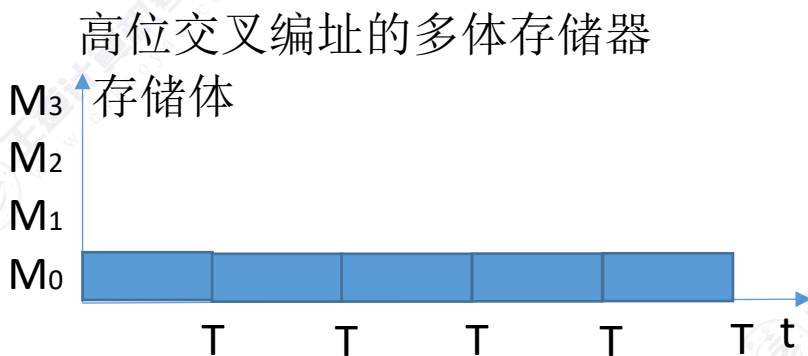
多体并行存储器

可理解为“四根内存条”

思考：为什么要探讨“连续访问”的情况？

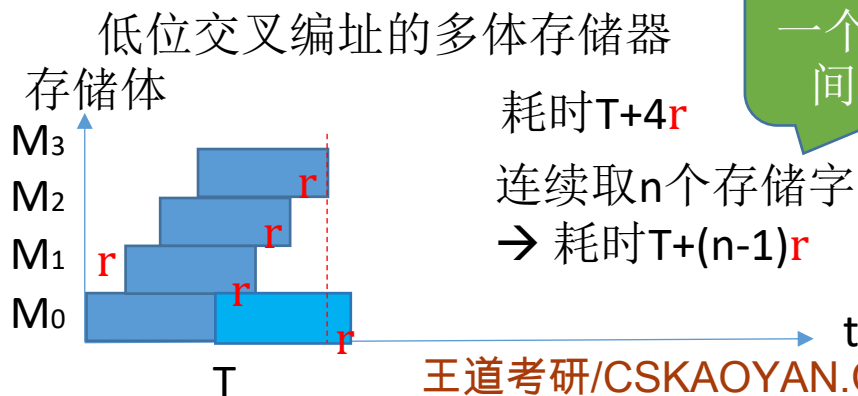


每个存储体存取周期为T
存取时间为r，假设 T=4r



连续访问：

00000
00001
00010
00011
00100



宏观上读写一个字的时
间接近 r

应该取几个“体”？

思考：给定一个地址 x ，如何确定它属于第几个存储体？

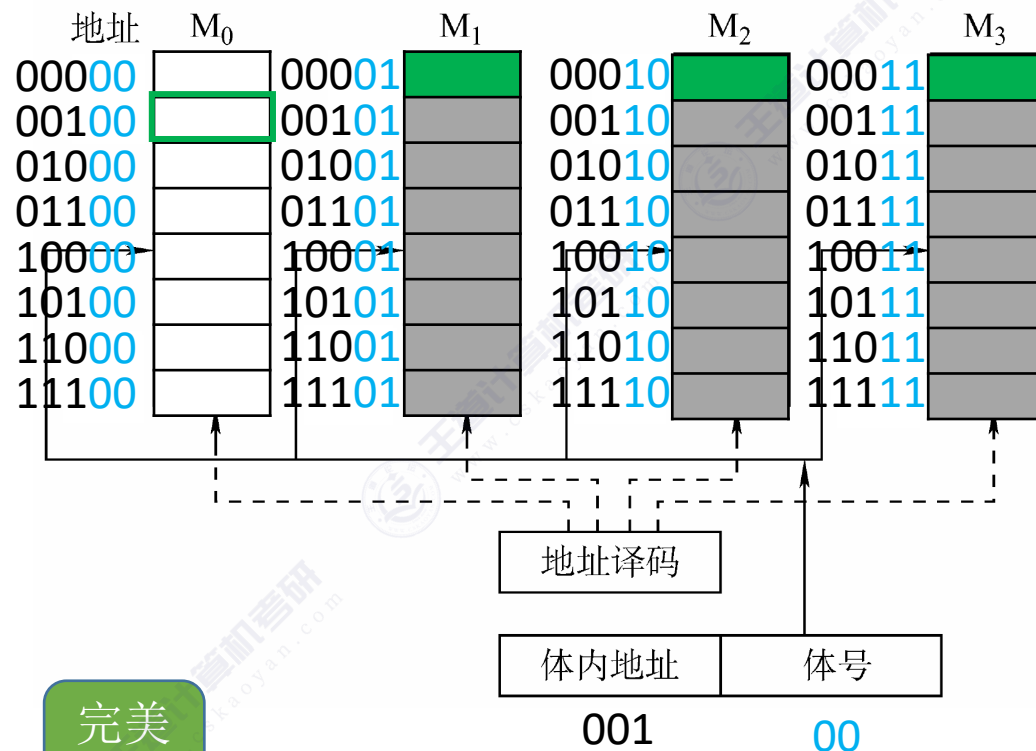
采用“**流水线**”的方式并行存取（宏观上并行，微观上串行）

宏观上，一个存储周期内， m 体交叉存储器可以提供的数据量为单个模块的 m 倍。

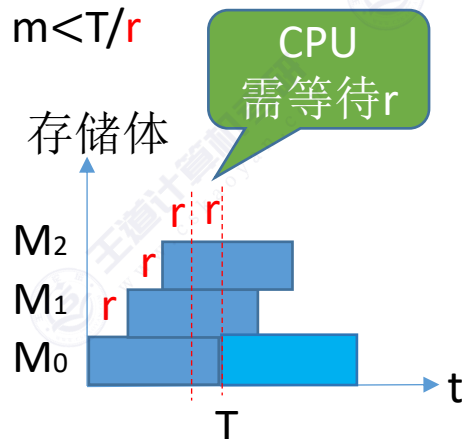
两种常见描述

存取周期为 T ，**存取时间为 r** ，为了使流水线不间断，应保证模块数 $m \geq T/r$

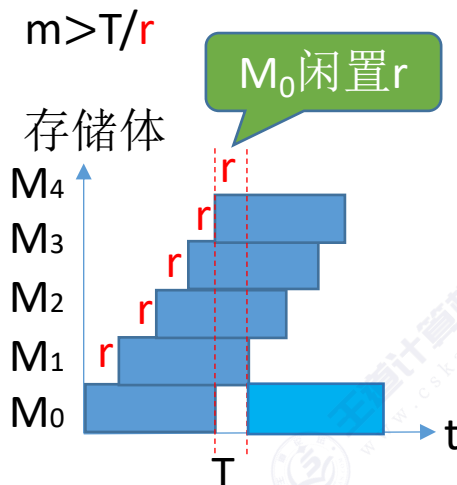
存取周期为 T ，**总线传输周期为 r** ，为了使流水线不间断，应保证模块数 $m \geq T/r$



$m < T/r$

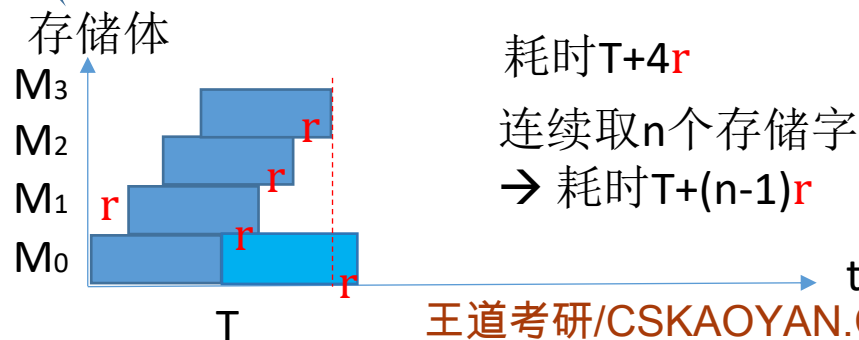


$m > T/r$



完美衔接

低位交叉编址的多体存储器

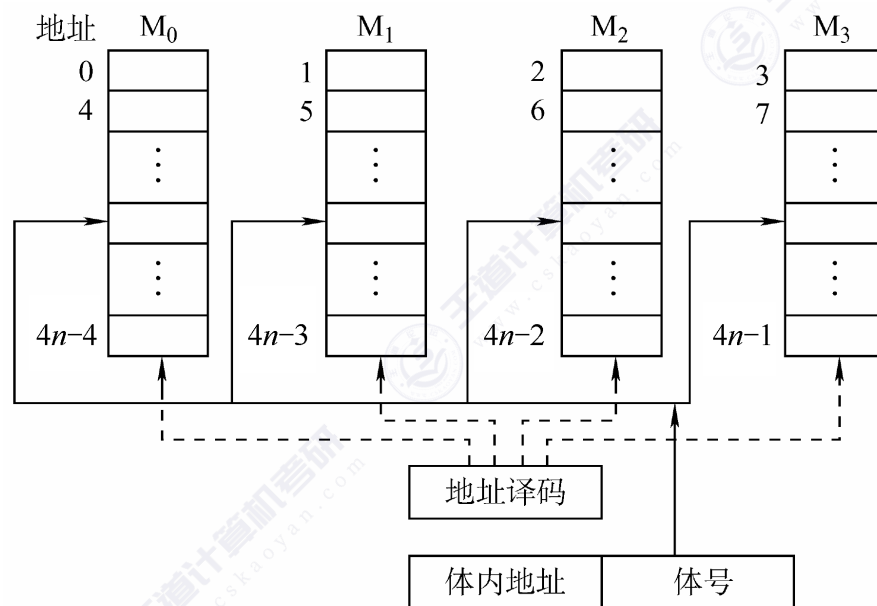


耗时 $T+4r$

连续取 n 个存储字

→ 耗时 $T+(n-1)r$

多模块存储器



多体并行存储器

每个模块都有相同的容量和存取速度。
各模块都有独立的读写控制电路、地址寄存器和数据寄存器。
它们既能并行工作，又能交叉工作。

⋮			

单体多字存储器

每个存储单元存储 m 个字
总线宽度也为 m 个字
一次并行读出 m 个字

每次只能同时取 m 个字，不能单独取其中某个字
⊗指令和数据在主存内必须是连续存放的

本节回顾

存取周期 $T = \text{存取时间 } r + \text{恢复时间}$

提升主存速度

双端口 RAM

支持两个 CPU 同时访问 RAM

可同时读/写不同的存储单元；可同时读同一个存储单元；不能同时写（或者一读一写）同一个单元

若发生“冲突”，则发出“BUSY”信号，其中一个 CPU 的访问端口暂时关闭

多模块存储器

单体多字存储器

每次并行读出 m 个连续的字

总线宽度也要扩展为 m 个字

多体并行存储器

高位交叉编址

理论上多个存储体可以被并行访问，但是由于通常会连续访问，因此实际效果相当于单纯的扩容

低位交叉编址

当存储模块数 $m \geq T/r$ 时，可使流水线不间断

每个存储周期内可读写地址连续的 m 个字

微观上， m 个模块被串行访问；宏观上，每个存取周期内所有模块被并行访问

同学，你学计算机的？那...



我能怎么办
我也很绝望啊

计算机



修电脑的



美商海盗船



¥998.00

美商海盗船(USCORSAIR)DDR4 3200

32GB(16G×2)套装 台式机内存条 复仇者



如何插入内存条，实现高位交叉的多体存储器（相当于单纯的扩容）？
如何插入内存条，实现低位交叉的多体存储器（俗称“双通道”）？
Tips: 买内存条时，可挑选相同主频、相同容量的两根来组成双通道

同学，你学计算机的？那...



概览 显示器 储存空间 支持 服务



macOS Catalina

版本 10.15.5

MacBook Pro (16-inch, 2019)

处理器 2.3 GHz 八核Intel Core i9

内存 16 GB 2667 MHz DDR4

启动磁盘 Macintosh HD

图形卡 Intel UHD Graphics 630 1536 MB

MacBook Pro

ATA
Apple Pay
FireWire
NVMeExpress
PCI
SAS
SATA/SATA Express
SPI
USB
以太网卡
储存
光盘刻录
光纤通道
内存
图形卡/显示器
并行 SCSI
打印机
控制器

内存插槽

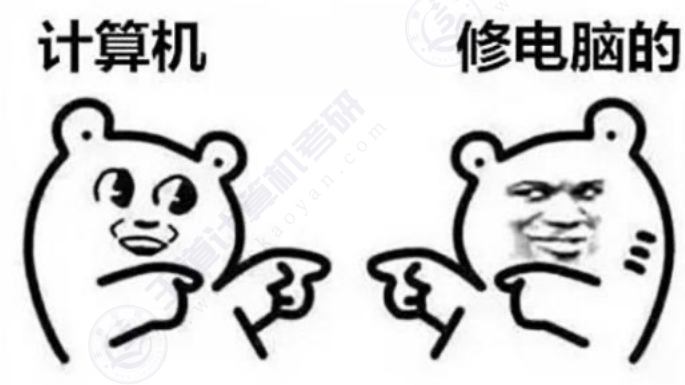
大小 类型 速度

内存插槽

BANK 0/ChannelA	8 GB	DDR4	2667 MHz
BANK 2/ChannelB	8 GB	DDR4	2667 MHz

BANK 0/ChannelA-DIMM0:

大小: 8 GB
类型: DDR4
速度: 2667 MHz
状态: 好
生产企业: Micron
部件号: 8ATF1G64HZ-2G6E1
序列号: -





公众号：王道在线



b站：王道计算机教育



抖音：王道计算机考研