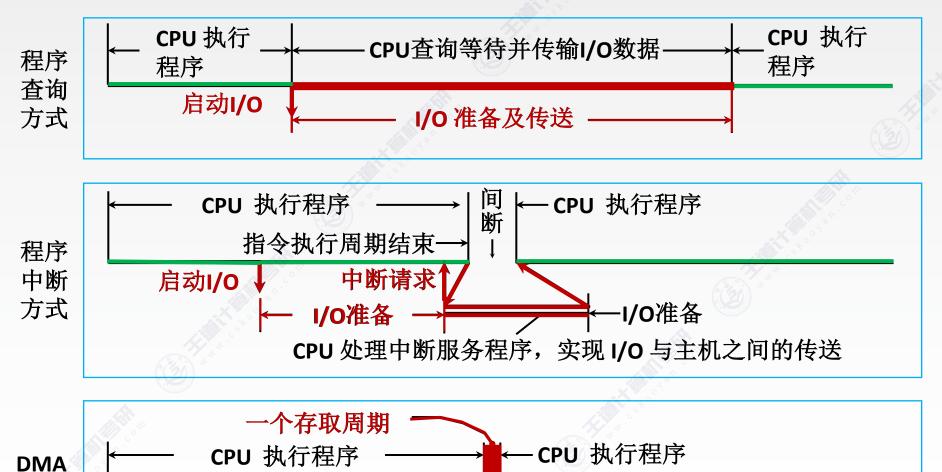
本节内容

输入/输出系统

I/O方式3 DMA方式

三种I/O控制方式



存取周期结束-

I/O准备

DMA请求

-I/O准备

DMA控制器与主存每次传送1个字。 当传送完一整块数据后才向CPU 发出中断请求

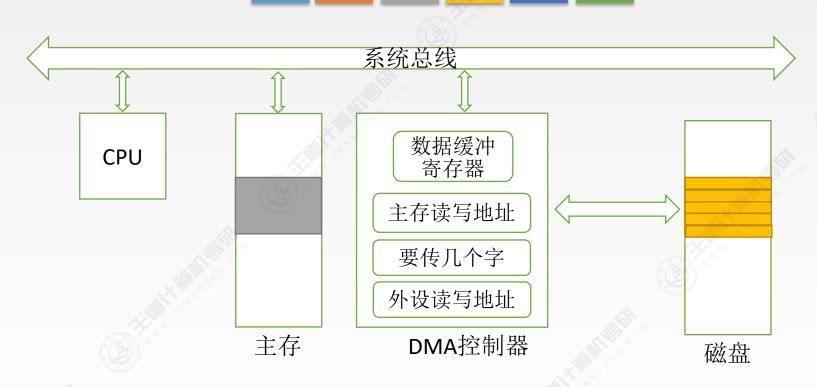
启动I/O

方式

实现I/O与主存

之间的传送

DMA控制器



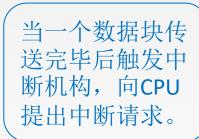
CPU向DMA控制器指明要输入还是输出;要传送多少个数据;数据在主存、外设中的地址。

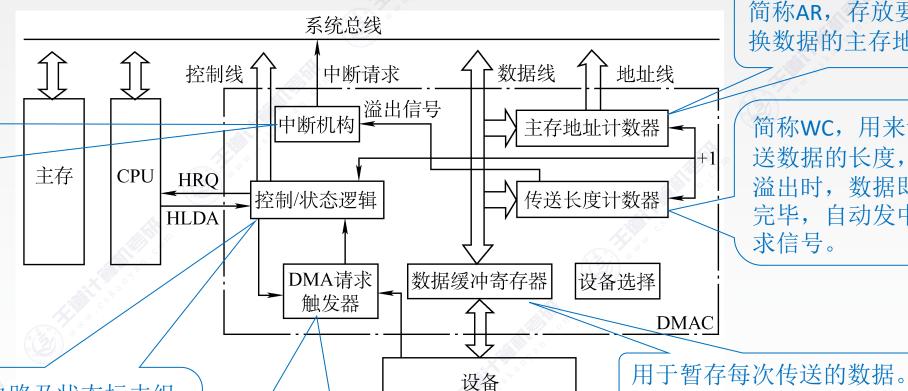
传送时 (3) 确定传送数据的主存单元地址及长度,并能自动修改主存地址计数和传送长度计数。(4) 规定数据在主存和外设间的传送方向,发出读写等控制信号,执行数据传送操作。

5)向CPU报告DMA操作的结束。

王道24考研交流群: 769832062

DMA控制器





简称AR, 存放要交 换数据的主存地址。

简称WC, 用来记录传 送数据的长度,计数 溢出时,数据即传送 完毕,自动发中断请 求信号。

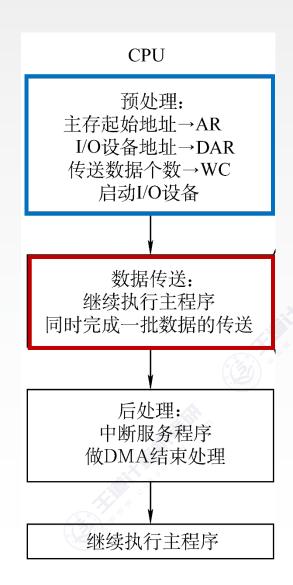
由控制和时序电路及状态标志组 成,用于指定传送方向,修改传 送参数,并对DMA请求信号和 CPU响应信号进行协调和同步。

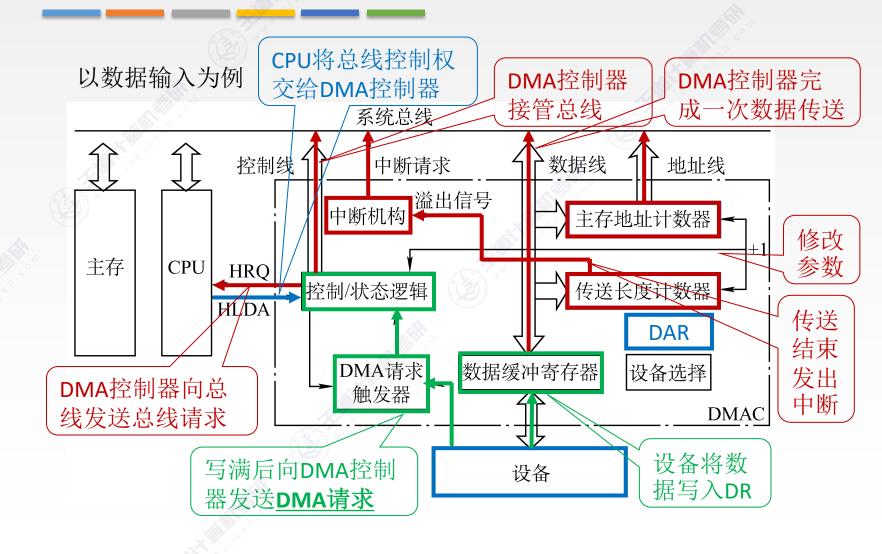
每当I/O设备准备好数据 后给出一个控制信号, 使DMA请求触发器置位。

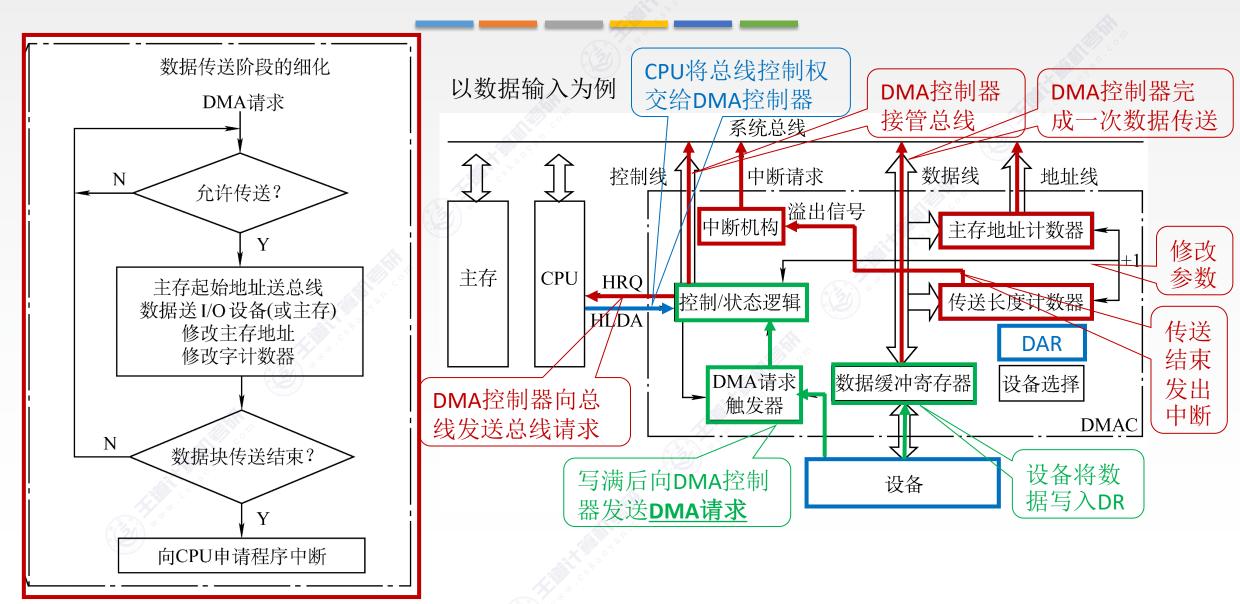
注: 在DMA传送过程中, DMA控制器 将接管CPU的地址总线、数据总线和 控制总线,CPU的主存控制信号被禁 止使用。而当DMA传送结束后,将恢 复CPU的一切权利并开始执行其操作。

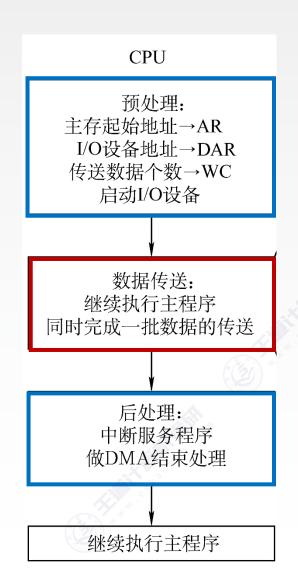
王道24考研交流群: 769832062

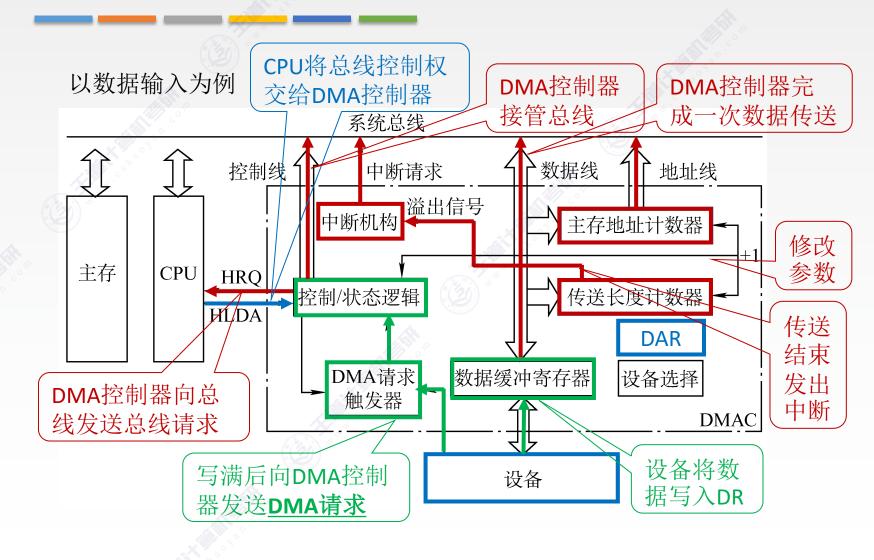
王道考研/CSKAOYAN.COM

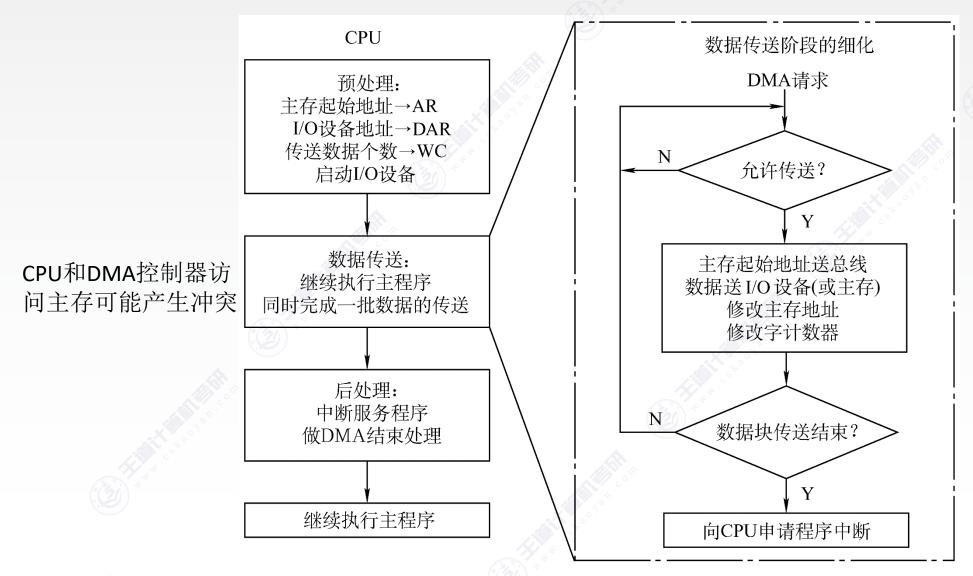








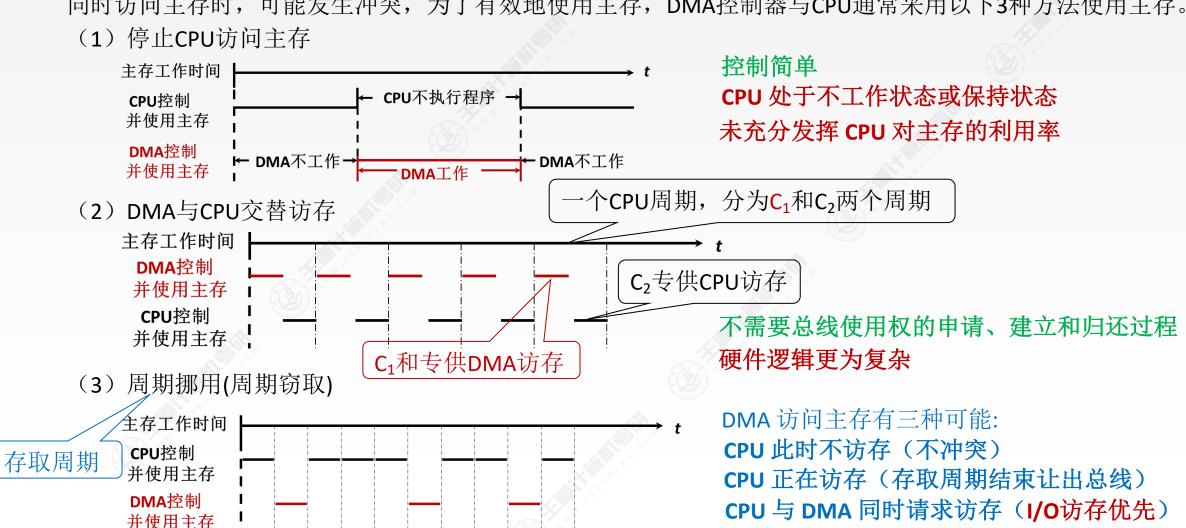




王道24考研交流群: 769832062

DMA传送方式

主存和DMA控制器之间有一条数据通路,因此主存和I/O设备之间交换信息时,不通过CPU。但当I/O设备和CPU同时访问主存时,可能发生冲突,为了有效地使用主存,DMA控制器与CPU通常采用以下3种方法使用主存。

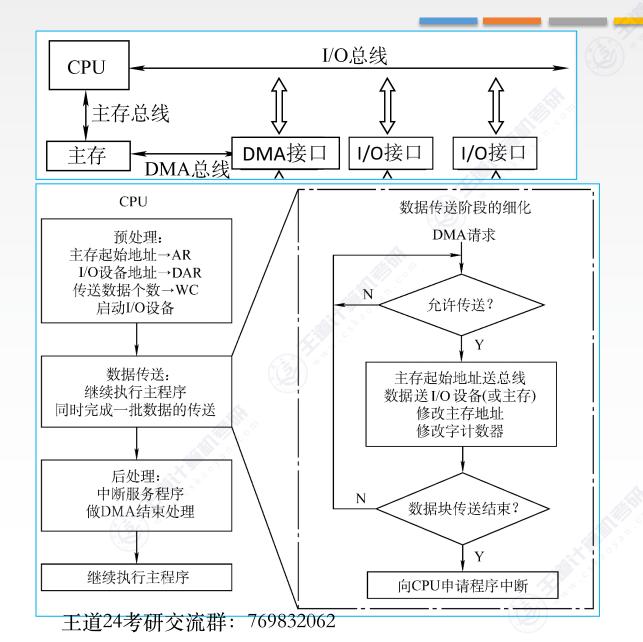


769832062

王道24考研交流群:

王道考研/CSKAOYAN.COM

DMA方式的特点



主存和DMA接口之间有一条直接数据通路。由于DMA方式传送数据不需要经过CPU,因此不必中断现行程序,I/O与主机并行工作,程序和传送并行工作。

DMA方式具有下列特点:

- ① 它使主存与CPU的固定联系脱钩,主存既可被CPU 访问,又可被外设访问。
- ② 在数据块传送时,主存地址的确定、传送数据的计数等都由硬件电路直接实现。
- ③ 主存中要开辟专用缓冲区,及时供给和接收外设的数据。
- ④ DMA传送速度快,CPU和外设并行工作,提高了系统效率。
- ⑤ DMA在传送开始前要通过程序进行预处理,结束后要通过中断方式进行后处理。

DMA方式与中断方式

	中断	DMA
数据传送	程序控制 程序的切换 → 保存和恢复现场	硬件控制 CPU只需进行预处理和后处理
中断请求	传送数据	后处理
响应	指令执行周期结束后响应中断	每个机器周期结束均可,总线空 闲时即可响应DMA请求
场景	CPU控制,低速设备	DMA控制器控制,高速设备
优先级	优先级低于DMA	优先级高于中断
异常处理	能处理异常事件	仅传送数据

本节回顾

传送前:接受外设的DMA请求,向CPU发出总线请求;接管总线控制权 主要功能 | 传送时:管理总线,控制数据传送;确定主存单元地址及长度,能自动修改对应参数 传送后:向CPU报告DMA操作的结束 主存地址计数器: 存放要交换数据的主存地址 DMA控制器 传送长度计数器:记录传送数据的长度 /数据缓冲寄存器: 暂存每次传送的数据 组成 DMA请求触发器:设备准备好数据后将其置位 控制/状态逻辑: 由控制和时序电路及状态标志组成 中断机构:数据传送完毕后触发中断机构,提出中断请求 预处理: CPU完成寄存器初值设置等准备工作 DMA方式 传送过程 数据传送: CPU继续执行主程序, DMA控制器完成数据传送 后处理: CPU执行中断服务程序做DMA结束处理 停止CPU访存:需要数据传送时,停止CPU访存,总线控制权交给DMA控制器 传送方式 交替访存:将CPU周期分为DMA访存和CPU访存两个部分 周期挪用(周期窃取): I/O设备需要访存时,挪用一个或几个存取周期 特点 与中断方式的区别 CPU占用情况

王道24考研交流群: 769832062