

全国硕士研究生入学统一考试

计算机科学与技术学科联考

计算机专业基础综合考试模拟试卷（四）参考答案

一、单项选择题（第1~40题）

- | | | | | | | | |
|-------|-------|-------|-------|-------|-------|-------|-------|
| 1. C | 2. C | 3. C | 4. D | 5. A | 6. B | 7. B | 8. C |
| 9. B | 10. D | 11. B | 12. A | 13. C | 14. B | 15. D | 16. D |
| 17. C | 18. A | 19. A | 20. C | 21. A | 22. A | 23. A | 24. A |
| 25. D | 26. B | 27. D | 28. B | 29. B | 30. D | 31. D | 32. A |
| 33. B | 34. A | 35. D | 36. C | 37. A | 38. D | 39. A | 40. A |

01. C. 【解析】本题考查栈的操作。

初始时栈顶指针 $\text{top} = n + 1$ ，所以该栈应该是从高地址向低地址生长。且 $n + 1$ 不在向量的地址范围，因此应该先将 top 减1，再存储。即 C 正确。

注意：对于顺序存储的栈（对于队列也类似），若存储的定义不同，则出入栈的操作也不相同（并不是固定的），这要看栈顶指针指向的是栈顶元素，还是栈顶元素的下一位置。

02. C. 【解析】本题考查双端队列的操作。

输入受限的双端队列是两端都可以删除，只有一端可以插入的队列；输出受限的双端队列是两端都可以插入，只有一端可以删除的队列。对于 A，可由输入受限的双端队列、也可由输出受限双端队列得到。对于 B、C、D，因为 4 第一个出队，所以之前输入序列必须全部进入队列。对于 B，在输入受限的双端队列中，输入序列是 1234，全部进入队列后的序列也为 1234，两端都可以出，所以可以得到 4132；在输出受限双端队列中，输入序列全部入队，1 肯定和 2 挨着，所以得不到 4132。对于 C，在输入受限的双端队列中，输入序列是 1234，全部进入队列后的序列也为 1234，在 4 出队后不可以把 2 直接出队。在输出受限双端队列中，也是 1 和 2 在序列进入队列中后必须挨着，所以也得不到。对于 D，在输入受限的双端队列中，输入序列是 1234，全部进入队列后的序列也为 1234，输出 4 后，应该是 1 和 3，所以得不到；在输出受限双端队列中，输入序列 1234，一端进 1，另一端进 2，再一端进 3，另一端进 4，可得到 4213 的输出序列。因此选 C。

03. C. 【解析】本题考查中缀转后缀。

采用模拟的方式，对于符号栈，首先-入栈，（入栈， \times 入栈，到+时因为 \times 的优先级高于+，所以 \times 出栈而+入栈，然后+的优先级低于/，所以/入栈，此时栈中有-、（、+和/共4个元素，再访问），把（后的全部出栈，所以栈中最多4个元素。

04. D. 【解析】本题考查对称矩阵。

$A[38]$ 对应第39个元素，第一行有9个元素， $9 + 8 + 7 + 6 + 5 + 4 = 39$ ，所以第39个元素是第6行第9列，故选 D。

05. A. 【解析】本题考查中序遍历。

根据中序遍历的定义可知，在输出根结点后，才去中序递归地遍历根结点的右子树，因此根

结点右边只有右子树上的所有结点。

06. B. 【解析】本题考查并查集的算法。

Kruskal 算法流程先将所有的边从小到大排序, 然后使用并查集, 每次选最小的边, 并且该边要保证其两端的两个顶点属于不同的集合, 选择完边之后进行一次并操作, 重复选边及并操作 $n-1$ 次得到最小生成树。

07. B. 【解析】本题考查森林与二叉树的转换。

将这四棵树转换为二叉树后, 第一棵树的根结点变成二叉树的根结点, 第二棵树的根结点变成了根结点的右孩子, 第二棵树中剩下的结点变成了其根结点的左子树。

08. C. 【解析】本题考查红黑树。

红黑树性质: ① 每个结点只能是红色的或黑色的; ② 根结点是黑色的; ③ 叶结点是黑色的, 且是不存在的外部结点; ④ 红色结点的父亲和儿子只能是黑色的; ⑤ 对每个结点, 在从该结点到任一叶结点的简单路径上, 所含的黑结点数相同。选项 A 符合①, 正确。选项 B 符合③, 正确。选项 C 错误, 黑色结点的孩子可以是红色的, 也可以是黑色的。选项 D, 红黑树和 4 阶 B 树 (也称 2-3-4 树) 有对应关系, 可以互相转化, 正确。

09. B. 【解析】本题考查二叉排序树的查找。

二叉排序树查找原则是查找范围要越来越小, 如选项 B 查找 52, 首先查找到 95 比 52 大, 此时查找范围是 $(-\infty, 90)$, 查找到 59 比 52 大, 范围变为 $(-\infty, 59)$, 查找到 84 不在 $(-\infty, 59)$ 上, 所以矛盾不会出现。

10. D. 【解析】本题考查拓扑排序。

拓扑排序的方法: ① 从 AOV 网中选择一个没有前驱的顶点 (入度为 0), 并输出它; ② 从 AOV 网中删去该顶点, 以及从该顶点发出的全部有向边; ③ 重复上述两步, 直到剩余的网中不再存在没有前驱的顶点为止。选项 D 中, 删去 a 、 b 及其对应的出边后, c 的入度不为 0, 因此有边 $\langle d, c \rangle$, 故不是拓扑序列。选项 A、B、C 均为拓扑序列。解答本类题时, 建议读者根据边集合画出草图。

11. B. 【解析】本题考查快排过程。

以 28 为基准元素, 首先从后向前扫描比 28 小的元素, 此元素位置为 L0, 把此元素放到前面基准元素位置, 然后再从前向后扫描比 28 大的元素, 此元素位置为 L1, 并将其放到 L0 位置, 从而得到 (5, 16, L1, 12, 60, 2, 32, 72)。继续重复从后向前扫描, 记录找到的比 28 小的元素位置 L2, 把此元素放到 L1, 再从前往后扫描的操作找到比 28 大的元素, 此元素位置为 L3, 并将其放到 L2 位置, 直到扫描到相同元素, 一趟排序完毕。最后得到 (5, 16, 2, 12) 28 (60, 32, 72)。

12. A. 【解析】本题考查计算机的性能指标。

微处理器的位数是指该 CPU 一次能够处理的数据长度, 称为机器字长, 机器字长通常等于通用寄存器的长度。64 位操作系统 (通常向下兼容) 需要 64 位 CPU 的支持, 64 位操作系统不仅是寻址范围增加到 2^{64} , 同时要求机器字长 64 位。而地址总线的宽度虽然一般情况下也会和处理器的位数挂钩, 但这也是不一定的, 一些机器为了一些原因也可以把地址总线设为小于 32 位, 然后分几个周期传送一次地址。

注意: 关于操作系统的位数和 CPU 的位数的问题, 32 位操作系统指的是该操作系统最多可以访问 2^{32} 个地址, 即最多 4G 的地址 (因为一些原因, 比如 I/O 的统一编址等, 所以实际上不到 4G, 一般约为 3.7G), 是一个软件的概念; 32 位处理器指的是一次可以处理 32 位数据, 是 CPU 设计时就决定好的, 是硬件的概念, 而低位数的 CPU 不能运行高位数的操作系统, 而高位数的 CPU 可以运行低位数的操作系统 (比如现在的 CPU 都



是 64 位的, 但是大多数人用的仍是 32 位的操作系统)。

13. C. 【解析】本题考查有符号数的算术移位运算。

有符号数的乘 2 运算相当于对该数的二进制位进行左移 1 位的运算, 符号位不变; 除 2 运算相当于对该数的二进制位进行右移 1 位的运算, 符号位不变。本题中, $[X]_{\text{补}} = 8\text{CH} = (1000\ 1100)_2$, 所以 $[X/4]_{\text{补}}$ 需要对 $(1000\ 1100)_2$ 算术右移 2 位 (符号位保持不变), 因为数字是补码表示且是负数, 所以需要在移入位补 1, 其结果是 $(1110\ 0011)_2 = \text{E3H}$ 。

注: 对于移位操作规则不熟悉的同学, 可以先把补码转换为十进制数, 再进行手动除以 4, 最后转换成补码。

14. B. 【解析】本题考查浮点数的运算。

最简单的舍入处理方法是直接截断, 不进行任何其他处理 (截断法), I 错误。IEEE 754 标准的浮点数的尾数都是大于等于 1 的, 所以乘法运算的结果也是大于等于 1, 故不需要“左规” (注意, 有可能需要右规), II 正确; 对阶的原则是小阶向大阶看齐, III 正确。当补码表示的尾数的最高位与尾数的符号位 (数符) 相异时表示规格化, IV 错误。浮点运算过程中, 尾数出现溢出并不表示真正的溢出, 只有将此数右归后, 再根据阶码判断是否溢出, V 错误。

注意: 浮点数运算的过程分为对阶、尾数求和、规格化、舍入和溢出判断, 每个过程的细节均需掌握, 本题的 5 个选项涉及这 5 个过程。

15. D. 【解析】本题考查 SRAM 和 DRAM 的区别。

SRAM 和 DRAM 的差别在于 DRAM 时常需要刷新, 但是 SRAM 和 DRAM 都属于易失性存储器, 掉电就会丢失, I 错误。SRAM 的集成度虽然更低, 但速度更快, 因此通常用于高速缓存 Cache, 而 DRAM 则是读写速度偏慢, 集成度更高, 因此通常用于计算机内存, II 错误。主存可以用 SRAM 实现, 只是成本高且容量相对小, III 错误。和 SRAM 相比, DRAM 成本低、功耗低、但需要刷新, IV 错误。

注意: SRAM 和 DRAM 的特点见下表。

SRAM	非破坏性读出, 不需要刷新, 断电信息即丢失, 属易失性存储器。存取速度快, 但集成度低, 功耗较大。常用于 Cache
DRAM	破坏性读出, 需要定期刷新, 断电信息即丢失, 属易失性存储器。集成度高、位价低、容量大和功耗低。存取速度比 SRAM 慢, 常用于大容量的主存系统

16. D. 【解析】本题考查猝发传输的效率。

一次 cache 缺失需要从内存中读取 4 个字, 因为总线采取猝发传输, 只需初始时读取一次地址, 然后传输四个字, 总时间 $T = 1 + 4 \times (16 + 1) = 69$ 个时钟周期, 选 D。

17. C. 【解析】本题考查 Cache 和 TLB。

TLB 的作用是增加虚拟地址到物理地址的转换效率, TLB 缺失后仍然可以通过查询页表获得虚拟地址对应的物理地址, Cache 缺失后也可以在内存中找到数据, 所以不会导致程序执行出错, 选 C。

18. A. 【解析】本题考查基址寻址和变址寻址的区别。

两者的有效地址都加上了对应寄存器的内容, 都扩大了指令的寻址范围, 故 I 正确。变址寻址适合处理数组、编制循环程序, 故 II 正确。基址寻址有利于多道程序设计, 故 III 正确。基址寄存器的内容由操作系统或管理程序确定, 在执行过程中其内容不变, 而变址寄存器的内容由用户确定, 在执行过程中其内容可变, 故 IV 和 V 错误。

注意: 基址寻址和变址寻址的真实地址 EA 都是形式地址 A 加上一个寄存器中的内容。

19. A. 【解析】本题考查微指令的编码方式。

编码的是对微指令的控制字段进行编码,以形成控制信号;目的是在保证速度的情况下,尽量缩短微指令字长。微命令个数为 8 时,需要 4 位,假设只用 3 位,将会造成每个编码都会输出一个微命令,事实上,微命令的编码需要预留一个字段表示不输出, I 错误。垂直型微指令的缺点是微程序长、执行速度慢、工作效率低, III 错误。字段间接编码中的一个字段的某些微命令还需由另一个字段中的某些微命令来解释,即受到某一个字段的译码输出, IV 错误。一般进行微程序控制器的设计时要注意三个原则: ① 微指令字长尽可能短; ② 微程序长度尽可能短; ③ 提高微程序的执行速度。

20. C. 【解析】本题考查总线的性能指标。

总线带宽定义为总线的数据传输率,即单位时间内总线上传输数据的位数。I 和 III 直接决定总线带宽的计算结果, IV 间接影响总线的性能。

21. A. 【解析】本题考查中断的性能分析。

因为传输率为 50KBps,以 16bit 为传输单位,所以传输一个字的时间为 $1000\text{ms}/25000 = 0.04\text{ms} = 40\mu\text{s}$ 。又由于每次传输的开销(包括中断)为 100 个节拍,处理器的主频为 50MHz,即传输的开销时间为 $100 \times (1/50) = 2\mu\text{s}$,因此磁盘使用时占用处理器时间的比例为 $2/40 = 5\%$ 。

22. A. 【解析】本题考查 DMA 方式中的中断与中断传输方式的区别。

前者是向 CPU 报告数据传输结束,后者是传送数据,另外 DMA 方式中的中断不包括检查是否出错,而是报告错误。

注意: DMA 方式与程序中断方式的比较如下。

- ① DMA 传送数据的方式是靠硬件传送,而程序传送方式是由程序来传送。
- ② 程序中断方式需要中断 CPU 的现行程序,需要保护现场,而 DMA 方式不需要中断现行程序。
- ③ 程序中断方式需要在一条指令执行结束才能得到响应,而 DMA 方式则可以在指令周期内的任意存储周期结束时响应。
- ④ DMA 方式的优先级高于程序中断方式的优先级。

23. A. 【解析】本题考查进程的状态。

等待状态也就是阻塞状态,当正在运行的进程需要等待某一事件时,会由运行状态变为阻塞状态。P 操作的作用相当于申请资源,当 P 操作没有得到相应的资源时,进程就会进入阻塞状态。选项 B、C 都是从运行状态转变为就绪状态。选项 D 执行 V 操作可能改变其他进程的状态,但与本进程状态转变没有直接关系。

24. A. 【解析】本题考查调度算法的性质。

基于时间片的调度算法在执行过程中,进程的执行是以时间片为单位的。多级反馈队列调度算法在各个队列内以 FCFS 原则依次执行时间片,在最底层队列中按照时间片轮转算法执行。另外,没有单独的抢占式调度算法这种说法,一般都是说某种调度算法是抢占型的或是非抢占型的。

注意:关于抢占式调度指的一般都是进程的调度算法,因为所谓的抢占即是抢占 CPU,而作业调度和中级调度并没有抢占的对象,所以一般也谈不上抢占式算法。

25. D. 本题考查记录型信号量的性质。

当执行 V 操作后, $S.\text{value} \leq 0$,说明了在执行 V 操作之前 $S.\text{value} < 0$ (此时 $S.\text{value}$ 的绝对值就是阻塞队列中的进程的个数),所以阻塞队列必有进程在等待,因此需要唤醒一个阻塞队列进程, I 正确。由 I 的分析可知, $S.\text{value} \leq 0$ 就会唤醒。因为可能在执行 V 操作前,只有一个进程在阻塞队列,也就是说 $S.\text{value} = -1$,执行 V 操作后,唤醒该阻塞进程, $S.\text{value} = 0$,



所以 II 错误。S.value 的值和就绪队列中的进程没有此层关系，III 错误。而当 S.value > 0 时，说明没有进程在等待该资源，系统自然不做额外的操作，IV 正确。

26. B. 【解析】本题考查死锁处理策略。

银行家算法属于死锁避免。资源有序分配破坏了死锁循环等待条件，属于死锁预防。资源分配图和撤销进程都属于死锁检测和解除。故选 B。

27. D. 【解析】本题考查银行家算法。

当前已分配资源总数 = (3, 2, 3) + (4, 0, 3) + (4, 0, 5) + (2, 0, 4) + (3, 1, 4) = (16, 3, 19)，剩余可用资源数 Available = (18, 6, 22) - (16, 3, 19) = (2, 3, 3)。各进程对资源的需求量 Need 如下：

$$P0 = (5, 5, 10) - (3, 2, 3) = (2, 3, 7)$$

$$P1 = (5, 3, 6) - (4, 0, 3) = (1, 3, 3)$$

$$P2 = (4, 0, 11) - (4, 0, 5) = (0, 0, 6)$$

$$P3 = (4, 2, 5) - (2, 0, 4) = (2, 2, 1)$$

$$P4 = (4, 2, 4) - (3, 1, 4) = (1, 1, 0)$$

因此初始时只有进程 P1 与 P3 可满足需求，排除 A、C。尝试给 P1 分配资源，则 P1 完成后 Available = (2, 3, 3) + (4, 0, 3) = (6, 3, 6)，无法满足 P0 的需求 (2, 3, 7)，排除 B。若刚开始给 P3 分配资源，则 P3 完成后 Available = (2, 3, 3) + (2, 0, 4) = (4, 3, 7)，该向量能满足其他所有进程的需求。所以，以 P3 开头的所有序列都是安全序列。

28. B. 【解析】本题考查各存储分配方法的特点。

固定分区存在内部碎片，当程序小于固定分区大小时，也占用了整个完整的内存分区空间，导致分区内部有空间浪费，这种现象称内部碎片。凡涉及页的存储分配管理，每个页的长度都一样（对应固定），所以会产生内部碎片，虽然页的碎片比较小，每个进程平均产生半个块大小的内部碎片。段式管理中每个段的长度都不一样（对应不固定），所以只会产生外部碎片。段页式管理先被分为若干逻辑段，然后再将每个段分为若干固定的页，所以其仍然是固定分配的，会产生内部碎片。

29. B. 【解析】本题考查抖动现象的分析。

从测试数据看，CPU 不忙，交换空间也不满，就是硬盘 I/O 非常忙，所以不是交换空间不够，系统也没有死锁，主要瓶颈在内外存交换上，因此最可能的情况就是抖动，即由于内存紧缺，并发进程数多，因此采用按需调页而引起的频繁换入换出作业。对于抖动问题的解决，加大交换空间容量并不能有效地解决问题，因为该问题的本质是内存的不足，且在这里交换空间的利用率也仅为 55%，I 错误；上面说了，问题的本质是内存不足，所以增加内存容量可以解决这个问题，II 正确；CPU 利用率本身就就很低，不是 CPU 资源不足的问题，III 错误；安装一个更快的硬盘虽然可以一定程度上提高对换的速率，可是仍不能从根本上解决问题，IV 错误；减少多道程序的道数可以使得每道程序平均占有的内存空间变大，能够使用的页面变多，就可以有效抑制抖动现象，V 正确。答案选 B。

注意：内存出现的异常，如抖动和 Belady 现象，都要从产生原因的角度认真分析。在做这道题的同时，也可以总结一下死锁、饥饿这些进程管理中会出现的异常，互相对比，举一反三。首先判断系统异常属于哪种异常。

30. D. 【解析】本题考查页面置换算法。

LRU：

访问串	5	4	3	2	4	3	1	4	3	2	1	5
内存	5	5	5	2	2	2	1	1	1	2	2	2

		4	4	4	4	4	4	4	4	1	1
			3	3	3	3	3	3	3	3	5
缺页	○	○	○	○			○			○	○

共缺页 8 次。

FIFO:

访问串	5	4	3	2	4	3	1	4	3	2	1	5
内存	5	5	5	2	2	2	2	2	3	3	3	5
		4	4	4	4	4	1	1	1	2	2	2
			3	3	3	3	3	4	4	4	1	1
缺页	○	○	○	○			○	○	○	○	○	○

共缺页 10 次。

分别缺页 8、10 次，选 D。

31. D. 【解析】本题考查文件的物理结构。

物理文件的组织是文件管理的内容，而文件管理是操作系统的主要功能之一；此外存储介质的特性也决定了文件的物理结构，如磁带机只能采用顺序存放方式。

32. A. 【解析】本题考查 I/O 软件的层次结构。

在 I/O 子系统的层次结构中，设备驱动程序与硬件（设备控制器）直接相关，负责具体实现系统对设备发出的操作命令或者通过设备状态寄存器来读取设备的状态。用户级 I/O 软件是实现设备与用户交互的接口，它主要是一些库函数，设备独立性软件是用于实现用户程序与设备驱动器的统一接口、设备命令、设备保护、以及设备分配与释放等。中断处理层主要负责对中断的处理。

33. B. 【解析】本题考查 OSI 参考模型各层的特点和功能。

解题时，应注意题干中隐含的协议数据单元 PDU，以及各层次特定的功能。题干中的“二进制信息块”实际上就是指数据链路层封装的帧，数据链路层的可靠传输协议能够提供可靠传输服务。虽然传输层也能提供可靠传输服务，但它的可靠传输服务是可选的，而且它的 PDU 是报文。

34. A. 【解析】电路交换、分组交换、报文交换的特点都是重要的考查点。

主要有两种考查方式：① 直接考查某一种（或多种）交换方式的特点，辨别选项的正误；② 给定应用背景，问适用哪一种交换方式，间接考查它们的特点，比较灵活。其中，电路交换是面向连接的，一旦连接建立，数据便可直接通过连接好的物理通路到达接收端，因此传输时延小；由于电路交换是面向连接的，因此可知传送的分组必定是按序到达的；但在电路交换中，带宽始终被通信的双方独占，利用率就低了。

35. D. 【解析】本题考查有关滑动窗口的相关知识。

对窗口大小为 n 的滑动窗口（发送窗口 + 接收窗口），发送窗口表示在还没有接收到对方确认信息的情况下，发送方最多还能发送多少个数据帧；而接收窗口应该 ≥ 1 ，所以发送窗口就应该 $\leq n-1$ ，则最多只能有 $n-1$ 帧已发送但未收到确认。所以 I 错误。连续 ARQ 协议包括两种，后退 N 帧（GBN），以及选择性重传（SR），当采用后退 N 帧协议时，发送窗口大小必须满足 $WT \leq 2^n - 1$ ，而选择重传则是应该满足 $WT \leq 2^{n-1}$ ，而发送窗口最大值应该为 $\text{Max}\{2^3 - 1, 2^{3-1}\} = \text{MAX}\{7, 4\} = 7$ ，所以 II 错误。同时，由 $2^n - 1 \geq 16$ ，可以得出 $n \geq 5$ ，所以 III 错误。

36. C. 【解析】本题考查 CSMA/CD 协议。

以太网采用 CSMA/CD 技术，当网络上的流量越多，负载越大时，发生冲突的概率也会越大。



当工作站发送的数据帧因冲突而传输失败时，会采用二进制指数后退算法后退一段时间再重发数据帧。二进制指数后退算法可以动态地适应发送站点的数量，后退延时的取值范围与重发次数 n 形成二进制指数关系。当网络负载小时，后退延时的取值范围也小；而当负载大时，后退延时的取值范围也随着增大。二进制指数后退算法的优点正是把后退延时的平均取值与负载的大小联系起来。所以，二进制指数后退算法考虑了网络负载对冲突的影响。

37. A. 【解析】本题考查交换机的特性。

交换机是二层设备，看不到 IP 地址，D 错误。交换机收到一个帧时，只有源主机的方向是确定的，目的主机往哪个方向转发不一定知道（除非表项中有目的 MAC，此时也不用将目的 MAC 添加到表项中），所以就把源 MAC 地址加入表项（如果本来不在的话），这就是交换机的自学习，故选 A。

38. D. 【解析】本题考查 IP 分组的首部字段含义。

如果题目没有说明不考虑 NAT，那么认为源目的 IP 地址和目的 IP 地址都是可以改变的，否则都是不能改变的。当 IP 分组的长度超过该网络的 MTU 时需要分片，总长度将改变，A 错误；IP 分组每经过一跳，都会改变其首部检验和，B 错误；每经过一个路由器，生存时间减 1，C 错误；在不考虑 NAT 时，源 IP 地址和目的 IP 地址都不会变化，D 正确。

39. A. 【解析】本题考查 VLAN。

虚拟局域网（VLAN）是将一种物理的 LAN 在逻辑上划分成多个广播域的通信技术。一个 VLAN 既是一个广播域又是一个冲突域。不同 VLAN 由路由器（三层交换机）划分，不同 VLAN 属于不同网段，可以通过三层交换机通信。二层交换机只能分割冲突域而不能分割广播域，一个 VLAN 可以包含多个二层交换机分割的区域，因此不一定链接同一个交换机。

注意：408 考试中所说的交换机都是指二层交换机。

40. A. 【解析】本题考查 TCP 连接建立的三次握手。

TCP 连接的建立采用三次握手，第一次握手发送方发给接收方的报文中应设定 $\text{SYN} = 1$ ，序号 $= X$ ，表明传输数据的第一个数据字节的序号是 X 。

注意：ACK 不同于 ack，ack 是由接收方反馈的确认号。

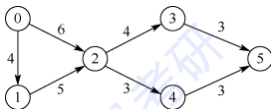
二、综合应用题

41. 【解析】

1) 对应的邻接矩阵如下：

$$A = \begin{bmatrix} 0 & 4 & 6 & \infty & \infty & \infty \\ \infty & 0 & 5 & \infty & \infty & \infty \\ \infty & \infty & 0 & 4 & 3 & \infty \\ \infty & \infty & \infty & 0 & \infty & 3 \\ \infty & \infty & \infty & \infty & 0 & 3 \\ \infty & \infty & \infty & \infty & \infty & 0 \end{bmatrix}$$

2) 该邻接矩阵对应的有向图如下：



3) 各结点的最早发生时间和最迟发生时间如下表所示:

顶点	0	1	2	3	4	5
ve	0	4	9	13	12	16
vl	0	4	9	13	13	16

弧的最早开始时间和最迟开始时间如下表所示:

	<0, 1>	<0, 2>	<1, 2>	<2, 3>	<2, 4>	<3, 5>	<4, 5>
e	0	0	4	9	9	13	12
l	0	3	4	9	10	13	13
l-e	0	3	0	0	1	0	1

根据 $l - e = 0$ 的关键活动, 得到关键路径为 $0 \rightarrow 1 \rightarrow 2 \rightarrow 3 \rightarrow 5$, 长度为 16。

42. 【解析】

1) 算法的基本设计思想:

- ① 在数组尾部从后往前, 找到第一个奇数号元素, 将此元素与其前面的偶数号元素交换。这样, 就形成了两个前后相连且相对顺序不变的奇数号元素“块”。
- ② 暂存①中“块”前面的偶数号元素, 将“块”内奇数号结点依次前移, 然后将暂存的偶数号结点复制到空出来的数组单元中, 就形成了三个连续的奇数号元素“块”。
- ③ 暂存②中“块”前面的偶数号元素, 将“块”内奇数号结点依次前移, 然后将暂存的偶数号结点复制到空出来的数组单元中, 就形成了四个连续的奇数号元素“块”。
- ④ 如此继续, 直到前一步的“块”前没有元素为止。

2) 算法的设计如下:

```
void Bubble_Swap(ElemType A[], int n){
    int i=n, v=1;           //i 为工作指针, 初始假设 n 为奇数, v 为“块”的大小
    ElemType temp;          //辅助变量
    if (n%2==0) i=n-1;      //若 n 为偶数, 则令 i 为 n-1
    while (i>1) {           //假设数组从 1 开始存放, 当 i=1 时, 气泡浮出水面
        temp=A[i-1];        //将“块”前的偶数号元素暂存
        for (int j=0; j<v; j++) //将大小为 v 的“块”整体向前平移
            A[i-1+j]=A[i+j]   //从前往后依次向前平移
        A[i+v-1]=temp;       //暂存的奇数号元素复制到平移后空出的位置
        i=i-2; v++;          //指针向前, 块大小增 1
    } //while
}
```

3) 共进行了 $n/2$ 次交换, 每次交换的元素个数从 $1 \sim n/2$, 时间复杂度为 $O(n^2)$ 。虽然时间复杂度为 $O(n^2)$, 但因 n^2 前的系数很小, 实际效率是很高的。算法的空间复杂度为 $O(1)$ 。

43. 【解析】

- 1) 因为寄存器 R 是 5 位二进制, 所以有 $2^5 = 32$ 个通用寄存器。因为一条指令 32 位, 占 4 个地址, 所以编址单位是 $32\text{bit}/4 = 8\text{bit} = 1$ 字节。
- 2) 方法 1, 可以根据 C 语言代码判断 (比较简单): 第 1 条指令是给 for 循环中的 i 赋初值, 而之后的指令都是循环执行的, 所以 loop 指向第 2 条指令 (这条指令的含义是根据 i 的值求出相对于 B 首址的偏移), 地址为 00003004H。
方法 2, 根据机器代码判断 (较难): 查看 bnc 指令格式, 得到补码 OFFSET = FFF9H, 对



应的有符号数真值为 -7，因为是字偏移量且字长等于指令长度，所以相当于往前跳转 7 条指令（PC 在取指完自增后应该从第 9 条指令开始向前跳转 7 条），即 $8 + 1 - 7 = 2$ ，loop 指向第二条指令，地址为 00003004H。

- 3) 循环执行 2~8 号共 7 条指令，循环 5 次，其中 5 条运算类指令，1 条访存类指令，一条分支跳转类指令。第一条指令是运算类指令，只执行一次，整个过程 $7 \times 5 + 1 = 36$ 条指令。

$$CPI = (5 \times (5 \times 4 + 5 + 3) + 4) / 36 = 4.$$

$$IPS = \text{主频} / CPI = 25M, \text{ MIPS} = 25.$$

$$T = 36 / IPS = 1.44 \times 10^{-6} \text{ s} = 1.44 \mu\text{s}.$$

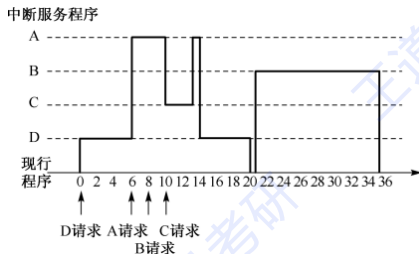
- 4) 指令 1 和 2、2 和 3、3 和 4、4 和 5、6 和 7、7 和 8 都会因为需要使用的寄存器还未被上一条指令写入造成的数据相关产生阻塞。跳转指令会跳回到指令 2 执行，所以指令 8 和 1 会产生控制相关。

44. 【解析】中断响应次序和中断处理次序是两个不同的概念。中断响应次序也称为硬件排队次序，它是不可改变的。在不改变硬件排队电路的前提下，可以通过改变中断屏蔽字来改变中断处理的优先级，使原来级别较低的中断源变成较高的级别。

- 1) 由题意，可知中断处理的次序为 $C > A > D > B$ ，屏蔽码中的“1”表示屏蔽该中断源的中断请求，“0”表示没有屏蔽，各中断服务程序的屏蔽码如下表所示。

中断源	中断屏蔽码			
	A	B	C	D
A	1	1	0	1
B	0	1	0	0
C	1	1	1	1
D	0	1	0	1

- 2) 各级中断发出的中断请求信号的時刻，画出 CPU 执行中断服务程序的序列，如下图所示。第 0 μs 时，D 请求到来，由于没有其他的中断请求，因此开始执行中断服务程序 D。第 6 μs 时，A 请求到来，A 的优先级高于 D，转去执行中断服务程序 A。第 8 μs 时，B 请求到来，由于 B 的优先级低于 A，因此不响应 B 请求，继续执行中断服务程序 A。第 10 μs 时，C 请求到来，C 的优先级最高，虽然此时中断服务程序 A 还没结束，也必须暂停转去执行中断服务程序 C。中断服务程序 C 所需时间为 3 μs ，当第 13 μs 时，中断服务程序 C 执行完毕，返回执行中断服务程序 A。第 14 μs 时，中断服务程序 A 执行完毕（共执行 5 μs ），返回执行中断服务程序 D。第 20 μs 时，中断服务程序 D 执行完毕（共执行 12 μs ），返回现行程序。因为 B 请求还存在，所以此时开始执行中断服务程序 B，直至 35 μs 结束（共执行 15 μs ）。



注意：有同学会问，执行完 D 为什么要返回现行程序再响应 B 的中断？这是因为，在有 A、

C、D 的条件下，B 的中断都是被屏蔽而暂时不响应的，而当上述 3 种中断执行完毕后，回到主程序，B 的中断才不被屏蔽，所以这时候才会直接响应 B 的中断，不回到主程序而直接响应 B 的中断是错误的。

3) 在 $35\mu\text{s}$ 时间内，完成了 4 级中断的处理，所以平均执行时间为 $35/4 = 8.75\mu\text{s}$ 。

45. 【解析】

- 1) 读一个扇区的平均等待时间为旋转半周的时间，即为 $(60/5400)/2 = 5.55\text{ms}$ ，传输时间为 $(60/5400)/63 = 0.18\text{ms}$ ，因此读一个扇区的平均时间为 $5.55 + 0.18 + 10 = 15.73\text{ms}$ 。
- 2) 换出页时间为 15.73ms ，换入页时间 $1 + 5.55 + 0.18 = 6.73$ ，传输这两个页的平均时间为 $6.73 + 15.73 = 22.46\text{ms}$ 。
- 3) 可能会产生两个后果，第一个后果是“饥饿”，由于请求磁盘 I/O 操作的应用程序得不到满足而长时间在阻塞队列等待，因此导致“饥饿”；第二个后果是“抖动”，由于每次磁盘 I/O 操作完成后，都要进行磁盘的换入换出，因此导致“抖动”。

46. 【解析】 本题是生产者消费者问题，并且货架间需要互斥访问。

```
semaphore mutex1=mutex2=1;           //mutex1、mutex2 是货架 T1、T2 的互斥访问
semaphore full1=0, full2=2;           //full1、full2 是货架 T1、T2 中的剑与剑鞘
semaphore empty1=10, empty2=10;      //empty1、empty2 是货架 T1、T2 中剩余空间
P1() {
    while(true){
        生产剑
        P(empty1);
        P(mutex1);
        将剑放入货架 T1
        V(mutex1);
        V(full1);
    }
}
P2() {
    while(true){
        生产剑鞘
        P(empty2);
        P(mutex2);
        将剑放入货架 T2
        V(mutex2);
        V(full2);
    }
}
P3() {
    while(true){
        P(full2);
        P(mutex2);
        取出剑鞘
        V(mutex2);
        V(empty2);
        P(full1);
        P(mutex1);
        取出剑
        V(mutex1);
    }
}
```



```

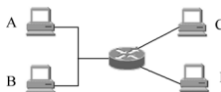
V(empty1);
    组装产品
}
}

```

47. 【解析】子网掩码为 255.255.255.224，仅和第四字节有关，转换为二进制 255.255.255.11100000，把主机的地址转换为二进制，并和子网掩码做“与”运算，就可求出其网络地址。如下表所示。

主机	IP 地址	子网号	主机号	子网地址
A	192.155.28.011 1 0000	011	10000	192.155.28.96
B	192.155.28.011 1 1000	011	11000	192.155.28.96
C	192.155.28.100 0 0111	100	00111	192.155.28.128
D	192.155.28.110 0 1010	110	01010	192.155.28.192

- 1) 只有处于同一个网络的主机之间才能直接通信，因此，如上表所示，只有主机 A 和主机 B 在同一个子网 (192.155.28.96) 内，因此只有主机 A 和主机 B 之间才可以直接通信。主机 C 和主机 D，以及它们同 A 和 B 的通信必须经过路由器。



A	主机地址	192.155.28.112	子网地址	192.155.28.96
B	主机地址	192.155.28.120	子网地址	192.155.28.96
C	主机地址	192.155.28.135	子网地址	192.155.28.128
D	主机地址	192.155.28.202	子网地址	192.155.28.192

- 2) 若要加入第 5 台主机 E，使它能与 D 直接通信，则主机 E 必须位于和 D 相同的网络中，即 192.155.28.192，子网地址为 192.155.28.110|0 1010，即地址范围是去掉主机号为全 0 和全 1 的，以及 D 的主机号，就是 192.155.28.110|0 0001 到 192.155.28.110|1 1110 (且不包括 192.155.28.202) 这样地址范围是 192.155.28.193 到 192.155.28.222，注意要除掉 192.155.28.202。
- 3) 主机 A 地址改为 192.155.28.168，那么它所处的网络为 192.155.28.160。由定义，直接广播地址的主机号各位全为“1”，用于任何网络向该网络上所有的主机发送报文，每个子网的广播地址则是直接广播地址。本地广播地址，又称为有限广播地址，它的 32 位全为“1”，用于该网络不知道网络号时内部广播。因此，主机 A 的直接广播地址为 192.155.28.191，本地广播地址是 255.255.255.255，若使用本地广播地址发送信息，则所有本地主机都能够收到，即主机 B，需要注意的是，路由器不会转发本地广播的包。

注意：关于本地广播和直接广播有很多同学弄不明白，这里进行详细说明。

TCP/IP 规定，主机号全为“1”的网络地址用于广播之用，称为广播地址。所谓广播，指同时向网上所有主机发送报文。广播地址包含一个有效的网络号和主机号，技术上称为直接广播地址。在网间网络的任何一点均可向其他任何网络进行直接广播，但直接广播有一个缺点，就是需要知道信宿网络的网络号；另一个是采用直接广播地址的广播分组可能会被路由器转发，即外部网络的用户将会截取到这种广播分组，从而降低了网络的安全性。如果只需在本网络内部广播，但又不知道本网络号，那么 TCP/IP 规定，32 比特全为“1”的网间网络地址用于本网广播，该地址称为有限广播地址，即本地广播地址。

- 4) 若希望 4 台主机直接通信，则可以修改子网掩码为 255.255.255.0，这样 4 台主机就处于一个网络中，可以直接通信。

