第二章 微处理器体系架构

序号	类型	题干	选项A	选项B	选项C	选项D	答案
1	单选题	冯诺依曼结构是指令与数据在同一个存储器中,程 序不能()	通过执行一条指 令修改数据	通过执行一条指 令来修改指令	能同时访问数据 和指令	不能同时访问指 令和数据	
2	单选题	关于汇编语言,对于指令的描述哪个不对()	一条汇编指令通 常对于一条机器 指令	在编写汇编程序 时,每条指令从 一行第二列写起	通过汇编指令可 以定义段	ARM Cortex-M4是 RISC指令集	
3	单选题	下面的ARM汇编指令中,哪个指令不影响PSR寄存器中的值。()	СМР	MOVS	SMN	TST	
4	单选题	下面哪个是ARM汇编指令的条件码。()	ADD	В	EQ	LDR	
5	单选题	数据oxabcdef12,按照小端格式存储,初始地址为 0x1000,则0xab存储到()存储单元中。	0x1000	0x1001	0x1002	0x1003	
6	单选题	ARM Cortex-M4支持Thumb-2技术,Thumb-2是指() 位指令。	16位	32位	8位	64位	
7	单选题	ARM每个存储单元存储()位的数据。	32	16	64	8	
8	单选题	寄存器间接寻址是指()	寄存器存储的是 指定操作数所在 存储位置的地址	操作数在寄存器	操作数本身就在 指令中	寄存器的内容与 偏移量相加得到 的操作数	
9	单选题	CPU哪些寄存器通常对用户不可见的()	PC	状态寄存器	通用寄存器	IR	
10	单选题	数字0x12345678若采用大端格式存储,则存入从低地址到高地址的存储单位中分别是:()	12 34 56 78	78 56 34 12	43 12 78 56	78 56 34 12	

11	单选题	Cortex-M4是如何区分thumb和thunb-2指令()	通过PSR指出	通过伪指令指出	通过汇编器判断	通过ONCTROL寄存 器判断	
12	单选题	Cortex-M4有()个状态寄存器,即可组合在一起 使用,也可分开使用。	2个	3个	4个	5个	
13	单选题	RISC-V微处理器是()	闭源的	是CISC指令集	难于移植操作系 统	开源的	
14	单选题	ARM Cortex-M是()级流水	3	4	5	6	
15	多选题	Cortex-M4汇编指令具有()特点	CISC指令集	条件执行	内存通过 load/store访问	指令长度固定	
16	多选题	Cortex-M4采用()结构	冯 诺依曼结构	哈弗结构	数据和地址共用 一个总线	分别有地址、数 据总线	
17	多选题	在Corte- M4汇编指令集中,下面哪条(些)指令 完成将内存数据取到寄存器中? ()	LDR	STR	LDMIA	STMIA	
18	多选题	一种体系结构可能有多种实现方式: ()	不同时钟频率	不同的可编程寄 存器	不同总线宽度	不同的Cache	
19	多选题	在ARMv7架构中有()	Cortex-A系列	Cortex-M系列	Cortex-R系列	Cortex-T系列	
20	多选题	Cortex-M4 的内部总线有()	I/0 总线	I-code总线	D-Code总线	System总线	
21	多选题	Cortex-M4的程序状态寄存器有()	APSR	IPSR	EPSR	CPSR	
22	多选题	嵌入式微处理器的特点()	实时性	通用性	多任务	存储保护	

23	多选题	多核处理器需要解决的问题是()	资源分配策略	任务调度策略	节能策略	软硬件协同设计	
24	多选题	下列哪些情况会引起流水线断流()	数据冲突	指令的多周期执行	跳转指令	顺序执行	
25	判断题	数据、指令存储在同一个存储器中的系统是哈弗结构	对	错			
26	判断题	ARM指令系统是CISC指令集。	对	错			
27		在ARM指令执行过程中,通过判断PSR中的条件位域,完成条件执行	对	错			
28	判断题	汇编指令通常与机器指令是一条汇编指令翻译成多 条机器指令关系。	对	错			
29	判断题	ARM汇编指令不能条件执行。	对	错			
30		对于Cortex-M4的状态寄存器可以通过一般的指令来 访问	对	错			
31		在指令中的操作数可以是:立即数、以寄存器为为 地址的存储区或寄存器。	对	错			
32	判断题	冯诺依曼结构是指令与数据分别存储到不同的存储 器中。	对	错			
33	判断题	ARM处理器中,程序状态寄存器PSR无法存储诸如是 否为零等的条件。	对	错			
34	判断题	ARM Cortex-M4体系结构有从RO到R15的通用寄存器。	对	错			

35	判断题	ARM通用寄存器中RO-R7是高级寄存器。	对	错	
36	判断题	在ARM的可编程模式中的PSR(程序状态寄存器)中设置的条件位域。	对	错	
37	判断题	哈弗结构中指令与数据分别存储到不同的存储器中。	对	错	
38	判断题	在ARM的编程模式中,程序计数器PC就是r15。	对	错	
39	判断题	ARM Cortex M4支持混合指令集,融合了16位和32 位指令	对	错	
40	判断题	由于存储单元存储的长度与CPU处理字的长度不一致,这样对于字的存储需要设置其是按照小端格式还是大端格式存储。	对	错	
41		ARM 地址编址的长度是32位,每个地址存储一个字节的数据,因此,地址都是4的倍数。	对	错	
42		ARM指令的执行结果是可以影响到PSR中的条件位域 NZCV。	对	错	
43	判断题	对于更多的流数据,更应该采用哈弗结构	对	错	
44	判断题	在CISC指令系统,通常采用LOAD/STORE指令系统来对 内存访问	对	错	
45	判断题	Cortex M4是面向低成本应用提供优化的一款芯片。	对	错	
46	判断题	在Cortex-M4中PSR的条件码有4个: N, Z, C和V	对	错	

47	判断题	一条典型的Cortex-M4 指令是可以条件执行的	对	错	
48	判断题	Cortex M4执行的是32位指令集;	对	错	
49	判断题	Cortex M4的程序状态寄存器的bit27-31保持当前 指令运算结果状态,其中N表示是否为负数,Z表示 是否为零;	对	错	
50	判断题	Cortex M4是ARMv6M架构;	对	错	
51	判断题	在Cortex M4中, 寄存器R15是连接寄存器;	对	错	
52	判断题	在Cortex M4中的13个通用寄存器中,16位thumb指 令可以使用这13个通用寄存器。	对	错	
53	判断题	ARM 是一家生产芯片的企业	对	错	
54	判断题	嵌入式微控制器是将一个计算机集成到一个芯片上	对	错	
55	判断题	Cortex-M4有2种处理器模式,2种软件执行方式, 那么一共有四种执行模式	对	错	
56	判断题	Cortex-M4的异常优先级都是可以配置的	对	错	
57		流水线技术增加了 CPU 的吞吐量,但并没有减少 每条指令的延迟	对	错	