

华东师范大学软件工程上机实践报告

课程名称：数字逻辑实践

年级：2023

上机实践成绩：

指导教师：曹桂涛

姓名：张建夫

上机实践日期：2023/12/25

实践编号：实验七

学号：10235101477

上机实践时间：2 学时

一、 实验名称

实验 7 任意进制分频器

二、 实验目的

- (1) 掌握任意进制分频器的设计方法。
- (2) 掌握同步计数器 74LS161 多级级联的方法。
- (3) 研究不同连接方式对分频数的影响。

三、 实验内容

- (1) 利用 74LS161 的清零端(Cr)设计一个 12 分频器,当时钟频率为 1Hz 时,用发光二极管显示 74LS161 QA~QD 的输出状态,并填入表 7.6 中。
- (2) 利用 74LS161 的置数端(LD)设计一个 12 分频器。当时钟频率为 1Hz 时,用发光二极管显示 74LS161 QA~QD 的输出状态,并填入表 7.6 中。当时钟频率为 10kHz 时,观察 OC 与 CP 的指示灯亮、暗情况。
- (3) 用两片 74LS161 和 74LS04 设计 33 分频器,输入时钟频率为 10kHz 时,观察 CP 脉冲、OC1 和 OC2 的指示灯亮、暗情况。

(4) 当分频器为 22 分频器时, 把#2 74LS161 的 P 和 T 对调, 观察并记录 CP 脉冲、OC1 和 OC2 的指示灯亮、暗情况。

表 7.6

时钟	利用 C _r 端					利用 L _D 端				
	Q _D	Q _C	Q _B	Q _A	C _r	Q _D	Q _C	Q _B	Q _A	O _C
1										
2										
3										
4										
5										
6										
7										
8										
9										
10										
11										
12										
13										

四、实验原理

分频器和计数器是数字电路和自动控制电路中极为重要的一种单元电路,分频器由最高位输出分频模数,计数器由其内部各级触发器输出不同的计数模数。随着中规模集成电路的出现,分频器的设计方法,主要是合理灵活地运用计数器芯片,实现任意进制分频。

74LS161 是一种四位二进制可预置的同步加法计数器,图 7.1 是其引脚图,表 7.1 是其功能表。

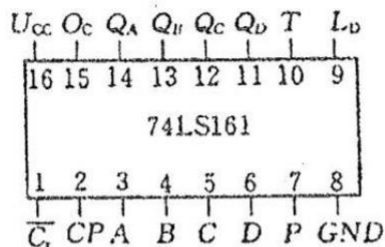


图 7.1 74LS161 引脚图

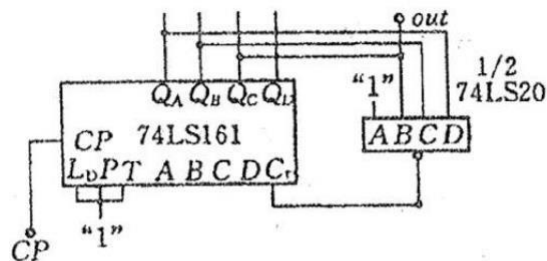


图 7.2 7 分频电原理图

表 7.1

输 入									输 出			
C_r	CP	L_D	P	T	A	B	C	D	Q_A	Q_B	Q_C	Q_D
0	Φ	Φ	Φ	Φ	Φ	Φ	Φ	Φ	0	0	0	0
1	\uparrow	0	Φ	Φ	a	b	c	d	a	b	c	d
1	\uparrow	1	0	Φ	Φ	Φ	Φ	Φ	Q_A	Q_B	Q_C	Q_D
1	\uparrow	1	Φ	0	Φ	Φ	Φ	Φ	Q_A	Q_B	Q_C	Q_D
1	\uparrow	1	1	1	Φ	Φ	Φ	Φ	加 1 计数			

从功能表中可知,当清零端 $C_r=0$ 时,计数器输出 $Q_A=Q_B=Q_C=Q_D=0$,称为异步清零。当 $C_r=1, L_D=0$,脉冲的上升沿作用后,74LS161 内部触发器的输出端 Q_A 、 Q_B 、 Q_C 、 Q_D 的状态分别与数据输入端 A、B、C、D 状态相同,称为置数工作状态。而当 $C_r=L_D=1$ 时, P、T 中有一个为 0 时,计数器不计数,输出端状态不变。只有当 $C_r=L_D=P=T=1$, CP 端有脉冲上升沿作用后,计数器加 1。此外 74LS161 还有一个进位输出端 Q_C , 其逻辑关系是 $Q_C=Q_A \cdot Q_B \cdot Q_C \cdot Q_D \cdot T$ 。

表 7.4

CP	Q _D	Q _C	Q _B	Q _A	O _c	CP	Q _D	Q _C	Q _B	Q _A	O _c
0	0	1	1	1	0	5	1	1	0	0	0
1	1	0	0	0	0	6	1	1	0	1	0
2	1	0	0	1	0	7	1	1	1	0	0
3	1	0	1	0	0	8	1	1	1	1	1
4	1	0	1	1	0	9	0	1	1	1	0

3. 255 以下分频器

图 7.4 (a) (b) 是用两片 74LS161 构成的 18 进制分频器电原理图和波形图，工作过程列于表 7.5。

表 7.5

CP	#2 274LS161						#1 174LS161					
	O _c	Q _D	Q _C	Q _B	Q _A	L _D	O _c	Q _D	Q _C	Q _B	Q _A	L _D
↑	0	1	1	1	0	1	0	1	1	1	0	1
↑	0	1	1	1	0	1	1	1	1	1	1	1
↑	0	1	1	1	1	1	0	0	0	0	0	1
↑	0	1	1	1	1	1	0	0	0	0	1	1
↑	0	1	1	1	1	1	0	0	0	1	0	1
↑	0	1	1	1	1	1	0	0	0	1	1	1
↑	0	1	1	1	1	1	0	0	1	0	0	1
↑	0	1	1	1	1	1	0	0	1	0	1	1
↑	0	1	1	1	1	1	0	0	1	1	0	1
↑	0	1	1	1	1	1	0	0	1	1	1	1
↑	0	1	1	1	1	1	0	1	0	0	0	1
↑	0	1	1	1	1	1	0	1	0	0	1	1
↑	0	1	1	1	1	1	0	1	0	1	0	1
↑	0	1	1	1	1	1	0	1	0	1	1	1
↑	0	1	1	1	1	1	0	1	1	0	0	1
↑	0	1	1	1	1	1	0	1	1	0	1	1
↑	0	1	1	1	1	1	0	1	1	1	0	1
↑	1	1	1	1	1	0	1	1	1	1	1	0
↑	0	1	1	1	0	1	0	1	1	1	0	1

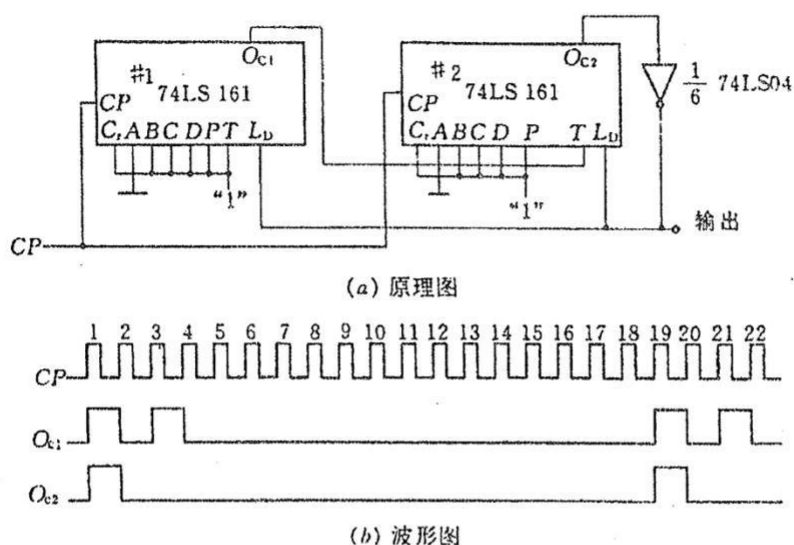


图 7.4 18 分频原理图和波形图

设计数器的初始状态为#2 74LS161 的 $Q_A=0$, $Q_B=Q_C=Q_D=1$, #1 74LS161 的 $Q_A=0$, $Q_B=Q_C=Q_D=1$ 。输入第一脉冲后, #1 74LS161 计到全“1”时, $Q_C=1$ 。输入第二个脉冲后,使 #2 74LS161 加 1 输出为全“1”、#1 74LS161 变为全“0”。因为

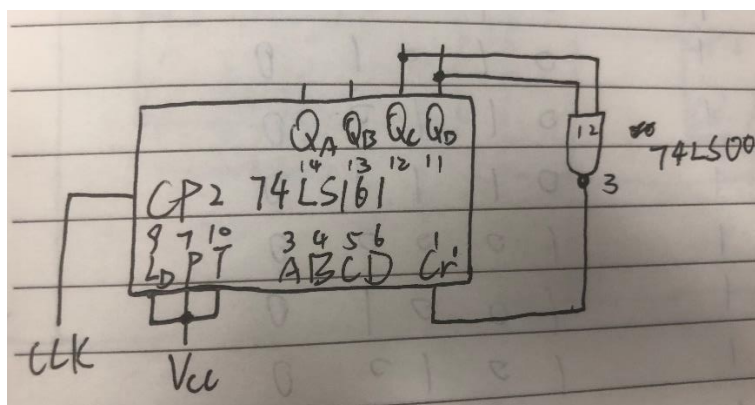
$$Q_C = Q_A \cdot Q_B \cdot Q_C \cdot Q_D \cdot T$$

而此时#2 74LS161 的 T 变为“0”,所以其 Q_C 端仍为“0”,以后的 CP 脉冲使#1 74LS161 单独计数,直到两片 74LS161 的 L_D 均为“0”,到下一个时钟脉冲的上升沿到来时,将两片 74LS161 的 A~D 的状态重新置入,回到初始状态。两片 74LS161 的 Q_C 波形如图 7.4 所示。改变两片 74LS161 的 A~D 端的状态,可很方便地改变分频数。分频数可按 7.1 式计算,图 7.4(a)中#1 74LS161 的 $B=C=D=1, A=0$ 而#2 74LS161 的 $B=C=D=1, A=0$,则有

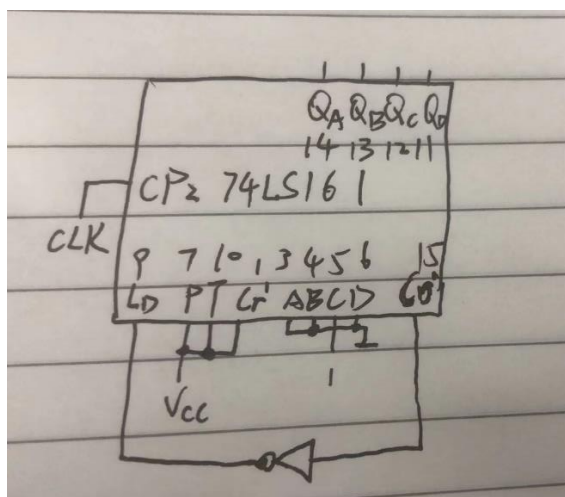
$$n=2^0+2^4+1=18$$

五、实验过程

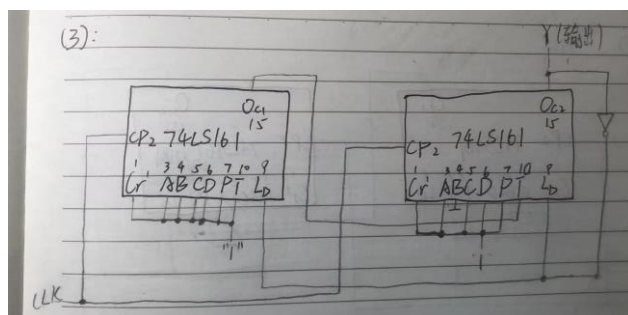
(1) 将 QC 与 QD 接与非门后再接清零端即可



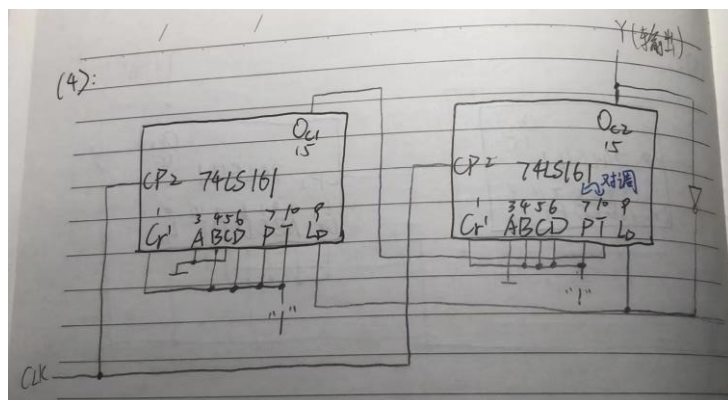
(2) 将进位端接非门，再接 Ld 端



(3) 33 分频器



(4) 22 分频器



六、实验结果及分析

(1)

表 7.6

利用 C_r 端					利用 L_0 端				
Q_D	Q_C	Q_B	Q_A	C_r	Q_D	Q_C	Q_B	Q_A	Q_C
1	0	0	0	0	1	0	1	0	0
2	0	0	0	1	1	0	1	0	1
3	0	0	1	0	1	0	1	1	0
4	0	0	1	1	1	0	1	1	1
5	0	1	0	0	1	1	0	0	0
6	0	1	0	1	1	1	0	0	1
7	0	1	1	0	1	1	0	1	0
8	0	1	1	1	1	1	0	1	1
9	1	0	0	0	1	1	1	0	0
10	1	0	0	1	1	1	1	0	1
11	1	0	1	0	1	1	1	1	0
12	1	0	1	1	1	1	1	1	1
13	0	0	0	0	0	1	0	0	0

QDQCQBQA 按照 0000, 0001, 0010, 0011, 0100, 0101, 0110, 0111, 1000, 1001, 1010, 1011 的顺序循环。

(2)

表 7.6

利用 C_r 端					利用 L_0 端				
Q_D	Q_C	Q_B	Q_A	C_r	Q_D	Q_C	Q_B	Q_A	Q_C
1	0	0	0	0	1	0	1	0	0
2	0	0	0	1	1	0	1	0	1
3	0	0	1	0	1	0	1	1	0
4	0	0	1	1	1	0	1	1	1
5	0	1	0	0	1	1	0	0	0
6	0	1	0	1	1	1	0	0	1
7	0	1	1	0	1	1	0	1	0
8	0	1	1	1	1	1	0	1	1
9	1	0	0	0	1	1	1	0	0
10	1	0	0	1	1	1	1	0	1
11	1	0	1	0	1	1	1	1	0
12	1	0	1	1	1	1	1	1	1
13	0	0	0	0	0	1	0	0	0

当 $Q_A=Q_B=Q_C=Q_D=1$ 时, O_c 输出 1, 其余情况输出为 0。

QDQCQBQA 按 0100, 0101, 0110, 0111, 1000, 1001, 1010, 1011, 1100, 1101, 1110, 1111 的顺序循环。

(3)

实验结果记录如下：

CP	OC ₁	OC ₂
1	0	0
2	0	0
...
15	0	0
16	1	0
17	0	0
...
32	1	0
33	0	1

第十六个方波和第三十二个方波时 OC₁ 为 1；每三十二个方波 OC₂ 输出一个 1；

(4)

实验结果记录如下：

CP	OC ₁	OC ₂
1	0	0
2	0	0
3	0	0
4	0	0
5	1	1
6	0	0

将 P 和 T 对调后，P 与 OC₁ 相连，T 接电源。由功能表可知，P = 0 时保持（包括 0C），当 T = 0 时保持（OC = 0）。因此，在 OC₁ 第一次变为 1 之后，OC₂ 也将变为 1，之后两片芯片都将变回预置数，开始新的循环（每六次输出一个 1），原电路不再是 22 分频器。

七、实验收获/心得体会

1. 通过本次实验，进一步掌握了任意进制分频器的设计方法，其中有置数法和清零法，掌握了同步计数器 74LS161 多级级联的方法，并研究了不同连接方式对分频数的影响；
2. 该实验中，有多个接口需要接地或者接电源，需要仔细，以免忘记，导致无法得到预期结果。在第四个实验中，要对 P 和 T 对调后的实验结果进行分析，这需要对 74LS161 功能足够理解，因此在预习时要进行一定思考。