

第四章 存储器系统

序号	类型	题干	选项A	选项B	选项C	选项D	答案
1	多选题	数据的传输主要在哪些部件之间传输（）	CPU与存储器之间	CPU与I/O设备之间	存储器与存储器之间	存储器与I/O设备之间	
2	多选题	存储器按用途分，可分为（）	主存储器	CPU高速缓存	外存储器	片内寄存器	
3	多选题	存储器按照信息的存储方法，可分为（）	ROM	RAM	内存	外存	
4	多选题	ROM是（）存储器	易失性	非易失性	一旦写入数据，就不能对数据修	可以对数据反复修改	
5	多选题	EPROM是通过（）	电擦除的	紫外线照射玻璃窗口内的芯片擦	需要配套设备	不需要配套设备	
6	多选题	闪存分为（）	易失性	非易失性	NOR	NAND	
7	多选题	为了提高存储器的带宽，可采取（）措施	可减少存储数据	增加数据存储字长	提高存取频率	提高CPU频率	
8	多选题	STM32F4有（）启动模式	主闪存启动模式	系统存储器启动模式	硬盘启动模式	嵌入SRAM启动模式	
9	多选题	在新型存储器中，（）是基于电荷的存储器	SRAM	FLASH	SONOS	FRAM	
10	多选题	在新型存储器中，（）是基于电阻的存储器	PRAM	DRAM	MRAM	RRAM	
11	多选题	存储器保护包括（）	存储保护	代码保护	数据保护	访问方式保护	
12	多选题	存储器最常用的校验技术有（）	奇偶校验	ECC校验	数据校验	代码校验	
13	单选题	下面关于DMA方式的描述，不正确的是（）。	DMA方式使外设接口可直接与内存进行高速的数据传输	DMA方式在外设与内存进行数据传输时不需要CPU干预	采用DMA方式进行数据传输时，首先需要进行现场保护	DMA方式执行I/O交换要有专门的硬件电路	
14	单选题	在嵌入式系统的存储结构中，访问速度最快的存储器是（）。	内存	Flash	CPU寄存器组	Cache	

15	单选题	常用的总线包括地址总线、数据总线、时钟和（）	就绪总线	信号量	转换总线	控制总线	
16	单选题	在DMA访问中，需要把总线的控制交给（）。	CPU	总线	DMA控制单元	总线控制单元	
17	单选题	初始化后，总线的主控制器是（）。	CPU	总线	DMA控制单元	总线控制单元	
18	单选题	若内存地址区间为4000H~43FFH，每个存储单元可存储16位二进制数，该内存区域由4片存储器芯片构成，则构成该内存的芯片容量是（ ）位	512×16bit	256×8bit	256×16bit	1024×8bit	
19	单选题	SRAM与DRAM相比，（）	SRAM运行速度快，功耗底，集成度高	SRAM运行速度快，功耗底，集成度低	SRAM运行速度快，功耗高，集成度高	SRAM运行速度慢，功耗底，集成度高	
20	单选题	可编程ROM，即PROM，是（）	PROM 在出厂设置时，数据全设为1，用户根据需要某些单元写入数据 0	PROM 在出厂设置时，数据全设为0，用户根据需要某些单元写入数据 1	PROM 在出厂设置时是无数据的，用户根据需要写入相应的数据 1和0	PROM 在出厂设置时，数据可设为0或1，用户根据需需要将某些单元写入数据 1或0	
21	单选题	闪存是以（）为单位擦除的	字节	块	扇区	分区	
22	单选题	存取时间和存储周期的关系（）	存储时间等于存储周期	存储时间大于存储周期	存储时间小于存储周期	存储时间与存储周期不可比	
23	判断题	总线是一束信号线。	TRUE	FALSE			
24	判断题	采用DMA方式进行数据传输时，首先需要DMA获得对总线的控制权	TRUE	FALSE			
25	判断题	Burst（突发）传输是指通过传输一个地址，而在数据总线上传输一个数据序列。	TRUE	FALSE			
26	判断题	在总线协议中最常用的协议是四握手协议。	TRUE	FALSE			
27	判断题	DDR SDRAM是可以在时钟上、下沿分别传输数据，传输带宽比单沿传输数据增加一倍	TRUE	FALSE			