

Atividade 3 - Dispositivos Lógicos Programáveis II

Daniel Tatsch, Nelson Alves, Schaiana Sonaglio
Engenharia de Telecomunicações
IFSC - Instituto Federal de Santa Catarina, São José, SC
Junho de 2018

Na Tabela 1, é o mostrado o número de pinos, o número de elementos lógicos e a frequência máxima do circuito do exercício 9.5.

Tabela 1 - Resultados obtidos com a Arquitetura *direct_arch*

Número de pinos	58
Número de elementos lógicos - modo normal	224
Número de elementos lógicos - modo aritmético	45
Frequência Máxima	264.76 MHz

Na Tabela 2, é o mostrado o número de pinos, o número de elementos lógicos e a frequência máxima do circuito do exercício 9.6.

Tabela 2 - Resultados obtidos com a Arquitetura *direct_arch*

Número de pinos	58
Número de elementos lógicos - modo normal	224
Número de elementos lógicos - modo aritmético	45
Frequência Máxima	278.01 MHz