

Author: Carsten Herting (Slu4)
 License: CC BY-NC-SA 3.0
creativecommons.org/licenses/by-nc-sa/3.0/deed.en

by Carsten Herting (2020)

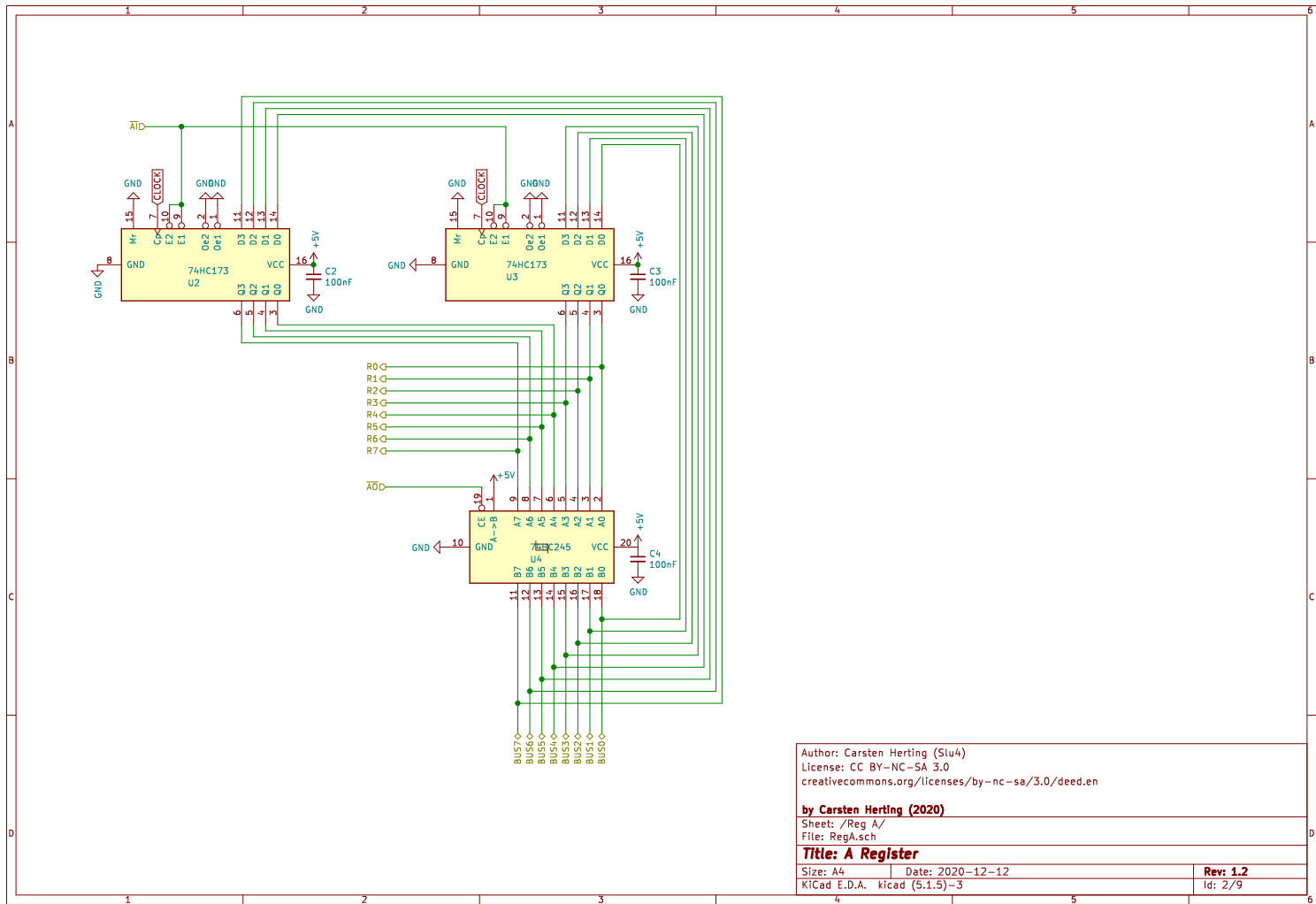
Sheet: /
 File: 8-Bit CPU 32k.sch

Title: Minimal 8-Bit Computer

Size: A4 Date: 2020-12-12
 KiCad E.D.A. kicad (5.1.5)-3

Rev: 1.2
 Id: 1/9

unused: NAND U44D (UART transmitter)



Author: Carsten Herting (Slu4)
 License: CC BY-NC-SA 3.0
creativecommons.org/licenses/by-nc-sa/3.0/deed.en

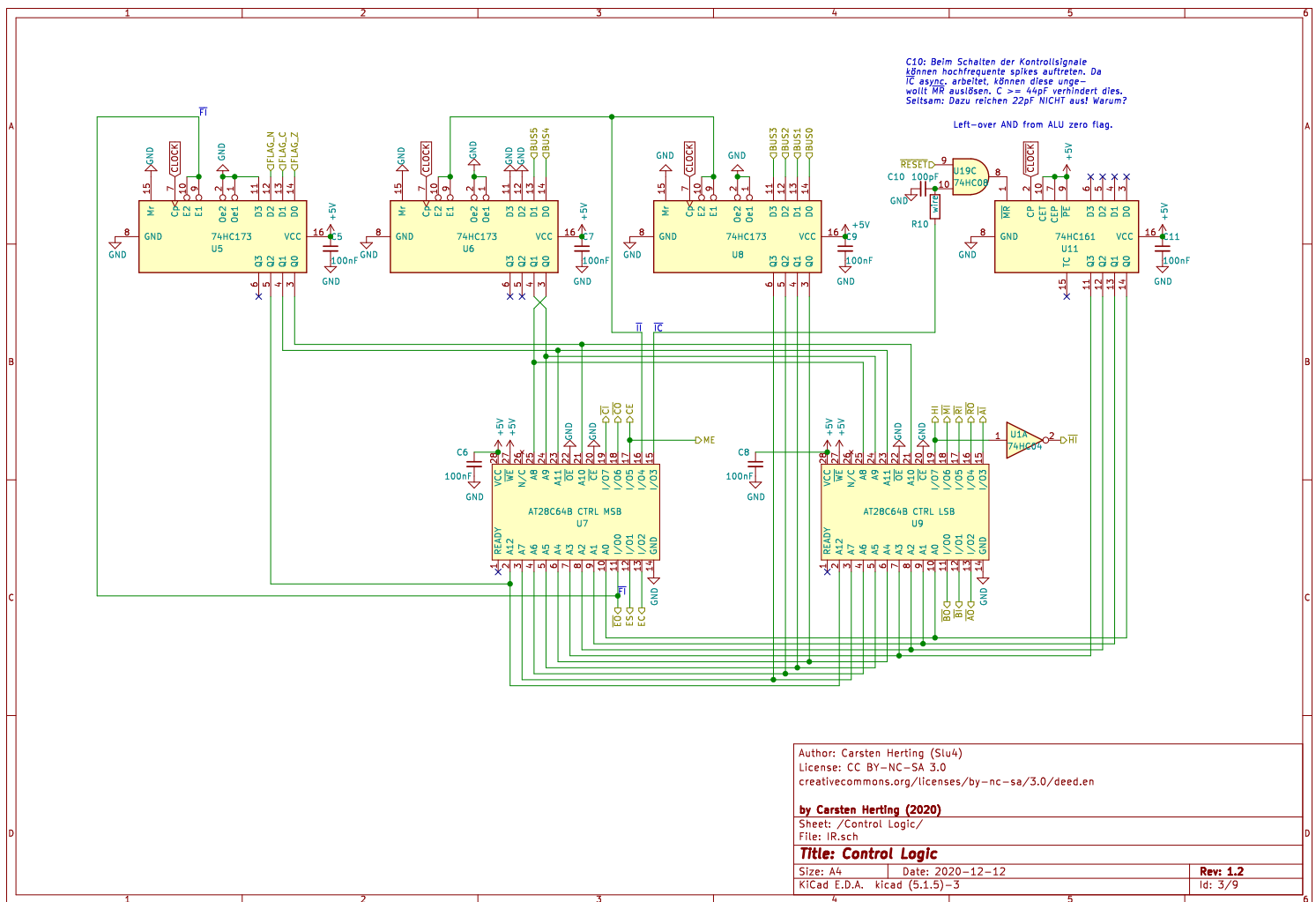
by Carsten Herting (2020)

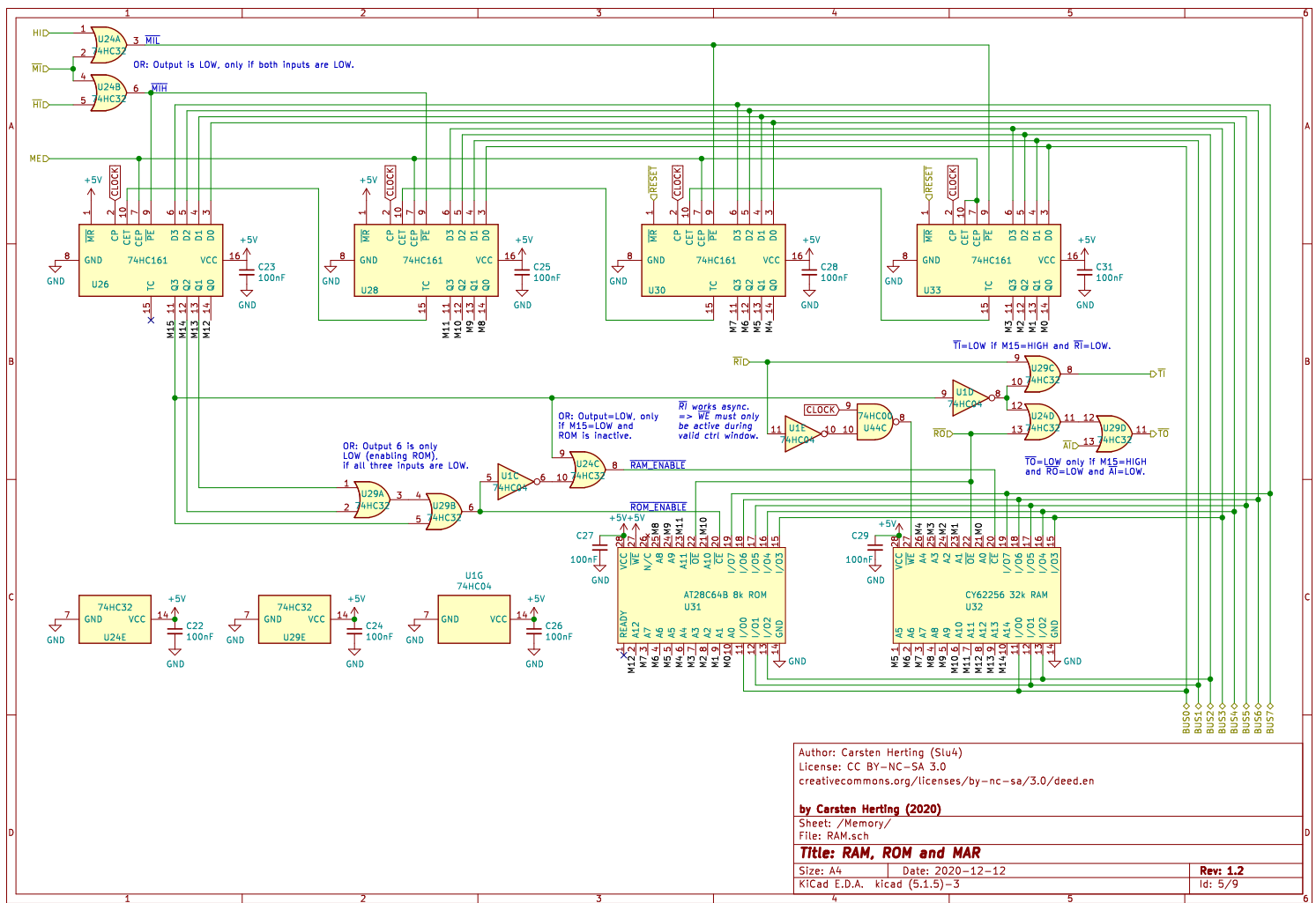
Sheet: /Reg A/
 File: RegAsch

Title: A Register

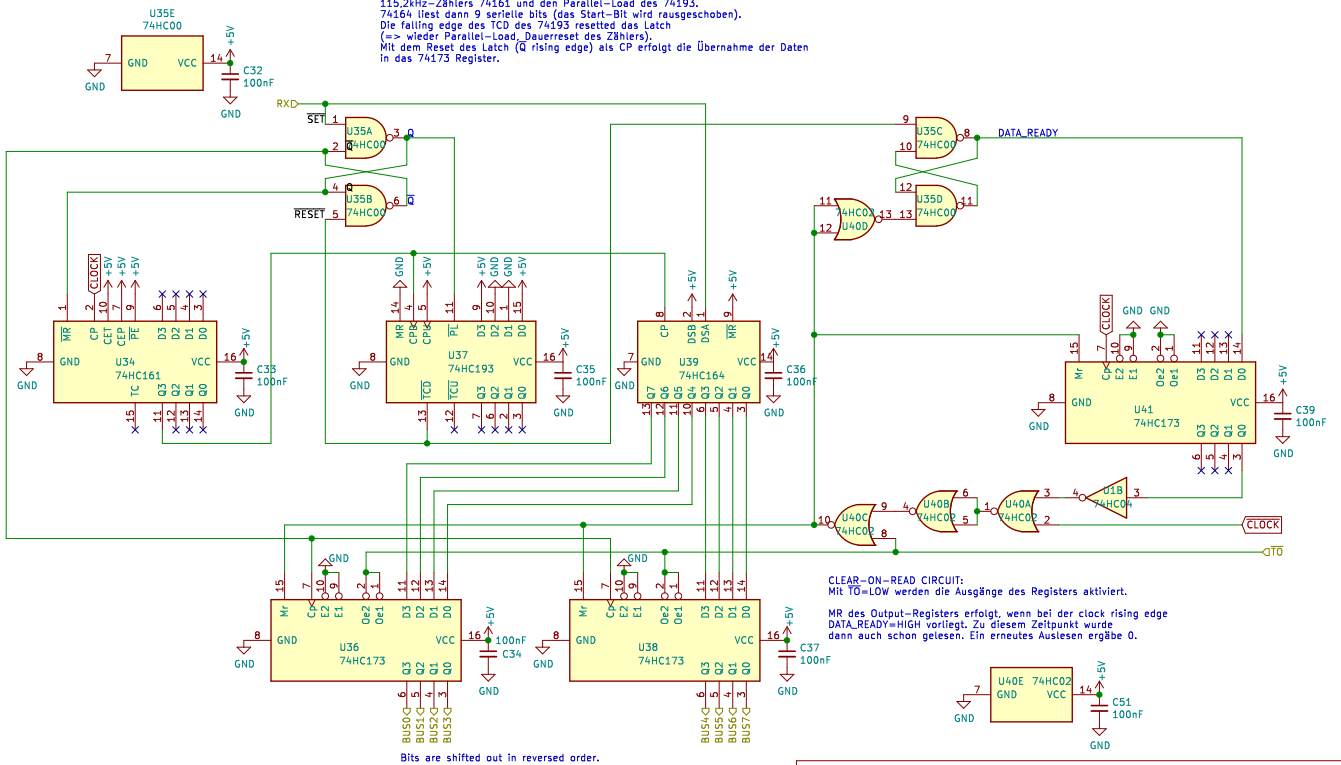
Size: A4 Date: 2020-12-12
 KiCad E.D.A. kicad (5.1.5)-3

Rev: 1.2
 Id: 2/9





Anfangs ist RX=HIGH, Am Latch ist Q=LOW => 74193 lädt dauerhaft den Wert 9.
 Eine falling edge an RX (Start-Bit) setzt das SR latch und beendet MR des 115,2kHz-Zählers 74161 und den Parallel-Load des 74193.
 74161 liest dann 9 serielle bits (das Start-Bit wird ausgeschoben).
 Die falling edge des TCD des 74193 resettet das Latch
 (=> wieder Parallel-Load, Dauerreset des Zählers).
 Mit dem Reset des Latch (Q rising edge) als CP erfolgt die Übernahme der Daten in das 74173 Register.



Bits are shifted out in reversed order.

CLEAR-ON-READ CIRCUIT:
 Mit $\overline{Y0}$ =LOW werden die Ausgänge des Registers aktiviert.
 MR des Output-Registers erfolgt, wenn bei der clock rising edge DATA_READY=HIGH vorliegt. Zu diesem Zeitpunkt wurde dann auch schon gelesen. Ein erneutes Auslesen ergäbe 0.

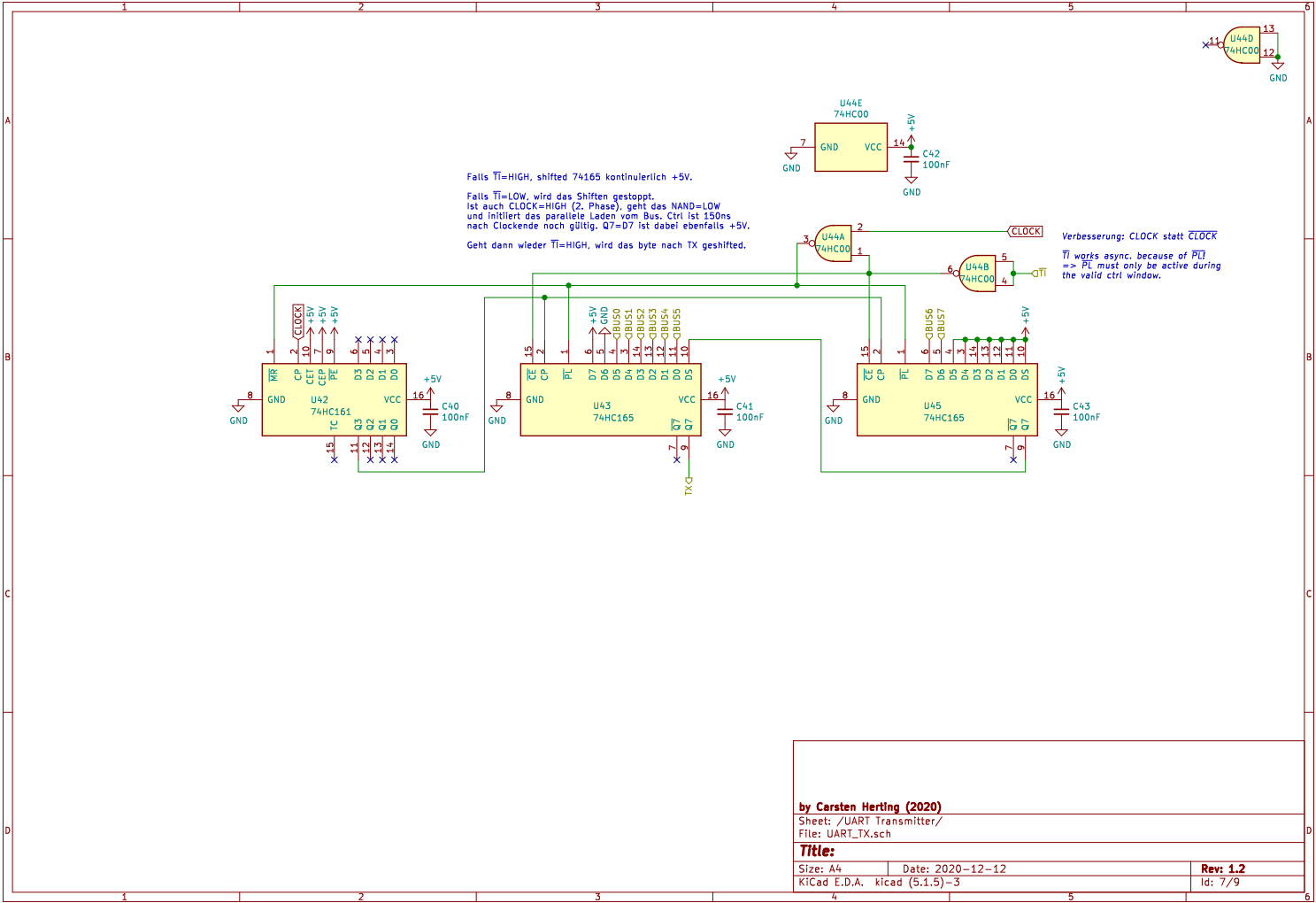
by Carsten Herting (2020)

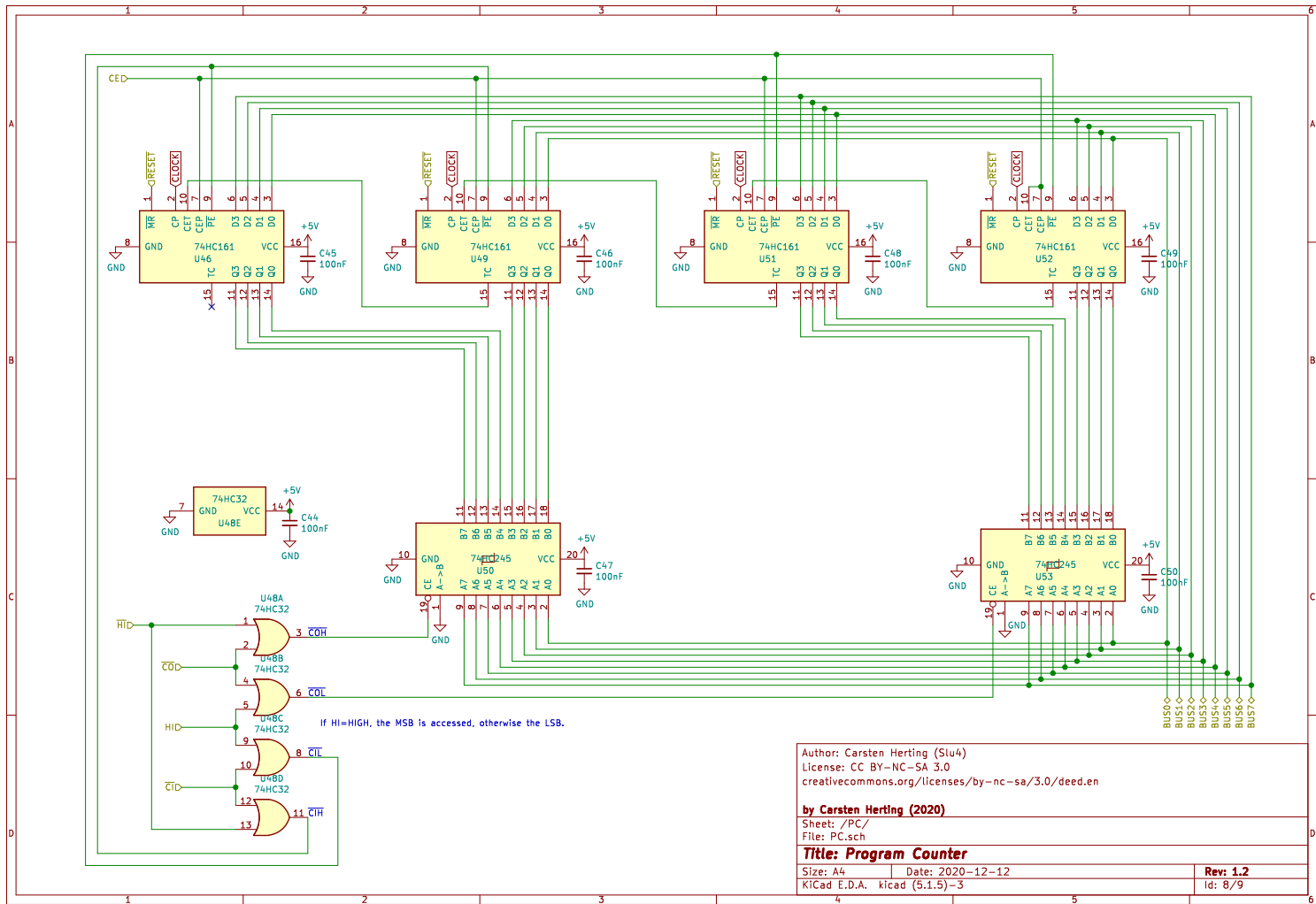
Sheet: /UART Receiver/
 File: UART_RX.sch

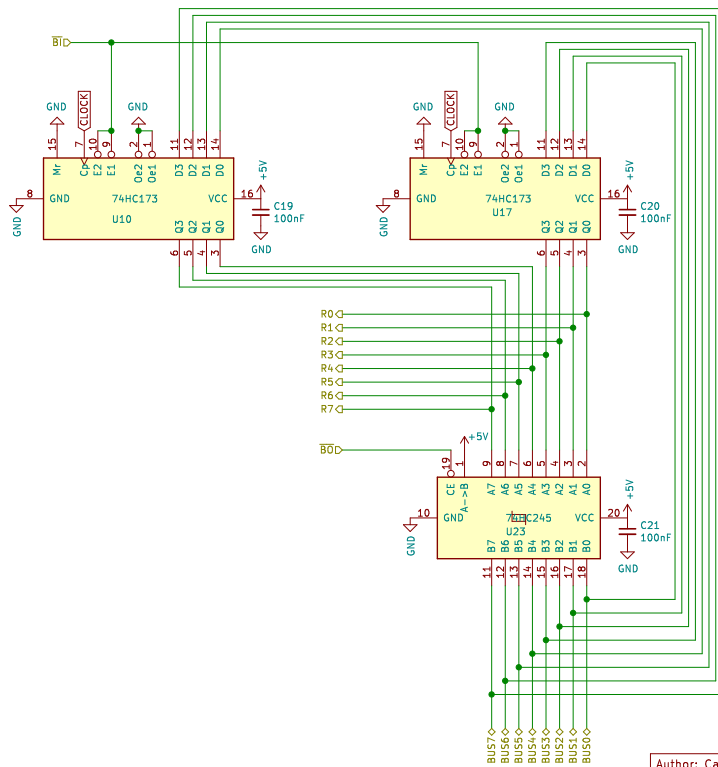
Title:

Size: A4 Date: 2020-12-12
 KiCad E.D.A. kicad (5.1.5)-3

Rev: 1.2
 Id: 6/9







Author: Carsten Herting (Slu4)
 License: CC BY-NC-SA 3.0
creativecommons.org/licenses/by-nc-sa/3.0/deed.en

by Carsten Herting (2020)

Sheet: /Reg B/
 File: RegB.sch

Title: B Register

Size: A4 Date: 2020-12-12
 KiCad E.D.A. kicad (5.1.5)-3

Rev: 1.2
 Id: 9/9