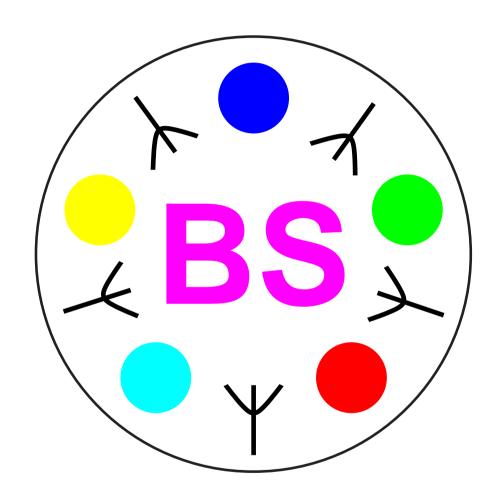
Rechnerarchitektur / Betriebssysteme



Übungen zur VorlesungProf. Dr. Henning Pagnia

(AUF-1) HARDWARE UND INTERRUPTS

- (1) Korrekt sind (a) und (c).
 - (b) ist falsch: System-Calls sind Software-Unterbrechungen.
 - (c) ist korrekt; die Annahme erfolgt durch den Prozessor, falls das IER-Register die Unterbrechung erlaubt.
- (2) (a) ist falsch, da das Main-Memory der Hautpspeicher ist. Diesen als Cache-Speicher zu bauen, ist zu teuer.
 - (b) und (c) sind korrekt.
- (3 (b) ist korrekt.
 - (a) ist falsch, denn das Stack-Pointer-Register (SP) enthält lediglich die Adresse des Stacks.
 - (c) ist falsch, denn der Code-Bereich wird beim Programmstart in der Größe festgelegt und wächst dann nicht mehr.
- (4) (a) ist korrekt.
 - (b) ist falsch, denn der First-Level-Cache ist sehr schnell und klein und wird von jeder CPU exklusiv genutzt.
 - (c) ist falsch, denn bei Hyperthreading-CPUs werden nicht komplette Prozessoren sondern vielmehr nur einige Strukturen, wie z. B. die Register vervielfacht.

(AUF-2) SEMAPHORE: 2-AUS-3-PROBLEM

- (a) Alle drei kritischen Abschnitten schließen sich selbst und jeweils gegenseitig aus.
- (b) Im folgenden Szenario kommt es (bspw.) zu einer Verklemmung:
 - Ein Prozess A führt getDiskPrinter() aus, und verliert nach disk.p() den Prozessor.
 - Ein Prozess B führt getTapeDisk() aus, und verliert nach tape.p() den Prozessor.
 - Ein Prozess C führt getPrinterTape() aus, und verliert nach printer.p() den Prozessor.
 - A erhält erneut den Prozessor und führt printer.p() aus
 - \Rightarrow warten.
 - B erhält erneut den Prozessor und führt disk.p() aus
 - \Rightarrow warten.
 - C erhält erneut den Prozessor und führt tape.p() aus
 - \Rightarrow warten.



Nun liegt ein **zyklischer Wartezustand** vor. \rightarrow **Verklemmung** (*Deadlock*)!

Lösungsansatz:

- Es werden Prioritäten definiert, d.h. die Betriebsmittel dürfen nur einer strengen **Reihenfolge** belegt werden.
 - ♦ **Beispiel:** tape vor disk vor printer.

(AUF-3) PROZESSVERWALTUNG

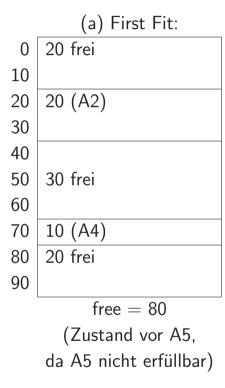
ausgeführte		Z	ustan	d der Proze	essverv	valtung	
Schnittstellen-	~n	ready	ı	nutex	re	source	disk
operation	rp	queue	ctr	queue	ctr	queue	queue
mutex.p()	0	1,2,3	0	ı	-1	4	5
	1	2,3	-1	0	-1	4	5
timerItrHandler()	2	3,1	-1	0	-1	4	5
diskItrHandler()							
resource.v()	2	3,1,5	-1	0	-1	4	-
	2	3,1,5,4	-1	0	0	_	_
writeDisk()	3	1,5,4	-1	0	0	_	2
timerItrHandler()	1	5,4,3	-1	0	0	_	2
resource.v()	-1	F 4 2	_	0	1		
writeDisk()	1	5,4,3	-1	0	1	I	2
	5	4,3	-1	0	1	_	2,1
diskltrHandler()	5	4,3,2	-1	0	1	_	1
mutex.p()							
	4	3,2	-2	0,5	1	_	1

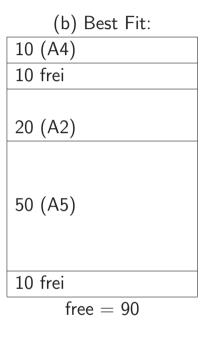
(AUF-4) SPEICHERVERWALTUNG

	Frei	Freispeicherliste mit Bereichslängen (1. Element links)									
		Firs	t-Fit		Best-Fit						
aktuelle Listen	90	35	60	45	90	90 35 60					
Anforderung											
25	65	35	60	45	90	10	60	45			
40	25	35	60	45	90	10	60	5			
30	25	5	60	45	90	10	30	5			
50	25	5	10	45	40	10	30	5			
45	25	5	10		nicht erfüllbar!!!						

(AUF-5) ZUTEILUNG UND -FREIGABE

Es ergeben sich die nachfolgenden Endbelegungen:





(AUF-6) LINEARE SEITENTABELLE

Die Wortlänge ist 32 Bit = 4 Byte.

Die Seitengröße ist 4 KiB = 4 $\cdot 2^{10}$ Byte.

Also haben 2^{10} Worte auf eine Seite Platz. Um dies zu adressieren benötigt man die letzten 10 Bit der virtuellen Adresse.

Es verbleiben 22 Bit der virtuellen Adresse zur Adressierung der Seiten. Damit lassen sich 2^{22} Seiten adressieren.

Bei einer Länge von 6 Byte pro Seitentabelleneintrag belegt eine lineare Seitentabelle demnach 24 MiB.

(AUF-7) SEITENTAUSCHSTRATEGIEN

a) Optimale Verdrängung

		K	ache	ln	
Referenz-	Seitenfehler	K1	K2	K3	am längsten nicht
reihenfolge					benötigte Seite
1	ja	1	-	-	1
5	ja	1	5	-	1
2	ja	1	5	2	1
4	ja	4	5	2	2
5	nein	4	5	2	2
3	ja	4	5	3	3
4	nein	4	5	3	3
5	nein	4	5	3	5
2	ja	4	2	3	3
4	nein	4	2	3	3
2	nein	4	2	3	2
1	ja	4	1	3	1
4	nein	4	1	3	1,4
3	nein	4	1	3	1,3,4

b) First-In-First-Out

		K	ache	ln	
Referenz-	Referenz- Seitenfehler			K3	älteste Seite
reihenfolge					im Hauptspeicher
1	ja	1	-	-	1
5	ja	1	5	-	1
2	ja	1	5	2	1
4	ja	4	5	2	5
5	nein	4	5	2	5
3	ja	4	3	2	2
4	nein	4	3	2	2
5	ja	4	3	5	4
2	ja	2	3	5	3
4	ja	2	4	5	5
2	nein	2	4	5	5
1	ja	2	4	1	2
4	nein	2	4	1	2
3	ja	3	4	1	4

c) Least-Recently-Used

		I/	ache	اس	
		r	acne	111	
Referenz-	Seitenfehler	K1	K2	K3	am längsten nicht
reihenfolge					mehr referenzierte
					Hauptspeicherseite
1	ja	1	-	-	-
5	ja	1	5	-	1
2	ja	1	5	2	1
4	ja	4	5	2	5
5	nein	4	5	2	2
3	ja	4	5	3	4
4	nein	4	5	3	5
5	nein	4	5	3	3
2	ja	4	5	2	4
4	nein	4	5	2	5
2	nein	4	5	2	5
1	ja	4	1	2	4
4	nein	4	1	2	2
3	ja	4	1	3	1

d) Second-Chance-Algorithmus

				Kacheln											
Refe	renz-	Seiten-	K1				K2				K3				Kachel-
reiher	nfolge	fehler		Ref	C	Α		Ref	C	Α		Ref	C	Α	zeiger
			-	0	0	0	-	0	0	0	-	0	0	0	K1
1	r	ja	1	1	0	0	-	0	0	0	-	0	0	0	K1
5	W	ja	1	1	0	0	5	1	1	0	-	0	0	0	K1
2	W	ja	1	1	0	0	5	1	1	0	2	1	1	0	K1
4	r	ja	1	0	0	0									K2
							5	0	1	0					K3
											2	0	1	0	K1
			4	1	0	0	5	0	1	0	2	0	1	0	K2
							ı				I				
5	W	nein	4	1	0	0	5	1	1	0	2	0	1	0	K2
											ı				
3	r	ја					5	0	1	0					K3
											2	0	0	1	K1
			4	0	0	0									K2
							5	0	0	1	_				K3
			4	0	0	0	5	0	0	1	3	1	0	0	K1

								Kache	eln						
Refe	renz-	Seiten-	K1				K2				K3				Kachel-
reiher	nfolge	fehler		Ref	C	Α		Ref	C	Α		Ref	C	Α	zeiger
		ı													ı
4	W	nein	4	1	1	0	5	0	0	1	3	1	0	0	K1
5	r	nein	4	1	1	0	5	1	0	1	3	1	0	0	K1
	<u> </u>	пеш	4				<u> </u>				3				IXI
2	W	ја	4	0	1	0									K2
			1				5	0	0	1					K3
											3	0	0	0	K1
			4	0	0	1									K2
			4	0	0	1	2	1	1	0	3	0	0	0	K3
		ı													ı
4	r	nein	4	1	0	1	2	1	1	0	3	0	0	0	K3
2	W	nein	4	1	0	1	2	1	1	0	3	0	0	0	K3
	VV	Пеш	4		-						3	0	-	-	11.5
1	r	ја	4	1	0	1	2	1	1	0	1	1	0	0	K1
4	W	nein	4	1	1	1	2	1	1	0	1	1	0	0	K1
			4	0	-1	-1									1//0
3	r	ja	4	0	1	1		•		•					K2
							2	0	1	0	_				K3
				•	•	_					1	0	0	0	K1
			4	0	0	1				_					K2
							2	0	0	1					K3
			4	0	0	1	2	0	0	1	3	1	0	0	K1

Ergebnisse

Strategie	Seitenfehler
Optimal	3 + 4 = 7
FIFO	3 + 7 = 10
LRU	3 + 5 = 8
Second-Chance	3 + 5 = 8

(AUF-8) SEITENFEHLER

Variante (i):

Bei dieser Variante erfolgt ein zeilenweiser Zugriff auf die (zeilenweise) abgespeicherte Matrix. Da eine Matrixseite komplett abgearbeitet wird, muss sie genau einmal eingelagert werden. Daher treten 64 Seitenfehler auf.

Variante (ii):

Die Zugriffsreihenfolge auf die Matrixelemente ist hier:

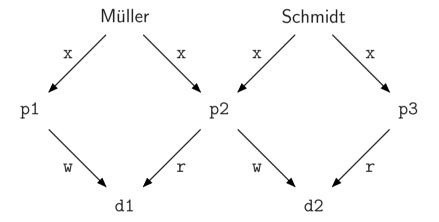
```
m[0,0] m[1,0] m[2,0] ... m[255,0] m[0,1] m[1,1] m[2,1] ... m[255,1] ... m[0,255] m[1,255] m[2,255] ... m[255,255]
```

Jeweils nach der Bearbeitung von 4 Matrixelementen tritt ein Seitenfehler auf. Folglich erhält man 256*256/4=16384 Seitenfehler.

(AUF-9) UNIX-DATEISCHUTZ

• Meier und Müller bilden eine Benutzergruppe.

Visualisierung der Zugriffe



Rechtevergabe mit minimalen Rechten

- p1: Da Meier p1 besitzt, wird das x-Recht an die restlichen Gruppenmitglieder (= Müller) vergeben.
 - ⇒ Müller erhält das benötigte Ausführungsrecht.
- p2: Schmidt besitzt p2. ⇒ Er erhält das x-Recht als Besitzer.
 Um auch Müller die Ausführung zu erlauben, muss das x-Recht an die Allgemeinheit (= Meier und Müller) vergeben werden.

(1)

- p3: Schmidt als Eigentümer des Programms erhält das x-Recht.
- d1: Als Gruppenmitglied von Meier erhält Müller das r- und das w-Recht. \Rightarrow Er kann p1 bzw. p2 ausführen. Die Allgemeinheit (= Schmidt) erhält das r-Recht.
 - ⇒ Schmidt kann p2 ausführen.
- d2: Schmidt als Besitzer von d2 erhält das r- und das w-Recht. \Rightarrow Er kann p2 bzw. p3 ausführen. Die Allgemeinheit (= Meier und Müler) erhält das w-Recht
 - \Rightarrow Müller kann p2 ausführen.

(2)



In der folgenden Tabelle sind wegen einer besseren Übersichtlichkeit nur **gewährte** Rechte eingetragen.

Resultierende Zugriffsrechte im Unix-Schema

	Eige	entümei	(u)	G	ruppe (g)	Allgemeinheit (o)			
	r	W	Х	r	W	Х	r	W	X	
	Meie	r		Mülle	er		Schm	iidt		
р1						Х				
	Schm	idt					Meie	r, Mülle	r	
p2			Х						X	
0	Schm	nidt		I		I	Meie	r, Mülle	r	
р3			X							
	Meie	r		Mülle	er		Schm	iidt		
d1				r	W		r			
	Schmidt Meier, Müller									
d2	r	W						W		

Zuviel vergebene Rechte

Im Vergleich zu den minimal notwendigen Zugriffsrechten mussten auf Grund des Unix-Schemas folgende Rechte zusätzlich vergeben werden:

- (1) Meier erhält das Ausführungsrecht für p2.
- (2) Meier erhält das Schreibrecht für d2.