

参考答案

一. 填空题 (10)

1. 一个触发器有 Q 和 \bar{Q} 两个互补的输出引脚, 通常所说的触发器的输出端是指 Q , 所谓置位就是将输出端置成 1 电平, 复位就是将输出端置成 0 电平。
2. 我们可以用逻辑函数来表示逻辑关系, 任何一个逻辑关系都可以表示为逻辑函数的 与或 表达式, 也可表示为逻辑函数的 或与 表达式。
3. 计数器和定时器的内部结构是一样的, 当对不规则的事件脉冲计数时, 称为 计数 器, 当对周期性的规则脉冲计数时, 称为 定时 器。
4. 当我们在计算机键盘上按一个标为 “ 3 ” 的按键时, 键盘向主机送出一个 ASCII 码, 这个 ASCII 码的值为 33H。
5. 在 5V 供电的数字系统里, 所谓的高电平并不是一定是 5V, 而是有一个电压范围, 我们把这个电压范围称为 高电平噪声 容限; 同样所谓的低电平并不是一定是 0V, 而也是有一个电压范围, 我们把这个电压范围称为 低电平噪声 容限。

二. 选择题 (10)

1. 在数字系统里, 当某一线路作为总线使用, 那么接到该总线的所有输出设备 (或器件) 必须具有 b 结构, 否则会产生数据冲突。
a. 集电极开路; b. 三态门; c. 灌电流; d. 拉电流
2. TTL 集成电路采用的是 b 控制, 其功率损耗比较大; 而 MOS 集成电路采用的是 a 控制, 其功率损耗比较小。
a. 电压; b. 电流; c. 灌电流; d. 拉电流
3. 欲将二进制代码翻译成输出信号选用 b, 欲将输入信号编成二进制代码选用 a, 欲将数字系统中多条传输线上的不同数字信号按需要选择一个送到公共数据线上选用 c, 欲实现两个相同位二进制数和低位进位数的相加运算选用 e。
a. 编码器; b. 译码器; c. 多路选择器; d. 数值比较器;
e. 加法器; f. 触发器; g. 计数器; h. 寄存器
4. 卡诺图上变量的取值顺序是采用 b 的形式, 以便能够用几何上的相邻关系表示逻辑上的相邻。
a. 二进制码; b. 循环码; c. ASCII 码; d. 十进制码
5. 根据最小项与最大项的性质, 任意两个不同的最小项之积为 0, 任意两个不同的最大项之和为 1。
a. 不确定; b. 0; c. 1

三. 简答题 (50)

1. 分别写出 (或画出) JK、D、T 和 T' 四个触发器的特征方程、真值表和状态转换图。
2. 请分别完成下面逻辑函数的化简。

$$1). F = (\bar{A} + \bar{B} + \bar{C})(\bar{D} + \bar{E}) * (\bar{A} + \bar{B} + \bar{C} + DE)$$

$$\text{答: 原式} = [(\bar{A} + \bar{B} + \bar{C}) + (\bar{D} + \bar{E})] * (\bar{A} + \bar{B} + \bar{C} + DE)$$

$$= ((\bar{A} + \bar{B} + \bar{C}) + DE) * ((\bar{A} + \bar{B} + \bar{C}) + DE) = (\bar{A} + \bar{B} + \bar{C})(\bar{A} + \bar{B} + \bar{C}) + DE + DE((\bar{A} + \bar{B} + \bar{C}) + (\bar{A} + \bar{B} + \bar{C}))$$

$$= DE$$

$$2). F = (A + B + \bar{C})(A + C)(A + \bar{B})(A + B + D + EH)$$

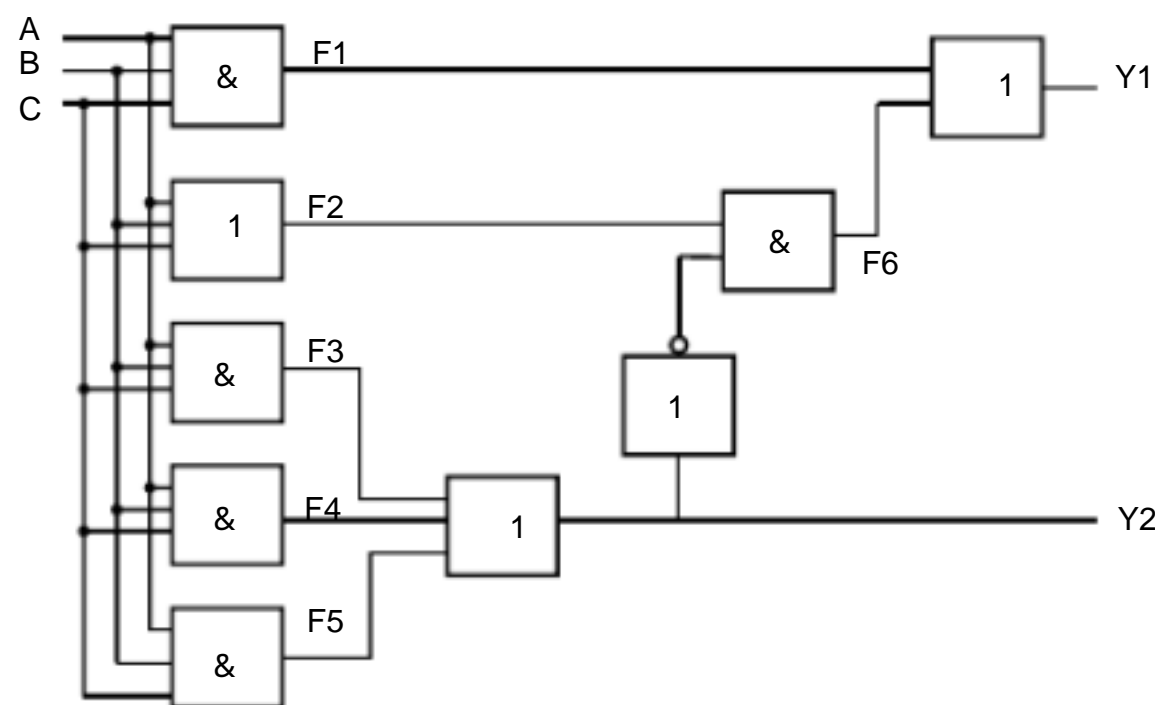
答：原式的对偶式为：

$$F' = A\overline{B}\overline{C} + AC + AB + ABD(E + H)$$
$$= A(\overline{B}\overline{C} + C + B + BD(E + H)) = A[C + B + \overline{B} + BD(E + H)] = A$$
$$\therefore \text{原式} = (F')' = (A)' = A$$

3．请分别说明 A/D 与 D/A 转换器的作用，说明它们的主要技术指标，并进一步说明在什么情况下必须在 A/D 转换器前加采样·保持电路。

答：A/D 与 D/A 转换器分别能够将模拟量转换成数字量与数字量转换成模拟量，通过这样的转换电路，能够将模拟系统和数字系统联系起来，实现对模拟系统的检测、监视和控制。A/D 与 D/A 转换器的主要技术指标分别为转换精度和转换时间。因为 A/D 转换需要一定的时间，当在这段时间里，被转换的信号发生改变，将使转换结果不准确，必须将要转换时刻的模拟量保持下来，确保转换期间该值的稳定。

4．分析下图所示电路的逻辑功能（写出表达式，列真值表描述功能）。



答：列出其中 间函数。 $F_1 = ABC$ ， $F_2 = A + B + C$ ， $F_3 = AB$ ， $F_4 = AC$ ， $F_5 = BC$ ，

$$F_6 = X2 \quad F2 = \overline{(F3 + F4 + F5)} \quad (A + B + C)$$

得 $y_1 = F_1 + F_6 = ABC + \overline{AB + BC + AC} \quad (A + B + C)$

$$y_2 = AB + AC + BC$$

(2) 列出真 值表

A	B	C	Y1	Y2
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1

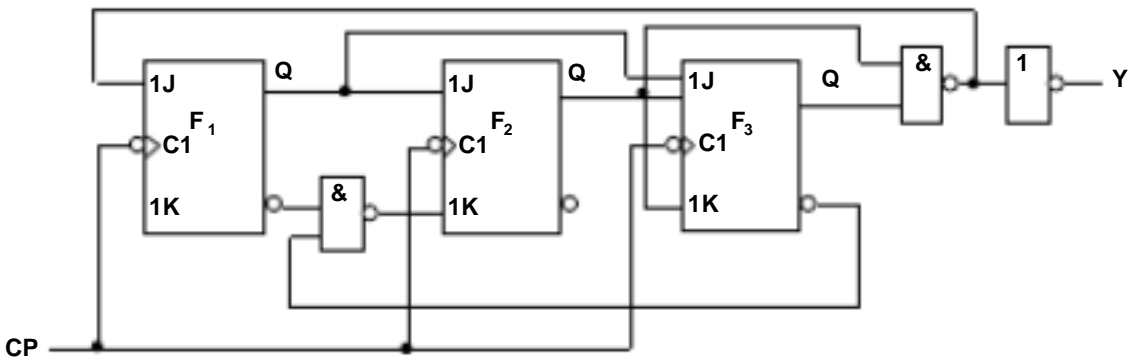
1	1	1	1	1
---	---	---	---	---

(3) 逻辑 功能

输出为 Y1 的电路的逻辑功能是电路实现了输入奇数个有效时输出是为 1 即全加器的 Si。

输出为 Y2 的电路的逻辑功能是电路实现了输入的两个或两个以上有效时输出为了，即全加器的 Ci.

5．请分析并回答下图的时序逻辑电路的功能。



答：1) 根据图可写出电路的驱动方程：

$$\left\{ \begin{array}{l} J_1=Q_2^nQ_3^n , K_1=1 \\ J_2=Q_1^n , K_2=Q_1^n Q_3^n \\ J_3=Q_1^n Q_2^n , K_3=Q_2^n \end{array} \right.$$

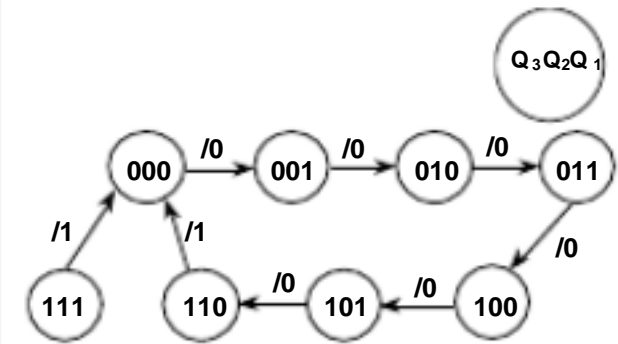
2) 将驱动方程代入 JK 触发器的特征方程 $Q_{n+1}=JQ_n + KQ_n$ 中，得状态方程为：

$$\begin{aligned} Q_1^{n+1} &= Q_2Q_3Q_1 \\ Q_2^{n+1} &= Q_1Q_2 + Q_1Q_3Q_2 \\ Q_3^{n+1} &= Q_1Q_2Q_3 + Q_2Q_3 \end{aligned}$$

3) 写出输出方程为： $Y=Q_2Q_3$

4) 每经过七个时钟触发脉冲以后输出端 Y 从高电平跳电平，且电路的状态循环一次。

所以此电路具有对时钟信号进行计数的功能，且计数容量等于七，称为七进制计数器。



变为低
量等于

四. 分析设计题 (30)

1．请用与非门组成全加器，画出逻辑图。

解：（1）列出真 值表。

根据 题意，要 实现 全加器功能，所以其 输入 变量 应含有两个相加位 Ai，Bi 和低位来的 进位 Ci-1。

其输出应含有位的相加 结果 Si 与本次相加是否向高位的 进位 Ci。

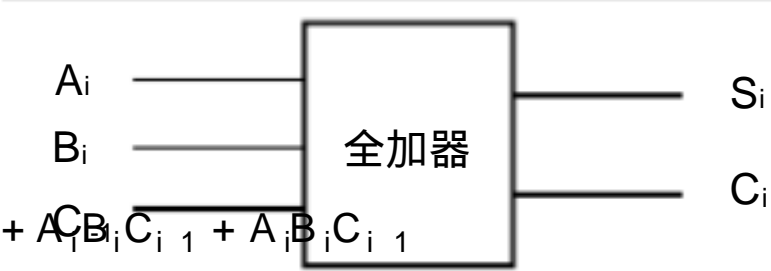
由此，画出 输入 输出关系如

下图

（2）写出 逻辑 表达式。

$$\begin{aligned} S_i &= \bar{A}_i\bar{B}_iC_{i-1} + \bar{A}_iB_i\bar{C}_{i-1} + A_i\bar{B}_iC_{i-1} + A_iB_i\bar{C}_{i-1} \\ C_i &= \bar{A}_iB_iC_{i-1} + A_i\bar{B}_iC_{i-1} + A_iB_iC_{i-1} + A_iB_i\bar{C}_{i-1} \end{aligned}$$

（3）将逻辑 函数化 为与非 门的形式。



输入			输出	
Ai	Bi	Ci-1	Si	Ci
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

$$\begin{aligned}
S_i &= \overline{A_i} \overline{B_i} C_{i-1} + \overline{A_i} B_i \overline{C_{i-1}} + A_i \overline{B_i} \overline{C_{i-1}} + A_i B_i C_{i-1} \\
&= \overline{\overline{A_i} \overline{B_i} C_{i-1} + \overline{A_i} B_i \overline{C_{i-1}} + A_i \overline{B_i} \overline{C_{i-1}} + A_i B_i C_{i-1}} \\
&= \overline{\overline{A_i} \overline{B_i} C_{i-1}} \cdot \overline{\overline{A_i} B_i \overline{C_{i-1}}} \cdot \overline{A_i \overline{B_i} \overline{C_{i-1}}} \cdot \overline{A_i B_i C_{i-1}} \\
C_i &= \overline{A_i} B_i C_{i-1} + A_i \overline{B_i} C_{i-1} + A_i B_i \overline{C_{i-1}} + A_i B_i C_{i-1} \\
&= \overline{\overline{A_i} B_i C_{i-1} + A_i \overline{B_i} C_{i-1} + A_i B_i \overline{C_{i-1}} + A_i B_i C_{i-1}} \\
&= \overline{\overline{A_i} B_i C_{i-1}} \cdot \overline{A_i \overline{B_i} C_{i-1}} \cdot \overline{A_i B_i \overline{C_{i-1}}} \cdot \overline{A_i B_i C_{i-1}}
\end{aligned}$$

五. 填空题 (10)

- 任何有限的逻辑关系，不管多么复杂，其逻辑函数都可通过逻辑变量的与、或、非三种运算符加以实现，但逻辑函数的一般表达式 不是 唯一的，而其标准表达式 是 唯一的。
- 任意两个最小项之积为 0，任意两个最大项之和为 1。
- 对于逻辑函数 $F = AB + \overline{A}C + BC$ ，为了化简，利用逻辑代数的基本定理，可表示为 $F = AB + \overline{A}C$ ，但这可能引起 0 型险象，因为在 $B=1$ 、 $C=1$ 时，化简前逻辑函数的值恒为 1 ，但化简后逻辑函数的值为 $A + \overline{A}$ 。
- 当我们在计算机键盘上按一个标为“9”的按键时，键盘向主机送出一个 ASCII 码，这个 ASCII 码的值为 39。
- 在 3.3V 供电的数字系统里，所谓的高电平并不是一定是 3.3V，而是有一个电压范围，我们把这个电压范围称为 高电平 容限；同样所谓的低电平并不是一定是 0V，而也是有一个电压范围，我们把这个电压范围称为 低电平 容限。

六. 选择题 (10)

- 在下列程序存储器的种类中，可在线改写的有 b d。
a. PROM； b. E²PROM； c. EPROM； d. FLASH_M
- 为了实现某种逻辑运算关系，其实现方法有多种多样，其中历史上曾经用到的有以下几种方式，但实现的空间密度最小、能耗最低、能得到普及应用的实现方式是 d。
a. 机械式； b. 电磁式； c. 分立元件式； d. 集成电路
- 在数字电路中，根据电路是否具有反馈记忆功能，将其分为组合逻辑电路和时序逻辑电路两种。下列各项中，为组合逻辑电路的是 befgi，为时序逻辑电路的是 acdh。
a. 触发器； b. 译码器； c. 移位寄存器； d. 计数器； e. 加法器；
f. 编码器； g. 数值比较器； h. 寄存器； i. 多路选择器
- 卡诺图上变量的取值顺序是采用 b 的形式，以便能够用几何上的相邻关系表示逻辑上的相邻。
a. 二进制码； b. 循环码； c. ASCII 码； d. 十进制码
- 在可编程逻辑芯片中，有 PROM、PAL、GAL、CPLD 等多种结构方式，其中 PROM 是 b，PAL 是 c，GAL 是 a，CPLD 是 a。
a. 与阵列可编程； b. 或阵列可编程； c. 与或阵列皆可编程

七. 简答题 (50)

0	0	1	0	0	0	0	0	1
0	1	0	0	0	0	1	0	0
0	1	1	0	0	1	0	0	1
1	0	0	0	1	0	0	0	0
1	0	1	0	1	1	0	0	1
1	1	0	1	0	0	1	0	0
1	1	1	1	1	0	0	0	1

$Y0 = \overline{B_2} \overline{B_1} B_0 + \overline{B_2} B_1 B_0 + B_2 \overline{B_1} B_0 + B_2 B_1 B_0$

$Y1 = 0$

$Y2 = \overline{B_2} B_1 \overline{B_0} + B_2 B_1 \overline{B_0}$

由上表可得函数如下：

$Y3 = \overline{B_2} B_1 B_0 + B_2 \overline{B_1} B_0$

$Y4 = \overline{B_2} B_1 B_0 + B_2 \overline{B_1} B_0 + B_2 B_1 B_0$

$Y5 = B_2 B_1 \overline{B_0} + B_2 B_1 B_0$

5． 请分别写出图 5.1 和图 5.2 的表达式。

答：图 5.1 的表达式为 $F = \overline{A} \overline{B} \overline{C} \overline{D} + A \overline{B} \overline{C} \overline{D}$ ，

图 5.2 的表达式为 $F = (A + \overline{B} + C + D)(\overline{A} + \overline{B} + C + D)$ ，

八． 分析设计题 (30)

1． 请设计一个两位二进制比较电路（ 进行比较的两个两位二进制数分别为 A1、 A0 和 B1、 B0 ）。

解：由题意，其输出有 F1、 F2、 F3 三个函数， F1 表示 $A_i > B_i$ 、 F1 表示 $A_i = B_i$ 、 F1 表示 $A_i < B_i$ 。则有如下真值表：

A1	A0	B1	B0	F1	F2	F3
0	0	0	0	0	1	0
0	0	0	1	0	0	1
0	0	1	0	0	0	1
0	0	1	1	0	0	1
0	1	0	0	1	0	0
0	1	0	1	0	1	0
0	1	1	0	0	0	1
0	1	1	1	0	0	1
1	0	0	0	1	0	0
1	0	0	1	1	0	0
1	0	1	0	0	1	0
1	0	1	1	0	0	1
1	1	0	0	1	0	0
1	1	0	1	1	0	0
1	1	1	0	0	1	0
1	1	1	1	0	1	0

可得各自的表达式如下：

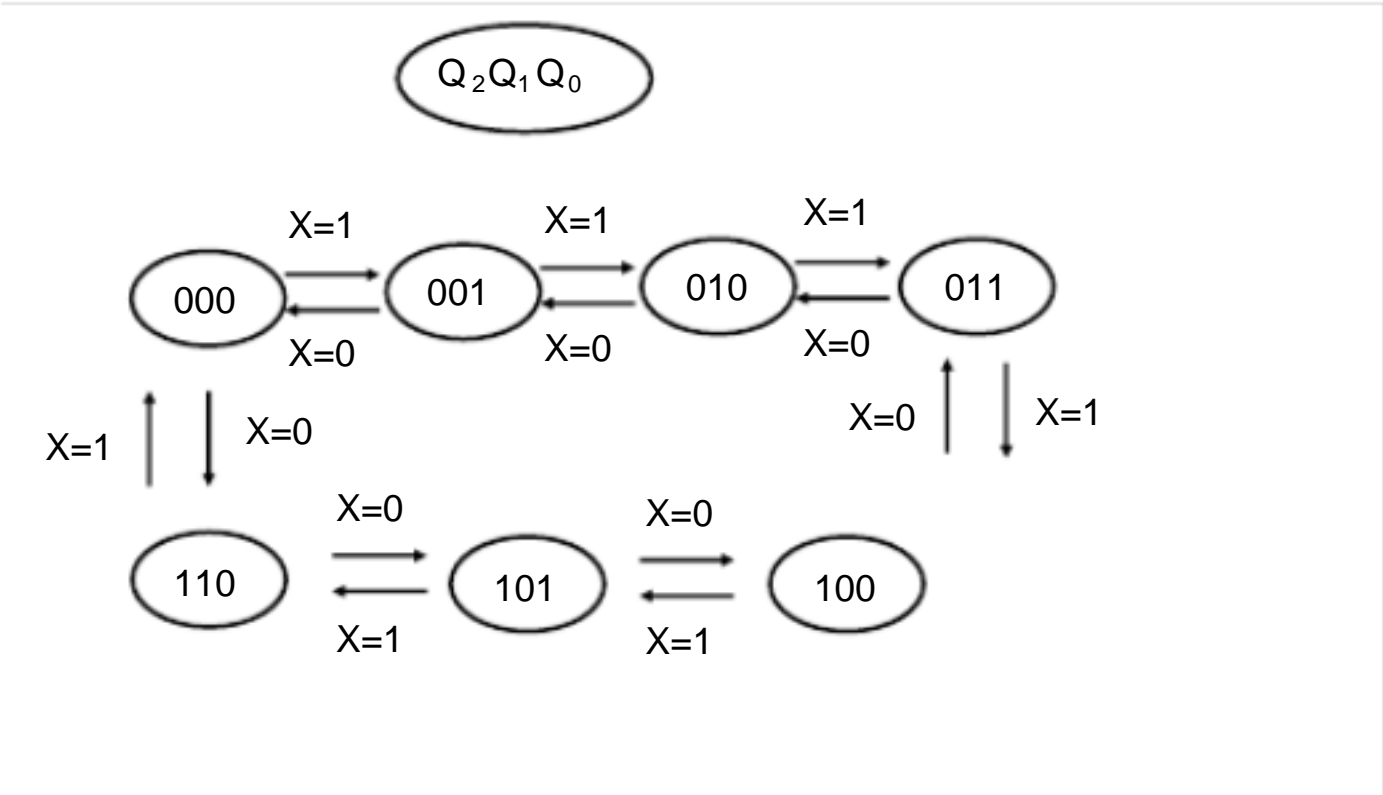
$$F1 = \overline{A}_1A_0\overline{B}_1\overline{B}_0 + A_1\overline{A}_0\overline{B}_1\overline{B}_0 + A_1\overline{A}_0\overline{B}_1B_0 + A_1A_0\overline{B}_1\overline{B}_0 + A_1A_0\overline{B}_1B_0 + A_1A_0B_1\overline{B}_0$$

$$F2 = \overline{A}_1\overline{A}_0\overline{B}_1\overline{B}_0 + \overline{A}_1A_0\overline{B}_1B_0 + A_1\overline{A}_0B_1\overline{B}_0 + A_1A_0B_1B_0$$

$$F3 = \overline{A}_1\overline{A}_0\overline{B}_1B_0 + \overline{A}_1\overline{A}_0B_1\overline{B}_0 + \overline{A}_1\overline{A}_0B_1B_0 + \overline{A}_1A_0B_1B_0 + A_1\overline{A}_0B_1B_0$$

由此可得各自的实现电路图如下：

2．用 J-K 触发器设计一个七进制可逆计数器， 要求当 X=1 时， 进行加 1 计数； 当 X=0 时， 进行减 1 计数， 并判定它们能否自启动。 解：根据题意，三个 JK 触发器分别为 Q2Q1Q0，可得实现上述功能的状态转



换图为：

由状态转换图可得总的卡诺图为：

XQ2/Q1Q0/Y1Y2	00	01	11	10
00	001/00	010/00	100/00	011/00
01	101/00	110/00	***/**	000/10
11	011/00	100/00	***/**	101/00
10	110/01	000/00	010/00	001/00

由此可得各自的卡诺图。 Q0 的卡诺图为：

XQ2/Q1Q0	00	01	11	10
00	1	0	0	1
01	1	0	*	0
11	1	0	*	1
10	0	0	0	1

Q0 的表达式为：

Q1 的卡诺图为：

XQ2/Q1Q0	00	01	11	10
00	0	1	0	1
01	0	1	*	0
11	1	0	*	0
10	1	0	1	0

Y2 的表达式为：
$$Y2 = X\overline{Q}_2\overline{Q}_1\overline{Q}_0$$

由 $Q_2Q_1Q_0$ 组成的状态方程，根据 JK 触发器的特征方程 $Q_n = J\bar{Q}_n + \bar{K}Q_n$ ，可得 J_0 、 K_0 ， J_1 、 K_1 ， J_2 、 K_2 的驱动方程，由触发方程及输出方程 Y_1 、 Y_2 可画出其电路图，同时非有效状态 111 可以进入计数器循环体，因此可自启动。

三．简答题答案；

1．简述用 TTL 与非门、或非门、异或门实现反相器功能．多余输入端的连接方法。

TTL 与非门的余输入端应接高电平，或非门的余输入端应接低电平，异或门实现反相器功能时应将余输入端和输入信号并在一起。

1．当晶体三极管 b 时处于导通状态。

a. 发射结和集电结均属于反向偏置； b. 发射结正向偏置，集电结反向偏置； c. 发射结和集电结均属于正向偏置

2．与晶体三极管相比，MOS 管具有的特点是 a,c,d。

a. 输入电阻高； b. 受温度影响大； c. 便于集成； d. 电压控制元件；
e. 极间电容影响小

3．欲将二进制代码翻译成输出信号选用 b，欲将输入信号编成二进制代码选用 a，欲将数字系统中多条传输线上的不同数字信号按需要选择一个送到公共数据线上选用 c，欲实现两个相同位二进制数和低位进位数的相加运算选用 e。

a. 编码器； b. 译码器； c. 多路选择器； d. 数值比较器；
e. 加法器； f. 触发器； g. 计数器； h. 寄存器