### Ministerul Educației, Tineretului și Sportului al Republicii Moldova

Universitatea Tehnică a Moldovei

Facultatea Calculatoare, Informatică și Microelectronică

Demaptamentul Informatică și Ingineria Sistemelor

# **RAPORT**

# Lucrare de laborator nr.3

la Analiza și Sinteza Dispozitivelor Numerice

Tema: Sinteza decodificatoarelor și codificatoarelor

A efectuat:	st. gr. 11-231		
	Raevschi Grigore		
A verificat:	asistent univ.		
	Ursu Adriana		

#### Tema: Sinteza convertoarelor de cod

## 1. Exemplul propus spre rezolvare

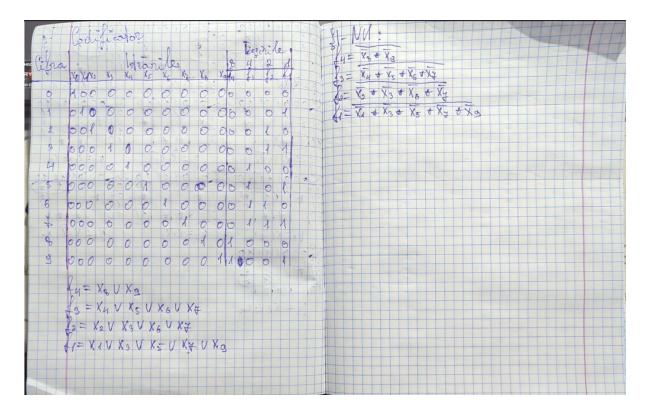
Tabelul 2.6

Nr.	Codul binar-zecimal		Nr.	Codul binar-zecimal	
crt.	Decodifi-	Codificator	crt.	Decodifi-	Codificator
	cator		011.	cator	
1.	8 7 (-2)(-4)	5 3 2 (-1)	16.	3 3 2 1	8 6 1 (-4)
2.	8 6 (-1)(-4)	5 3 1 (-1)	17.	4 2 2 1	8 6 (-1)(-4)
3.	8 5 (-2)(-4)	3 3 2 1	18.	4 3 1 1	8 7 (-2)(-4)
4.	8 4 3 (-6)	4 2 2 1	19.	4 3 2 (-1)	8 5 (-2)(-4)
5.	8 6 1 (-4)	4 3 1 1	20.	4 3 2 1	8 6 1 (-4)
6.	8 5 2 (-4)	4 3 2 (-1)	21.	4 4 1 (-2)	8 5 2 (-4)
7.	8 4 3 (-2)	4 3 2 1	22.	442(-1)	8 4 3 (-2)
8.	8 4 2 1	4 4 1 (-2)	23.	4 4 3 (-2)	8 4 2 1
9.	8 4 2 (-1)	4 4 2 (-1)	24.	4421	8 4 2 (-1)
10.	8 4 2 (-3)	4 4 3 (-2)	25.	5 2 1 1	8 4 2 (-3)
11.	8 4 1 (-2)	4 4 2 1	26.	5 2 2 (-1)	8 4 1 (-2)
12.	8 3 2 (-4)	5 2 1 1	27.	5 3 2 (-1)	8 3 2 (-4)
13.	8 4 2 (-5)	5 2 2 (-1)	28.	5 2 2 1	8 4 2 (-5)
14.	8 4 1 (-6)	5 3 2 (-1)	29.	5 2 2 (-1)	8 4 1 (-6)
15.	8 4 1 (-2)	5 2 2 1	30.	5 3 2 (-1)	8 4 1 (-2)

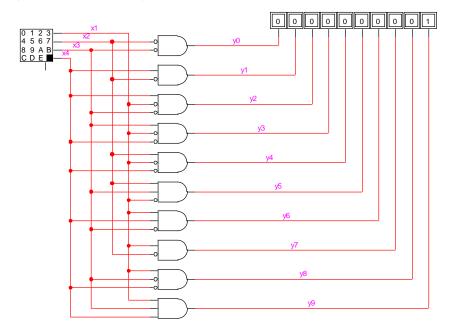
## 2. Rezolvare în caiet Decodificator



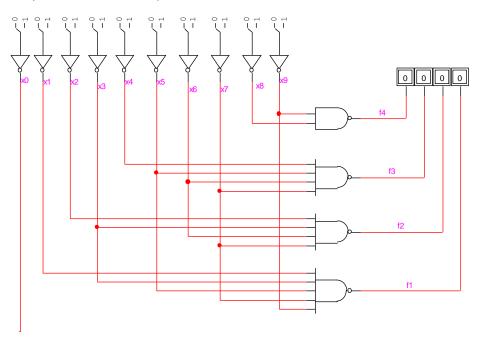
#### 3 Rezolvare în caiet Codificator



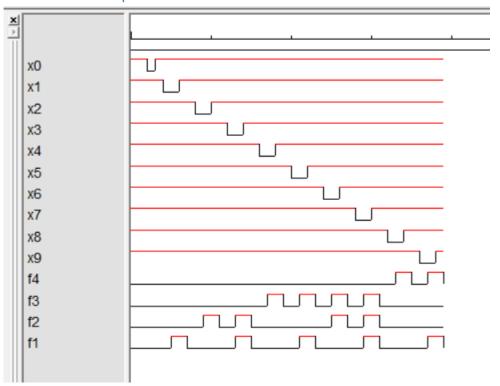
# 1) Schema funcției Decodificator



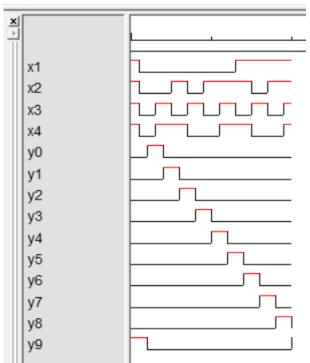
# 1) Schema funcției Codificator



## 2) Schema de timp Codificator



## 1) Schema de timp Decodificator



#### 2) Concluzie:

În concluzie, lucrarea de laborator nr. 3 a permis aprofundarea cunoștințelor privind sinteza decodificatoarelor și codificatoarelor, evidențiind structura și modul de funcționare al acestora. Prin asamblarea circuitelor la standul de laborator și în aplicația LogicWorks, am reușit să verificăm corectitudinea funcționării decodificatorului și codificatorului binar-zecimal, utilizând seturi de elemente ȘI-NU. De asemenea, am evaluat costul și timpul de reținere pentru circuitele realizate, aspecte esențiale în proiectarea eficientă a acestor dispozitive. Lucrarea a facilitat o mai bună înțelegere practică a proceselor de sinteză pentru aceste tipuri de circuite, contribuind la dezvoltarea abilităților de proiectare și testare în laborator.