Pontifícia Universidade Católica de Minas Gerais Instituto de Ciências Exatas e Informática – ICEI Arquitetura de Computadores I

ARQ1 _ Guia_16

Tema: Circuitos sequenciais

Orientação geral:

Atividades previstas como parte da avaliação

Apresentar todas as soluções em apenas um arquivo com formato texto (.txt).

Atividades extras e opcionais

Outras formas de solução serão <u>opcionais</u>; não servirão para substituir as atividades a serem avaliadas. Se entregues, contarão apenas como atividades extras.

As execuções deverão, preferencialmente, serão testadas mediante uso de entradas e saídas padrões, cujos dados/resultados deverão ser armazenados em arquivos textos. Os resultados poderão ser anexados ao código, ao final, como comentários.

Arquivos em formato (.pdf), fotos, cópias de tela ou soluções manuscritas também serão aceitos como recursos suplementares para visualização, e **não** terão validade para fins de avaliação.

Atividade: Arquitetura de Computador – Projeto de Contador

Todos os programas deverão ser testados em simulador (Logisim).

	n	0	W	Х	n	Х	t		FF				FF					FF	
m	а	b	С	d	а	b	С	Da	Db	Dc	Sa	Ra	Sb	Rb	Sc	Rc	Ta	Tb	Тс
0	0	0	0	0	0	0	0												
1	0	0	0	1	0	0	1												
2	0	0	1	0	0	0	1												
3	0	0	1	1	0	1	1												
4	0	1	0	0	0	0	0												
5	0	1	0	1	0	0	0												
6	0	1	1	0	0	1	1												
7	0	1	1	1	1	0	1												
8	1	0	0	0	0	0	0												
9	1	0	0	1	0	0	0												
Α	1	0	1	0	1	0	1												
В	1	0	1	1	1	1	1												
С	1	1	0	0	0	0	0												
D	1	1	0	1	0	0	0												
Е	1	1	1	0	1	1	1												
F	1	1	1	1	0	0	1												

Implementar um contador síncrono para a sequênca 0->1-3-5-7 com

- 01.) flip-flops D
- 02.) flip-flops SR
- 03.) flip-flops JK em modo SR.
- 04.) flip-flops do tipo JK em modo toggle.
- 05.) flip-flops do tipo T.

Extras

- 06.) Modificar o circuito 03 para realizar preset em todos os estágios, usando controle de carga (load).
- 07.) Modificar o circuito 04 para parar o clock quando atingir 5, usando uma porta AND.