

[illegible]

Implementar um contador síncrono para a sequência 0->1-3-5-7 com

01.) *flip-flops* D

02.) *flip-flops* SR

03.) *flip-flops* JK em modo SR.

04.) *flip-flops* do tipo JK em modo *toggle*.

05.) *flip-flops* do tipo T.

Extras

06.) Modificar o circuito 03 para realizar *preset* em todos os estágios, usando controle de carga (*load*).

07.) Modificar o circuito 04 para parar o clock quando atingir 5, usando uma porta AND.