

Facultatea de Automatică și Calculatoare

PROIECTAREA MICROSISTEMEOR DIGITALE

-PROIECT-

MICROSISTEM CU MICROPOCESORUL 8086

**SCHRIFFERT ASTRID-MARIA
ANUL 2
INFORMATICĂ
GRUPA 2.1**

Anul universitar 2018-2019

Tema lucrării

Să se proiecteze un microsistem cu următoarea structură:

- Unitatea centrală cu microprocesorul 8086;
- 64 KB memorie EPROM, utilizând circuite 27C256;
- 64 KB memorie SRAM, utilizând circuite 62256;
- Interfață serială, cu circuitul 8251, plasată în zona 04D0H-04D2H sau 0BC0H-0BC2H, în funcție de poziția microcomutatorului S1;
- Interfață paralelă, cu circuitul 8255, plasată în zona 0A50H-0A56H sau 0B50H-0B56H, în funcție de poziția microcomutatorului S2;
- O minitastatură cu 9 contacte;
- 4 led-uri;
- Un modul de afișare cu segmente, cu 2 ranguri.

Toate programele vor fi concepute sub formă de subrutine. Programele necesare sunt:

- rutinele de programare ale circuitelor 8251 și 8255;
- rutinele de emisie/ recepție caracter pe interfața serială;
- rutina de emisie caracter pe interfață paralelă;
- rutina de scanare a minitastaturii;
- rutina de aprindere/ stingere a unui led;
- rutina de afișare a unui caracter hexa pe un rang cu segmente.

Structura rutinelor (intrări, secvențe, ieșiri) va fi stabilită de fiecare student.

Descrierea Hardware

Microsistemul elaborat în această documentație, este construit în jurul microprocesorului Intel 8086 împreună cu 64KB de memorie EPROM și 64KB de memorie SRAM. Pentru a asigura comunicarea cu perifericele, se implementează microprocesorului o interfață serială cu circuitul 8251 și o interfață paralelă cu circuitul 8255. Totodată microsistemul dispune de o minitastatură cu 9 taste, 4 led-uri și un modul de afișare cu segmente, cu două ranguri.

1. Unitatea centrală (anexa 1)

Microprocesorul Intel 8086 este primul procesor pe 16 biți (adică registrele interne și magistrala de date externă sunt pe 16 biți). Procesorul are posibilitatea de a adresa direct 1MB de memorie, unde, datorită frecvenței ridicate a tactului, 5 MHz, se permite aducerea în avans a instrucțiunilor.

În modul minim, unde este folosit pentru aplicații simple, procesorul este capabil să genereze el însuși semnalul de tact, iar în modul maxim, unde este folosit pentru aplicații complexe, precum sistemele multiprocesor, are nevoie de circuitul 8284A pentru generarea semnalului de tact.

Semnale:

RESET – inițializarea microprocesorului

CLK – intrare de tact

READY – sincronizare: circuite memorie + poturi lente

MN/MX – mod de lucru (MN – minim activ pe 1 logic, MX – maxim – activ pe 0 logic)

BHE – indicator de transfer pe jumătatea superioară a magistralei de date(activ pe 0 logic)

AD0-AD15 – magistrala de adrese/date cu 3 stări

A16-A19 – magistrala de adrese

ALE – indicator: pe magistrala multiplexată sunt active adresele

/RD – ieșire cu 3 stări; activă când se execută un ciclu de citire

/WR – ieșire cu 3 stări; activă când se execută un ciclu de scriere

M/IO – 1 logic: acces la memorie; 0 logic – transfer la porturile intrare/ieșire

DT/R – ieșire cu 3 stări; 1 logic: transmisie de date; 0 logic – recepție de date

DEN – validare a transferului de pe magistrala

Generatorul/Divizorul de tact 8284A (anexa 1) este de asemenea produs de Intel, și are rolul de a genera semnalul de tact către microprocesor și către circuitele specializate pentru interfețe. Generează semnalele de READY și RESET ale microprocesorului, pe care le sincronizează cu tactul.

Semnale:

CLK - $\frac{1}{3}$ valoarea frecvenței cristalului cuarț; semnal de tact către microprocesor

PCLK - $\frac{1}{2}$ valoarea frecvenței CLK; semnal de tact către periferice

Circuitul 74LS373 (anexa 1) este un circuit registru folosit pentru demultiplexarea magistralei de adrese. Acesta conține ieșiri cu 3 stări și alcătuit din 8 ranguri(bistabile).

Semnale:

OC – validare pentru toate ieșirile; 1 logic – bistabilele trec în starea a 3-a

G – 1 logic: încărcarea bistabilelor

Circuitul 74LS245 (anexa 1) este un circuit registru pentru amplificarea și separarea magistralelor bidirecționale. Acesta este alcătuit din 8 perechi de porți cu 3 stări.

Semnale:

G – validare pentru toate porțile (0 logic activ; 1 logic: porțile în a 3-a stare)

DIR – stabilire a direcției de transfer

2. Memoria (anexa 2)

Circuitul EPROM 27C256 (Erasable Programmable Read Only Memory) reprezintă memoria nevolatilă, având o capacitate de 32Kocteți(=32KByte) cu un timp de acces între 90 și 200 ns.

Înseamnă că în microsistem vom folosi două circuite EPROM, $2 \times 32\text{KB} = 64\text{KB}$.

Acestea vor fi poziționate în zona 00000H-0FFFFH de memorie.

A14-A0 – intrări de adrese

Q7-Q0 – linii de date

/CE – semnal de selecție

/OE – tensiunea de programare

Ștergerea – prin expunere la raze UV

Circuitul SRAM 62256 (Static Random Access Memory) reprezintă memoria volatilă, având de asemenea o capacitate de 32Kocteți(=32Kbyte) cu un timp de acces între 45 și 84 ns.

Înseamnă că în microsistem vom folosi două circuite SRAM, $2 \times 32\text{KB} = 64\text{KB}$.

Acestea vor fi poziționate în zona F0000H-FFFFFH de memorie.

A14-A0 – linii de adrese

I/O7-IO0 – linii bidirecționale de date

/CE – semnal de selecție

/OE – intrare de comandă a pentru /WE

Conectarea celor 4 circuite de memorie se va face printr-un decodificator 74LS138, decodificator de memorii și porturi.

Memoriile EPROM: plasate la începutul zonei de memorie; adresele 00000H – 0FFFFH

⇒ Ieșirea /Y0 va selecta circuitele EPROM

Memoriile SRAM: plasate la sfârșitul zonei de memorie; adresele F0000H – FFFFFH

⇒ Ieșirea /Y7 va selecta circuitele SRAM

Ieșirile decodificatorului se vor conecta la intrările /CE a fiecărui circuit de memorie. Citirea informației din memorie se face la activarea unei anumite ieșiri a decodificatorului și când intrarea /OE legată la semnalul de /RD a microprocesorului este activ.

Circuitul SRAM permite și scrierea de date către procesor. Activarea intrării /WE a acestor circuite va determina scrierea datelor. Circuitul permite o scriere pe cuvânt sau pe octetul superior sau inferior. Pentru a realiza această scriere se folosesc, pe lângă semnalul /WE de la procesor și semnalele /BHE (pentru octetul superior) și A0 (pentru octetul inferior).

Dacă /WE este activă (pe 0 logic) și:

-/BHE=0 și A0=0 are loc scriere pe cuvânt

-/BHE=0 și A0=1 se scrie informație pe octetul superior

-/BHE=1 și A0=0 se scrie informație pe octetul inferior

Locațiile de memorie acoperite de fiecare circuit:

SRAM la sfârșitul memoriei

EPROM la începutul memoriei

Circuitul se întinde pe un spațiu dublu decât ar trebui, deoarece nu este impusă o decodificare completă.

SRAM: A19*A18*A17

EPROM: /A19*/A18*/A17

C	A19	A18	A17	A16	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
Epro m	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
Sram	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

3. Decodificarea (anexa 2)

Circuitul 74LS138 reprezintă decodificatorul de porturi ca și în cazul memoriei.

În zona de memorie 04D0H-04D2H sau 0BC0H-0BC2H, în funcție de poziția comutatorului S1 (va selecta fie Y3, fie Y7) se va plasa interfața serială.

În zona de memorie 0A50H-0A56H sau 0B50H-0B56H, în funcție de poziția comutatorului S2 (va selecta fie Y1, fie Y5) se va plasa interfața paralelă.

A0,A1,A2 – 3 intrări de adrese

/E1=0,/E2=0,E3=1 – 3 intrări de validare

/Y0-/Y7 – ieșiri

Decodificarea este incompletă.

A16	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1		
0	0	0	0	0	1	0	0	1	1	0	1	0	0	0	0	04D0H	Serial 8251
0	0	0	0	0	1	0	0	1	1	0	1	0	0	1	0	04D2H	
0	0	0	0	1	0	1	1	1	1	0	0	0	0	0	0	0BC0H	
0	0	0	0	1	0	1	1	1	1	0	0	0	0	1	0	0BC2H	
																	Paralel 8255
0	0	0	0	1	0	1	0	0	1	0	1	0	0	0	0	0A50H	
0	0	0	0	1	0	1	0	0	1	0	1	0	1	1	0	0A56H	
0	0	0	0	1	0	1	1	0	1	0	1	0	0	0	0	0B50H	
0	0	0	0	1	0	1	1	0	1	0	1	0	1	1	0	0B56H	

6. Interfețele (anexa 4)

Interfața serială – Circuitul 8251

Semnalul „Serial” va selecta acest circuit 8251 (se leagă la intrarea de selecție/CS). În funcție de combinația care apare pe liniile /RD, /WR și C/ /D se citesc stări sau date la circuit, se scriu data sau cuvinte de comandă la circuit pentru selectarea internă a porturilor circuitului.

/CS	/RD	/WR	C/D	Operație
1	X	X	X	Magistrala de date în a 3-a stare
0	1	1	X	Magistrala de date în a 3-a stare
0	0	1	1	Citire a octetului de stare
0	0	1	0	Citire a datei
0	1	0	1	Scriere a cuvintelor de comandă
0	1	0	0	Scriere a datei

Interfața paralelă – Circuitul 8255

Semnalul „Paralel” va selecta acest circuit 8255 (se va lega la intrarea de selecție /CS). În funcție de combinația care apare pe liniile /RD, /WR, microprocesorul citește date de la circuit sau scrie date/cuvinte de comandă la circuit. Selecția internă se face cu ajutorul semnalelor A1 și A0 care se leagă la ranguri mai puțin semnificative ale magistralei de adrese.

/CS	/RD	/WR	A1	A0	Operația
0	1	0	0	0	Scriere în portul A
0	1	0	0	1	Scriere în portul B
0	1	0	1	0	Scriere în portul C
0	1	0	1	1	Scriere în portul cuvântului de comandă
0	0	1	0	0	Citire din portul A
0	0	1	0	1	Citire din portul B
0	0	1	1	0	Citire din portul C
0	0	1	1	1	Fără operație – magistrala de date este în a 3-a stare
0	1	1	x	x	Fără operație – magistrala de date este în a 3-a stare
1	x	x	x	x	Magistrala de date este în a 3-a stare

Adresele pentru microtastatura, afișaje și led-uri

SA1 - 0040H – 037FH

SA2 - 00C0H – 03FFH

ST1 - 0840H – 0B7FH

/ST2 - 08C0H – 0BFFH

SL1 - 0C40H – 0F7FH

	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	
SA1	0	0	0	0	0	0	X	X	0	1	X	X	X	X	X	X	Y0
SA2	0	0	0	0	0	0	X	X	1	1	X	X	X	X	X	X	Y1
ST1	0	0	0	0	1	0	X	X	0	1	X	X	X	X	X	X	Y4
/ST2	0	0	0	0	1	0	X	X	1	1	X	X	X	X	X	X	Y5
SL1	0	0	0	0	1	1	X	X	0	1	X	X	X	X	X	X	Y6

Primul decodificator (anexa 3) selectează semnalele pentru aprinderea/stingerea Led-urilor și pentru acționarea tastaturii.

A11, A10, A7 – intrări

E1 - /M(/IO)

/E2 – $(A15+A14)+(A13+A12)$

/E3 – face diferența între interfața serială și porturi (A14)

Al doilea decodificator (anexa 3) selectează semnale de selecție pentru interfața serială sau paralelă.

Pentru selectare: A9, A8, A7

E1 - /M(/IO)

/E2 – $(A15+A14)+(A13+A12)+A11$

/E3 – $/(A9+A7)*(A5*A1)$

4. Minitastatura (anexa 5)

Minitastatura este formată din 9 contacte și este selectată de semnalele ST1 (intrare) și /ST2 (ieșire).

Pentru a identifica tasta acționată trebuie citită tastatura. În portul de ieșire se va scrie 0 logic numai pe o coloană, iar pe restul 1 și se citesc linii. Dacă pe o linie se detectează 0 logic, atunci tasta a fost acționată.

5. Led-urile (anexa 5)

Led-urile vor fi selectate de semnalul SL1. Pentru ca un led să fie aprins la ieșirea portului trebuie să fie 0 logic.

6. Modulul de afișare (anexa 5)

Modulul de afișare cu segmente este de tip anod comun, cu 2 ranguri, cu semnale active pe 0 logic.

7. Generarea impulsului de tac (anexa 4)

Circuitul 8253 este folosit pentru a genera un impuls de tact pentru circuitul 8251A. Lucrează în modul 3 (generator de semnal dreptunghiular).

Intrările D0 – D7 se conectează la magistrala de date a microprocesorului, liniile /WR și /RD se leagă la liniile cu același nume de la microprocesor și se folosesc pentru a indica dacă procesorul citește sau scrie date la circuit.

Intrările A0 și A1 se leagă la liniile mai puțin semnificative de la magistrala de adrese și permit selectarea unui contor din cele 3 sau a registrului cuvântului de comandă (RCC) cu care se face programarea.

Circuitul folosește contorul 0; ieșirea OUT0 se leagă la intrările TXC și RXC ale circuitului 8251A.

Descrierea Software

1. Rutina de programare a circuitului 8251

Rutina este apelată de instrucțiunea INT 20H (terminarea programului).

În registrul DX se află adresa de port a cuvintelor de comandă/stare.

Adresa de port: 04D0(0BC0H) date, 04D2H(0BC2H) comenzi/stări

Datele inițiale ale transferului: datele sunt pe 8 biți , factor de multiplicare 16, fără paritate și rata de transfer 9600bps.

⇒ Cuvânt de comandă: 15H

⇒ Cuvânt de mod: 0CEH

```
MOV AL, 0CEH      ;încărcare cuvânt de mod
OUT DX, AL
MOV AL, 15H       ;încărcare cuvânt de comandă
OUT DX, AL
RET
```

2. Rutina de transmisie caracter pe interfața serială

TRANSMISIE_CHARACTER:

IN AL, DX ;citirea și testarea rang TxRDY din cuvânt de stare

RCR AL, 1

JNC TRANSMISIE_CHARACTER

MOV AL, CL ;se preia data din registrul CL

MOV DX, 04D0H

OUT DX, AL

RET

3. Rutina de recepție caracter pe interfața serială

RECEPȚIE_CHARACTER:

IN AL, DX ;citire și testare rang RxRDY din cuvânt de stare

RCR AL, 2

JNC RECEPȚIE_CHARACTER

MOV DX, 04D0H

IN AL, DX ;se preia data de la 8251

MOV CL, AL ;se depune data în registrul CL

RET

4. Rutina de programare a circuitului 8255

Moduri de lucru: 0 ieșire porturi A și B. 0 intrare port C inferior

Adresele de port în funcție de poziția comutatorului:

Poziția 1 : A: 0A50H

Poziția 2: A: 0B50H

B: 0A52H

B: 0B52H

C: 0A54H

C: 0B54H

RCC(comanda): 0A56H

RCC: 0B56H

MOV DX, 0A56H

MOV AL, 81H

OUT DX, AL

RET

5. Rutina de emisie caracter pe interfața paralelă

EMISIE_PARALELĂ:

```
IN AL, DX      ;citirea și testarea BUSY
RCR AL, 1
JNC EMISIE_PARALELĂ
MOV AL, CL      ;se preia caracterul din registrul CL
MOV DX, 0A50H
OUT DX, AL
OR AL, 01H
MOV DX, 0A52H
OUT DX, AL      ;/STB=1
AND AL, 00H
OUT DX, AL      ;/STB=0
OR AL, 01H
OUT DX, AL      ;/STB=1
RET
```

6. Rutina de scanare a microtastaturii

Se fac măști de biți pentru verificarea fiecărei taste a tastaturii.

Adresele de port:

0840H port ST1 intrare tastatură

08C0H port /ST2 ieșire tastatură

```
MOV AL, 0H      ;se pune 0 pe prima coloană
MOV DX, 0840H    ;activare intrare tastatură
OUT DX, AL       ;se verifică pe rând tastele
MOV 08C0H, DX    ;activare ieșire tastatură
IN AL, DX        ;citește prima coloană
AND AL, 80H      ;verifică dacă tasta 7 activă
JNZ END          ;dacă e se întrerupe și iese, dacă nu se verifică celelalte taste
AND AL, 10H      ;verifică dacă tasta 4 e activă
JNZ END          ;dacă e se întrerupe și iese, dacă nu se verifică celelalte taste
AND AL, 02H      ;verifică dacă tasta 1 e activă
JNZ END          ;dacă e se întrerupe și iese, dacă nu se verifică celelalte taste
```

```
MOV AL, 0H      ;se pune 0 pe a doua coloană
MOV DX, 0840H    ;activare intrare tastatură
OUT DX, AL       ;se verifică pe rând tastele
MOV DX, 08C0H    ;activare ieșire tastatură
IN AL, DX        ;citește a doua coloană
AND AL, 100H     ;verifică dacă tasta 8 activă
JNZ END          ;dacă e se întrerupe și iese, dacă nu se verifică celelalte taste
AND AL, 20H      ;verifică dacă tasta 5 activă
JNZ END          ;dacă e se întrerupe și iese, dacă nu se verifică celelalte taste
AND AL, 04H      ;verifică dacă tasta 2 activă
JNZ END          ;dacă e se întrerupe și iese, dacă nu se verifică celelalte taste
```



```

MOV AL, 0H ;se pune 0 pe a treia coloană
MOV DX, 0840H
OUT DX, AL ;se verifică pe rând tastele
MOV DX, 08C0H
IN AL, DX ;citește a treia coloană
AND AL, 200H ;verifică dacă tasta 9 activă
JNZ END ;dacă e se întrerupe și iese, dacă nu se verifică celelalte taste
AND AL, 40H ;verifică dacă tasta 6 activă
JNZ END ;dacă e se întrerupe și iese, dacă nu se verifică celelalte taste
AND AL, 08H ;verifică dacă tasta 3 activă
JNZ END
JMP END
END: RET

```

Tasta1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	02H
Tasta2	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	04H
Tasta3	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	08H
Tasta4	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	10H
Tasta5	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	20H
Tasta6	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	40H
Tasta7	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	80H
Tasta8	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	100H
Tasta9	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	200H

7. Rutina de aprindere/stingere LED

Adresa de port:

SL1 0C40H

LED-ul este aprins pe 0 logic, stins pe 1 logic.

Led1	1	1	1	0	1	1	1	1	1	EFH
Led2	1	1	0	1	1	1	1	1	1	DFH
Led3	1	0	1	1	1	1	1	1	1	BFH
Led4	0	1	1	1	1	1	1	1	1	7FH

Ex: Aprinderea LED-ului 3

Aprindere:

```
MOV AL, BFH
```

```
OUT 0C40H, AL
```

```
RET
```

Ex: Stingerea tuturor LED-urilor aprinse

Stingere:

```
MOV AL, FFH
```

```
OUT 0C40H, AL
```

```
RET
```

*Pentru aprinderea celorlalte leduri, rutinele sunt la fel; se schimbă doar adresa ce se mută în AL.

8. Rutina de afișare a unui caracter HEXA pe un rang cu segmente

Adrese de port: SA1 0040H rang1

SA2 00C0H rang2

Aprinderea segmentului se face pe 0 logic

Ex: Afișarea cifrei 7 pe rangul 1

MOV DX, 0040H

MOV AL, 0F8H ;se depune în AL codul fiecărei cifre ce se dorește a fi afișată

OUT DX, AL

RET

*Pentru afișarea celorlalte cifre, rutinele sunt la fel; se schimbă doar adresa care se mută în AL.

Nr de afișat/segmente	P	g	f	e	d	c	b	a	COD
1	1	1	1	1	1	0	0	1	FAH
2	1	0	1	0	0	1	0	0	A4H
3	1	0	1	1	0	0	0	0	B0H
4	1	0	0	1	1	0	0	1	99H
5	1	0	0	1	0	0	1	0	92H
6	1	0	0	0	0	0	1	0	82H
7	1	1	1	1	1	0	0	0	F8H
8	1	0	0	0	0	0	0	0	80H
9	1	0	0	1	0	0	0	0	90H

Bibliografie

Cursuri Proiectarea Microsistemelor Digitale – Prof. Mircea Popa

Mircea POPA, „Proiectarea microsistemelor digitale”, Editura Orizonturi Universitare, Timișoara 2003

Mircea POPA, „Sisteme cu microprocesoare”, Editura Orizonturi Universitare, Timișoara 2003

<https://sites.google.com/site/uptacpmd/proiect-pmd/> - Site Laborator

<http://www.cpu-world.com/CPU/8086/index.html>

Proiectare MicroCPU 8086 – LED-uri: <https://www.youtube.com/watch?v=1xkxPGBF2tc>

<https://docs.oracle.com>

Internet