Facultatea de Automatică și Calculatoare

PROIECTAREA MICROSISTEMEOR DIGITALE

-PROIECT-

MICROSISTEM CU MICROPOCESORUL 8086

SCORNEA ALFRED MARIUS

GRUPA 5.3

AN UNIVERSITAR 2019-2020

Tema lucrării

Să se proiecteze un microsistem cu următoarea structură:

- unitate centrală cu microprocesorul 8086;

- 128 Ko memorie EPROM, utilizând circuite 27C512;

- 64 Ko memorie SRAM, utilizând circuite 62256;

- interfaţă serială, cu circuitul 8251, plasată în zona 0650H – 0652H sau 0E50H – 0E52H, în funcţie de poziţia microcomutatorului S1;

- interfaţă paralelă, cu circuitul 8255, plasată în zona 0260H– 0266H sau 0360H – 0366H, în funcţie de poziţia microcomutatorului S2;

- o minitastatură cu 9 contacte;

- 24 LED-uri;

* un modul de afişare cu 7 segmente, cu 6 ranguri (se pot afişa maxim 6 caractere hexa simultan).
* un modul LCD, cu 2 linii a câte 16 caractere fiecare, cu o interfaţă la alegerea studentului.

Descrierea Hardware

Microsistemul elaborat în această documentație, este construit în jurul microprocesorului Intel 8086 împreună cu 128KB de memorie EPROM și 64KB de memorie SRAM. Pentru a asigura comunicarea cu perifericele, se implementează microprocesorului o interfață serială cu circuitul 8251 și o interfață paralelă cu circuitul 8255. Totodată microsistemul dispune de o minitastatură cu 9 contacte, 24 led-uri și un modul de afișare cu 7 segmente, cu 6 ranguri.

1. Unitatea centrală (anexa 1)

Microprocesorul Intel 8086 este primul procesor pe 16 biți (adică registrele interne și magistrala de date externă sunt pe 16 biți). Procesorul are posibilitatea de a adresa direct 1MB de memorie, unde, datorită frecvenței ridicate a tactului, 5 MHz, se permite aducerea în avans a instrucțiunilor. În modul minim, unde este folosit pentru aplicații simple, procesorul este capabil să genereze el însuși semnalul de tact, iar în modul maxim, unde este folosit pentru aplicații complexe, precum sistemele multiprocesor, are nevoie de circuitul 8284A pentru generarea semnalului de tact. Semnale: RESET – inițializarea microprocesorului ; CLK – intrare de tact ; READY – sincronizare: circuite memorie + poturi lente ; MN/MX – mod de lucru (MN – minim activ pe 1 logic, MX – maxim – activ pe 0 logic); BHE – indicator de transfer pe jumătatea superioară a magistralei de date(activ pe 0 logic); AD0-AD15 – magistrala de adrese/date cu 3 stări ; A16-A19 – magistrala de adrese; ALE – indicator: pe magistrala multiplexată sunt active adresele; /RD – ieșire cu 3 stări activă când se execută un ciclu de citire; /WR – ieșire cu 3 stări activă când se execută un ciclu de scriere ;M/IO – 1 logic: acces la memorie; 0 logic – transfer la porturile intrare/ieșire ;DT/R – ieșire cu 3 stări; 1 logic: transmisie de date; 0 logic – recepție de date; DEN – validare a transferului de pe magistrala .

Generatorul/Divizorul de tact 8284A (anexa 1) este de asemenea produs de Intel, și are rolul de a genera semnalul de tact către microprocesor și către circuitele specializate pentru interfețe. Generează semnalele de READY și RESET ale microprocesorului, pe care le sincronizează cu tactul. Semnale: CLK - 1/3 valoarea frecvenței cristalului cuarț ,semnal de tact către microprocessor ; PCLK - 1/2 valoarea frecvenței CLK semnal de tact către periferice

Circuitul 74LS373 (anexa 1)este un circuit registru folosit pentru demultiplexarea magistralei de adrese. Acesta conține ieșiri cu 3 stări și alcătuit din 8 ranguri(bistabile). Semnale: OC – validare pentru toate ieșirile, 1 logic – bistabilele trec în starea a 3-a; G – 1 logic: încărcarea bistabilelor

Circuitul 74LS245 (anexa 1) este un circuit registru pentru amplificarea și separarea magistralelor bidirecționale. Acesta este alcătuit din 8 perechi de porți cu 3 stări. Semnale: G – validare pentru toate porțile (0 logic active, 1 logic: porțile în a 3-a stare); DIR – stabilire a direcției de transfer

2. Memoria (anexa 2)

Circuitul EPROM reprezintă memoria nevolatilă, având o capacitate de 64Kocteți. Înseamnă că în microsistem vom folosi două circuite EPROM, 2\*64KB=128KB. Acestea vor fi poziționate în zona 20000H-3FFFFH de memorie.

A15-A0 – intrări de adrese

Q7-Q0 – linii de date

/CE – semnal de selecție

/OE – tensiunea de programare Ștergerea – prin expunere la raze UV

Circuitul SRAM 62256 reprezintă memoria volatilă, având de asemenea o capacitate de 32Kocteți. Înseamnă că în microsistem vom folosi două circuite SRAM, 2\*32KB=64KB. Acestea vor fi poziționate în 10000H-1FFFFH de memorie. A14-A0 – linii de adrese

I/O7-IO0 – linii bidirecționale de date

/CE – semnal de selecție

/OE – intrare de comandă a pentru /WE

Conectarea celor 4 circuite de memorie se va face printr-un decodificator 74LS138, decodificator de memorii și porturi. Memoriile EPROM: plasate la începutul zonei de memorie; adresele 20000H-3FFFFH. Memoriile SRAM: plasate in zonele de memorie la adresele 10000H-1FFFFH

Ieșirile decodificatorului se vor conecta la intrările /CE a fiecărui circuit de memorie. Citirea informației din memorie se face la activarea unei anumite ieșiri a decodificatorului și când intrarea /OE legată la semnalul de /RD a microprocesorului este activ.

Accesul microprocesorului la instructiune se face mereu pe cuvant => cele 2 circuite EPROM sunt comandate impreuna.

SRAM permite accesul la nivel de cuvant sau de octet => 2 semnale de comanda pt scriere : /HWR , /LWR.

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| MEMORY | A19 | A18 | A17 | A16 | A15 | A14 | A13 | A12 | A11 | A10 | A9 | A8 | A7 | A6 | A5 | A5 | A3 | A2 | A1 | A0 |
| SRAM | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
|  | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| EPROM | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
|  | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

SELSRAM=/A19\*/A18\*/A17\*A16 ; SELEPROM =/A19\*/A18\*A17

3.Decodificarea porturilor (anexa 3)

Circuitul 74LS138 reprezintă decodificatorul de porturi ca și în cazul memoriei. În zona de memorie 0650H – 0652H sau 0E50H – 0E52H, în funcție de poziția comutatorului S1 se va plasa interfața serială. În zona de memorie 0260H– 0266H sau 0360H – 0366H, în funcție de poziția comutatorului se va plasa interfața paralelă.

A0,A1,A2 – 3 intrări de adrese ; /E1=0,/E2=0,E3=1 – 3 intrări de validare ; /Y0-/Y7 – ieșiri

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| INTERFATA | A15 | A14 | A13 | A12 | A11 | A10 | A9 | A8 | A7 | A6 | A5 | A4 | A3 | A2 | A1 | A0 |
|  | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 0 |
| SERIALA | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 0 |
|  | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 0 |
|  | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 0 |
|  | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 |
|  | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | 0 |
|  | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 0 |
| PARALELA | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 |
|  | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 |
|  | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | 0 |
|  | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 0 |
|  | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 |

SELS1=/A11\*A10\*A9\*/A8\*/A7\*A6\*/A5\*A4 -> /Y2

SELS2=A11\*A10\*A9\*/A8\*/A7\*A6\*/A5\*A4-> /Y6

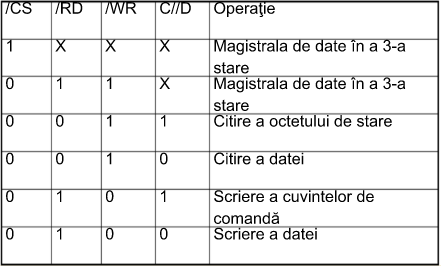
SELP1=/A11\*/A10\*A9\*/A8\*/A7\*A6\*A5\*/A4-> /Y0

SELP2=/A11\*/A10\*A9\*A8\*/A7\*A6\*A5\*/A4 -> /Y1

4. Interfețele (anexa 4)

Interfața serială – Circuitul 8251

Semnalul „Serial” va selecta acest circuit 8251 (se leagă la intrarea de selecție/CS). În funcție de combinația care apare pe liniile /RD, /WR și C/ /D se citesc stări sau date la circuit, se scriu date sau cuvinte de comandă la circuit pentru selectarea internă a porturilor circuitului.



Interfața paralelă – Circuitul 8255

Semnalul „Paralel” va selecta acest circuit 8255 (se va lega la intrarea de selecție /CS). În funcție de combinația care apare pe liniile /RD, /WR, microprocesorul citește date de la circuit sau scrie date/cuvinte de comandă la circuit. Selecția internă se face cu ajutorul semnalelor A1 și A0 care se leagă la ranguri mai puțin semnificative ale magistralei de adrese.



Adresele pentru microtastatura, afișaje și led-uri sunt : (conform anexei 3 -> decodificarea porturilor)

ST1 :0240H ; /ST2 : 02C0H

SL1 : 0440H ; SL2 : 04COH ; SL3 : 0640H

SA1 : 0840H ; SA2 : 08C0H ;

SA3 : 0A40H ; SA4 : 0AC0H ;

SA5 : 0C40H ; SA6 :0CC0H .

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| A15 | A14 | A13 | A12 | A11 | A10 | A9 | A8 | A7 | A6 | A5 | A4 | A3 | A2 | A1 | A0 |
| 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |

/ST1 = /A15 \* /A14 \* /A13 \* /A12 \* /A11 \* /A10 \* A9 \* /A7 \* A6

ST2 = /A15 \* /A14 \* /A13 \* /A12 \* /A11 \* /A10 \* A9 \* A7 \* A6

/SL1 = /A15 \* /A14 \* /A13 \* /A12 \* /A11 \* A10 \* /A9 \* /A7 \* A6

/SL2 = /A15 \* /A14 \* /A13 \* /A12 \* /A11 \* A10 \* /A9 \* A7 \* A6

/SL3 = /A15 \* /A14 \* /A13 \* /A12 \* /A11 \* A10 \* A9 \* /A7 \* A6

/SA1 = /A15 \* /A14 \* /A13 \* /A12 \* A11 \* /A10 \* /A9 \* /A7 \* A6

/SA2 = /A15 \* /A14 \* /A13 \* /A12 \* A11 \* /A10 \* /A9 \* A7 \* A6

/SA3 = /A15 \* /A14 \* /A13 \* /A12 \* A11 \* /A10 \* A9 \* /A7 \* A6

/SA4 = /A15 \* /A14 \* /A13 \* /A12 \* A11 \* /A10 \* A9 \* A7 \* A6

/SA5 = /A15 \* /A14 \* /A13 \* /A12 \* A11 \* A10 \* /A9 \* /A7 \* A6

/SA6 = /A15 \* /A14 \* /A13 \* /A12 \* A11 \* /A10 \* A9 \* A7 \* A6

Primul decodificator selecteaza semnalele de selectie pentru interfata seriala si paralela

Al 2-lea decodificator selectează semnalele pentru aprinderea/stingerea Led-urilor și pentru acționarea tastaturii.

Al 3-lea decodificator este folosit in afisarea celor 7 segmente cu 6 ranguri.

5 .Tastatura (anexa 7)

Tastatura este formată din 9 contacte și este selectată de semnalele ST1 și /ST2. Pentru a identifica tasta acționată trebuie citită tastatura. În portul de ieșire se va scrie 0 logic numai pe o coloană, iar pe restul 1 și se citesc linii. Dacă pe o linie se detectează 0 logic, atunci tasta a fost acționată.

5. Led-urile (anexa 5)

Led-urile vor fi selectate de semnalele SL1,SL2,SL3. Pentru ca un led să fie aprins la ieșirea portului trebuie să fie 0 logic.

6. Modulul de afișare (anexa 6)

Modulul de afișare cu segmente este de tip anod comun, cu 6 ranguri, cu semnale active pe 0 logic.

7.Modulul LCD (anexa 8)

Modulul LCD 16x2 are două registre interne:

• registrul de comandă: aici se poate stoca o comandă, spre exemplu ,,Clear Display”

• registrul de date: aici se stochează codul ASCII al caracterului de afișat. Semnalele de intrare sunt magistrala de date pe 8 biți(D7-0) și RS, R/ /W, EN.

• RS selectează registrul intern astfel: 0 logic pentru registrul de comandă și 1 logic pentru registrul de date

• R/ /W selectează operația: 0 logic pentru scriere de comenzi sau date și 1 logic pentru citirea semnalelor LCD-ului

• EN pentru preluarea datelor de pe magistrala de date: high to low pulse . Adresa de început pentru primul rând este 80H, iar pentru al doilea este C0H.

RUTINELE DE PROGRAMARE

1.Rutina de programare a circuitului 8251

Rutina este apelată de instrucțiunea INT 20H (terminarea programului). În registrul DX se află adresa de port a cuvintelor de comandă/stare.

Adresa de port: 04D0(0BC0H) date, 04D2H(0BC2H) comenzi/stări Datele inițiale ale transferului: datele sunt pe 8 biți , factor de multiplicare 16, fără paritate și rata de transfer 9600bps.

* Cuvânt de comandă: 15H
* Cuvânt de mod: 0CEH

MOV AL, 0CEH ;încărcare cuvânt de mod

OUT DX, AL MOV AL, 15H ;încărcare cuvânt de comandă

OUT DX, AL RET

2. Rutina de transmisie caracter pe interfața serial

TRANSMISIE\_CARACTER:

IN AL, DX ;citirea și testarea rang TxRDY din cuvânt de stare

RCR AL, 1

JNC TRANSMISIE\_CARACTER

MOV AL, CL ;se preia data din registrul CL

MOV DX, 04D0H

OUT DX, AL

RET

3. Rutina de recepție caracter pe interfața serială

RECEPȚIE\_CARACTER:

IN AL, DX ;citire și testare rang RxRDY din cuvânt de stare

RCR AL, 2

JNC RECEPȚIE\_CARACTER

MOV DX, 04D0H

IN AL, DX ;se preia data de la 8251

MOV CL, AL ;se depune data în registrul CL

RET

4. Rutina de programare a circuitului 8255

Moduri de lucru: 0 ieșire porturi A și B. 0 intrare port C inferior

Adresele de port în funcție de poziția comutatorului:

Poziția 1 : A: 0260H Poziția 2: A: 0360H

B: 0262H B: 0362H

C: 0264H C: 0364H

RCC(comanda): 0266H RCC: 0366H

MOV DX, 0266H

MOV AL, 81H

OUT DX, AL

RET

5. Rutina de emisie caracter pe interfața paralelă

EMISIE\_PARALELĂ:

IN AL, DX ;citirea și testarea BUSY

RCR AL, 1

JNC EMISIE\_PARALELĂ

MOV AL, CL ;se preia caracterul din registrul CL

MOV DX, 0260H

OUT DX, AL

OR AL, 01H

MOV DX, 0262H

OUT DX, AL

OR AL, 01H

MOV DX, 0652H

OUT DX, AL ;/STB=1

AND AL, 00H

OUT DX, AL ;/STB=0

OR AL, 01H

OUT DX, AL ;/STB=1

RET

6. Rutina de scanare a microtastaturii

Se fac măști de biți pentru verificarea fiecărei taste a tastaturii.

Adresele de port:

0840H port ST1 intrare tastatură

08C0H port /ST2 ieșire tastatură

MOV AL, H ;se pune 0 pe prima coloană

MOV DX, 0840H ;activare intrare tastatură

OUT DX, AL ;se verifică pe rând tastele

MOV 08C0H, DX ;activare ieșire tastatură

IN AL, DX ;citește prima coloană

AND AL, 80H ;verifică dacă tasta 7 activă

JNZ END ;dacă e se întrerupe și iese, dacă nu se verifică celelalte taste

AND AL, 10H ;verifică dacă tasta 4 e activă

JNZ END ; dacă e se întrerupe și iese, dacă nu se verifică celelalte taste

AND AL, 02H ;verifică dacă tasta 1 e activă

JNZ END ; dacă e se întrerupe și iese, dacă nu se verifică celelalte taste

MOV AL, H ;se pune 0 pe a doua coloană

MOV DX, 0840H

OUT DX, AL ;se verifică pe rând tastele

MOV DX, 08C0H

IN AL, DX ;citește a doua coloană

AND AL, 100H ;verifică dacă tasta 8 activă

JNZ END ;dacă e se întrerupe și iese, dacă nu se verifică celelalte taste

AND AL, 20H ;verifică dacă tasta 5 activă

JNZ END ;dacă e se întrerupe și iese, dacă nu se verifică celelalte taste

AND AL, 04H ;verifică dacă tasta 2 activă

JNZ END ;dacă e se întrerupe și iese, dacă nu se verifică celelalte taste

MOV AL, H ;se pune 0 pe a treia coloană

MOV DX, 0840H

OUT DX, AL ;se verifică pe rând tastele

MOV DX, 08C0H

IN AL, DX ;citește a treia coloană

AND AL, 200H ;verifică dacă tasta 9 activă

JNZ END ;dacă e se întrerupe și iese, dacă nu se verifică celelalte taste

AND AL, 40H ;verifică dacă tasta 6 activă

JNZ END ;dacă e se întrerupe și iese, dacă nu se verifică celelalte taste

AND AL, 08H ;verifică dacă tasta 3 activă

JNZ END

JMP END

END: RET

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| TASTA1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 02H |
| TASTA2 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 04H |
| TASTA3 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 08H |
| TASTA4 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 10H |
| TASTA5 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 20H |
| TASTA6 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 40H |
| TASTA7 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 80H |
| TASTA8 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 100H |
| TASTA9 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 200H |

7. Rutina de aprindere/stingere LED

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| LED1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | EFH |
| LED2 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | DFH |
| LED3 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | BFH |
| LED4 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 7FH |

Adresa de port:

SL1 0C40H LED-ul este aprins pe 0 logic, stins pe 1 logic.

Ex: Aprinderea LED-ului 3 Aprindere:

MOV AL, BFH

OUT 0C40H, AL

RET

Ex: Stingerea tuturor LED-urilor aprinse Stingere:

MOV AL, FFH

OUT 0C40H,

AL RET

\*Pentru aprinderea celorlalte leduri, rutinele sunt la fel; se schimbă doar adresa ce se mută în Al

8. Rutina de afișare a unui caracter HEXA pe un rang cu segmente

Adrese de port: SA1 0040H rang1

SA2 00C0H rang2

Aprinderea segmentului se face pe 0 logic

Ex: Afișarea cifrei 7 pe rangul 1

MOV DX, 0040H

MOV AL, 0F8H ;se depune în AL codul fiecărei cifre ce se dorește a fi afișată

OUT DX, AL

RET

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Nr de afisat/segmente | P | g | f | e | d | c | b | a | adresa |
| 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | FAH |
| 2 | 1 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | A4H |
| 3 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | B0H |
| 4 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 99H |
| 5 | 1 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 92H |
| 6 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 82H |
| 7 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | F8H |
| 8 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 80H |
| 9 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 90H |

Bibliografie

* <https://sites.google.com/site/labpmd/proiect-pmd>
* (data accesarii:04.11.2019)
* <http://tet.pub.ro/pages/Microprocesoare2/MP_CAP_11.pdf> (data accesarii :06.11.2019)
* <http://www.scritub.com/stiinta/informatica/SISTEME-MULTIMICROPROCESOARE23127.php>
* (data accesarii : 06.11.2019)
* <https://pdf1.alldatasheet.com/datasheet-pdf/view/124124/INTEL/8284A.html>
* (data accesarii:06.11.2019)
* Mircea Popa, “Sisteme cu microprocesoare”, Editura Orizonturi Universitare, 2000
* <https://sensorso.com/resources/understanding-duty-cycle-and-phase-angle-in-quadratic-sensors.html> (data accesarii : 06.11.2019)
* <https://pdf1.alldatasheet.com/datasheet-pdf/view/23533/STMICROELECTRONICS/27C512.html>
* (data accesarii : 10.11.2019)
* <https://pdf1.alldatasheet.com/datasheet-pdf/view/37318/SAMSUNG/62256.html> (data accesarii:10.11.2019)
* <https://pdf1.alldatasheet.com/datasheet-pdf/view/66096/INTEL/8251A.html> (data accesarii: 10.11.2019)
* <https://www.youtube.com/watch?v=1edHCRbGcGk&t=100s> (data accesarii : 05.12.2019)
* Cursul 10 PMD