Boole Cebri ve Mantık Kapıları

2. Bölüm

2.1 TEMEL TANIMLAR

Matematikteki diğer tümdengelim sistemleri gibi Boole cebiri de bir elemanlar kümesiyle, bir işlemciler kümesiyle ve bir dizi kanıtlanmamış aksiyomla veya önermeyle tanımlanabilir. Bir elemanlar *kümesi*, ortak bir özelliğe sahip bir nesneler grubudur. Eğer S bir kümeyse ve x ve y belli nesnelerse, bu durumda $x \in$ S, x'in S kümesinin bir üyesi olduğunu ve $y \notin$ S ise y'nin S kümesinin bir üyesi olmadığını gösterir. Belli sayıda elemanı bulunan bir küme parantezle gösterilir: A = {1,2,3,4}, yani, A kümesi 1, 2, 3 ve 4 sayılarından oluşur. Bir S kümesinde tanımlanan bir *ikili işlemci* (operatör), S'deki her eleman çiftine S'den eşsiz bir eleman tahsis eden bir kuraldır. Örnek olarak, $a*b=c$ ilişkisini ele alın. Burada (a,b) çiftinden c terimini bulmamızı sağlayan bir kural tanımlaması ve ayrıca a, b, $c \in$ S olması halinde, * işaretinin bir ikili işlemci olduğunu söyleriz. Ama eğer a, $b \in$ S iken kural, $c \notin$ S olduğunu gösterirse, * işareti ikili işlemci değildir.

Bir matematik sisteminin önermeleri, kuralları, teoremleri ve sistemin özelliklerini çıkarmamızı mümkün kılan temel varsayımları oluşturur. Çeşitli cebirsel yapıları formüle etmek için kullanılan en yaygın önermeler şunlardır:

1. *Kapalılık özelliği.* S kümesinin her eleman çifti için ikili işlemcinin, S'nin eşsiz bir elemanını elde edilmesini sağlayan bir kural tanımlaması halinde, S kümesinin bu ikili işlemciye göre kapalı olduğu söylenir. Örneğin doğal sayılar kümesi N = {1, 2, 3, 4...}, aritmetik toplamanın kuralları gereği (+) ikili işlemci açısından kapalıdır, çünkü a, $b \in$ N için $a+b=c$ işlemiyle eşsiz bir $c \in$ N elde ederiz. Doğal sayılar kümesi, (-) ikili işlemciye göre kapalı değildir, çünkü aritmetik çıkarma işleminin kuralları gereği 2-3=-1'dir ve 2, 3 $\in$ N iken (-1) $\notin$ N olmaktadır.

2. *Birleşme özelliği.* Aşağıdaki koşulun sağlandığı durumlarda bir S kümesinde; * ikili işlemcisinin, birleşme özelliği olduğu söylenir:
   $$(x * y) * z = x * (y * z) \quad \text{her } x, y, z \in \text{S için}$$

3. *Değişme özelliği.* Aşağıdaki koşulun sağlandığı durumlarda bir S kümesinde * ikili işlemcisinin, değişme özelliği olduğu söylenir:

$$x * y = y * x \quad \text{her } x, y \in \text{S için}$$

4. *Birim eleman.* Aşağıdaki özelliğe sahip bir $e \in$ S elemanı varsa, S kümesinde * ikili bir işlemciye göre bir birim elemanı olduğu söylenir:

$$e * x = x * e = x \quad \text{her } x \in \text{S için}$$

Örnek: 0 elemanı, I = {.... -3, -2, -1, 0, 1, 2, 3....} tam sayılar kümesinde + işlemine göre birim elemandır, çünkü:

$$x + 0 = 0 + x = x \quad \text{her } x \in \text{I için}$$

N doğal sayılar kümesinde birim eleman yoktur, çünkü 0 kümeye dahil değildir.

5. *Ters.* Her $x \in$ S için aşağıdaki özelliğe sahip bir $y \in$ S elemanı varsa, S kümesinde ikili * işlemcisine göre bir e birim elemanı olduğu söylenir:

$$x * y = e$$

Örnek: I tamsayılar kümesinde e=0 için a elemanının tersi ($-a$)'dır, çünkü $a+(-a)=0$'dır.

6. *Dağılma özelliği.* Eğer * ve · bir S kümesindeki iki ikili işlemciyse, aşağıdaki koşulun sağlandığı durumlarda * işlemcisinin · üzerinde dağılma özelliği olduğu söylenir:

$$x * (y \cdot z) = (x * y) \cdot (x * z)$$

Cebirsel bir yapıya bir örnek, *alandır.* Bir alan, her biri 1 ila 5 arasında bir özelliğe sahip olan ve her birisi 6 özelliğini verecek şekilde birleşen iki ikili işlemciyle birlikte bir kümedir. + ve · ikili işlemcilerle birlikte gerçek sayılar kümesi, gerçek sayılar alanını oluşturur. Gerçek sayılar alanı, aritmetik ve adi cebirin temelini oluşturur. İşlemciler ve önermeler aşağıdaki anlamları taşır:

İkili işlemci +, toplama işlemini tanımlar.

Toplamada birim eleman 0'dır.

Toplamaya göre tersi, çıkarma işlemini tanımlar.

İkili işlemci $\cdot$, çarpma işlemini tanımlar.

Çarpmada birim eleman 1'dir.

Bir $a = 1/a$'nın çarpmaya göre tersi, bölme işlemini tanımlar, yani, $a \cdot 1/a = 1$.

Tek dağılma özelliği, $\cdot$ 'nın + üzerindeki dağılma özelliğidir:

$$a \cdot (b + c) = (a \cdot b) + (a \cdot c)$$

2.2 BOOLE CEBRİNİN AKSİYOMATİK TANIMI

1854 yılında George Boole (1), mantığın sistematik olarak incelenmesi için şimdi *Boole cebri* dediğimiz bir cebir sistemi geliştirdi. 1938 yılında C. E. Shannon (2), *anahtarlama cebiri* denilen iki-değerlikli bir Boole cebiri geliştirdi; bu cebirle iki kararlı elektrik anahtarlama devrelerinin bu cebirle temsil edilebileceğini gösterdi. Boole cebrinin formel tanımı için E. V. Huntingon (3) tarafından 1904 yılında formüle edilen önermeleri kullanacağız. Bu önermeler veya aksiyomlar, Boole cebirinin tanımlanmasında kullanılan tek önermeler değildir. Başka önerme kümeleri de kullanılmıştır.* Boole cebri; aşağıdaki (Huntington) önermelerinin yerine getirilmesi koşuluyla bir B elemanları kümesi üzerinde + ve $\cdot$ olmak üzere iki ikili işlemciyle tanımlanan bir cebir yapısıdır:

1. (a) + işlemcisine göre kapalılık
   (b) $\cdot$ işlemcisine göre kapalılık

2. (a) + işlemcisine göre 0 ile tanımlı bir birim elemanı: $x + 0 = 0 + x = x$.
   (b) $\cdot$ işlemcisine göre 1 ile tanımlı bir birim elemanı: $x \cdot 1 = 1 \cdot x = x$

3. (a) + işlemcisine göre değişme özelliği: $x + y = y + x$.
   (b) $\cdot$ işlemcisine göre değişme özelliği: $x \cdot y = y \cdot x$

4. (a) $\cdot$'nin, + üzerinde dağılma özelliği: $x \cdot (y + z) = (x \cdot y) + (x \cdot z)$.
   (b) +'nin, $\cdot$ üzerinde dağılma özelliği: $x + (y \cdot z) = (x + y) \cdot (x + z)$.

5. Her $x \in B$ elemanı için, (a) $x + x' = 1$ ve (b) $x \cdot x' = 0$ olacak şekilde bir x'

* Örneğin Birkoff ve Bartee (4), Bölüm 5'e bakın

$\in B$ vardır (x'in tümleyeni denir).

6. $x \neq y$ olacak şekilde en az iki eleman $x, y \in B$ vardır.

Boole cebriyle aritmetik ve adi cebiri (gerçek sayılar alanını) kıyaslayacak olursak, aşağıdaki farklılıkları görürüz:

1. Hungtington önermeleri birleşme özelliğini kapsamaz. Oysa bu özellik Boole cebiri için de geçerlidir ve (her iki işlem için de) diğer önermelerden çıkarılabilir.

2. $+$ işleminin $\cdot$ işlemi üzerindeki dağılma özelliği, yani $x + (y \cdot z) = (x + y) \cdot (x + z)$, Boole cebiri için geçerlidir, ama adi cebir için geçerli değildir.

3. Boole cebirinde toplamaya veya çarpmaya göre ters eleman yoktur; bu nedenle çıkarma veya bölme işlemleri yapılamaz.

4. 5 nolu önerme, adi cebirde bulunmayan ve *tümleyen* denen bir işlemci tanımlar.

5. Adi cebir, sonsuz bir elemanlar kümesi oluşturan gerçek sayıları ele alır. Boole cebiri henüz tanımlanmayan bir B elemanları kümesini ele alır, ancak aşağıda tanımlanan (bu kitapda bizi ilgilendiren) iki-değerlikli Boole cebirinde B, 0 ve 1 olmak üzere sadece iki elemanlı bir küme olarak tanımlanır.

Boole cebiri bazı açılardan adi cebire benzer. Adi cebirle tanışık olan insanların Boole cebirini kullanmasını kolaylaştırmak amacıyla $+$ ve $\cdot$ işaretleri kasıtlı olarak seçilmiştir. Boole cebiri için adi cebirden kalan bilgiler kısmen kullanılabilse de, yeni başlayanların, adi cebirin kurallarını geçerli olmadığı durumlarda Boole cebirine uygulamama konusunda dikkatli olması gerekir.

Bir cebir yapısındaki kümelerin elemanları ile bir cebir sistemindeki değişkenleri birbirinden ayırmak önemlidir. Örneğin Gerçek sayılar alanının elemanları sayılardır, buna karşılık adi cebirde kullanılan *a, b, c,* gibi değişkenler, gerçek sayıları temsil eden sembollerdir. Aynı şekilde Boole cebirinde de B kümesi elemanları tanımlanırken, *x, y, z* gibi değişkenler, elemanları temsil eden semboller olmaktan öte bir şey değildir. Bu noktada, Boole cebiri olabilmesi için:

1. B kümesinin elemanlarının,

2. iki ikili işlemcinin işlem kurallarının ve
3. iki işlemciyle birlikte *B* elemanları kümesinin altı Huntington önermesini yerine getirdiği kanıtlanmalıdır.

B kümesi elemanlarının ve işlem kurallarının seçimine bağlı olarak, istenilen sayıda Boole cebiri formüle edilebilir.* Bundan sonraki incelememizde sadece iki değerli Boole cebirini, yani sadece iki elemanı bulunan bir kümeyi ele alacağız. İki değerli Boole cebiri, küme teorisinde (sınıflar cebiri) ve önermeli mantıkda uygulanır. Bizi burada ilgilendiren, Boole cebirinin kapı tipi devrelere uygulanışıdır.

İki Değerli Boole Cebri

İki değerli Boole cebiri, $B = \{0,1\}$ olarak ifade edilen iki elemanlı bir küme üzerinde aşağıdaki işlemci tablolarında gösterildiği üzere (tümleme işlemcisi kuralı, 5 nolu önermenin doğrulanması içindir) + ve · olmak üzere iki ikili işlemci için verilen kurallarla tanımlanır:

x	y	$x \cdot y$
0	0	0
0	1	0
1	0	0
1	1	1

x	y	$x + y$
0	0	0
0	1	1
1	0	1
1	1	1

x	x'
0	1
1	0

Bu kurallar, Tablo 1.6'da verilen ve sırasıyla AND (VE), OR (VEYA) ve NOT (DEĞİL) işlemleri için geçerli olan kurallarla aynıdır. Bu noktada, Huntington önermelerinin $B = \{0,1\}$ kümesi ve yukarıda tanımlanan iki ikili işlemci için geçerli olduğunu göstermemiz gerekir.

1. *Kapalılık özelliği*, tablolardan açık, çünkü he bir işlemin sonucu ya 1 ya da 0 ve 1, 0 $\in B$ olmaktadır.

2. Tablolardan,

(a) $0 + 0 = 0$ $\qquad 0 + 1 = 1 + 0 = 1$
(b) $1 \cdot 1 = 1$ $\qquad 1 \cdot 0 = 0 \cdot 1 = 0$

olduğunu görüyoruz, ki bu da 2 nolu önermeyle tanımlanan + için 0 ve · için 1 olmak üzere iki *birim elemanı* oluşturur.

* Örneğin, Hohn (6), Whitesit (7), veya Birkhoff ve Bartee (4|)'e bakın.

3. *Birleşme özelliği*, ikili işlemci tablolarının simetrisinden açıktır.

4. (a) *Dağılma özelliği*: bütün x, y ve z değerleri için bir doğruluk tablosu yaparak, işlemci tablolarından, $x \cdot (y + z) = (x \cdot y) + (x \cdot z)$ olduğu gösterilebilir. Her bir birleşim için, $x \cdot (y + z)$ değerinin $(x \cdot y) + (x \cdot z)$ ile aynı olduğunu gösterebiliriz.

x	y	z	$y + z$	$x \cdot (y + z)$	$x \cdot y$	$x \cdot z$	$(x \cdot y) + (x \cdot z)$
0	0	0	0	0	0	0	0
0	0	1	1	0	0	0	0
0	1	0	1	0	0	0	0
0	1	1	1	0	0	0	0
1	0	0	0	0	0	0	0
1	0	1	1	1	0	1	1
1	1	0	1	1	1	0	1
1	1	1	1	1	1	1	1

(b) + işleminin · işlemi üzerindeki *dağılma özelliğinin* geçerliliği yukarıdakine benzer bir doğruluk tablosu yapılarak kanıtlanabilir.

5. Tümleyen tablosundan, şu ifadelerin doğruluğu kolayca gösterilebilir:
   (a) $x + x' = 1$, çünkü $0 + 0' = 0 + 1 = 1$ ve $1 + 1' = 1 + 0 = 1$
   (b) $x \cdot x'=0$, *çünkü* $0 \cdot 0' = 0 \cdot 1 = 0$ *ve* $1 \cdot 1' = 1 \cdot 0 = 0$; *ki bu da 5 nolu önermeyi doğrular.*

6. 6 nolu önerme yerine getirilmiştir, çünkü iki değerli Boole cebiri 1 ve 0 olmak üzere iki ayrı elemana sahiptir ve $1 \neq 0$.

Böylece, 0 ve 1 olmak üzere iki elemanlı bir kümeye, VE ve VEYA'ya eşdeğer işlem kuralları olan iki ikili işlemciye ve DEĞİL işlemcisine eşdeğerde bir tümleyen işlemcisine sahip iki değerli bir Boole cebiri oluşturmuş olduk. Böylece Boole cebiri, formel matematik yöntemleriyle tanımlanmış ve 1.8. bölümde sezgisel olarak sunulan ikili mantığa eşdeğer olduğu kanıtlanmıştır. Sezgisel yaklaşım, Boole cebirinin kapı tipi devrelere uygulanışını anlamamıza yardım eder. Formel sunu ise cebir sisteminin teoremlerini ve özelliklerini geliştirmek için gereklidir. Bu bölümde tanımlanan iki değerli Boole cebiri ayrıca mühendisler tarafından "anahtarlama cebiri" olarak da adlandırılmaktadır. iki değerli Boole cebiri ile diğer ikili sistemler arasındaki benzerlikleri vurgulamak için bu cebire 1.8. Bölümde "ikili mantık" demiştik. Bu noktadan sonra tartışmalarda, Boole cebirinden "iki değerli" sıfatını atacağız.

2.3 BOOLE CEBİRİNİN TEMEL TEOREMLERİ VE ÖZELLİKLERİ

Dualite (İkilik) Özelliği

Huntignton önermeleri, çiftler halinde verilmiş ve (a) ve (b) kısımları ile gösterilmişti. İkili işlemcilerin ve birim elemanların yer değiştirmesi halinde bir kısım diğerinden çıkarılabilir. Boole cebirinin bu önemli özelliği, *ikilik ilkesi* (dualite) olarak bilinir. Bu özellik, işlemcilerin ve birim elemanlarının değiştirilmesi halinde Boole cebirinin önermelerinden elde edilecek her cebirsel ifadenin geçerliliğini koruduğunu söyler. İki değerli Boole cebirinde birim elemanlarıyla *B* kümesinin elemanları aynıdır: 0 ve 1. İkilik (Dualite) özelliğinin birçok uygulaması vardır. Cebirsel bir ifadenin dualitesini elde etmek için VEYA'nın yerine VE, VE'nin yerine de VEYA koyar ve 0'ları 1'le, 1'leri de 0'la değiştiririz.

Temel Teoremler

Boole cebirinin altı teoremi ve dört önermesi Tablo 2.1'de verilmiştir. Karışıklığa yol açmayacağı açık olan yerlerde · işareti atılarak ifadeler sadeleştirilmiştir. Verilen teoremler ve önermeler, Boole cebirindeki en temel ilişkilerdir. Okura, bunları olabildiğince kısa sürede öğrenmesi tavsiye edilir. Teoremler de önermeler gibi çiftler halinde verilmiştir; her ilişki, bununla eşlenenin dualidir. Önermeler cebir yapısının temel aksiyomlarıdır ve kanıt gerektirmez. Teoremlerin önermelere dayalı olarak kanıtlanması gerekir. Aşağıda bir değişkenli teoremlerin kanıtı verilmiştir. Kanıtın her adımını kanıtlayan önerme numarası sağ tarafta verilmiştir.

Tablo 2-1 Boole cebrinin önerme ve teoremleri

Önerme 2	(a) $x + 0 = x$	(b) $x \cdot 1 = x$
Önerme 5	(a) $x + x' = 1$	(b) $x \cdot x' = 0$
Teorem 1	(a) $x + x = x$	(b) $x \cdot x = x$
Teorem 2	(a) $x + 1 = 1$	(b) $x \cdot 0 = 0$
Teorem 3, eşdeğerlik	$(x')' = x$	
Önerme 3, değişme	(a) $x + y = y + x$	(b) $xy = yx$
Teorem 4, birleşme	(a) $x + (y + z) = (x + y) + z$	(b) $x(yz) = (xy)z$
Önerme 4, dağılma	(a) $x(y + z) = xy + xz$	(b) $x + yz = (x + y)(x + z)$
Teorem 5, De Morgan	(a) $(x + y)' = x'y'$	(b) $(xy)' = x' + y'$
Teorem 6, Yutma	(a) $x + xy = x$	(b) $x(x + y) = x$

TEOREM 1 (a) : $x + x = x.$

$x + x$	$= (x + x) \cdot 1$	önerme 2(b)
	$= (x + x)(x + x')$	önerme 5(a)
	$= x + xx'$	önerme 4(b)
	$= x + 0$	önerme 5(b)
	$= x$	önerme 2(a)

TEOREM 1 (b) : $x \cdot x = x,$

$x \cdot x$	$= xx + 0$	önerme 2(a)
	$= xx + xx'$	önerme 5(b)
	$= x(x + x')$	önerme 4(a)
	$= x \cdot 1$	önerme 5(a)
	$= x$	önerme 2(b)

Teorem 1(b)'nin, teorem 1(a)'nın duali olduğuna ve (b) kısmındaki kanıtın her adımının, (a) kısmının duali olduğuna dikkat edin. Her dual (ikili) teorem, ilgili çiftin kanıtından benzer bir şekilde elde edilebilir.

TEOREM 2 (a) : $x + 1 = 1.$

$x + 1$	$= 1 \cdot (x + 1)$	önerme 2(b)
	$= (x + x')(x + 1)$	önerme 5(a)
	$= x + x' \cdot 1$	önerme 4(b)
	$= x + x$	önerme 2(b)
	$= 1$	önerme 5(a)

TEOREM 2 (b) : $x \cdot 0 = 0,$ dualite (ikilik) özelliğinden

TEOREM 3: $(x')' = x$. *5 nolu önermeden,* $x + x' = 1$ ve $x \cdot x' = 0$, ki bu da x'in tümleyenini tanımlar. x' tümleyeni x'tir ve ayrıca $(x')'$ 'dir. Bu nedenle, tümleyen eşsiz olduğu için $(x')' = x$ olur.

İki veya üç değişkenli teoremler; şu ana kadar kanıtlanmış olan teorem ve önermeler temelinde, cebirsel olarak kanıtlanabilirir. Örneğin yutma teoremini ele alalım.

TEOREM 6 (a) : $x + xy = x.$

$x + xy$	$= x \cdot 1 + xy$	önerme 2(b) ile
	$= x(1 + y)$	önerme 4(a) ile
	$= x(y + 1)$	önerme 3(a) ile
	$= x \cdot 1$	önerme 2(a) ile
	$= x$	önerme 2(b) ile

TEOREM 6 (b) : $x(x + y) = x,$ ikilik özelliğinden

Boole cebirinin teoremlerinin geçerliliği doğruluk tablolarıyla gösterilebilir. Doğruluk tablolarında ilişkinin her iki yanı da söz konusu değişkenlerin olası bütün birleşimleri için özdeş (aynı) sonucu verecek şekilde kontrol edilir. Aşağıdaki doğruluk tablosu, ilk yutma teoreminin doğruluğunu gösterir.

x	y	xy	$x + xy$
0	0	0	0
0	1	0	0
1	0	0	1
1	1	1	1

Birleşme özelliğinin ve De Morgan teoreminin cebirsel kanıtları oldukça uzundur ve burada gösterilmeyecek. Ancak geçerlilikleri doğruluk tablolarıyla kolayca gösterilebilir. Örneğin ilk De Morgan teoremi, yani $(x + y)' = x'y'$ ifadesi, aşağıda gösterilmiştir:

x	y	$x + y$	$(x + y)'$	x'	y'	$x'y'$
0	0	0	1	1	1	1
0	1	1	0	1	0	0
1	0	1	0	0	1	0
1	1	1	0	0	0	0

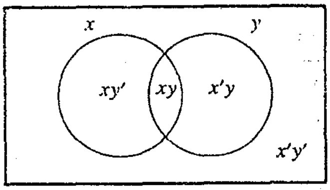
İşlem Önceliği

Boole ifadelerinin hesaplanmasındaki işlem önceliği şu şekildedir: (1) parantez, (2) DEĞİL, (3) VE, (4) VEYA. Başka bir deyişle, diğer bütün işlemlerden önce parantez içindeki ifadenin hesaplanması gerekir. Önceliğe sahip ikinci işlem tümleyendir ve bunu VE, sonunda da VEYA izler. Örnek olarak De Morgan teoremi için verilen doğruluk tablosunu ele alın. İfadenin sol tarafı $(x + y)'$ şeklindedir. Bu nedenle ilk önce parantez içi hesaplanır ve bulunan sonucun tümleyeni alınır. İfadenin sağ tarafı $x'y'$ şeklindedir. Bu nedenle ilk önce x'in ve y'nin tümleyeni alınır, daha sonra VE işlemi yapılır. Adi matematikte de; çarpma ve toplamanın yerini sırasıyla VE ve VEYA aldığı zaman, aynı önceliğin bulunduğuna (tümleyen dışında) dikkat edin.

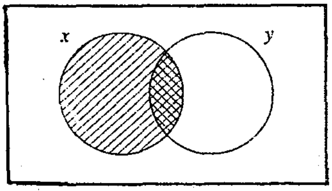
Venn Şeması

Bir Boole ifadesindeki değişkenler arasındaki ilişkileri göstermek için *Venn şeması* yararlı bir araçtır. Şema, Şekil 2.1'de gösterilen türde bir diktörtgenden ve her biri bir değişken için çizilen kesişen dairelerden oluşur. Her daire bir değişkenle etiketlenir. Daire içindeki bütün elemanların isimli değişkene ait olduğunu ve dairenin dışındaki bütün noktaların değişkene ait olmadığını söyleriz. Örneğin x ile gösterilen daireyi ele alalım. Dairenin içindeyken $x = 1$ deriz; dışındayken ise $x = 0$ deriz. Kesişen iki dairenin olması halinde dikdörtgen içinde dört ayrı alan vardır: x e de, y ye de ait olmayan alan $(x'y')$, y dairesinin içinde olup da x dairesinin dışında kalan alan $(x'y)$, x dairesinin içinde olup da y dairesinin dışında kalan alan (xy') ve her iki dairenin içinde kalan alan (xy).

Venn şemaları Boole cebirinin önermelerinin veya teoremlerinin geçerliliğini göstermek için kullanılabilir. Örneğin Şekil 2.2, xy alanının, x dairesinin içinde kaldığını ve bu nedenle $x + xy = x$ olduğunu gösterir. Şek. 2.3, $x(y + z) = xy + xz$ dağılma özelliğini gösterir. Bu şemada içiçe geçen üç daire vardır ve her birisi x, y, z değişkenlerinden birisi içindir. Üç değişkenli bir Venn şemasında sekiz farklı alanı birbirinden ayırmak mümkündür. Örneğimizdeki şekilde y veya z kodlu alanla x dairesinin kesiştiği alanın, xy veya xz alanıyla aynı olduğunu görürüz, bu da dağılma özelliğini gösterir.



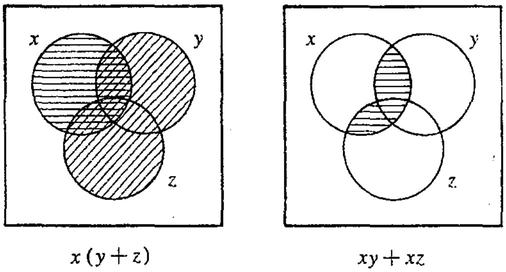
Şekil 2.1 İki değişkenli Venn şeması



Şekil 2.2 $x = xy + x$ için Venn şemas

2.4 BOOLE FONKSİYONLARI

İkili bir değişken 0 veya 1 değerini alabilir. Bir Boole fonksiyonu; ikili değişkenlerle, VEYA ve VE olmak üzere iki adet ikili işlemciyle, DEĞİL birli işlemciyle, parantezlerle ve eşitlik işaretiyle oluşturulan bir ifadedir. Belli bir değişkenler



Şekil 2.3 Dağılma özelliğinin Venn şemasıyla gösterilmesi

değeri için fonksiyon 0 veya 1 olabilir. Örneğin şu Boole fonksiyonunu ele alalım:

$$F_1 = xyz'$$

F_1 fonksiyonu, ancak $x = 1$ *ve* $y = 1$ *ve* $z' = 1$ ise 1'e eşit olur; aksi taktirde $F_1 =$ 0'dır. Bu, cebirsel bir ifade olarak gösterilen Boole fonksiyonuna bir örnektir. Bir Boole fonksiyonu doğruluk tablosuyla da gösterilebilir. Bir fonksiyonu doğruluk tablosuyla göstermek için, n sayıdaki ikili değişkenin 2^n sayıdaki 0 ve 1 birleşimlerinin bir listesine ve fonksiyonun 1 ve 0'a eşit olduğu birleşimleri (kombinasyonları) gösteren bir sütuna ihtiyacımız olacaktır. Tablo 2.2'de de gösterildiği gibi, üç değişkene bit tahsis etmek için olası sekiz ayrı olası birleşim söz konusudur. F_1 olarak etiketlenen sütunda, bu birleşimlerin her biri için 0 veya 1 vardır. Tablodan, F_1 fonksiyonunun sadece $x = 1$, $y = 1$, $z = 0$ olduğu zaman 1'e eşit olduğunu görürüz. Aksi taktirde 0'a eşittir. ($z' = 1$ ifadesinin, $z = 0$ ifadesinin eşdeğeri olduğunu unutmayın.) Şimdi aşağıdaki fonksiyonu ele alalım:

$$F_2 = x + y'z$$

$z = 1$ *iken* $x = 1$ veya $y = 0$ olması halinde $F_2 = 1$ olur. Tablo 2.2'de son dört satırda $x = 1$'dir ve 001 ve 101 satırlarında $yz = 01$'dir. Son birleşim $x = 1$ için de geçerlidir. Bu nedenle, $F_2 = 1$'i sağlayan beş birleşim (kombinasyon) vardır. Üçüncü bir örnek olarak aşağıdaki fonksiyonu ele alalım:

$$F_3 = x'y'z + x'yz + xy'$$

Bu, Tablo 2.2'de dört 1'le ve dört 0'la gösterilmiştir. F_4, F_3 ile aynıdır ve aşağıda verilmiştir.

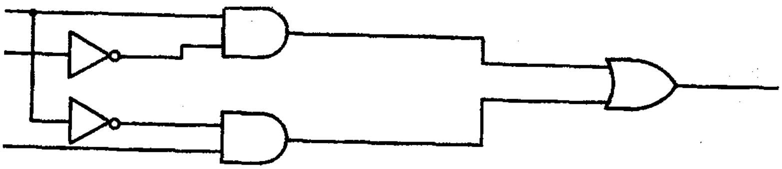
Tablo 2.2. $F_1 = xyz'$, $F_2 = x + y'z$, $F_3 = x'y'z + x'yz + xy'$ ve $F_4 = xy' + x'z$ için doğruluk tabloları

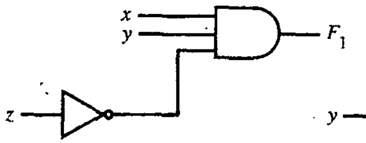
x	y	z	F_1	F_2	F_3	F_4
0	0	0	0	0	0	0
0	0	1	0	1	1	1
0	1	0	0	0	0	0
0	1	1	0	0	1	1
1	0	0	0	1	1	1
1	0	1	0	1	1	1
1	1	0	1	1	0	0
1	1	1	0	1	0	0

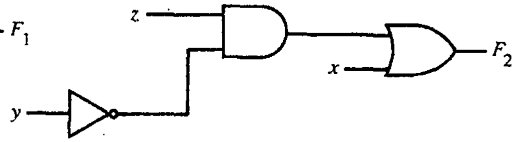
Her Boole fonksiyonu doğruluk tablosunda gösterilebilir. n sayısı kadar ikili değişken içeren bir fonksiyon tablosunda gerekli satır sayısı 2^n kadardır. Her satırdaki 1 ve 0 birleşimleri, ikili sayıları 0'dan 2^n - 1'e kadar sayılarak kolayca elde edilir. Tablodaki her satırda fonksiyon ya 1'e veya 0'a eşittir. Bu noktada gündeme gelen soru şu: Belli bir Boole fonksiyonunun cebirsel ifadesi eşsiz (benzersiz) midir? Başka bir deyişle: aynı fonksiyonu belirleyen iki cebirsel ifade bulmak mümkün müdür? Bu sorunun cevabı evettir. Aslında, Boole cebiri çoğu durumda aynı fonksiyon için daha basit ifadeler bulmak için kullanılır. Örneğin aşağıdaki fonksiyonu ele alalım:

$$F_4 = xy' + x'z$$

Tablo 2.2'den, F_4 ile F_3 fonksiyonlarının aynı olduğunu görmüştük, çünkü her ikisinde de, üç adet ikili değişkenin birleşimlerinden her biri için, özdeş 1'ler ve 0'lar vardı. Genel olarak, n sayıdaki değişkenlerinin olası 2^n birleşimleri için aynı değeri taşımaları halinde n sayıdaki ikili değişkeni olan iki fonksiyonun eşit olduğu söylenir. Bir Boole fonksiyonu, cebirsel bir ifadeden VE, VEYA ve DEĞİL kapılarından oluşan bir mantık şemasına dönüştürülebilir. Yukarıdaki tartışmada verilen dört fonksiyonun uygulaması Şek. 2.4'te verilmiştir. Mantık şeması, her değişken için tümleyen şeklinde bir tersleyici devre içermektedir. (değişkenin tümleyeni olması halinde tersleyiciye gerek yoktur.) İfadedeki her terim için bir VE kapısı vardır ve VEYA kapısı iki veya daha fazla terimi birleştirmek için kullanılmıştır. Şemalardan, F_4 fonksiyonunu uygulamak için F_3 fonksiyonunda gerekli olandan daha az kapıya ve girişe ihtiyaç olduğu açıktır. F_4 ile F_3 eşit Boole fonksiyonları olduğu için, F_3 yerine F_4 kullanmak daha ekonomik olacaktır. Daha basit devreler bulabilmek amacıyla eşit ve daha basit ifadeler elde etmek için Boole fonksiyonlarının nasıl kullanıldığını bilmek gerekir. Bir Boole fonksiyonunun en iyi şeklini oluşturan şey, eldeki uygulamaya bağlı olacaktır. Bu bölümde, "malzeme azaltma kriteri" dikkate alınmıştır.

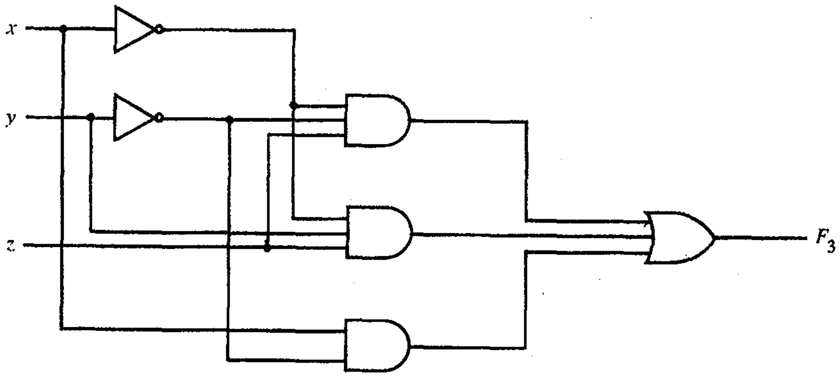




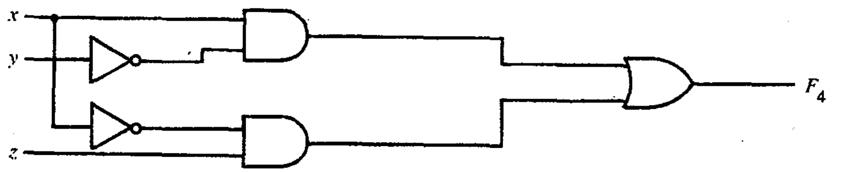


(a) $F_1 = xyz'$

(b) $F_2 = x + y'z$



(c) $F_3 = x'y'z + x'yz + xy'$



(d) $F_4 = xy' + x'z$

Şek. 2.4 Boole fonksiyonlarının kapılara uygulanması

Cebirsel İşlem

Bir *literal* (Boole ifadesindeki tek harfli değişkenlerden her birisi), işaretli (primed) veya işaretsiz (unprimed) bir değişkendir. Bir Boole fonksiyonu mantık kapılarıyla uygulandığı zaman, fonksiyondaki her bir literal, bir kapıya yapılan bir girişi gösterir ve her terim bir kapıda uygulanır. Literallerin ve terimlerin sayısının en aza indirilmesi, daha az malzemeli bir devre kurulmasını sağlar. Her zaman her ikisini de aynı anda en aza indirmek mümkün olmaz; genellikle, diğer kriterlerin mevcut olması gerekir. Şu an için, azaltma kriterini literal azaltmayla sınırlayacağız. Diğer

literal : Harf şeklinde gösterilen sembol kriterleri 5. Bölümde tartışacağız. Bir Boole fonksiyonundaki literallerin sayısı cebirsel manipulasyonla (işlemle) en aza indirilebilir. Ne yazık ki kesin bir cevabı garanti edecek özel kurallar bulunmamaktadır. Mevcut tek yöntem, önermeleri, temel teoremleri ve kullanımla anlaşılan diğer işlemleri kullanarak deneme-yanılma yöntemidir. Aşağıdaki örnek bu yönteme örnek teşkil eder:

ÖRNEK 2.1: Aşağıdaki Boole fonksiyonlarındaki literal sayısını en aza indirin.

1. $x + x'y = (x + x')(x + y) = 1 \cdot (x + y) = x + y$
2. $x(x' + y) = xx' + xy = 0 + xy = xy$
3. $x'y'z + x'yz + xy' = x'z(y' + y) + xy' = x'z + xy'$
4. $xy + x'z + yz = xy + x'z + yz(x + x')$
   $= xy + x'z\ xyz + x'yz$
   $= xy(1 + z) + x'z(1 + y)$
   $= xy + x'z$
5. $(x + y)(x' + z)(y + z) = (x + y)(x' + z)$ 4. fonksiyondan ikili özelliğiyle

1 ve 2. fonksiyonlar birbirinin ikilidir ve karşılık gelen adımlarda ikili ifadeler kullanılır. 3. fonksiyon, daha önce tartışılan F_3 ve F_4 fonksiyonlarının eşitliğini gösterir. Dördüncü fonksiyon, literal sayısındaki bir artışın, bazen son ifadede sadeleştirme sağladığını gösterir. 5. fonksiyon doğrudan küçültülmez, ancak 4. fonksiyonu elde etmek için kullanılan adımların dualinden elde edilebilir.

Bir Fonksiyonun Tümleyeni

Bir F fonksiyonunun tümleyeni, F' olarak yazılır ve F değerindeki 1'leri 0, 0'ları da 1 yaparak elde edilir. Bir fonksiyonun tümleyeni, De Morgan teoremi yoluyla cebirsel olarak elde edilebilir. Bu teoremler çifti Tablo 2.1'de iki değişken için verilmiştir. De Morgan teoremleri, üç veya daha çok değişkene uygulanabilir. İlk De Morgan teoreminin üç değişkenli şekli, aşağıda verilmiştir. Tablo 2.1'deki önermeler ve teoremler kullanılmıştır.

$(A + B + C)' = (A + X)'$	$B + C = X$ olsun
$= A'X'$	5(a) (De morgan) teoremiyle
$= A' \cdot (B + C)'$	$B + C = X$ yerine koy
$= A' \cdot (B'C')$	5(a) (De morgan) teoremiyle
$= A'B'C'$	4(b) (birleşme) teoremiyle

Herhangi bir sayıda değişken için De Morgan teoremleri, iki değişkenli durumdakine benzerlik gösterir ve yukarıdaki türetmede kullanılana benzer ardışık yerine koyma yoluyla elde edilebilir. Bu teoremler aşağıdaki şekilde genelleştirilebilir:

$$(A + B + C + D + \ldots + F)' = A'B'C'D' \ldots F'$$
$$(ABCD \ldots F)' = A' + B' + C' + D' + \ldots + F'$$

De Morgan teoreminin genelleştirilmiş şekli; bir fonksiyonun tümleyeninin, VE ve VEYA işlemcilerini birbiriyle yer değişerek ve her bir literali tümleyerek elde edildiğini söyler.

ÖRNEK 2.2: $F_1 = x'yz' + x'y'z$ ve $F_2 = x(y'z' + yz)$ fonksiyonlarının tümleyenini bulun. De Morgan teoremlerini gerektiği kadar uygulayarak, tümleyenler aşağıdaki şekilde elde edilir:

$$F_1' = (x'yz' + x'y'z)' = (x'yz')'\,(x'y'z)' = (x + y' + z)\,(x + y + z')$$
$$F_2' = [x\,(y'z' + yz)\,]' = x' + (y'z' + yz)' = x' + (y'z')' \cdot (yz)'$$
$$= x' + (y + z)\,(y' + z')$$

Bir fonksiyonun tümleyenini elde etmenin daha basit bir yolu da fonksiyonun dualini almak ve her literalin tümleyenini almaktır. Bu yöntem, genelleştirilmiş De Morgan teoreminden çıkar. Bir fonksiyonun dualinin, VE ve VEYA işlemleri ile 0 ve 1'ler birbiriyle değişilerek elde edildiğini unutmayın.

ÖRNEK 2.3: Örnek 2.2'deki F_1 ve F_2 fonksiyonlarının tümleyenini, duallerini alarak ve her bir literali tümleyerek bulun.

1. $F_1 = x'yz' + x'y'z.$
   F_1'in duali $= (x' + y + z')\,(x' + y' + z).$
   Her bir literalin tümleyenini al : $(x + y' + z)\,(x + y + z') = F_1'.$
2. $F_2 = x\,(y'z' + yz).$
   F_2'nin duali $= x + (y' + z')\,(y + z).$
   Her bir literalin tümleyenini al : $x' + (y + z)\,(y' + z)\,(y' + z') = F_2'.$

2.5 KANONİK VE STANDARD FORMLAR

Miniterim ve Maksiterim

İkili bir değişken normal şeklinde (x) veya tümleyen şeklinde (x') bulunabilir. Şimdi

Tablo 2-3 Üç bitlik ikili değişkenler için Miniterim ve Maksiterimler

			Miniterimler		Maksiterimler	
x	y	z	Terim	Sembol	Terim	Sembol
0	0	0	$x'y'z'$	m_0	$x+y+z$	M_0
0	0	1	$x'y'z$	m_1	$x+y+z'$	M_1
0	1	0	$x'yz'$	m_2	$x+y'+z$	M_2
0	1	1	$x'yz$	m_3	$x+y'+z'$	M_3
1	0	0	$xy'z'$	m_4	$x'+y+z$	M_4
1	0	1	$xy'z$	m_5	$x'+y+z'$	M_5
1	1	0	xyz'	m_6	$x'+y'+z$	M_6
1	1	1	xyz	m_7	$x'+y'+z'$	M_7

VE işlemiyle birleştirilen x ve y diye iki ikili değişkeni ele alalım. Her değişken iki şekilde ifade edilebileceği için, olası dört birleşim söz konusudur: $x'y'$, $x'y$, xy' ve xy. Bu dört VE teriminden her birisi, Şekil 2.1'deki Venn şemasının ayrı bir alanını temsil eder ve *miniterim* veya *standard çarpım* olarak adlandırılır. Benzer bir şekilde, n kadar değişken, 2^n kadar miniterim oluşturacak şekilde birleştirilebilir. 2^n farklı miniterim, üç değişken için Tablo 2.3'te verilene benzer bir yöntemle belirlenebilir. 0'dan $2^n - 1$' e kadar olan ikili sayılar, n kadar değişkenle sıralanır. Her miniterim, n kadar değişkenin VE teriminden elde edilir; ki burada her bir değişken, ikili sayının ilgili bitinin 0 olması halinde işaretli (primed), 1 olması halinde ise işaretsiz (unprimed) olmaktadır. Tabloda ayrıca her miniterimin sembolü m_j şeklinde gösterilir, burada j, ilgili miniterimin ikili sayısının ondalık eşdeğeridir.

Benzer bir şekilde, her değişkeni işaretli (primed) veya işaretsiz (unprimed) olan ve bir VE erimi oluşturan n kadar değişken, 2^n sayısı kadar olası birleşime sahiptir ve *maksiterim* veya *standart toplam* olarak adlandırılır. Üç değişkenin sekiz standard toplamı, sembolik ifadeleriyle birlikte Tablo 2.3'te verilmiştir. n kadar değişkenin 2^n maksiterimi de benzer bir şekilde belirlenebilir. Her maksiterim, n değişkenin VEYA teriminden elde edilir, ki burada her bir değişken, ilgili bitin 1 olması halinde işaretli (primed), 0 olması halinde ise işaretsiz (unprimed) olmaktadır.* Her maksiterim, buna karşılık gelen miniterimin tümleyeni, her miniterimin de karşılık gelen maksiterimin tümleyeni olduğuna dikkat edin.

Bir Boole fonksiyonunu belli bir doğruluk tablosundan cebirsel olarak şu şekilde ifade edebiliriz: fonksiyon sonucu 1 olacak şekilde her bir değişken için bir miniterm bulunur ve ve bütün bu terimlerin VEYA'sı alınır. Örneğin Tablo 2.4'teki

* Bazı kitaplar maksiterimi, n değişkenli VEYA terimi olarak tanımlarlar. Bit 1 ise değişkeni işaretli (primed), 0 ise işaretsiz (unprimed) makstermde bulunur. Bu kitapta benimsenen tanım; maksiterim ve miniterim tipi fonksiyonlar arasında daha basit bir dönüşüme imkan verdiği için tercih edilmektedir.

Tablo 2-4 Üç değişkenli fonksiyonlar

x	y	z	f_1 fonksiyonu	f_2 fonksiyonu
0	0	0	0	0
0	0	1	1	0
0	1	0	0	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

f_1 fonksiyonu, 001, 100 ve 111 birleşimleri sırasıyla $x'y'z$, $xy'z'$ ve xyz şeklinde ifade ederek belirlenmiştir. Bu miniterimlerden her birisi f_1 sonucunu verdiği için, aşağıdaki ifadeyi elde ederiz:

$$f_1 = x'y'z + xy'z' + xyz = m_1 + m_4 + m_7$$

Benzer bir şekilde aşağıdaki ifade kolayca doğrulanabilir:

$$f_2 = x'yz + xy'z + xyz' + xyz = m_3 + m_5 + m_6 + m_7$$

Bu örnekler, Boole cebirinin önemli bir özelliğini gösterir: Her Boole fonksiyonu, bir miniterimler toplamı olarak ifade edilebilir (burada "toplam"dan kastedilen şeyin, terimlerin VEYA'lanması olduğu unutulmamalıdır).

Şimdi de bir Boole fonksiyonunun tümleyenini ele alalım. Bu, her birleşim için fonksiyonda 0 sonucu veren bir miniterim bularak ve bu terimleri VEYA'layarak doğruluk tablosundan elde edilebilir. f_1 fonksiyonunun tümleyeninin aşağıdaki ifade olduğu görülür:

$$f_1' = x'y'z' + x'yz' + x'yz + xy'z + xyz'$$

f'_1 ifadesinin tümleyenini alacak olursak tekrar f_1 elde ederiz:

$$\begin{aligned} f_1 &= (x + y + z)\,(x + y' + z)\,(x + y' + z')\,(x' + y + z')\,(x' + y' + z) \\ &= M_0 \cdot M_2 \cdot M_3 \cdot M_5 \cdot M_6 \end{aligned}$$

Benzer bir şekilde, tablodan f_2 fonksiyonu elde edilebilir:

$$\begin{aligned} f_2 &= (x + y + z)\,(x + y + z')\,(x + y' + z)\,(x' + y + z) \\ &= M_0 M_1 M_2 M_4 \end{aligned}$$

Bu örnekler, Boole cebirinin önemli ikinci bir özelliğini gösterir: Her Boole fonksiyonu, makstermlerin bir çarpımı olarak ifade edilebilir (burada "çarpı"dan kastedilen şeyin, terimlerin VE'lenmesi olduğu unutulmamalıdır). Maksiterimlerin çarpımını elde etme yöntemi, doğruluk tablosundan şu şekilde elde edilir. Değişkenlerin her birleşimi için fonksiyonda 0 sonucunu veren bir maksiterimleri bulun ve bu maksiterimlerin tümünü VE yapın. Miniterimlerin toplamı veya maksiterimlerin çarpımı olarak ifade edilen Boole fonksiyonlarının, *kanonik formda* olduğu söylenir.

Miniterimler Toplamı

Daha önce, n kadar ikili değişken için 2^n kadar farklı miniterim bulunabileceğini ve her Boole fonksiyonunun, bir miniterimlerin toplamı olarak ifade edilebileceğini söylemiştik. Toplamları Boole fonksiyonunu tanımlayan miniterimlerin, doğruluk tablosunda fonksiyon için 1 sonucunu veren terimlerdir. Fonksiyon, her miniterim için 1 veya 0 olabildiği ve 2^n kadar miniterim bulunduğu için; n kadar değişkenle oluşturulabilecek olası fonksiyon sayısının 2^{2^n} olduğu hesaplanabilir. Bazen Boole fonksiyonunu miniterimler toplamı olarak ifade etmek elverişli olmaktadır. Fonksiyon bu formda değilse, ilk önce ifadeyi bir VE terimleri toplamına açmak suretiyle kolayca bu forma sokulabilir. Daha sonra her terimde bütün değişkenlerin bulunup bulunmadığı kontrol edilir. Terimde değişkenlerden biri veya daha fazlası yoksa, $x + x'$ gibi bir ifadeyle VE yapılır (burada x, eksik değişkenlerden birisidir). Aşağıdaki örnek bu yönteme açıklık getirecektir:

ÖRNEK 2.4: $F = A + B'C$ Boole fonksiyonunu bir miniterimler toplamı olarak ifade edin. Fonksiyonun A, B ve C olmak üzere üç değişkeni vardır. İlk terim A da, iki değişken bulunmamaktadır; bu nedenle:

$$A = A(B + B') = AB + AB'$$

Değişkenlerden biri hâlâ eksiktir:

$$\begin{aligned} A &= AB(C + C') + AB'(C + C') \\ &= ABC + ABC' + AB'C + A'B'C' \end{aligned}$$

B'C teriminde bir değişken eksiktir:

$$B'C = B'C(A + A') = AB'C + A'B'C$$

Bütün terimleri birleştirirsek:

$$\begin{aligned} F &= A + B'C \\ &= ABC + ABC' + AB'C + AB'C' + AB'C + A'B'C \end{aligned}$$

sonucunu elde ederiz. Ama $AB'C$ terimi iki kere görülür, bu nedenle $(x + x = x)$ şeklinde ifade edilen 1. teoreme göre, bunlardan birisini çıkarmak mümkündür. Miniterimleri artan sıraya göre yeniden düzenlersek, sonunda şu ifadeyi elde ederiz:

$$\begin{aligned} F &= A'B'C + AB'C' + AB'C + ABC' + ABC \\ &= m_1 + m_4 + m_5 + m_6 + m_7 \end{aligned}$$

Bazen, miniterimlerin toplamı şeklindeki bir Boole fonksiyonunu aşağıdaki kısa sembolle göstermek kolaylık sağlar:

$$F(A,B,C) = \Sigma\,(1,4,5,6,7)$$

Toplama sembolü Σ, terimlerin VEYA'lanması anlamına gelir; sağında kalan sayılar, fonksiyonun mintermleridir. F'ten sonra gelen parantez içindeki harfler; miniterim, bir VE terimine çevrilirkenki sırasıyla değişkenlerin bir listesini oluşturur.

Maksiterimler Çarpımı

n kadar ikili değişkenin 2^{2^n} fonksiyonlarından her birisi, maksiterimlerin bir çarpımı olarak da ifade edilebilir. Boole fonksiyonunu maksiterimlerin çarpımı olarak ifade etmek için ilk önce bir VEYA terimleri şekline çevrilmesi gerekir. Bu, $x + yz = (x + y)(x + z)$ dağılma özelliği kullanılarak yapılabilir. Daha sonra her bir VEYA terimindeki eksik x değişkeni xx' ile VEYA'lanır. Aşağıdaki örnek, bu işleme açıklık getirecektir:

ÖRNEK 2.5: $F = xy + x'z$ Boole fonksiyonunu maksiterimlerin çarpımı olarak ifade edin. İlk önce dağılma yasasını kullanarak fonksiyonu VEYA terimlerine çevirin:

$$\begin{aligned} F &= xy + x'z = (xy + x')(xy + z) \\ &= (x + x')(y + x')(x + z)(y + z) \\ &= (x' + y)(x + z)(y + z) \end{aligned}$$

Fonksiyonda x, y ve z olmak üzere üç değişken vardır. Her VEYA teriminde bir eksik değişken vardır; bu nedenle:

$$x' + y = x' + y + zz' = (x' + y + z)(x' + y + z')$$
$$x + z = x + z + yy' = (x + y + z)(x + y' + z)$$
$$y + z = y + z + xx' = (x + y + z)(x' + y + z)$$

Bütün terimler birleştirilip birden fazla görülenler atılınca sonunda şu ifadeyi elde ederiz:

$$F = (x + y + z)(x + y' + z)(x' + y + z)(x' + y + z')$$
$$= M_0 M_2 M_4 M_5$$

Bu fonksiyonu ifade etmenin pratik bir yolu şudur:

$$F(x,y,z) = \prod (0,2,4,5)$$

Çarpım sembolü $\prod$, maksiterimlerin VE'lenmesini gösterir; rakamlar ise fonksiyonun maksiterimlerdir.

Kanonik Biçimlerin Birbirine Dönüştürülmesi

Miniterimler toplamı olarak ifade edilen bir fonksiyonun tümleyeni, asıl fonksiyonda eksik olan miniterimlerin toplamına eşittir. Bunun nedeni, asıl fonksiyonun, sonucu 1'e eşitleyen miniterimlerle ifade edilmesi, buna karşılık fonksiyonun 0 olduğu miniterimler için tümleyenin 1 olmasıdır. Örnek olarak şu fonksiyonu ele alalım:

$$F(A,B,C) = \Sigma (1,4,5,6,7)$$

Bunun, şu şekilde ifade edilebilecek bir tümleyeni vardır:

$$F'(A,B,C) = \Sigma (0,2,3) = m_0 + m_2 + m_3$$

Şimdi De Morgan teoremiyle F' tümleyenini alırsak, F fonksiyonunu farklı bir şekilde elde ederiz:

$$F = (m_0 + m_2 + m_3)' = m_0' \cdot m_2' \cdot m_3' = M_0 M_2 M_3 = \prod (0,2,3)$$

Son çevrim, Tablo 2.3'te verilen miniterim ve maksiterim tanımlarından çıkmaktadır. Tablodan, aşağıdaki ilişkinin doğru olduğu açıkça görülür:

$$m_j' = M_j$$

Yani, j alt-indisli maksiterim, aynı j alt-indisli miniterimin tümleyenidir ve bunun tersi de doğrudur.

Son örnek; miniterimler toplamı olarak ifade edilen bir fonksiyonun maksiterimler çarpımı olarak ifade edilen eşdeğerine çevrimini gösterir. Benzer bir tartışma, maksiterimlerin çarpımından miniterimler toplamına çevirmenin benzer bir yoldan yapıldığını gösterecektir. Bir kanonik formdan diğerine çevirmek için, Σ'in yerine $\prod$, koyun ve asıl (orijinal) şeklinde eksik olan sayıların listesini çıkarın. Diğer bir örnek olarak:

$$F(x,y,z) = \prod (0,2,4,5)$$

fonksiyonu, makstermler çarpımı olarak ifade edilmiştir. Bunun miniterimler toplamına çevrimi:

$$F(x,y,z) = \Sigma (1,3,6,7)$$

olacaktır. Eksik terimleri bulmak için, toplam miniterimler veya maksiterimler sayısının 2^n olduğu unutulmamalıdır, ki burada n, fonksiyondaki ikili değişkenlerin sayısını gösterir.

Standart Formlar

Boole cebirinin iki kanonik formu, fonksiyon doğruluk tablosundan okunarak elde edilen iki temel formdur. Bunlar, ender olarak en az sayıda literal içeren formlardır, çünkü tanım gereği her miniterimin veya maksiterimin, ister tümleyenli ister tümleyensiz olsun, *bütün* değişkenleri içermesi gerekir.

Boole fonksiyonlarını ifade etmenin diğer bir yolu *standart formlardır*. Bu düzenlemede fonksiyonu oluşturan terimler, bir, iki veya başka bir sayıda literal içerebilir. İki tip standart form vardır: çarpımların toplamı ve toplamların çarpımı.

Çarpımların toplamı, her birisi bir veya daha fazla literale sahip ve *çarpım terimleri* denen VE terimleri içeren bir Boole ifadesidir. *Toplam*, bu terimlerin VEYA'landığını gösterir. Çarpımların toplamıyla ifade edilen fonksiyona bir örnek aşağıda verilmiştir:

$$F_1 = y' + xy + x'yz'$$

İfade, her birisi sırasıyla bir, iki ve üç literal içeren üç çarpım terimine sahiptir. Toplamları sonuç itibarıyla bir VEYA işlemidir.

Toplamların çarpımı ise *toplama terimleri* denilen VEYA terimleri içeren bir Boole ifadesidir. *Çarpım*, bu terimlerin VE'lendiğini gösterir. Toplamların çarpımıyla ifade edilen fonksiyona bir örnek aşağıda verilmiştir:

$$F_2 = x\,(y' + z)\,(x' + y + z' + w)$$

Bu ifade, her birisi bir, iki ve dört literal içeren üç toplama terimine sahiptir. Çarpım bir VE işlemidir. *Çarpım* ve *toplam* terimlerinin kullanılmasının nedeni, VE işleminin aritmetik çarpmaya, VEYA işleminin de aritmetik toplamaya benzemesidir.

Bir Boole fonksiyonu standard olmayan bir formda da ifade edilebilir. Örneğin

$$F_3 = (AB + CD)\,(A'B' + C'D')$$

fonksiyonu ne çarpımların toplamıdır, ne de toplamların çarpımıdır. Bu ifade, parantezlerin kaldırılması için dağılma özelliği kullanılarak standart forma çevrilebilir.

$$F_3 = A'B'CD + ABC'D'$$

2.6 DİĞER MANTIK İŞLEMLERİ

VE ve VEYA işlemcileri x ve y gibi iki değişken arasına konduğu zaman sırasıyla $x \cdot y$ ve $x + y$ olarak ifade edilen iki Boole fonksiyonu oluşturur. Daha önce, n sayıdaki ikili değişken için 2^{2^n} kadar fonksiyon olduğunu söylemiştik. İki değişkende n=2'dir ve olası Boole fonksiyonlarının sayısı 16'dır. Bu nedenle VE ve VEYA fonksiyonları, iki ikili değişkenle elde edilen toplam 16 olası fonksiyondan sadece ikisidir. Kalan 14 fonksiyonu bulmak ve özelliklerini incelemek eğitici olacaktır.

x ve y gibi iki ikili değişkenle elde edilen 16 fonksiyonun doğruluk tabloları Tablo 2.5'te verilmiştir. Tabloda, F_0'dan F_{15}'e kadar olan 16 sütundan her birisi, x ve y değişkenleriyle elde edilebilen olası fonksiyonlardan birinin doğruluk tablosunu temsil etmektedir. Fonksiyonların, F'nin alabileceği 16 ikili birleşiminden elde edildiğini unutmayın. Fonksiyonlardan bazılarında bir işlemci sembolü vardır. Örneğin F_1, VE'nin doğruluk tablosunu, F_7 ise VEYA'nın doğruluk tablosunu gösterir. Bu fonksiyonların işlemci işareti sırasıyla ($\cdot$) ve (+)'dır

Doğruluk tablosu halinde verilen 16 fonksiyon, Boole ifadeleri yoluyla cebirsel olarak ifade edilebilir. Bu, Tablo 2.6'nın ilk sütununda gösterilmiştir. Boole ifadeleri, en az sayıda literal içerecek şekilde sadeleştirilmiştir.

Fonksiyonlardan her birinin VE, VEYA ve DEĞİL Boole işlemcileriyle ifade edilebilmesine rağmen; diğer fonksiyonları ifade etmek üzere özel işlemci sembolleri kullanılmaması için hiç bir neden yoktur. Bu işlemci sembolleri, Tablo 2.6'nın ikinci sütununda verilmiştir. Yine de özel VEYA (XOR) haricinde verilen diğer

Tablo 2.5 İki ikili değişkenin 16 fonksiyonu için doğruluk tablosu

x	y	F_0	F_1	F_2	F_3	F_4	F_5	F_6	F_7	F_8	F_9	F_{10}	F_{11}	F_{12}	F_{13}	F_{14}	F_{15}
0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
0	1	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
1	0	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
1	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
İşlem sembolü			$\cdot$	$/$		$/$		$\oplus$	$+$	$\downarrow$	$\odot$	$'$	$\subset$	$'$	$\supset$	$\uparrow$	

yeni semboller sayısal tasarımcılar tarafından pek sık kullanılmaz.

Tablo 2.6'daki fonksiyonlardan her biri, adıyla ve kısa bir açıklamasıyla birlikte verilmiştir. Tablodaki 16 fonksiyon üç gruba ayrılabilir:

1. 0 veya 1 gibi bir sabiti üreten iki fonksiyon

2. Tümleyen ve transfer sonucu veren birli (tekli) işlemcili dört fonksiyon.

Tablo 2.6 İki değişkenin 16 fonksiyonu için Boole ifadeleri

Boole fonksiyonları	İşlem sembolü	Adı	Açıklama
$F_0 = 0$		Boş	İkili sabit 0
$F_1 = xy$	$x \cdot y$	VE	x ve y
$F_2 = xy'$	x/y	Engelleme	x ama y değil
$F_3 = x$		Transfer	x
$F_4 = x'y$	y/x	Engelleme	y ama x değil
$F_5 = y$		Transfer	y
$F_6 = xy' + x'y$	$x \oplus y$	Özel-VEYA	x veya y ama ikisi birden değil
$F_7 = x + y$	$x + y$	VEYA	x veya y
$F_8 = (x + y)'$	$x \downarrow y$	VEYA DEĞİL	VEYA değil
$F_9 = xy + x'y'$	$x \odot y$	Eşdeğerlik*	x eşit y
$F_{10} = y'$	y'	Tümleyen	y değil
$F_{11} = x + y'$	$x \subset y$	İçerme	y ise x
$F_{12} = x'$	x'	Tümleyen	x değil
$F_{13} = x' + y$	$x \supset y$	İçerme	x ise y
$F_{14} = (xy)'$	$x \uparrow y$	VEDEĞİL	VE değil
$F_{15} = 1$		Birim eleman	ikili sabit 1

* *Eşdeğerlik ayrıca eşitlik, çakışma ve özel-VEYA DEĞİL olarak da bilinir.*

3. VE, VEYA, VEDEĞİL (NAND), VEYADEĞİL, özel VEYA, engelleme ve içerme olmak üzere sekiz farklı işlemi tanımlayan ikili işlemcileri bulunan on fonksiyon.

Her fonksiyon bir sabite eşit olabilir, ancak ikili bir fonksiyon sadece 1 veya 0'a eşit olabilir. Tümleyen fonksiyonu, ikili değişkenlerden her birisinin tümleyenini verir. Giriş değişkenine eşit olan fonksiyona transfer fonksiyonu adı verilmiştir, çünkü x veya y değişkeni fonksiyonu oluşturan kapıdan değerinde herhangi bir değişiklik olmadan geçmiştir. Sekiz ikili işlemden ikisi (Engelleme ve İçerme), mantıkçılar tarafından kullanılmasına karşılık, bilgisayar mantığında nadiren kullanılır. VE ve VEYA fonksiyonlarından Boole cebiri bağlamında söz edilmişti. Diğer dört fonksiyon, sayısal sistemlerin tasarımında yaygın olarak kullanılmaktadır.

VEYADEĞİL (NOR), VEYA (OR) fonksiyonunun tümleyenidir ve adı *not*-OR'un kısaltılmışıdır. Aynı şekilde VEDEĞİL (NAND), VE (AND) fonksiyonunun tümleyenidir ve adı *not*-AND'ın kısaltılmışıdır. XOR veya EOR olarak kısaltılan özel-VEYA, VEYA'ya benzer, ancak *hem x hem de y*'nin 1 olduğu kombinasyonu dışlar. Eşdeğerlik, iki ikili değişken birbirine eşit olduğu, yani her ikisi de 0 veya 1 olduğu zaman 1 sonucu veren bir fonksiyondur. Özel VEYA fonksiyonu ile eşdeğerlik fonksiyonu birbirinin tümleyenidir. Tablo 2.5'e bakarak bunu kolayca doğrulayabiliriz. Özel VEYA'nın doğruluk tablosu F_6, eşdeğerlik fonksiyonunun doğruluk tablosu ise F_9 sütununda verilmiştir ve birbirlerini tümlerler. Bu nedenle eşdeğerlik fonksiyonuna sık sık ÖZEL VEYADEĞİL (NOR), yani, özel -VEYA-DEĞİL (OR-NOT) da denilmektedir.

2.2. Bölümde de tanımlandığı gibi Boole cebiri, VE ve VEYA dediğimiz iki ikili işlemciye ve DEĞİL (tümleyen) dediğimiz bir birli işlemciye sahiptir. Tanımlara dayanarak bu işlemcilerin bazı özelliklerini çıkardık ve yukarıda bu özelliklere bağlı olarak diğer ikili işlemcileri tanımladık. Bu işlemde çok özel olan bir şey yok. Örneğin VEYADEĞİL ($\downarrow$) gibi bir işlemle işe koyulabilir ve daha sonra VE, VEYA ve DEĞİL işlemcilerini VEYADEĞİL terimleriyle tanımlayabilirdik. Ne var ki Boole cebirine bu şekilde giriş yapmamızın geçerli nedenleri vardır. "Ve," "veya" ve "değil" sözcükleri, bilinen ve insanlar tarafından gündelik mantık ilişkilerini ifade etmek için kullanılan terimlerdir. Dahası, Huntington önermeleri, cebirin, + ile · işlemlerinin birbirine göre simetrisini vurgulayan ikili (dual) doğasını yansıtır.

2.7 SAYISAL MANTIK KAPILARI

Boole fonksiyonları VE, VEYA ve DEĞİL işlemleriyle ifade edildiği için, bir Boole fonksiyonunu bu tip kapılara uygulamak kolaydır. Diğer mantık işlemleri için kapı tasarlama olasılığı, pratik bir önem taşır. Bu türden mantık kapılarının tasarlanmasında dikkate alınması gereken faktörler arasında şunları sayabiliriz: (1) fiziksel bileşenleriyle söz konusu kapıyı imal etmenin fizibilitesi ve ekonomisi, (2) kapının ikiden çok girişe genişletilebilme olasılığı, (3) ikili işlemcinin değişme ve birleşme özelliği gibi temel özellikleri ve (4) kapının, Boole fonksiyonlarını tek başına veya diğer kapılarla ilişkili olarak uygulama yeteneği.

Tablo 2.6'da verilen 16 fonksiyondan ikisi bir sabite eşittir, diğer dördü ise iki kere tekrarlanmıştır. Geriye, mantık kapılarına aday olarak düşünülebilecek sadece on fonksiyon kalmaktadır. Bunlardan ikisi, yani engelleme ve içerme fonksiyonları dağılma ve birleşme özelliği göstermez ve bu nedenle standart mantık kapıları olarak kullanılmaları pratik değildir. Geriye kalan sekiz fonksiyon (tümleyen, transfer, VE, VEYA, VEDEĞİL, VEYADEĞİL, özel-VEYA ve eşdeğerlik), sayısal tasarımda standart kapılar olarak kullanılmaktadır.

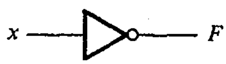
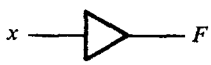
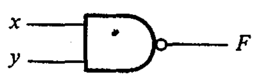
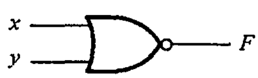
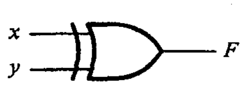
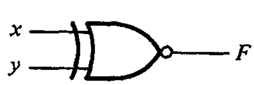
Bu sekiz kapının grafik sembolleri ve doğruluk tabloları Şekil 2.5'te verilmiştir. Her kapı, x ve y ile gösterilen iki ikili giriş değişkenine ve F ile gösterilen bir ikili çıkış değişkenine sahiptir. VE, VEYA ve tersleyici devreler Şekil 1.6'da tanımlanmıştı. Tersleyici devre, ikili bir değişkenin mantık anlamını tersine çevirir. Yani fonksiyonun değilini (DEĞİL), ya da tümleyenini üretir. Bir tersleyicinin grafik sembolünün çıkışındaki küçük daire, mantık tümleyenini gösterir. Üçken sembolü tek başına bir tampon devresini gösterir. Bir tampon, *transfer* fonksiyonu üretir ama belli bir mantık işlemi yapmaz, çünkü çıkışın ikili değeriyle girişin ikili değeri birbirine eşittir. Bu devre sadece sinyalin gücünü yükseltmek için kullanılır ve ardarda bağlı iki eviriciye (invertöre) eşdeğerdedir.

VEDEĞİL fonksiyonu, VE fonksiyonunun tümleyenidir ve VE grafik sembolü ve bunu izleyen küçük daireden oluşan bir grafik sembolüyle gösterilir. VEYADEĞİL fonksiyonu, VEYA fonksiyonunun tümleyenidir ve VEYA grafik sembolüyle bunu izleyen küçük bir daireden oluşan bir sembolle gösterilir. VEDEĞİL ve VEYADEĞİL kapıları aslında standart kapılar olarak çok yaygın olarak kullanılmaktadır ve VE ile VEYA kapılarından çok daha popülerdir. Bunun nedeni, VEDEĞİL ve VEYADEĞİL kapılarının transistör devreleriyle kolayca yapılabilmesi ve Boole fonksiyonlarının bu kapılarla kolayca uygulanabilmesidir.

Özel-VEYA kapısının grafik sembolü VEYA kapısınınkine benzer, ancak giriş tarafında ek bir eğri çizgi vardır. Eşdeğerlik, yani özel VEYADEĞİL kapısı, grafik sembolünün çıkış tarafındaki küçük dairenin de gösterdiği gibi, özel-VEYA'nın tümleyenidir.

Çoklu Girişlere Genişletme

Şekil 2.5'teki kapılar, tersleyici ve tamponun dışında, ikiden çok girişe sahip olacak şekilde genişletilebilir. Kapıyı temsil eden ikili işlemin birleşme ve dağılma özelliği

Adı	Grafik sembolü	Cebirsel fonksiyon	Doğruluk tablosu
VE		$F = xy$	x y | F 0 0 | 0 0 1 | 0 1 0 | 0 1 1 | 1
VEYA		$F = x + y$	x y | F 0 0 | 0 0 1 | 1 1 0 | 1 1 1 | 1
Tersleyici		$F = x'$	x | F 0 | 1 1 | 0
Tampon		$F = x$	x | F 0 | 0 1 | 1
VE DEĞİL		$F = (xy)'$	x y | F 0 0 | 1 0 1 | 1 1 0 | 1 1 1 | 0
VEYA DEĞİL		$F = (x + y)'$	x y | F 0 0 | 1 0 1 | 0 1 0 | 0 1 1 | 0
Özel-VEYA		$F = xy' + x'y$ $= x \oplus y$	x y | F 0 0 | 0 0 1 | 1 1 0 | 1 1 1 | 0
Özel-VEYA ya da eşdeğerlik		$F = xy + x'y'$ $= x \odot y$	x y | F 0 0 | 1 0 1 | 0 1 0 | 0 1 1 | 1

Şekil 2-5 Sayısal mantık kapıları

olması halinde söz konusu kapı çoklu girişe sahip olacak şekilde genişletilebilir. Boole cebiriyle tanımlanan VE ve VEYA işlemleri, aşağıdaki iki özelliğe sahiptir. VEYA fonksiyonu için:

$$x + y = y + x \qquad \text{değişme}$$

ve

$$(x + y) + z = x + (y + z) = x + y + z \qquad \text{birleşme}$$

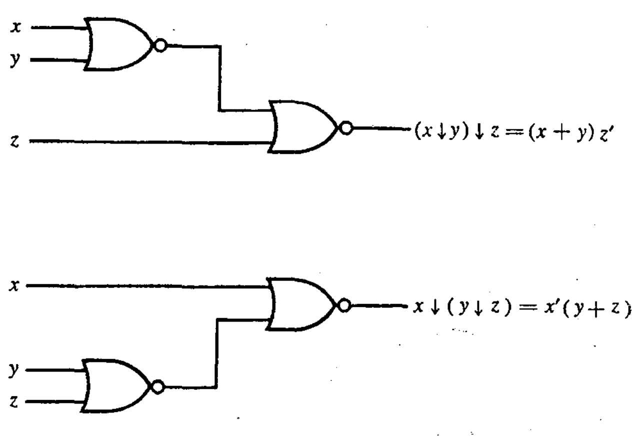
ki bu da kapı girişlerinin birbirinin yerine kullanılabileceğini ve VEYA fonksiyonunun üç veya daha fazla değişkene genişletilebileceğini gösterir.

VEDEĞİL ve VEYADEĞİL fonksiyonları dağılma özelliğine sahiptir ve işlemin tanımının biraz değiştirilmesi koşuluyla ilgili kapılar ikiden fazla girişe sahip olacak şekilde genişletilebilir. Buradaki zorluk, VEDEĞİL ve VEYADEĞİL işlemcilerinin birleşme özelliği olmamasıdır, yani aşağıda Şek. 2.6'da da gösterildiği gibi, $(x \downarrow y) \downarrow z \neq x \downarrow (y \downarrow z)$:

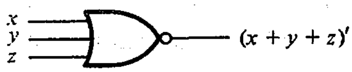
$$(x \downarrow y) \downarrow z = [\,(x + y)' + z\,]' = (x + y)\, z' = xz' + yz'$$
$$x \downarrow (y \downarrow z) = [\,x + (y + z\,)']' = x'(y + z) = x'y + x'z$$

Bu zorluğun üstesinden gelmek için, çoklu VEYADEĞİL (ya da VEDEĞİL) kapısını, tümleyenli bir VEYA (ya da VE) kapısı olarak tanımlarız. Böylece tanım gereği

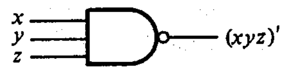
$$x \downarrow y \downarrow z = (x + y + z)'$$
$$x \uparrow y \uparrow z = (xyz)'$$



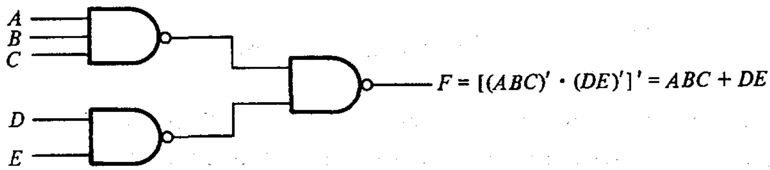
Şekil 2.6 VEYADEĞİL işlemcisinin birleşme özelliğinin olmadığının gösterilmesi; $(x \downarrow y) \downarrow z \neq x \downarrow (y \downarrow z)$:



(a) Üç girişli VEYADEĞİL kapısı



(b) Üç girişli VEDEĞİL kapısı



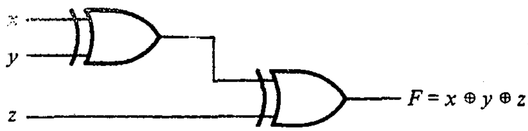
(c) Kaskadlı VEDEĞİL kapısı

Şekil 2.7 Çoklu giriş ve ardarda bağlı VEYADEĞİL ve VEDEĞİL kapıları

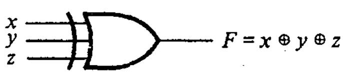
elde ederiz. Üç girişin grafik sembolü Şek. 2.7'de verilmiştir. Ardarda (birbirine bağlı) VEYADEĞİL ve VEDEĞİL işlemlerini yazarken, kapıların doğru sırasını gösterecek şekilde doğru parantez kullanmak gerekir. Buna açıklık getirmek açısından, Şek.2.7(c)'deki devreyi ele alalım. Devrenin Boole fonksiyonu şu şekilde yazılmalıdır:

$$F = [\,(ABC)'\,(DE)'\,]' = ABC + DE$$

İkinci ifade De Morgan teoreminden elde edilmiştir. Bu; ayrıca çarpımlar toplamındaki bir ifadenin, VEDEĞİL kapılarında uygulanabileceğini gösterir. VEDEĞİL ve VEYADEĞİL kapılarına ilişkin daha ayrıntılı bir tartışma 3.6, 4.7 ve 4.8. Bölümlerde bulunabilir.



(a) İki girişli kapılar kullanılması



(b) Üç girişli kapı

x	y	z	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

(c) Doğruluk tablosu

Şekil 2-8 Üç girişli Özel-VEYA kapısı

Özel-VEYA ve eşdeğerlik kapılarının ikisi de hem birleşme hem de dağılma özelliğine sahiptir ve ikiden çok kapıya genişletilebilir. Ne var ki donanım açısından çoklu girişli özel-VEYA kapıları pek kullanılmaz. Aslında, iki girişli bir fonksiyon bile diğer kapı türleriyle gerçekleştirilir. Dahası, ikiden çok değişkene genişletildiği zaman bu fonksiyonların tanımını değiştirmek gerekmektedir. Özel-VEYA, bir *tek* fonksiyondur, yani giriş değişkenlerin tek sayıda 1 içermesi durumunda 1'e eşit olmaktadır. Eşdeğerlik fonksiyonu çift bir fonksiyondur, yani, giriş değişkenlerinde çift sayıda 0 olması halinde 1'e eşittir. Üç girişli bir özel-VEYA fonksiyonunun yapısı Şekil 2.8'de verilmiştir. Normalde (a)'da gösterildiği gibi, iki giriş kapısı ardarda bağlanarak (kaskadlanarak) uygulanmaktadır. Grafiksel olarak, (b)'de gösterildiği gibi, tek bir üç girişli kapı ile temsil edilebilir. (c)'deki doğruluk tablosu, F çıkışının, sadece ve sadece bir giriş 1'e eşitse veya üç girişin üçü de 1'e eşitse, yani giriş değişkenlerindeki 1'lerin toplam sayısı *tekse* 1'e eşit olduğunu açıkça göstermektedir. Özel-VEYA ve eşdeğerlik fonksiyonlarına ilişkin ayrıntılı bir tartışma 4.9. Bölümde bulunabilir.

2.8 IC (ENTEGRE DEVRE) SAYISAL MANTIK AİLELERİ

Entegre devrelerin (IC) tanıtıldığı 1.9. Bölümde, sayısal devrelerin değişmez bir şekilde entegre devrelerden yapıldığı söylenmişti. Önceki bölümde çeşitli sayısal mantık kapılarını tartıştığımız için, artık IC kapılarını sunabilecek ve genel özelliklerini tartışabilecek bir noktaya gelmiş bulunuyoruz.

Sayısal IC kapıları, sadece ilgili mantık işlemine göre değil, ayrıca ait oldukları özel mantık-devresi ailesine göre de sınıflandırılmaktadır. Her mantık ailesi, daha karmaşık sayısal devrelerin ve fonksiyonların geliştirilmesine esas teşkil eden kendine ait temel bir elektronik devreye sahiptir. Her bir ailedeki temel devre ya VEDEĞİL ya da VEYADEĞİL kapısıdır. Genellikle mantık ailesi adını, temel devrenin yapımında kullanılan elektronik bileşenlerden (malzemeden) alır. Ticari piyasada farklı birçok sayısal IC mantık ailesi mevcuttur. Dünya çapında popülerlik kazananlar aşağıda verilmiştir:

TTL	Transistör-transistör mantık devresi
ECL	Emitör-bağlaşımlı (kuplajlı) mantık devresi
MOS	Metal-oksitli yarı iletken
CMOS	Tümler metal-oksitli yarı iletken
I^2L	Entegre, enjeksiyonlu mantık devresi

TTL, geniş çaplı bir sayısal fonksiyonlar listesine sahiptir ve halen en popüler mantık ailesidir. ECL, yüksek hızlı işlemler gerektiren sistemlerde kullanılmaktadır. MOS ve I^2L, yüksek bileşen yoğunluğu gerektiren devrelerde, CMOS ise düşük güç tüketimi gerektiren sistemlerde kullanılmaktadır.

Her bir mantık ailesindeki temel elektronik devrenin analizi 10. Bölümde verilmiştir. Temel elektronikle tanışık olan okur, bu elektronik devreleri tanımak için bu noktada 10. Bölüme bakabilir. Burada tartışmayı ticari piyasadan temin edilebilen çeşitli IC kapılarının genel özellikleriyle sınırlı tutacağız.

MOS ve I^2L'de transistörlerin çok yüksek yoğunlukla üretilebilmesi nedeniyle LSI fonksiyonlarında en çok bu iki aile kullanılır. Diğer üç aile, yani TTL, ELC ve CMOS da LSI devrelerine ve ayrıca çok sayıda MSI ve SSI devrelerine sahiptir. SSI aygıtları, bir IC ambalajında az sayıda kapıdan veya flip-floptan (6.2. bölümde ele alınmıştır) oluşur. SSI devrelerindeki devre sayısının sınırı, paketteki pin sayısıdır. Örneğin 14-pinli bir pakette sadece dört adet iki girişli kapı kullanılabilir, çünkü her kapı üç adet harici pin gerektirir (her giriş için iki ve her çıkış için bir olmak üzere toplam 12 pin). Kalan iki pin, devrelere güç sağlamak için gerekmektedir.

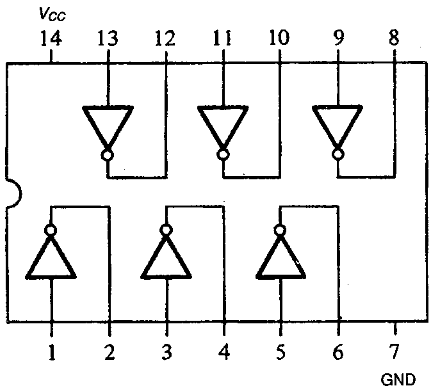
Bazı tipik SSI aygıtlar Şek. 2.9'da verilmiştir. Her IC (entegre devre), 14 veya 16 pinli bir ambalaj içine konmuştur. Pinler paketin iki tarafından numaralıdır ve yapılabilecek bağlantıları belirler. IC'lere çizilen kapılar, sadece bilgi vermek amacıyla çizilmiştir ve görülemez, çünkü gerçek IC ambalajı Şekil 1.8'deki gibi gözükür.

TTL IC'ler genellikle 5400 ve 7400 serisi gibi bir nümerik kodla ayırdedilir. Bu seriden ilki, geniş bir çalışma sıcaklığı aralığına sahiptir ve askeri amaçlar için uygundur, buna karşılık ikinci serinin sıcaklık aralığı daha dardır ve sanayi uygulamalarına elverişlidir. 7400 nümerik kodu, IC paketlerinin 7400, 7401, 7402, vb. olarak numaralandığını gösterir. Bazı satıcılar TTL IC'lere 9000 veya 8000 serisi gibi farklı nümerik kodlar vermektedir.

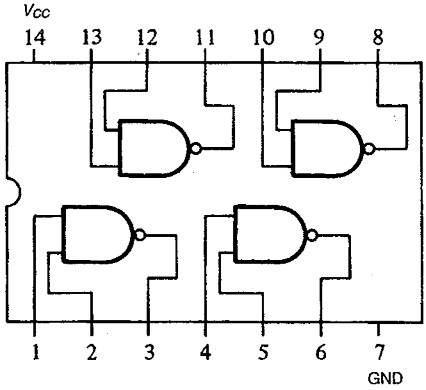
Şek. 2.9(a)'da iki TTL SSI devresi görülmektedir. 7404 serisi, bir ambalajda altı (hex) tersleyici sağlar. 7400 serisinde dört adet 2 girişli VEDEĞİL kapısı vardır. V_{cc} ve GND işaretli uçlar, doğru çalışma için 5 volta ihtiyaç duyan güç kaynağı pinleridir.

En yaygın kullanılan ECL tipi, 10,000 serisi olarak adlandırılan seridir. Şek. 2.9(b)'de, iki ECL devresi verilmiştir. 10102'de dört adet 2 girişli VEYADEĞİL kapısı vardır. Bir ECL kapısında, birisi VEYADEĞİL fonksiyonu ve diğeri de VEYA fonksiyonu (10102 IC'nin 9. pini) için olmak üzere iki çıkış olabildiğine dikkat edin. 10107 IC'de üç adet özel-VEYA kapısı vardır. Burada da her bir kapıdan iki çıkış vardır; diğer çıkış özel-VEYADEĞİL, yani eşdeğerlik fonksiyonunu verir. ECL kapılarında güç kaynağı için üç uç (terminal) vardır. V_{cc1} ve V_{cc2} genellikle topraklanır ve V_{EE} -5.2 voltluk bir kaynağa bağlanır.

4000 serisi CMOS devreleri Şek. 2.9(c)'de gösterilmiştir. 4002'de pin sınırlaması nedeniyle sadece iki adet 4 girişli VEYADEĞİL kapısı kullanılabilmektedir. 4050 tipinde altı tampon kapısı vardır. Her iki IC'de de NC

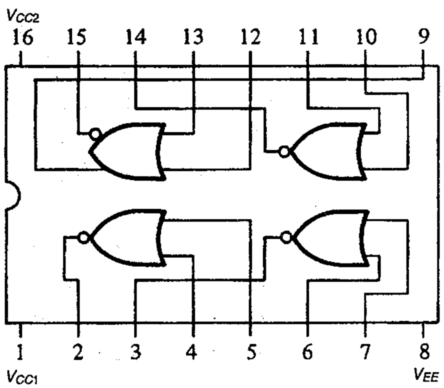


7404-Onaltılı tersleyiciler

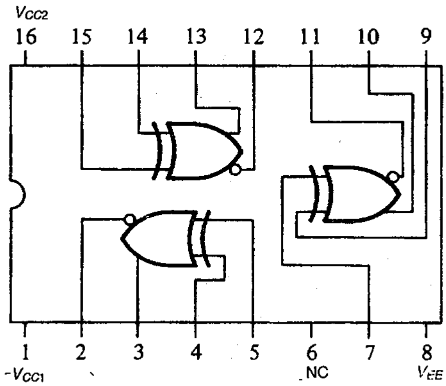


7400-Dörtlü 2 girişli VEDEĞİL kapıları

(a) TTL kapıları

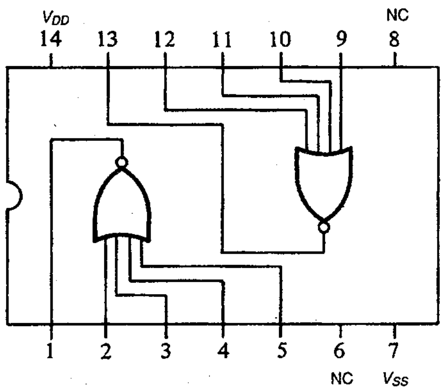


10102-Dörtlü 2 girişli VEYADEĞİL kapıları

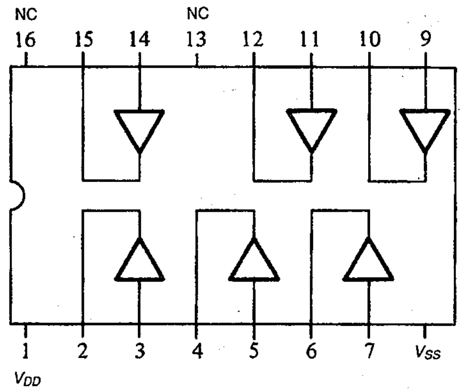


10107-Üçlü özel-VEYA/VEYADEĞİL kapıları

(b) ECL kapıları



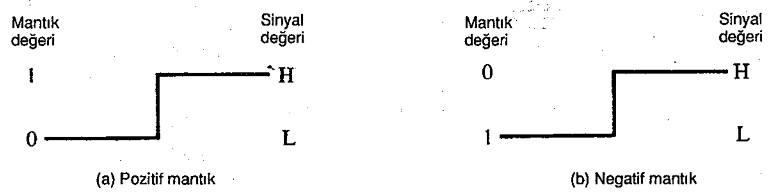
4002-Çift 4 girişli VEYADEĞİL kapıları



4050-Onaltılı tamponları

(c) CMOS kapıları

Şekil 2.9 Bazı tipik kapı entegre devreleri



Şekil 2.10 Sinyal genliği tahsisi ve mantık türü

(bağlantısız) işaretli kullanılmayan iki uç vardır. V_{DD} işaretli terminal (uç) 3 ila 15 volt arasında değişen bir güç kaynağı gerilimi gerektirirken, V_{ss} toprağa bağlanır.

Pozitif ve Negatif Mantık

Bir kapının girişindeki veya çıkışındaki ikili sinyal, geçiş süresi haricinde, iki değerden birisinde olabilir. Bir sinyal değeri mantık 1'i gösterirken, diğeri mantık 0'ı gösterir. İki mantık değerine iki sinyal değeri tahsis edildiği için, mantığa iki farklı sinyal tahsisi yapılmaktadır. Boole cebirinin dualitesi nedeniyle sinyal-değer tahsisinin değiştirilmesi, ikili-fonksiyon uygulaması sağlar.

Şekil 2.10'daki gibi bir ikili sinyalin iki değerini ele alalım. Aralarında ayrım yapabilmek için, iki değerin birbirinden farklı olması, yani bir değerin diğerinden yüksek olması gerekir. Yüksek seviyeyi *H* (high) ile ve düşük seviyeyi *L* (low) ile gösteriyoruz. Mantık değeri tahsisi için iki seçenek vardır. Mantık 1'i göstermek için Şekil 2.10(a)'daki gibi *H* yüksek seviyesinin seçilmesi, bir *pozitif mantık* sistemini tanımlar. Mantık 1 için Şekil 2.10(b)'deki gibi *L* düşük seviyesinin seçilmesi ise bir *negatif mantık* sistemini tanımlar. *Negatif* ve *pozitif* terimleri bir ölçüde yanlış anlaşılabilir, çünkü her iki sinyal değeri de pozitif her ikisi de negatif olabilir. Mantık türünü belirleyen şey sinyalin polaritesi değil, sinyallerin nisbi genliklerine göre mantık değerlerinin tahsis edilmesidir.

Entegre devre data sayfalarında sayısal fonksiyonlar mantık 1 veya mantık 0 terimleriyle değil, *H* ve *L* terimleriyle tanımlanır. Pozitif veya negatif mantık tahsisi kararını vermek kullanıcıya düşer. Üç IC ailesine ait yüksek ve düşük seviye gerilimleri Tablo 2.7'de verilmiştir. Her bir ailede, devrenin yüksek veya düşük seviye olarak algılayacağı bir gerilim değerleri aralığı vardır. Tipik değer, en çok rastlanan değerdir. Tabloda ayrıca referans olarak her bir gruptaki gerilim kaynağı gerekleri de verilmiştir.

TTL'de tipik olarak $H = 3.5$ volt ve $L = 0.2$ volt değerleri vardır. ECL'de, $H = -0.8$ volt ve $L = -1.8$ volt olmak üzere iki negatif değer vardır. Her iki seviyenin de negatif olmasına karşın, yüksek olanın -0.8 olduğuna dikkat edin. CMOS kapılarında 3 ila 15 volt arasında bir V_{DD} kaynak gerilimi kullanılır; tipik olarak 5 veya 10 volt kullanılmaktadır. CMOS'taki sinyal değerleri $H = V_{DD}$ ve $L = 0$ volt olmak üzere kaynak geriliminin bir fonksiyonudur. Pozitif ve negatif mantık için polarite (kutup) düzenlemeleri de tabloda verilmiştir.

Tablo 2.7 IC mantık ailelerindeki H ve L seviyeleri

IC aile tipi	Gerilim kaynağı (V)	Yüksek seviye gerilimi		Düşük seviye gerilimi	
		Aralık	Tipik	Aralık	Tipik
TTL	$V_{CC} = 5$	2.4–5	3.5	0–0.4	0.2
ECL	$V_{EE} = -5.2$	−0.95−−0.7	−0.8	−1.9−−1.6	−1.8
CMOS	$V_{DD} = 3–10$	V_{DD}	V_{DD}	0–0.5	0
Pozitif mantık:			mantık 1		mantık 0
Negatif mantık:			mantık 0		mantık 1

Bu tartışmanın ışığı altında, Şekil 2.9'da verilen IC'ler için kullanılan mantık sembollerinin gerekçelerini açıklamak gerekecektir. Örneğin IC 7400 serisi kapılardan birini ele alalım. Bu kapının blok diyagramı Şekil 2.11(b)'de verilmiştir. İmalatçının bu veri sayfası için verdiği doğruluk tablosu Şekil 2.11(a)'da yeralmaktadır. Bu, kapının fiziksel davranışını belirler; burada tipik olarak H 3.5 volt ve L de 0.2 volttur. Bu fiziksel kapı, kutup düzenlemesine bağlı olarak VEDEĞİL ya da VEYADEĞİL olarak iş görebilir.

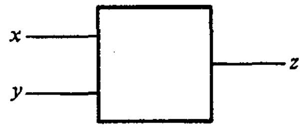
Şekil 2.11(c)'deki doğruluk tablosunda, $H = 1$ ve $L = 0$ olacak şekilde pozitif mantık düzenlemesi varsayılmıştır. Bu doğruluk tablosunu Şek. 2.5'teki doğruluk tablolarıyla karşılaştırırsak, bunun bir VEDEĞİL kapısı olduğunu görürüz. Pozitif mantıklı VEDEĞİL kapısının grafik sembolü önceden benimsenene benzemektedir ve Şekil 2.11(d)'de verilmiştir.

Şimdi de bu fiziksel kapı için $L = 1$ ve $H = 0$ olacak şekilde negatif mantık düzenlemesini ele alalım. Sonuç, Şekil 2.11(e)'de verilen doğruluk tablosu olacaktır. Girişlerinin geriye doğru verilmesine rağmen bu tablonun, VEYADEĞİL'i temsil ettiği görülebilir. Negatif mantıklı VEYADEĞİL kapısının grafik sembolü Şekil 2.11(f)'de verilmiştir. Giriş ve çıkış tellerindeki küçük üçgen, bir *polarite (kutup) göstergesidir*. Bir terminalde bu polarite göstergesinin varlığı, terminale negatif mantık uygulandığını gösterir. Bu nedenle aynı fiziksel kapı pozitif mantıklı VEDEĞİL veya negatif mantıklı VEYADEĞİL olarak çalışabilir. Şemada çizilen, tamamen tasarımcının kullanmak istediği polarite düzenlemesine bağlıdır.

Benzer bir şekilde, pozitif mantıklı VEYADEĞİL'in, negatif mantıklı VEDEĞİL ile aynı fiziksel kapı olduğunu göstermek de olasıdır. Aynı ilişki VE ile VEYA kapıları arasında, ya da özel VEYA (XOR) ile eşdeğerlik kapıları arasında

x	y	z
L	L	H
L	H	H
H	L	H
H	H	L

(a) H ve L terimleriyle doğruluk tablosu



(b) Kapı blok şeması

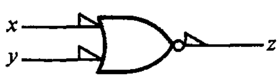
x	y	z
0	0	1
0	1	1
1	0	1
1	1	0

(c) Pozitif mantık doğruluk tablosu: $H = 1$, $L = 0$

(d) Pozitif mantıklı VEDEĞİL kapısının grafik sembolü

x	y	z
1	1	0
1	0	0
0	1	0
0	0	1

(e) Negatif mantık doğruluk tablosu: $L = 1$, $H = 0$



(f) Negatif mantıklı VEYADEĞİL kapısının grafik sembolü

Şekil 2-11 Pozitif ve negatif mantığın gösterimi

da vardır. Ne olursa olsun, herhangi bir giriş veya çıkış terminalinde negatif mantığın varsayılması durumunda, polarite göstergesi üçgen sembolünü terminal civarına koymak gerekmektedir. Bazı sayısal tasarımcılar, sadece VEYADEĞİL ile VEDEĞİL kapıları kullanılırken sayısal devrelerin tasarımını kolaylaştırmak için bu kuralı kullanır. Bu kitapta bu sembolleri kullanmak yerine, VEYADEĞİL ile VEDEĞİL kapılarının tasarlanmasına yönelik diğer yöntemleri ele alacağız. Şek. 2.9'daki IC'lerin, pozitif mantıklı grafik sembolleriyle gösterildiğine dikkat edin. İstenirse negatif mantık sembolleriyle de gösterilebilirdi.

Pozitif mantıktan negatif mantığa ve tersi yönde çevrim, temel olarak kapının hem girişlerinde hem de çıkışlarında 1'leri 0, 0'ları da 1 yapma işlemidir. Bu işlem bir fonksiyonun dualini yarattığı için, bütün terminallerin bir polariteden diğerine çevrilmesi, fonksiyonun dualinin alınmasıyla sonuçlanır. Bu dönüştürmenin sonucunda bütün VE işlemleri VEYA işlemlerine (ya da grafik sembollerine) ve bütün VEYA işlemleri VE işlemlerine dönüşür. Buna ek olarak, negatif mantık varsayılırken grafik sembollerine polarite göstergesi koymayı unutmayın.

Polarite göstergesi olan küçük üçgen ve tümleyeni gösteren küçük daire, benzer etkilere, ancak farklı anlamlara sahiptir. Bu nedenle birinin yerine diğeri kullanılabilir, ama uygulama farklıdır. Şekil 2.11(f)'deki gibi bir daire ve arkasından bir üçgen, bir tümleyenin arkasından negatif mantıklı bir polarite göstergesini gösterir. İkisi birbirini götürür (iptal eder) ve her ikisi iptal edilebilir. Ama o zaman da kapının girişleri ve çıkışları farklı polariteleri temsil edecektir.

Özel Karakteristikler

IC sayısal mantık ailelerinin karakteristikleri genellikle her bir ailedeki temel kapı devresi analiz edilerek kıyaslanır. Değerlendirmeye alınan ve kıyaslanan en önemli parametreler arasında çıkış yelpazesi, güç kaybı, yayılma gecikmesi ve gürültü sınırı sayılabilir. İlk önce bu parametrelerin özelliklerini açıklayacak ve daha sonra IC mantık ailelerinin karşılaştırılmasında bunları kullanacağız.

Çıkış yelpazesi, bir kapının çıkışının, normal çalışmasını bozmaksızın sürebileceği standard yüklerin sayısını gösterir. Standard bir yük genellikle, aynı IC ailesindeki başka bir kapının ihtiyaç duyduğu akım miktarı olarak tanımlanır. Bazen çıkış yelpazesi yerine *yükleme* terimi kullanılmaktadır. Bu terim, bir kapının çıkışının belli sınırlı bir akım miktarı sağlayabilmesi gerçeğine dayanır; bu sınırın üzerinde gerektiği gibi çalışmadığı için aşırı yüklendiği söylenir. Kapı çıkışı genellikle diğer benzer kapıların girişine bağlıdır. Her giriş, kapı girişinden belli bir miktarda enerji tüketir, dolayısıyla her ek bağlantı kapının yükünü artırır. Standard sayısal devreler için genellikle "yükleme kuralları" verilir. Bu kurallar, her bir devrenin her çıkışında izin verilen maksimum yükleme miktarını belirler. Belirlenen maksimum yükün aşılması arızaya neden olabilir, çünkü devre gerekli gücü sağlayamaz. *Çıkış yelpazesi, bir kapının çıkışına bağlanabilecek maksimum giriş sayısıdır ve bir rakamla gösterilir.*

Boole fonksiyonları sadeleştirilirken kapının çıkış yelpaze kapasitesinin dikkate alınması gerekir. Aşırı yüklü bir kapıyla sonuçlanan ifadeler geliştirmemeye özen gösterilmelidir. Ağır yükler için ek sürüş kapasitesi sağlamak amacıyla bazen terslemesiz yükselteçler veya tamponlar kullanılmaktadır.

Güç kaybı, kapının çalışması için gerekli kaynak gücüdür. Bu parametre miliwatt (mW) olarak ifade edilir ve kapıdaki fiili güç kaybını gösterir. Bu parametreyi gösteren sayı, başka bir kapıdan verilen gücü içermez; daha ziyade, güç kaynağından kapıya verilen gücü gösterir. Dört kapılı bir IC, güç kaynağından, her bir kapıda harcanan gücün dört katına ihtiyaç duyar. Belli bir sistemde birçok IC bulunabilir; dolayısıyla her bir IC'nin ihtiyaç duyduğu gücün dikkate alınması gerekir. Bir sistemdeki toplam güç harcaması, bütün IC'lerde kaybolan (harcanan) gücün toplamına eşittir.

Yayılma gecikmesi, ikili sinyaller değer değiştirirken bir sinyalin girişten çıkışa ulaşması (yayılması) için geçen ortalama geçiş gecikmesidir. Bir kapıdaki sinyallerin girişlerden çıkışa yayılması için belli bir süre gerekir. Bu zaman aralığı, kapının yayılma gecikmesi olarak tanımlanır. Yayılma gecikmesi nanosaniye (ns) olarak ifade edilir; 1 ns, saniyenin 10^{-9}'una eşittir.

Sayısal bir devrenin girişlerinden çıkışlarına giden sinyaller, bir dizi kapıdan geçer. Kapılar boyunca meydana gelen yayılma gecikmelerinin toplamı, devrenin toplam yayılma gecikmesidir. İşlem hızının önemli olduğu durumlarda her bir kapının küçük bir yayılma gecikmesine sahip olması ve sayısal devredeki girişlerle çıkışlar arasında minimum sayıda seri kapı bulunması gerekir.

Sayısal devrelerin çoğundaki giriş sinyalleri aynı anda birden çok kapıya birden verilir. Girişlerini sadece harici girişlerden alan bütün kapılar, devrenin birinci mantık seviyesini oluşturur. Birinci mantık seviyesinden en az bir giriş alan kapılar, ikinci mantık seviyesi olarak değerlendirilir; üçüncü ve diğer seviyeler için de benzer bir sınıflandırma söz konusudur. Devrenin toplam yayılma gecikmesi, bir kapının yayılma gecikmesiyle devredeki mantık seviyelerinin sayısının çarpımına eşittir. Bu nedenle mantık seviyesindeki bir azalma, sinyal gecikmesinin azalmasıyla ve dolayısıyla daha hızlı devrelerle sonuçlanır. İşlem hızının temel bir faktör olması halinde devrelerde yayılma gecikmesinin azaltılması, toplam kapı sayısının azaltılmasından daha önemli olabilir.

Gürültü sınırı, sayısal bir devredeki giriş sinyaline eklenen ve devre çıkışında istenmeyen bir değişiklik yaratmayan maksimum gürültü gerilimidir. Ele alınması gereken iki tür gürültü vardır. DC gürültüsü, sinyalin gerilim düzeylerindeki sürüklenmeden kaynaklanır. AC gürültüsü ise diğer anahtarlama sinyalleri tarafından yaratılabilen rastgele darbelerdir. Bu nedenle gürültü, normal işletim sinyalinin üzerine binen istenmeyen sinyaller için kullanılan bir terimdir. Devrelerin gürültülü bir ortamda güvenilir bir şekilde çalışması, birçok uygulamada önemli bir faktördür. Gürültü sınırı volt (V) olarak ifade edilir ve kapının tolere edebileceği maksimum gürültü sinyalini gösterir.

IC Mantık Ailelerinin Karakteristikleri

TTL mantık ailesinin temel devresi VEDEĞİL kapısıdır. TTL'nin birçok versiyonu vardır; bunlardan üçü Tablo 2.8'de verilmiştir. Bu tabloda, IC mantık ailelerinin genel özellikleri verilmiştir. Tablodaki değerler, kıyaslamaya dayalı temsili değerlerdir. Belli bir ailede veya versiyonda gerçek değerler bir ölçüde değişebilir.

Standard TTL kapısı, TTL ailesinin ilk versiyonudur. Teknoloji geliştikçe ek düzenlemeler yapılmıştır. Schottky TTL, daha sonra geliştirilen ve yayılma gecikmesini azaltan, ancak güç kaybının artmasıyla sonuçlanan bir mantık ailesidir. Düşük güçlü Schottky TTL versiyonu, güç kaybını (harcamasını) azaltmak

Tablo 2.8 IC mantık ailelerinin tipik karakteristikleri

IC mantık ailesi	Çıkış yelpazesi	Güç kaybı (mW)	Yayılma gecikmesi	Gürültü sınırı (V)
Standard TTL	10	10	10	0.4
Schottky TTL	10	22	3	0.4
Düşük güçlü Schottky TTL	20	2	10	0.4
ECL	25	25	2	0.2
CMOS	50	0.1	25	3

pahasına hızdan biraz özveride bulunmuştur. Standard TTL ile aynı yayılma gecikmesine sahiptir, ancak güç kaybı önemli ölçüde azaltılmıştır. Standard TTL'nin çıkış yelpazesi 10'dur, buna karşılık düşük güçlü Schottky versiyonunda bu rakam 20'dir. Bazı şartlar altında diğer versiyonlar da 20'lik bir çıkış yelpazesine sahip olabilir. Gürültü sınırı 0.4 V'tan iyidir; burada tipik değer 1 V'dir.

ECL ailesinin temel devresi VEYADEĞİL kapısıdır. ECL kapılarının özel bir avantajı, düşük yayılma gecikmesidir. Bazı ECL versiyonlarındaki yayılma gecikmesi 0.5 ns kadar az olabilir. ECL kapılarındaki güç kaybı nispeten yüksektir ve gürültü sınırı düşüktür. Bu iki parametre, diğer mantık ailelerine kıyasla ECL için bir dezavantaj oluşturur. Ne var ki düşük yayılma gecikmesi nedeniyle aileler arasında en yüksek hıza sahiptir ve çok hızlı sistemler için nihai seçimdir.

CMOS'un temel devresi, hem VEDEĞİL hem de VEYADEĞİL kapılarının kurulmasına yarayan tersleyicidir. CMOS'un özel avantajı son derece düşük bir güç kaybı olmasıdır. Statik şartlar altında CMOS kapısındaki güç kaybı ortalama 10 nW kadardır ve ihmal edilebilir. Kapı sinyali durum değiştirdiği zaman devrenin çalışma frekansına orantılı dinamik bir güç kaybı gerçekleşir. Tabloda verilen sayı, CMOS kapılarındaki dinamik güç kaybının tipik değeridir.

CMOS'un temel dezavantajı uzun yayılma gecikmesidir. Bu da yüksek hız işlemleri gerektiren sistemlerde pratik olmadığı anlamına gelir. CMOS kapısının karakteristik parametreleri, kullanılan güç kaynağı gerilimine (V_{DD}) bağlıdır.Güç kaynağındaki artışla birlikte güç kaybı da artar. Güç kaynağındaki artışla birlikte yayılma gecikmesi azalır; tahmini gürültü sınırı ise güç (gerilim) kaynağı değerinin %40'ı kadardır.

REFERANSLAR

1. Boole, G., *An Investigation of the Laws of Thought.* New York: Dover Pub., 1954.

2. Shannon, C.E., "A Symbolic Analysis of Relay and Switching Circuits." *Trans. of the AIEE*, Vol. 57 (1938), 713-23.

3. Huntinton, E.V., "Sets of Independent Postulates for the Algebra of Logic" *Trans. Am. Math. Soc.*, Vol. 5 (1904), 288-309.

4. Birkhoff, G., and T.C. Bartee, *Modern Applied Algebra.* New York: McGraw - Hill Book Co., 1970.

5. Birkhoff, G., and S. Maclane, *A Survey of Modern Algebra*, 3rd ed. New York: The Macmillan Co., 1965.

6. Hohn, F. E., *Applied Boolean Algebra*, 2nd ed. New York: The Macmillan Co., 1966.

7. Whitesitt, J. E., *Boolean Algebra and its Applications.* Reading Mass.: Addison-Wesley Pub. Co., 1961.

8. *The TTL Data Book for Design Engineers.* Dallas, Texas: Texas Instruments Inc., 1976.

9. *MECL Integrated Circuits Data Book.* Phoenix, Ariz.: Motorola Semiconductor Products, Inc., 1972.

10. *RCA Solid State Data Book Series*: COS/MOS Digital Integrated Circuits, Somerville, N.J.: RCA Solid Stade Div., 1974.

PROBLEMLER

2.1. Aşağıdaki ikili işlemler çifti, altı temel özellikten hangilerini (kapalılık, birleşme, değişme, birim eleman, ters ve dağılma) sağlamaktadır?

+	0	1	2
0	0	0	0
1	0	1	1
2	0	1	2

·	0	1	2
0	0	1	2
1	1	1	2
2	2	2	2

2.2. {0,1,2} gibi üç elemanlı kümenin ve yukarıdaki tabloyla tanımlanan + ve · ikili işlemcilerinin Boole cebiri olmadığını kanıtlayın. Huntington önermelerinden hangilerinin yerine getirilmediğini belirtin.

2.3. Boole cebirinin aşağıdaki teoremlerinin geçerliliğini, doğruluk tabloları kullanarak gösterin.
(a) Birleşme özelliği
(b) Üç değişken için De Morgan teoremleri
(c) +'nın · üzerine dağılma özelliği

2.4. 2.3. problemi Venn şemalarıyla tekrarlayın.

2.5. Aşağıdaki Boole fonksiyonlarını minimum sayıda literale sadeleştirin.
(a) $xy + xy'$
(b) $(x + y)(x + y')$
(c) $xyz + x'y + xyz'$
(d) $zx + zx'y$
(e) $(A + B)'(A' + B')'$
(f) $y(wz' + wz) + xy$

2.6. Aşağıdaki Boole ifadelerini gerekli sayıda literale indirgeyin.

(a) $ABC + A'B'C + A'BC + ABC' + A'B'C'$	beş literale
(b) $BC + AC' + AB + BCD$	dört literale
(c) $[(CD)' + A]' + A + CD + AB$	üç literale
(d) $(A + C + D)(A + C + D')(A + C' + D)(A + B')$	dört literale

2.7. Aşağıdaki Boole fonksiyonlarının tümleyenini bulun ve minimum sayıda literale indirgeyin.
(a) $(BC' + A'D)(AB' + CD')$
(b) $B'D + A'BC' + ACD + A'BC$
(c) $[(AB)'A][(AB)'B]$
(d) $AB' + C'D'$

2.8. F_1 ve F_2 olmak üzere iki Boole fonksiyonu olsun:
(a) Bu iki fonksiyon VEYA'lanarak elde edilen $E = F_1 + F_2$ Boole fonksiyonunun, F_1 ve F_2'deki bütün miniterimlerin toplamını içerdiğini gösterin.
(b) Bu iki fonksiyon VE'lenerek elde edilen $G = F_1F_2$ Boole fonksiyonunun, F_1 ve F_2'de ortak olan miniterimleri içerdiğini gösterin.

2.9. Aşağıdaki fonksiyon için doğruluk tablosu yapın:

$$F = xy + xy' + y'z$$

2.10. Problem 2.6'dan elde edilen basitleştirilmiş Boole fonksiyonlarını mantık kapıları ile gerçekleştirin.

2.11. Aşağıdaki Boole fonksiyonu verilmiş olsun:

$$F = xy + x'y' + y'z$$

(a) VE, VEYA ve DEĞİL kapılarıyla uygulayın.
(b *Sadece* VEYA ve DEĞİL kapılarıyla uygulayın.
(c) *Sadece* VE ve DEĞİL kapılarıyla uygulayın.

2.12. T_1 ve T_2 fonksiyonlarını minimum sayıda literal kullanarak sadeleştirin.

A	B	C	T_1	T_2
0	0	0	1	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	0	1
1	0	1	0	1
1	1	0	0	1
1	1	1	0	1

2.13. Aşağıdaki fonksiyonları miniterimler toplamı ve maksiterimler çarpımı olarak ifade edin:

(a) $F(A,B,C,D) = D(A' + B) + B'D$
(b) $F(w, x, y, z) = y'z + wxy' + wxz' + w'x'z$
(c) $F(A,B,C,D) = (A + B' + C)(A + B')(A + C' + D')$
$(A' + B + C + D')(B + C' + D')$
(d) $F(A,B,C) = (A' + B)(B' + C)$
(e) $F(x,y,z) = 1$
(f) $F(x,y,z) = (xy + z)(y + xz)$

2.14. Aşağıdaki ifadeleri diğer kanonik forma çevirin:

(a) $F(x,y,z,) = \Sigma(1,3,7)$
(b) $F(A,B,C,D) = \Sigma(0,2,6,11,13,14)$
(c) $F(x,y,z,) = \prod(0,3,6,7)$
(d) $F(A,B,C,D) = \prod(0,1,2,3,4,6,12)$

2.15 Kanonik formla standard form arasındaki fark nedir? Bir Boole fonksiyonu kapılarla uygulanırken hangi form tercih edilir? Doğruluk tablosundan bir fonksiyon okunurken hangi form elde edilir?

2.16. n değişkenli bir Boole fonksiyonunun bütün miniterimlerinin toplamı 1'dir.
(a) Yukarıdaki ifadeyi $n = 3$ için kanıtlayın.
(b) Genel bir kanıt için bir yöntem düşünün.

2.17 n değişkenli bir Boole fonksiyonunun bütün maksiterimlerinin toplamı 0'dır.
(a) Yukarıdaki ifadeyi $n = 3$ için kanıtlayın.
(b) Genel bir kanıt için bir yöntem düşünün. 2.16. problemin (b) şıkkını kanıtladıktan sonra ikili prensibini kullanabilir miyiz?

2.18. Özel-VEYA'nın ikilinin, tümleyenine eşit olduğunu kanıtlayın.

2.19 Tablo 2.6'da tanımlandığı gibi ikili işlemlerin Boole fonksiyonu eşdeğerini yerine koyarak:
(a) Engelleme ve içerme işlemcilerinin değişme veya birleşme özelliği olmadığını,
(b) Özel-VEYA ile eşdeğerlik işlemcilerinin birleşme ve değişme özelliği olduğunu,
(c) VEDEĞİL işlemcisinin birleşme özelliği olmadığını
(d) VEYADEĞİL ile VEDEĞİL işlemcilerinin dağılma özelliği olmadığını kanıtlayın.

2.20. *Çoğunluk* kapısı, girişlerin çoğunluğunun 1 olması halinde çıkışı 1'e eşit olan sayısal bir devredir. Aksi durumda çıkış 0'dır. Doğruluk tablosunun yardımıyla, 3 girişli bir çoğunluk kapısıyla uygulanan Boole fonksiyonunu bulun. Fonksiyonu sadeleştirin.

2.21. Şekil 2.8'de verilen 3 girişli özel VEYA kapısı için doğruluk tablosunu kontrol edin. x, y ve z değişkenlerinin sekiz birleşiminin tamamını sıralayın; $A = x \oplus y$ ifadesini; daha sonra da $F = A \oplus z = x \oplus y \oplus z$. ifadesini değerlendirin.

2.22. TTL SSI çoğunlukla 14-pinli paketler halinde bulunmaktadır. Pinlerden ikisi güç kaynağı için ayrılmıştır, diğer pinler giriş ve çıkış terminalleri için kullanılmaktadır. Aşağıdaki kapı türlerini içermesi halinde böyle bir pakette kaç kapı bulunmaktadır?

(a) 2 girişli özel VEYA kapıları
(b) 3 girişli VE kapıları
(c) 4 girişli VEDEĞİL kapıları
(d) 5 girişli VEYADEĞİL kapıları
(e) 8 girişli VEDEĞİL kapıları

2.23. Pozitif mantıklı bir VE kapısının, negatif mantıklı bir VEYA kapısı olduğunu ve bunun tersinin de doğru olduğunu kanıtlayın.

2.24. Bir IC mantık ailesinde, çıkış yelpazesi 5 olan VEDEĞİL kapıları ve çıkış yelpazesi 10 olan tampon kapılar vardır. Tek bir VEDEĞİL kapısının çıkış sinyalinin, diğer 50 kapı girişine nasıl uygulanabileceğini gösterin.