

---

# **PROTARCH**

## **Conception d'un processeur**

---

Josselin SCOUARNEC

Lycée La Pérouse-Kerichen  
Brest

2021-2022

# Table des matières

<b>Introduction</b>	<b>2</b>
<b>1 Architecture</b>	<b>3</b>
1.1 Philosophie . . . . .	3
1.2 Schéma général . . . . .	3
1.3 Instructions et encodage . . . . .	3
1.4 Exécution et flux des données . . . . .	3
1.5 Extensions éventuelles . . . . .	3
<b>2 Émulation</b>	<b>4</b>
2.1 Le module REG . . . . .	4
2.2 Le module CPU . . . . .	4
2.3 Exécution . . . . .	4
<b>3 Programmation</b>	<b>5</b>
3.1 Le module ASM . . . . .	5
3.2 Grammaire de l'assembleur . . . . .	5
3.3 Directives de l'assembleur . . . . .	5
3.4 Fonctionnement du compilateur . . . . .	5
3.5 Le module BNF . . . . .	5
3.6 Un langage de haut niveau . . . . .	5
<b>4 Simulation</b>	<b>6</b>
4.1 Le module LOG . . . . .	6
4.2 Implémentation logique . . . . .	6
4.3 Le module ELOG . . . . .	6
4.4 Simulation électronique . . . . .	6
<b>5 Implémentation Électronique</b>	<b>7</b>
5.1 Portes logiques et transistors . . . . .	7
<b>Conclusion</b>	<b>8</b>
<b>Bibliographie</b>	<b>9</b>

Déclarations préliminaires :

```

let t1 = [|2;4;5;0;4;4;4|];; (* /\ confuſion : l'élú est 4 avec 4 voix *)
let t2 = [|1;2;3;4;6;2;3;3|];;
let len tab = Array.length tab;; (*0(1)*)

```

# Introduction

# Chapitre 1

## Architecture

### 1.1 Philosophie

### 1.2 Schéma général

### 1.3 Instructions et encodage

MOV/ALU	Source			Dest			Condition		
9	8	7	6	5	4	3	2	1	0

Code	Fonction	Source / Dest	Condition
000	ADD	NIL	Vrai
001	SUB	A	$A = 0$
010	INC	B	$A < 0$
011	DEC	C	$A > 0$
100	AND	PC	Faux
101	OR	ADR	$A \neq 0$
110	XOR	MEM	$A \geq 0$
111	SHT	IMM	$A \leq 0$

### 1.4 Exécution et flux des données

### 1.5 Extensions éventuelles

-Condition de comparaison A-B au lieu de A-0 -Remplacer C par un stack -Interruptions -Version 12bits  
-Version 16bits

## Chapitre 2

# Émulation

**2.1** Le module REG

**2.2** Le module CPU

**2.3** Exécution

## Chapitre 3

# Programmation

- 3.1 Le module ASM
- 3.2 Grammaire de l'assembleur
- 3.3 Directives de l'assembleur
- 3.4 Fonctionnement du compilateur
- 3.5 Le module BNF
- 3.6 Un langage de haut niveau

# Chapitre 4

## Simulation

4.1 Le module LOG

4.2 Implémentation logique

4.3 Le module ELOG

4.4 Simulation électronique

## Chapitre 5

# Implémentation Électronique

### 5.1 Portes logiques et transistors



# Conclusion

[?]

# Bibliographie

[1] Robert BARUCH. Building a RISC-V processor out of LSI logic. <https://github.com/RobertBaruch/lmarv>.