

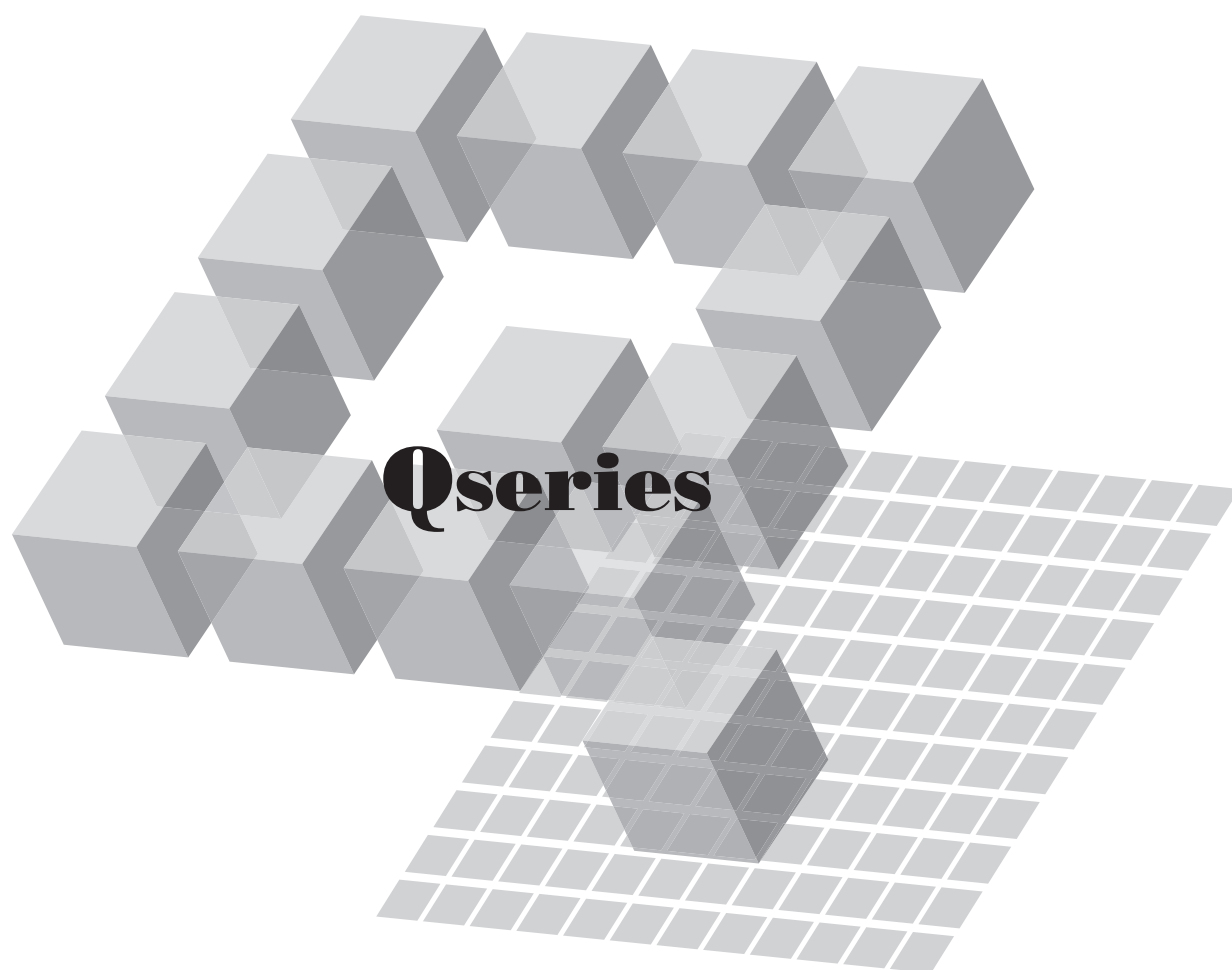
mitsubishi

三菱 汎用 シーケンサ

MELSEC **Q** series

QCPUユーザーズマニュアル

マルチCPUシステム編





-Q00CPU	-Q02PHCPU	-Q02UCPU	-Q06UD(E)HCPU	-Q13UDPVCPU	-Q100UDEHCPU
-Q01CPU	-Q06PHCPU	-Q03UD(E)CPU	-Q06UDVCPU	-Q20UD(E)HCPU	
-Q02(H)CPU	-Q12PHCPU	-Q03UDVCPU	-Q06UDPVCPU	-Q26UD(E)HCPU	
-Q06HCPU	-Q25PHCPU	-Q04UD(E)HCPU	-Q10UD(E)HCPU	-Q26UDVCPU	
-Q12HCPU	-Q00UCPU	-Q04UDVCPU	-Q13UD(E)HCPU	-Q26UDPVCPU	
-Q25HCPU	-Q01UCPU	-Q04UDPVCPU	-Q13UDVCPU	-Q50UDEHCPU	

●安全上のご注意●

(ご使用前に必ずお読みください)

本製品のご使用に際しては、本マニュアルおよび本マニュアルで紹介している関連マニュアルをよくお読みいただくと共に、安全に対して十分に注意を払って、正しい取扱いをしていただくようお願いいたします。

この「安全上のご注意」では、安全注意事項のランクを「 警告」、「 注意」として区分してあります。




警告

取扱いを誤った場合に、危険な状況が起こりえて、死亡または重傷を受ける可能性が想定される場合。



注意

取扱いを誤った場合に、危険な状況が起こりえて、中程度の傷害や軽傷を受ける可能性が想定される場合および物的損害だけの発生が想定される場合。

なお、 注意に記載した事項でも、状況によっては重大な結果に結びつく可能性があります。いずれも重要な内容を記載していますので必ず守ってください。

本マニュアルは必要なときに読めるよう大切に保管すると共に、必ず最終ユーザまでお届けいただくようお願いいたします。

【設計上の注意事項】



警告

- 外部電源の異常やシーケンサ本体の故障時でも、システム全体が安全側に働くようにシーケンサの外部で安全回路を設けてください。誤出力、誤動作により、事故の恐れがあります。

- (1) 非常停止回路、保護回路、正転／逆転などの相反する動作のインタロック回路、位置決めの上限／下限など機械の破損防止のインタロック回路などは、シーケンサの外部で回路構成してください。
- (2) シーケンサは次の異常状態を検出すると演算を停止し、出力は下記の状態になります。

	Qシリーズのユニット	AnS/Aシリーズのユニット
電源ユニットの過電流保護装置または過電圧保護装置が働いたとき	出力OFF	出力OFF
シーケンサCPUでウォッチドッグタイマエラーなど自己診断機能で異常を検出したとき	パラメータ設定により全出力を保持、またはOFF	出力OFF

また、シーケンサ CPU で検出できない入出力制御部分などの異常時は、全出力が ON することがあります。このとき、機械の動作が安全側に働くよう、シーケンサの外部でフェールセーフ回路を構成したり、安全機構を設けたりしてください。フェールセーフ回路例については、QCPU ユーザーズマニュアル（ハードウェア設計・保守点検編）を参照してください。

- (3) 出力ユニットのリレーやトランジスタなどの故障によっては、出力が ON の状態を保持したり、OFF の状態を保持することがあります。重大な事故につながるような出力信号については、外部で監視する回路を設けてください。

【設計上の注意事項】

警告

- 出力ユニットにおいて、定格以上の負荷電流または負荷短絡などによる過電流が長時間継続して流れた場合、発煙・発火の恐れがありますので、外部にヒューズなどの安全回路を設けてください。
- シーケンサ本体の電源立上げ後に、外部供給電源を投入するように回路を構成してください。外部供給電源を先に立ち上げると、誤出力、誤動作により事故の恐れがあります。
- ネットワークが交信異常になったときの各局の動作状態については、各ネットワークのマニュアルを参照してください。誤出力、誤動作により事故の恐れがあります。
- CPU ユニットに周辺機器を接続、またはインテリジェント機能ユニットにパソコンなどを接続して、運転中のシーケンサに対する制御（データ変更）を行うときは、常時システム全体が安全側に働くように、シーケンスプログラム上でインタロック回路を構成してください。また、運転中のシーケンサに対するその他の制御（プログラム変更、運転状態変更（状態制御））を行うときは、マニュアルを熟読し、十分に安全を確認してから行ってください。特に外部機器から遠隔地のシーケンサに対する上記制御では、データ交信異常によりシーケンサ側のトラブルに即対応できない場合もあります。シーケンスプログラム上でインタロック回路を構成すると共に、データ交信異常が発生時のシステムとしての処置方法などを外部機器とシーケンサ CPU 間で取り決めてください。

【設計上の注意事項】

注意

- 制御線や通信ケーブルは、主回路や動力線などと束線したり、近接したりしないでください。100mm 以上を目安として離してください。ノイズにより、誤動作の原因になります。
- 出力ユニットでランプ負荷、ヒータ、ソレノイドバルブなどを制御するとき、出力の OFF → ON 時に大きな電流（通常の 10 倍程度）が流れる場合がありますので、定格電流に余裕のあるユニットへの変更などの対策を行ってください。
- CPU ユニットの電源 OFF → ON またはリセット時、CPU ユニットが RUN 状態になるまでの時間が、システム構成、パラメータ設定、プログラム容量などにより変動します。RUN 状態になるまでの時間が変動しても、システム全体が安全側に働くように設計してください。

【取付け上の注意事項】

注意

- シーケンサは、QCPU ユーザーズマニュアル（ハードウェア設計・保守点検編）に記載の一般仕様の環境で使用してください。一般仕様の範囲以外の環境で使用すると、感電、火災、誤動作、製品の損傷あるいは劣化の原因になります。
- ユニット下部のユニット装着用レバーを押さえながら、ユニット固定用突起をベースユニットの固定穴に確実に挿入し、ユニット固定穴を支点として装着してください。ユニットが正しく装着されていないと、誤動作、故障、落下の原因になります。振動の多い環境で使用する場合は、ユニットをネジで締め付けてください。ネジの締め付けは、規定トルク範囲で行ってください。ネジの締め付けがゆるいと、落下、短絡、誤動作の原因になります。ネジを締め過ぎると、ネジやユニットの破損による落下、短絡、誤動作の原因になります。
- 増設ケーブルは、ベースユニットの増設ケーブル用コネクタに確実に装着してください。装着後に、浮上りがないかチェックしてください。接触不良により、誤入力、誤出力の原因になります。
- メモリカードは、メモリカード装着スロットに押し込んで確実に装着してください。装着後に、浮上りがないかチェックしてください。接触不良により、誤動作の原因になります。
- SD メモリカードは、SD メモリカード装着スロットに押し込んで確実に装着してください。装着後に、浮上りがないかチェックしてください。接触不良により、誤動作の原因になります。
- 拡張 SRAM カセットは、CPU ユニットのカセット接続用コネクタに押し込んで確実に装着してください。装着後はカセットカバーを閉め、拡張 SRAM カセットが浮き上がらないようにしてください。接触不良により、誤動作の原因になります。
- ユニットの着脱は、必ずシステムで使用している外部供給電源を全相遮断してから行ってください。全相遮断しないと製品の損傷の恐れがあります。オンラインユニット交換に対応した CPU ユニットを使用したシステムおよび MELSECNET/H リモート I/O 局は、オンライン中（通電中）でのユニット交換が可能です。ただし、オンライン中（通電中）でのユニット交換が可能なユニットには制限があり、ユニットごとに交換手順が決められています。詳細については、QCPU ユーザーズマニュアル（ハードウェア設計・保守点検編）およびオンラインユニット交換に対応したユニットのマニュアルのオンラインユニット交換の項を参照してください。
- ユニット、メモリカード、SD メモリカード、拡張 SRAM カセットの導電部分や電子部品には直接触らないでください。誤動作、故障の原因になります。
- モーション CPU ユニット、モーションユニットを使用するときは、電源を投入する前にユニットの組合せが正しいか必ず確認してください。誤った組合せで使用した場合、製品が損傷する恐れがあります。詳細については、モーション CPU ユニットのユーザーズマニュアルを参照してください。

【配線上の注意事項】

警告

- 配線作業などは、必ずシステムで使用している外部供給電源を全相遮断してから行ってください。全相遮断しないと、感電あるいは製品の損傷の恐れがあります。
- 取付け、配線作業後、通電、運転を行う場合は、必ず製品に付属の端子カバーを取り付けてください。端子カバーを取り付けないと、感電の恐れがあります。

【配線上の注意事項】



注意

- FG 端子および LG 端子は、シーケンサ専用の D 種接地（第三種接地）以上で必ず接地を行ってください。感電、誤動作の恐れがあります。
- 圧着端子は適合圧着端子を使用し、規定のトルクで締め付けてください。先開形圧着端子を使用すると、端子ネジがゆるんだ場合に脱落し、故障の原因になります。
- ユニットへの配線は、製品の定格電圧および端子配列を確認した上で正しく行ってください。定格と異なった電源を接続したり、誤配線をする、火災、故障の原因になります。
- 外部機器接続用コネクタは、メーカー指定の工具で圧着、圧接または正しくハンダ付けしてください。接続が不完全になっていると、短絡、火災、誤動作の原因になります。
- コネクタは、確実にユニットに取り付けてください。接触不良により、誤動作の原因になります。
- 制御線や通信ケーブルは、主回路や動力線などと束線したり、近接したりしないでください。100mm 以上を目安として離してください。ノイズにより、誤動作の原因になります。
- ユニットに接続する電線やケーブルは、必ずダクトに納めるか、またはクランプによる固定処理を行ってください。ケーブルをダクトに納めなかったり、クランプによる固定処理をしていないと、ケーブルのふらつきや移動、不注意の引っ張りなどによるユニットやケーブルの破損、ケーブルの接続不良による誤動作の原因となります。
- ケーブル接続は、接続するインタフェースの種類を確認の上、正しく行ってください。異なったインタフェースに接続または誤配線すると、ユニット、外部機器の故障の原因となります。
- 端子ネジの締め付けは、規定トルク範囲で行ってください。端子ネジの締め付けがゆるいと、短絡、火災、誤動作の原因になります。端子ネジを締め過ぎると、ネジやユニットの破損による落下、短絡、誤動作の原因になります。
- ユニット内に、切粉や配線クズなどの異物が入らないように注意してください。火災、故障、誤動作の原因になります。
- 配線時にユニット内へ配線クズなどの異物が混入するのを防止するため、ユニット上部に混入防止ラベルを貼り付けています。配線作業中は、本ラベルをはがさないでください。システム運転時は、放熱のために本ラベルを必ずはがしてください。
- ユニットに接続されたケーブルを取りはずすときは、ケーブル部分を手に持って引っ張らないでください。コネクタ付きのケーブルは、ユニットの接続部分のコネクタを手で持って取りはずしてください。端子台接続のケーブルは、端子台端子ネジを緩めてから取りはずしてください。ユニットに接続された状態でケーブルを引っ張ると、誤動作またはユニットやケーブルの破損の原因となります。
- 当社のシーケンサは、制御盤内に設置して使用してください。制御盤内に設置されたシーケンサ電源ユニットへの主電源配線に関しては、中継端子台を介して行ってください。また、電源ユニットの交換と配線作業は、感電保護に対して、十分に教育を受けたメンテナンス作業者が行ってください。配線方法は、QCPU ユーザーズマニュアル（ハードウェア設計・保守点検編）を参照してください。

【立上げ・保守時の注意事項】

⚠ 警告

- 通電中に端子に触れないでください。感電または誤動作の原因になります。
- バッテリコネクタは正しく接続してください。バッテリーに充電，分解，加熱，火中投入，ショート，ハンダ付け，液体を付着させる，強い衝撃を与えるなどを行わないでください。バッテリーの取扱いを誤ると，発熱，破裂，発火，液漏れにより，ケガ，火災の恐れがあります。
- 清掃，端子ネジ，コネクタ取付けネジ，ユニット固定ネジの増し締めは，必ずシステムで使用している外部供給電源を全相遮断してから行ってください。全相遮断しないと，感電，ユニットの故障や誤動作の恐れがあります。

【立上げ・保守時の注意事項】

⚠ 注意

- 運転中の CPU ユニットに周辺機器を接続して行うオンライン操作（特にプログラム変更，強制出力，運転状態の変更）は，マニュアルを熟読し，十分に安全を確認してから行ってください。操作ミスにより機械の破損や事故の原因になります。
- ユニットの分解，改造はしないでください。故障，誤動作，ケガ，火災の原因になります。
- 携帯電話やPHSなどの無線通信機器は，シーケンサ本体の全方向から 25cm 以上離して使用するようになしてください。誤動作の原因になります。
- ユニットの着脱は，必ずシステムで使用している外部供給電源を全相遮断してから行ってください。全相遮断しないと，ユニットの故障や誤動作の原因になります。
オンラインユニット交換に対応した CPU ユニットを使用したシステムおよび MELSECNET/H リモート I/O 局は，オンライン中（通電中）でのユニット交換が可能です。ただし，オンライン中（通電中）でのユニット交換が可能なユニットには制限があり，ユニットごとに交換手順が決まっています。詳細については，QCPU ユーザーズマニュアル（ハードウェア設計・保守点検編）およびオンラインユニット交換に対応したユニットのマニュアルのオンラインユニット交換の項を参照してください。
- ユニットとベースユニット，CPU ユニットと拡張 SRAM カセット，および端子台の着脱は，製品ご使用後，50 回以内としてください。（JIS B 3502 に準拠）
なお，50 回を超えた場合は，誤動作の原因となる恐れがあります。
- SD メモリカードの取付け・取りはずしは，製品使用後，500 回以内としてください。500 回を超えた場合は，誤動作の原因となる恐れがあります。
- ユニットに装着するバッテリーには，落下・衝撃を加えないでください。落下・衝撃によりバッテリーが破損し，バッテリー液の液漏れがバッテリー内部で発生する恐れがあります。落下・衝撃を加えたバッテリーは使用せずに廃棄してください。
- ユニットに触れる前には，必ず接地された金属などに触れて，人体などに帯電している静電気を放電してください。静電気を放電しないと，ユニットの故障や誤動作の原因になります。

【廃棄時の注意事項】

注意

- 製品を廃棄するときは、産業廃棄物として扱ってください。バッテリーを廃棄する際には各地域にて定められている法令に従い分別を行ってください。（EU 加盟国内でのバッテリー規制の詳細については QCPU ユーザーズマニュアル（ハードウェア設計・保守点検編）を参照してください。）

【輸送時の注意事項】

注意

- リチウムを含有しているバッテリーの輸送時には、輸送規制に従った取扱いが必要となります。（規制対象機種の詳細については QCPU ユーザーズマニュアル（ハードウェア設計・保守点検編）を参照してください。）

●製品の適用について●

- (1) 当社シーケンサをご使用いただくにあたりましては、万ーシーケンサに故障・不具合などが発生した場合でも重大な事故にいたらない用途であること、および故障・不具合発生時にはバックアップやフェールセーフ機能が機器外部で系統的に実施されていることをご使用の条件とさせていただきます。
- (2) 当社シーケンサは、一般工業などへの用途を対象とした汎用品として設計・製作されています。したがって、以下のような機器・システムなどの特殊用途へのご使用については、当社シーケンサの適用を除外させていただきます。万一使用された場合は当社として当社シーケンサの品質、性能、安全に関る一切の責任（債務不履行責任、瑕疵担保責任、品質保証責任、不法行為責任、製造物責任を含むがそれらに限定されない）を負わないものとさせていただきます。
- ・各電力会社殿の原子力発電所およびその他発電所向けなどの公共への影響が大きい用途
 - ・鉄道各社殿および官公庁殿など、特別な品質保証体制の構築を当社にご要求になる用途
 - ・航空宇宙、医療、鉄道、燃焼・燃料装置、乗用移動体、有人搬送装置、娯楽機械、安全機械など生命、身体、財産に大きな影響が予測される用途
- ただし、上記の用途であっても、具体的に用途を限定すること、特別な品質（一般仕様を超えた品質等）をご要求されないこと等を条件に、当社の判断にて当社シーケンサの適用可とする場合もございますので、詳細につきましては当社窓口へご相談ください。

はじめに

本マニュアル「QCPU ユーザーズマニュアル（マルチ CPU システム編）」は、マルチ CPU システムをご使用いただくときに必要となるマルチ CPU システムのシステム構成、機能、外部機器との通信についてご理解いただくためのマニュアルです。

ご使用前に本マニュアルおよび関連マニュアルをよくお読みいただき、Q シリーズシーケンサの機能・性能を十分ご理解のうえ、正しくご使用くださるようお願いいたします。

本マニュアルで紹介するプログラム例を実際のシステムへ流用する場合は、対象システムにおける制御に問題がないことを十分検証ください。

■対象 QCPU

QCPU	形名
ベーシックモデル QCPU	Q00CPU, Q01CPU
ハイパフォーマンスモデル QCPU	Q02(H)CPU, Q06HCPU, Q12HCPU, Q25HCPU
プロセス CPU	Q02PHCPU, Q06PHCPU, Q12PHCPU, Q25PHCPU
ユニバーサルモデル QCPU	Q00UCPU, Q01UCPU, Q02UCPU, Q03UD(E)CPU, Q03UDVCPU, Q04UD(E)HCPU, Q04UDVCPU, Q04UDPVCPU, Q06UD(E)HCPU, Q06UDVCPU, Q06UDPVCPU, Q10UD(E)HCPU, Q13UD(E)HCPU, Q13UDVCPU, Q13UDPVCPU, Q20UD(E)HCPU, Q26UD(E)HCPU, Q26UDVCPU, Q26UDPVCPU, Q50UDEHCPU, Q100UDEHCPU

備 考

- 本マニュアルでは、電源ユニット、ベースユニット、増設ケーブル、メモ리카ード、SD メモ리카ード、拡張 SRAM カセット、バッテリーの仕様や注意事項、周辺機器の構成などについては、説明していません。下記マニュアルを参照してください。

📖 QCPU ユーザーズマニュアル（ハードウェア設計・保守点検編）

- マルチ CPU システム以外の機能説明については、下記マニュアルを参照してください。

📖 使用する CPU ユニットのユーザーズマニュアル（機能解説・プログラム基礎編）

目次

安全上のご注意.....	1
製品の適用について	7
はじめに.....	8
関連マニュアル.....	12
マニュアルの読み方	14
用語	15

第1章 マルチ CPU システムでできること	18
------------------------	----

第2章 マルチ CPU システムの考え方	24
----------------------	----

2.1 CPU ユニットの号機番号.....	24
2.2 入出力番号の考え方.....	27
2.2.1 入出力ユニット、インテリジェント機能ユニットの入出力番号	27
2.2.2 CPU ユニットの入出力番号.....	29

第3章 システム構成	30
------------	----

3.1 1号機にベーシックモデル QCPU を使用したシステム.....	31
3.1.1 使用可能な CPU ユニット、ベースユニット、電源ユニット、増設ケーブル.....	31
3.1.2 CPU ユニットの組合せと装着位置.....	36
3.1.3 使用可能な入出力ユニットとインテリジェント機能ユニット	39
3.2 1号機にハイパフォーマンスモデル QCPU、プロセス CPU を使用したシステム	40
3.2.1 使用可能な CPU ユニット、ベースユニット、電源ユニット、増設ケーブル.....	40
3.2.2 CPU ユニットの組合せと装着位置.....	46
3.2.3 使用可能な入出力ユニットとインテリジェント機能ユニット	50
3.3 1号機にユニバーサルモデル QCPU を使用したシステム	52
3.3.1 使用可能な CPU ユニット、ベースユニット、電源ユニット、増設ケーブル.....	52
3.3.2 CPU ユニットの組合せと装着位置.....	60
3.3.3 使用可能な入出力ユニットとインテリジェント機能ユニット	65
3.4 使用可能なソフトウェア	66
3.5 システム構成上の注意事項.....	68

第4章 マルチ CPU システムの立上げ	75
----------------------	----

4.1 運転までの手順	75
4.2 運転方法	77
4.2.1 システム構成例	79
4.2.2 パラメータ設定	80
4.3 自動リフレッシュを使用した交信プログラム例	87
4.3.1 ベーシックモデル QCPU、ハイパフォーマンスモデル QCPU、プロセス CPU の プログラム例.....	87
4.3.2 ユニバーサルモデル QCPU のプログラム例.....	93
4.4 時計データ	98
4.4.1 CPU ユニットの時計データ.....	98
4.4.2 インテリジェント機能ユニットの時計データ	99
4.5 マルチ CPU システムのリセット	100
4.6 CPU ユニット停止エラー時の動作.....	101

第 5 章 CPU ユニットと各種ユニットとのアクセス	103
5.1 管理ユニットへのアクセス	103
5.2 管理外ユニットへのアクセス	103
5.2.1 入力 (X) の取込み	104
5.2.2 出力 (Y) の取込み	106
5.2.3 出力ユニット、インテリジェント機能ユニットへの出力	108
5.2.4 インテリジェント機能ユニットのバッファメモリへのアクセス	109
5.2.5 リンクダイレクトデバイスを使用したアクセス	110
5.3 プログラミングツールからのアクセス	111
5.4 GOT 接続時のアクセス先	114
第 6 章 CPU ユニット間の通信	115
6.1 CPU 共有メモリを使用した CPU ユニット間の通信	117
6.1.1 自動リフレッシュによる通信 (自動リフレッシュエリアを使用)	121
6.1.2 自動リフレッシュによる通信 (マルチ CPU 間高速通信エリアを使用)	134
6.1.3 CPU 共有メモリを使用したプログラムによる通信	149
6.1.4 異常時の CPU ユニット間の通信	158
6.2 QCPU からモーション CPU への制御指示	159
6.3 専用命令による CPU 間通信	161
6.3.1 QCPU からモーション CPU へのデバイスデータの書き込み／読出し	161
6.3.2 QCPU から C 言語コントローラユニット／パソコン CPU ユニットへの割込み プログラムの起動	163
6.3.3 QCPU から QCPU へのデバイスデータの書き込み／読出し	164
6.4 マルチ CPU 間同期割込み	165
6.5 マルチ CPU 間同期立上げ	167
付録	169
付 1 マルチ CPU システムで使用するパラメータ	169
付 1.1 パラメータ一覧	171
付 2 シングル CPU システムとの比較	174
付 3 AnS/A シリーズ対応ユニット使用時の注意事項	187
付 4 マルチ CPU システムの処理時間	190
付 4.1 スキャンタイムの考え方	190
付 4.2 スキャンタイムを延ばす要因	192
付 4.3 処理時間短縮の考え方	199
索引	201
改訂履歴	204
保証について	207
サービスネットワーク (三菱電機システムサービス株式会社)	208

関連マニュアル

基本的な仕様、機能、使用方法については基本マニュアルでご理解いただけます。他のマニュアルは、該当の CPU ユニットや機能を使用する場合にご利用ください。各マニュアルは、必要に応じて本表を参考にご依頼ください。

「CPU ユニット」欄に示す番号と CPU ユニットの対応は下記のとおりです。

番号	CPU ユニット	番号	CPU ユニット
1)	ベーシックモデル QCPU	3)	プロセス CPU
2)	ハイパフォーマンスモデル QCPU	4)	ユニバーサルモデル QCPU

●：基本マニュアル ○：該当 CPU ユニット／機能を利用する場合にご利用ください。

(1) CPU ユニットのユーザーズマニュアル

マニュアル名称 ＜マニュアル番号、形名コード＞	記載内容	価格	CPU ユニット			
			1)	2)	3)	4)
QCPU ユーザーズマニュアル (ハードウェア設計・保守点検編) ＜SH-080472(13JP56)＞	CPU ユニット、電源ユニット、ベースユニット、増設ケーブル、メモリカード、SD メモリカード、拡張 SRAM カセットなどのハードウェア仕様とシステムの保守点検、トラブルシューティング、エラーコードなど	4,000 円	●	●	●	●
QnUCPU ユーザーズマニュアル (機能解説・プログラム基礎編) ＜SH-080802(13JY94)＞	プログラム作成に必要な機能、プログラミング方法およびデバイスなど	4,000 円				●
Qn(H)/QnPH/QnPRHCPU ユーザーズマニュアル (機能解説・プログラム基礎編) ＜SH-080803(13JY95)＞	プログラム作成に必要な機能、プログラミング方法およびデバイスなど	4,000 円	●	●	●	
QnUCPU ユーザーズマニュアル (内蔵 Ethernet ポート通信編) ＜SH-080806(13JY96)＞	内蔵 Ethernet ポート通信の機能に関する内容	1,500 円				○
QnUDVCPU/LCPU ユーザーズマニュアル (データロギング機能編) ＜SH-080886(13J239)＞	CPU ユニットのデータロギング機能に関する内容	3,000 円				○

(2) プログラミングマニュアル

マニュアル名称 ＜マニュアル番号，形名コード＞	記載内容	価格	CPU ユニット			
			1)	2)	3)	4)
MELSEC-Q/L プログラミングマニュアル (共通命令編) ＜SH-080804(13JC22)＞	シーケンス命令，基本命令および応用命令などの使用方法	4,000 円	●	●	●	●
MELSEC-Q/L/QnA プログラミングマニュアル (SFC 編) ＜SH-080023(13JC02)＞	MELSAP3 のシステム構成，性能仕様，機能，プログラミング，デバック，およびエラーコードなど	3,000 円	○	○	○	○
MELSEC-Q/L プログラミングマニュアル (MELSAP-L 編) ＜SH-080072(13JC03)＞	MELSAP-L 形式の SFC プログラムの作成に必要なプログラミング方法，仕様，機能など	3,000 円	○	○	○	○
MELSEC-Q/L プログラミングマニュアル (ストラクチャードテキスト編) ＜SH-080363(13JC11)＞	ストラクチャードテキスト言語のプログラミング方法	3,000 円	○	○	○	○
MELSEC-Q/L/QnA プログラミングマニュアル (PID 制御命令編) ＜SH-080022(13JC01)＞	PID 制御を行うための専用命令	1,000 円	○	○		○
MELSEC-Q プログラミング/構造化プログラミングマニュアル (プロセス制御命令編) ＜SH-080265(13JC09)＞	プロセス制御を行うための専用命令	3,000 円			○	○

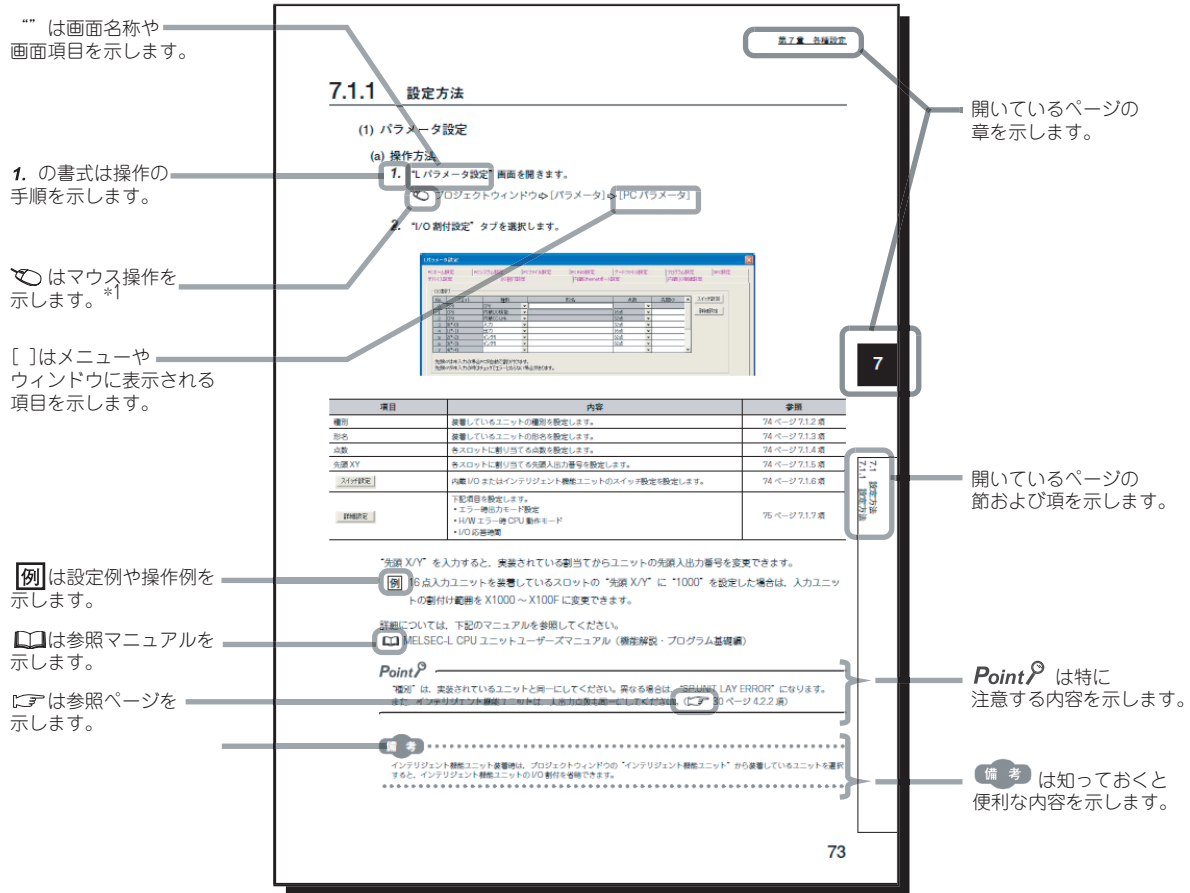
(3) オペレーティングマニュアル

マニュアル名称 ＜マニュアル番号，形名コード＞	記載内容	価格	CPU ユニット			
			1)	2)	3)	4)
GX Works2 Version1 オペレーティングマニュアル (共通編) ＜SH-080730(13JV90)＞	GX Works2 のシステム構成，パラメータ設定，オンライン機能の操作方法など，シンプルプロジェクトと構造化プロジェクトに共通な機能について	4,000 円	●	●	●	●
GX Developer Version8 オペレーティングマニュアル ＜SH-080356(13JV69)＞	GX Developer でのプログラム作成方法，プリントアウト方法，モニタ方法，デバッグ方法について	4,000 円	○	○	○	○

マニュアルの読み方

本マニュアルのページ構成と記号について説明します。

下記は、マニュアルの読み方に関する説明のため、実際の記載内容とは異なります。



* 1 マウス操作説明を下記に示します。(GX Works2 の場合)

メニューバー



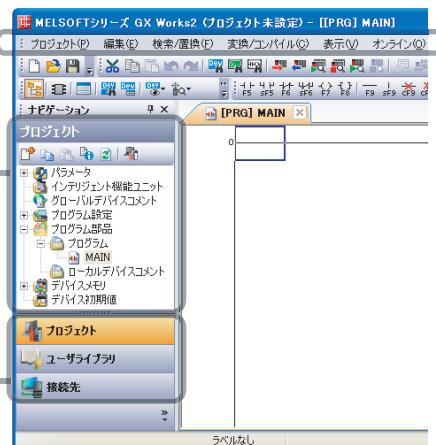
[オンライン] ⇨ [PC書込]
メニューバーの[オンライン]から
[PC書込]を選択します。

ビュー選択エリアで選択したウィンドウが表示されます。



プロジェクトウィンドウ⇨[パラメータ]
⇨ [PCパラメータ]
ビュー選択エリアから[プロジェクト]を
選択し、プロジェクトウィンドウを開きます。
そして、プロジェクトウィンドウにある
[パラメータ]を開き、[PCパラメータ]を
選択します。

ビュー選択エリア



用語

本マニュアルでは、特に明記する場合を除き、下記に示す用語を使って説明します。

※ □は、複数の形名やバージョンなどを総称するときの変数部分を示しています。

例 □ Q33B, Q35B, Q38B, Q312B ⇒ Q3 □ B

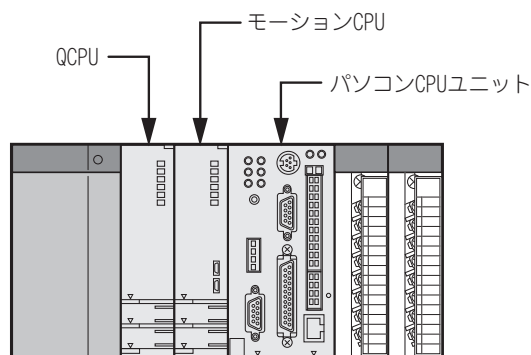
用語	内容
■ シリーズ名	
Q シリーズ	三菱シーケンサ MELSEC-Q シリーズの略称です。
AnS シリーズ	三菱汎用シーケンサ MELSEC-A シリーズの小形シーケンサの略称です。
A シリーズ	三菱汎用シーケンサ MELSEC-A シリーズの大形シーケンサの略称です。
■ CPU ユニットのモデル名	
CPU ユニット	ベーシックモデル QCPU, ハイパフォーマンスモデル QCPU, プロセス CPU, ユニバーサルモデル QCPU, モーション CPU, C 言語コントローラユニット, パソコン CPU ユニットの総称です。 二重化 CPU は、マルチ CPU システムで使用できないため、本マニュアルで使用する用語には含みません。
QCPU	ベーシックモデル QCPU, ハイパフォーマンスモデル QCPU, プロセス CPU, ユニバーサルモデル QCPU の総称です。 二重化 CPU は、マルチ CPU システムで使用できないため、本マニュアルで使用する用語には含みません。
ベーシックモデル QCPU	Q00CPU, Q01CPU の総称です。 Q00JCPU は、マルチ CPU システムで使用できないため、本マニュアルで使用する用語には含みません。
ハイパフォーマンスモデル QCPU	Q02CPU, Q02HCPU, Q06HCPU, Q12HCPU, Q25HCPU の総称です。
プロセス CPU	Q02PHCPU, Q06PHCPU, Q12PHCPU, Q25PHCPU の総称です。
ユニバーサルモデル QCPU	Q00UCPU, Q01UCPU, Q02UCPU, Q03UDCPU, Q03UDVCPU, Q03UDECPU, Q04UDHCPU, Q04UDVCPU, Q04UDPVCPU, Q04UDEHCPU, Q06UDHCPU, Q06UDVCPU, Q06UDPVCPU, Q06UDEHCPU, Q10UDHCPU, Q10UDEHCPU, Q13UDHCPU, Q13UDVCPU, Q13UDPVCPU, Q13UDEHCPU, Q20UDHCPU, Q20UDEHCPU, Q26UDHCPU, Q26UDVCPU, Q26UDPVCPU, Q26UDEHCPU, Q50UDEHCPU, Q100UDEHCPU の総称です。 Q00UJCPU は、マルチ CPU システムで使用できないため、本マニュアルで使用する用語には含みません。
Ethernet ポート内蔵 QCPU	Q03UDVCPU, Q03UDECPU, Q04UDVCPU, Q04UDPVCPU, Q04UDEHCPU, Q06UDVCPU, Q06UDPVCPU, Q06UDEHCPU, Q10UDEHCPU, Q13UDVCPU, Q13UDPVCPU, Q13UDEHCPU, Q20UDEHCPU, Q26UDVCPU, Q26UDPVCPU, Q26UDEHCPU, Q50UDEHCPU, Q100UDEHCPU の総称です。
ユニバーサルモデル高速タイプ QCPU	Q03UDVCPU, Q04UDVCPU, Q06UDVCPU, Q13UDVCPU, Q26UDVCPU の総称です。
ユニバーサルモデルプロセス CPU	Q04UDPVCPU, Q06UDPVCPU, Q13UDPVCPU, Q26UDPVCPU の総称です。
モーション CPU	Q172CPUN, Q173CPUN, Q172HCPU, Q173HCPU, Q172CPUN-T, Q173CPUN-T, Q172HCPU-T, Q173HCPU-T, Q172DCPU, Q173DCPU, Q172DCPU-S1, Q173DCPU-S1, Q172DSCPU, Q173DSCPU 形三菱モーションコントローラの総称です。
パソコン CPU ユニット	CPU686(MS)-64, PPC-CPU686(MS)-128, PPC-CPU852(MS)-512 形株式会社コンテック製 MELSEC-Q シリーズ対応パソコン CPU ユニットの総称です。
C 言語コントローラユニット	Q06CCPU-V-H01, Q06CCPU-V, Q06CCPU-V-B, Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS 形 C 言語コントローラユニットの総称です。
■ CPU ユニットの形名	

用語	内容
QnU(D)(H)CPU	Q00UCPU, Q01UCPU, Q02UCPU, Q03UDCPU, Q04UDHCPU, Q06UDHCPU, Q10UDHCPU, Q13UDHCPU, Q20UDHCPU, Q26UDHCPU の総称です。 Q00UJCPU は、マルチ CPU システムで使用できないため、本マニュアルで使用する用語には含みません。
QnUDVCPU	Q03UDVCPU, Q04UDVCPU, Q06UDVCPU, Q13UDVCPU, Q26UDVCPU の総称です。
QnUDPVCPU	Q04UDPVCPU, Q06UDPVCPU, Q13UDPVCPU, Q26UDPVCPU の総称です。
QnUDE(H)CPU	Q03UDECPU, Q04UDEHCPU, Q06UDEHCPU, Q10UDEHCPU, Q13UDEHCPU, Q20UDEHCPU, Q26UDEHCPU, Q50UDEHCPU, Q100UDEHCPU の総称です。
Q172CPUN(-T)	Q172CPUN, Q172CPUN-T の総称です。
Q173CPUN(-T)	Q173CPUN, Q173CPUN-T の総称です。
Q172HCPU(-T)	Q172HCPU, Q172HCPU-T の総称です。
Q173HCPU(-T)	Q173HCPU, Q173HCPU-T の総称です。
Q172DCPU(-S1)	Q172DCPU, Q172DCPU-S1 の総称です。
Q173DCPU(-S1)	Q173DCPU, Q173DCPU-S1 の総称です。
■ ベースユニットのモデル名	
ベースユニット	基本ベースユニット, 増設ベースユニット, スリムタイプ基本ベースユニット, 電源二重化基本ベースユニット, 電源二重化増設ベースユニット, マルチ CPU 間高速基本ベースユニットの総称です。 二重化増設ベースユニットは、マルチ CPU システムで使用できないため、本マニュアルで使用する用語には含みません。
基本ベースユニット	Q3 □ B, Q3 □ SB, Q3 □ RB, Q3 □ DB の総称です。
増設ベースユニット	Q5 □ B, Q6 □ B, Q6 □ RB, QA1S5 □ B, QA1S6 □ B, QA1S6ADP+A1S5 □ B/A1S6 □ B, QA6 □ B, QA6ADP+A5 □ B/A6 □ B の総称です。 Q6 □ WRB は、マルチ CPU システムで使用できないため、本マニュアルで使用する用語には含みません。
スリムタイプ基本ベースユニット	Q3 □ SB の別称です。
電源二重化基本ベースユニット	Q3 □ RB の別称です。
電源二重化増設ベースユニット	Q6 □ RB の別称です。
マルチ CPU 間高速基本ベースユニット	Q3 □ DB の別称です。
電源二重化ベースユニット	電源二重化基本ベースユニット, 電源二重化増設ベースユニットの総称です。
■ ベースユニット形名	
Q3 □ B	Q33B, Q35B, Q38B, Q312B 形基本ベースユニットの総称です。
Q3 □ SB	Q32SB, Q33SB, Q35SB 形スリムタイプ基本ベースユニットの総称です。
Q3 □ RB	Q38RB 形電源二重化システム用基本ベースユニットの別称です。
Q3 □ DB	Q35DB, Q38DB, Q312DB 形マルチ CPU 間高速基本ベースユニットの総称です。
Q5 □ B	Q52B, Q55B 形増設ベースユニットの総称です。
Q6 □ B	Q63B, Q65B, Q68B, Q612B 形増設ベースユニットの総称です。
Q6 □ RB	Q68RB 形電源二重化システム増設用ベースユニットの別称です。
QA1S5 □ B	QA1S51B 形増設ベースユニットの別称です。
QA1S6 □ B	QA1S65B, QA1S68B 形増設ベースユニットの総称です。
QA6 □ B	QA65B, QA68B 形増設ベースユニットの総称です。
A5 □ B	A52B, A55B, A58B 形増設ベースユニットの総称です。
A6 □ B	A62B, A65B, A68B 形増設ベースユニットの総称です。
QA6ADP+A5 □ B/A6 □ B	QA6ADP を装着した A 大形増設ベースユニットの略称です。
QA1S6ADP+A1S5 □ B/A1S6 □ B	QA1S6ADP を装着した A 小形増設ベースユニットの略称です。
■ 電源ユニット	

用語	内容
電源ユニット	Q シリーズ電源ユニット, AnS シリーズ電源ユニット, A シリーズ電源ユニット, スリムタイプ電源ユニット, 二重化電源ユニットの総称です。
Q シリーズ電源ユニット	Q61P-A1, Q61P-A2, Q61P, Q61P-D, Q62P, Q63P, Q64P, Q64PN 形電源ユニットの総称です。
AnS シリーズ電源ユニット	A1S61PN, A1S62PN, A1S63P 形電源ユニットの総称です。
A シリーズ電源ユニット	A61P, A61PN, A62P, A63P, A68P, A61PEU, A62PEU 形電源ユニットの総称です。
スリムタイプ電源ユニット	Q61SP 形スリムタイプ電源ユニットの略称です。
二重化電源ユニット	Q63RP, Q64RP 形電源二重化システム用電源ユニットの総称です。
寿命検出電源ユニット	Q61P-D 形寿命検出電源ユニットの略称です。
■ ネットワークユニット	
CC-Link IE ユニット	CC-Link IE コントローラネットワークユニット, CC-Link IE フィールドネットワークユニットの総称です。
MELSECNET/H ユニット	MELSECNET/H ネットワークユニットの略称です。
Ethernet ユニット	Ethernet インタフェースユニットの略称です。
CC-Link ユニット	CC-Link システムマスタ・ローカルユニットの略称です。
■ ネットワーク	
CC-Link IE	CC-Link IE コントローラネットワーク, CC-Link IE フィールドネットワークの総称です。
MELSECNET/H	MELSECNET/H ネットワークシステムの略称です。
■ メモリ拡張	
メモ리카ード	SRAM カード, Flash カード, ATA カードの総称です。
SRAM カード	Q2MEM-1MBS, Q2MEM-2MBS, Q3MEM-4MBS, Q3MEM-8MBS 形 SRAM カードの総称です。
Flash カード	Q2MEM-2MBF, Q2MEM-4MBF 形 Flash カードの総称です。
ATA カード	Q2MEM-8MBA, Q2MEM-16MBA, Q2MEM-32MBA 形 ATA カードの総称です。
SD メモ리카ード	L1MEM-2GBSD, L1MEM-4GBSD 形 SD メモ리카ードの総称です。 Secure Digital Memory Card を表します。フラッシュメモリで構成された記憶装置です。
拡張 SRAM カセット	Q4MCA-1MBS, Q4MCA-2MBS, Q4MCA-4MBS, Q4MCA-8MBS 形拡張 SRAM カセットの総称です。
■ ソフトウェアパッケージ	
プログラミングツール	GX Works2, GX Developer の総称です。
GX Works2	MELSEC シーケンサソフトウェアパッケージの製品名です。
GX Developer	
■ その他	
管理 CPU	各入出力ユニット, インテリジェント機能ユニットを制御する CPU ユニットです。 マルチ CPU システムでは, ユニットごとに制御を行う CPU ユニットを設定できます。
管理ユニット	管理 CPU が制御する入出力ユニット, インテリジェント機能ユニットです。
管理外ユニット (グループ外ユニット)	管理 CPU で制御を行わない他号機のユニットです。
増設ケーブル	QC05B, QC06B, QC12B, QC30B, QC50B, QC100B 形増設ケーブルの総称です。
バッテリー	Q6BAT, Q7BAT, Q8BAT 形 CPU ユニット用バッテリー, Q2MEM-BAT, Q3MEM-BAT 形 SRAM カード用バッテリーの総称です。
QA6ADP	QA6ADP 形 QA 変換アダプタユニットの略称です。
QA1S6ADP	QA1S6ADP 形 Q-AnS ベースユニット変換アダプタの略称です。
GOT	三菱グラフィックオペレーションターミナル GOT-A *** シリーズ, GOT-F *** シリーズ, GOT1000 シリーズの総称です。

第 1 章 マルチ CPU システムでできること

マルチ CPU システムは、複数台の CPU ユニットを基本ベースユニットに装着し、各々の CPU ユニットで入出力ユニット、インテリジェント機能ユニットを制御するシステムです。
マルチ CPU システムで使用できる CPU ユニットは、QCPU、モーション CPU、C 言語コントローラユニット、パソコン CPU ユニットです。(☞ 30 ページ 第 3 章)



備 考

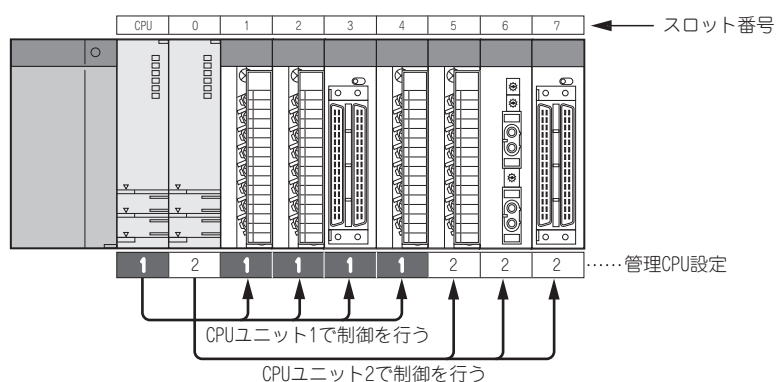
本マニュアルでは、マルチ CPU システムにおける CPU ユニットの組合せや、CPU ユニット間の交信について説明しています。CPU ユニットごとの使用方法、機能、命令の使用可否については、下記マニュアルを参照してください。

📖 使用する CPU ユニットのマニュアル

また、パソコン CPU ユニットについては、株式会社コンテックにお問い合わせください。
<http://www.contec.co.jp/>

(1) 分散制御

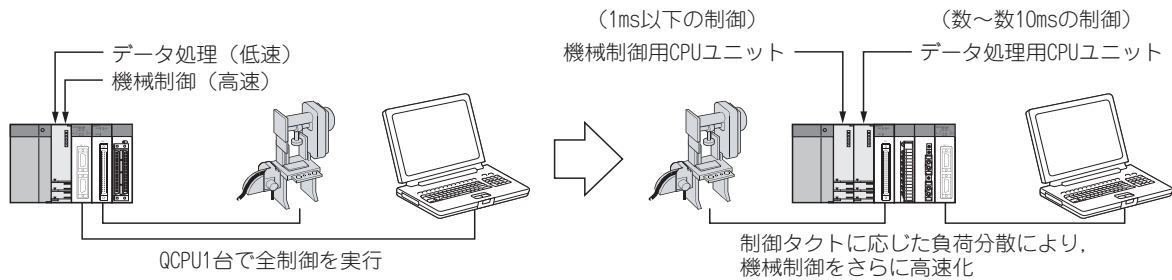
マルチ CPU システムでは、どの CPU ユニットで入出力ユニット、インテリジェント機能ユニットを制御するかを設定することで、制御を分散できます。(☞ 24 ページ 2.1 節)



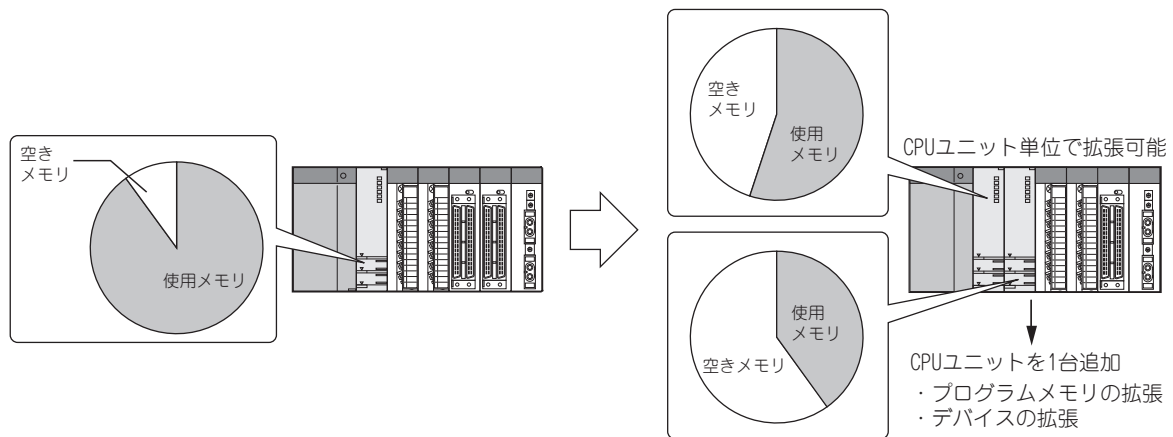
制御を分散させることで、次ページに示すようなメリットがあります。

(a) 処理の分散

1 台の CPU ユニットで行っていた高負荷処理を、複数の CPU ユニットに分散させることにより、システム全体のスキャンタイムが軽減できます。

**(b) メモリの分散**

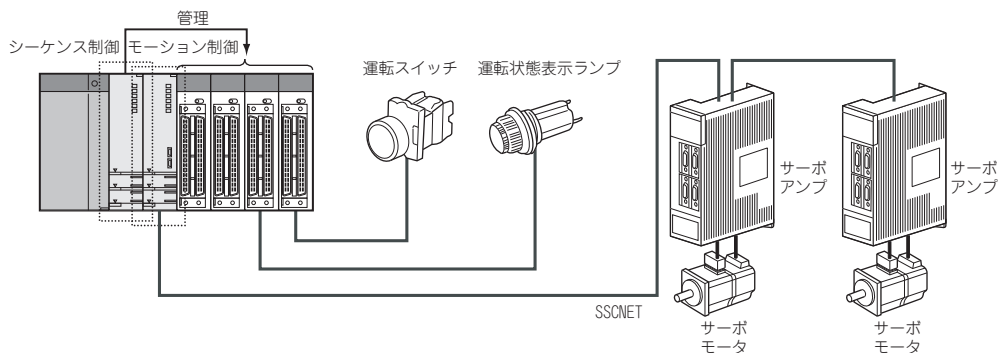
使用するメモリを複数の CPU ユニットに分散することにより、システム全体のメモリ使用量を増やすことができます。

**(c) 機能分散によるシステム構築**

各々の CPU ユニットで製造ライン A の制御、製造ライン B の制御などのように機能を分散することにより、プログラムを容易に開発できます。

(2) 同一のベースユニット上でシーケンス制御システムとモーション制御システムの構築が可能

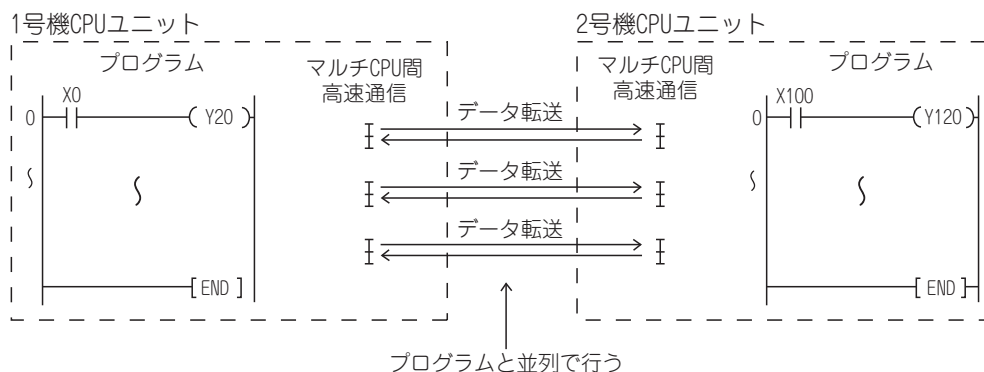
QCPU とモーション CPU のマルチ CPU システムでは、1 つのベースユニット上で、シーケンス制御とモーション制御を融合したモーションシステムを実現できます。




さらに、ユニバーサルモデル QCPU では、モーション制御を行うモーション CPU との連携強化が図られています。

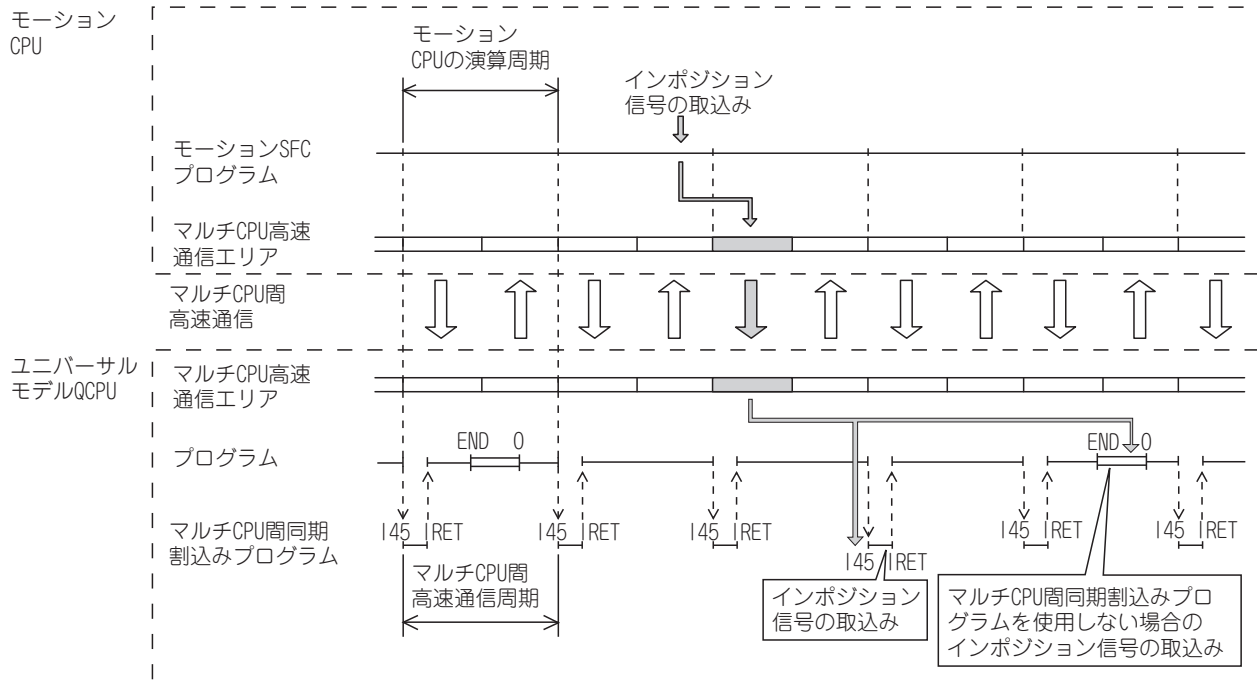
(a) CPU ユニット間のデータ転送の高速化

マルチ CPU システムでは、最大 14K ワードのデータをプログラムと並列処理で転送するため、スキャンタイムに依存しない高速なデータ転送が可能となり、装置のタクトタイムを短縮できます。(149 ページ 6.1.3 項)



(b) モーション制御との同期処理が可能

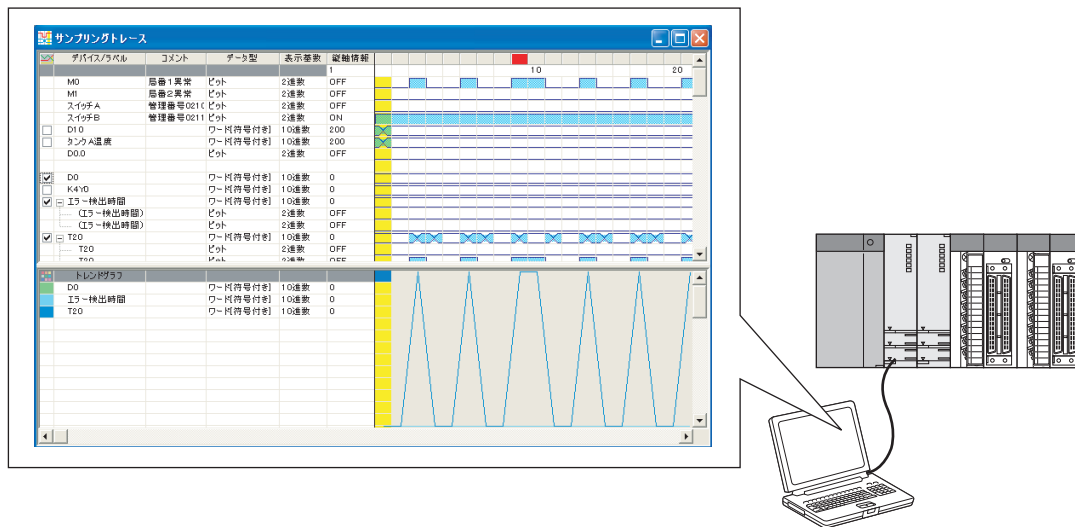
モーション CPU の演算周期に同期した割り込みプログラム（マルチ CPU 間同期割り込みプログラム）を実行できます。モーション CPU からの指令入力や指令出力を、モーション CPU の演算周期と同期して制御でき、スキャンタイムに依存しない高速なデータ授受ができます。（ 165 ページ 6.4 節）



(c) CPU ユニット間でのデータ授受タイミングの確認が可能

ユニバーサルモデル QCPU のサンプリングトレース機能では、モーション CPU とのデータ授受タイミングの確認ができます。ユニバーサルモデル QCPU 同士で、データ授受タイミングの確認もできます。サンプリングトレース機能を使用すると、CPU ユニット間のデータ授受タイミングなどの確認が容易となり、マルチ CPU システムのデバッグ時間を削減できます。

プログラミングツールによるサンプリングトレース結果の表示



Point

他号機データのサンプリングトレースは、下記 CPU ユニットを指定して実行できます。

- ユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く)
- モーション CPU (Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU)

(3) マルチ CPU システムの各 CPU ユニット間での通信が可能

マルチ CPU システムの CPU ユニット間で次のようなデータの送受信ができます。

(a) 各 CPU ユニット間でのデータの送受信

プログラミングツールで自動リフレッシュ設定を行うだけで、各 CPU ユニット間でデータの送受信ができます。(121 ページ 6.1.1 項～ 134 ページ 6.1.2 項)

(b) 他号機データの読出し

下記命令により、CPU ユニットは必要なときに他号機のデータの読出しができます。(149 ページ 6.1.3 項)

- 他号機 CPU 共有メモリからの読出し命令
- マルチ CPU 間共有デバイス (U3En ¥ G □)

(c) モーション CPU への制御指示

下記命令により、QCPU からモーション CPU への制御指示ができます。(159 ページ 6.2 節)

- モーション専用命令

(d) QCPU, モーション CPU へのデバイスデータの書込み／読出し

下記命令により、QCPU からモーション CPU のデバイスデータの書込み／読出しができます。(161 ページ 6.3.1 項)

- マルチ CPU 間通信専用命令
- マルチ CPU 間高速通信専用命令

(e) C 言語コントローラユニット, パソコン CPU ユニットへのイベント発行

下記命令により、QCPU から C 言語コントローラユニット, パソコン CPU ユニットへのイベント発行ができます。(163 ページ 6.3.2 項)

- マルチ CPU 間通信専用命令

ユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く) では、同スキャンで複数回のモーション専用命令の実行が可能です。異なる軸番号にモーション専用命令を連続して実行できますので、サーボ起動間隔の時間遅れを短縮できます。

(f) CPU ユニット間の通信データのロギング

CPU ユニットのデータロギング機能を使用し、マルチ CPU 間共有デバイス (U3En ¥ G □) をロギングすることで、CPU ユニット間の通信データを CSV 形式で SD メモリカードに保存できます。

データロギング機能は、ユニバーサルモデル高速タイプ QCPU, ユニバーサルモデルプロセス CPU で使用可能です。

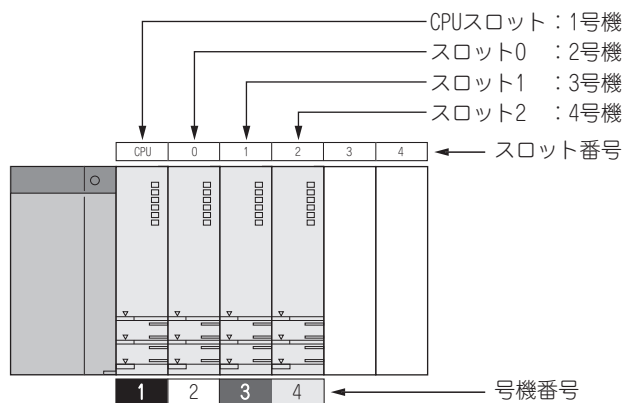
(QnUDVCPULCPU ユーザーズマニュアル (データロギング機能編))

第 2 章 マルチ CPU システムの考え方

2.1 CPU ユニットの号機番号

号機番号は、マルチ CPU システムに装着している CPU ユニットを区別するための番号です。

基本ベースユニットの CPU スロットに装着した CPU ユニットが、1 号機となります。以降、1 号機から右に 2 号機、3 号機、4 号機の順に号機番号が割り付けられます。



(1) 設定可能な号機番号

設定可能な号機番号は、1 号機の QCPU や使用する基本ベースユニットにより異なります。(☞ 30 ページ 第 3 章)

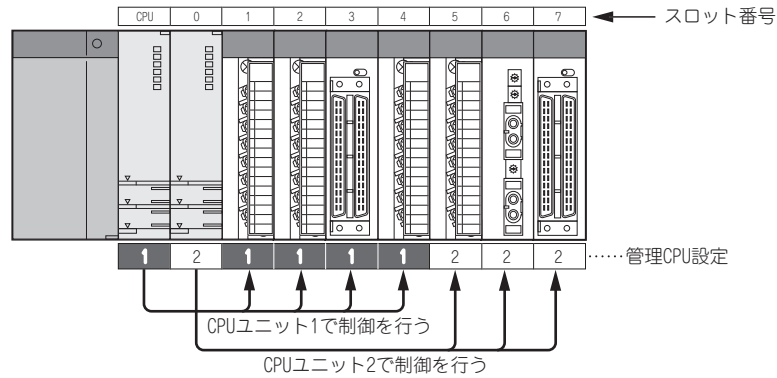
例 1 号機がベーシックモデル QCPU の場合、装着可能な CPU ユニットは 1 ～ 3 号機までになります。ただし、スリムタイプ基本ベースユニット (Q3 □ SB) や、マルチ CPU 間高速基本ベースユニット (Q3 □ DB) を使用時は、1 ～ 2 号機までになります。

(2) 号機番号の用途

号機番号は、下記の用途などで使用します。

(a) “I/O 割付設定” で管理 CPU を設定

入出力ユニットやインテリジェント機能ユニットの管理 CPU を設定するときに使用します。



設定は、PC パラメータの “I/O 割付設定” の “詳細設定” で行います。

プロジェクトウィンドウ ⇨ [パラメータ] ⇨ [PC パラメータ] ⇨ [I/O 割付設定] ⇨ 詳細設定

The screenshot shows the 'I/O Unit, Intelligent Function Unit Detailed Setting' dialog box. It contains a table with columns: スロット (Slot), 種別 (Type), 形名 (Form Name), エラー時出力モード (Error Output Mode), H/Wエラー時CPU動作モード (H/W Error CPU Operation Mode), I/O応答時間 (I/O Response Time), and 管理CPU(*1) (Management CPU(*1)). The table lists 15 slots. Slot 0 is CPU, and slots 1-14 are I/O or intelligent function units. The '管理CPU(*1)' column shows the management CPU for each slot: Slot 1 is 1, Slot 2 is 2, Slot 3 is 1, Slot 4 is 1, Slot 5 is 1, Slot 6 is 2, Slot 7 is 2, Slot 8 is 1, Slot 9 is 1, Slot 10 is 1, Slot 11 is 1, Slot 12 is 1, Slot 13 is 1, Slot 14 is 1. A label '管理CPUの設定' (Management CPU Setting) points to the '管理CPU(*1)' column.

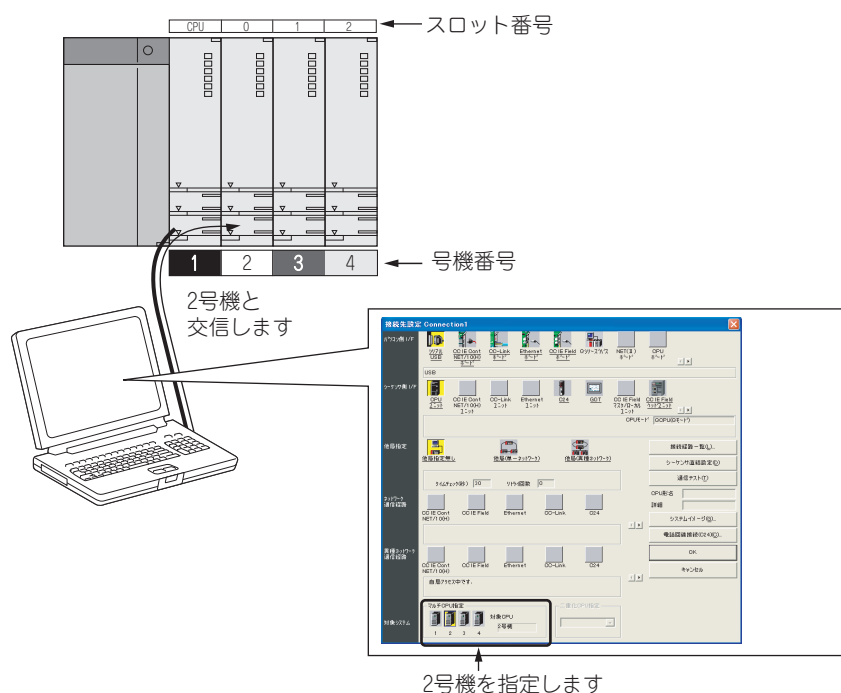
スロット	種別	形名	エラー時出力モード	H/Wエラー時CPU動作モード	I/O応答時間	管理CPU(*1)
0	CPU	1号機				
1	CPU	2号機				
2	CPU	3号機				
3	CPU	4号機				
4	3(*-3)					1号機
5	4(*-4)					1号機
6	5(*-5)					1号機
7	6(*-6)					1号機
8	7(*-7)					1号機
9	8(*-8)					1号機
10	9(*-9)					1号機
11	10(*-10)					1号機
12	11(*-11)					1号機
13	12(*-12)					1号機
14	13(*-13)					1号機
15	14(*-14)					1号機

(*)1) マルチCPU時、同一設定にしてください。

設定終了 キャンセル

(b) プログラミングツール（パソコン）で接続先を指定

プログラミングツールをマルチ CPU システムに接続する際、特定の CPU ユニットに接続するときには使用します。

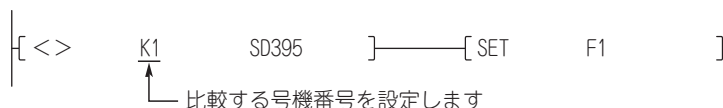


(3) 自号機番号の確認方法

QCPU の自号機番号は、マルチ CPU システム情報 (SD395) に格納されています。QCPU で、自号機番号の確認プログラムの作成を推奨します。自号機番号の確認プログラムを作成しておくと、下記の内容を容易に確認できます。

- QCPU の誤装着
- プログラミングツールによる他号機へのプログラム書込み

下記のプログラムでは、プログラムを書き込んだ QCPU が 1 号機 (SD395=1) 以外の場合は、アナンシェータ (F1) を ON します。アナンシェータ (F1) が ON すると、QCPU の “USER” LED が点灯します。また、ON したアナンシェータ No. は、アナンシェータ番号 (SD62) に格納されます。



2.2 入出力番号の考え方

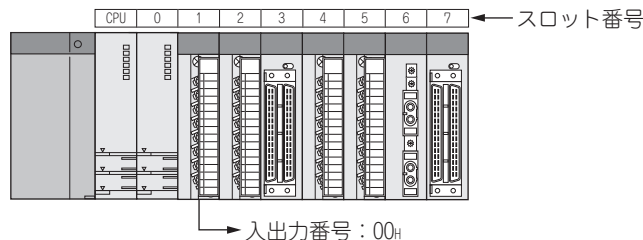
マルチ CPU システムには、下記の 2 つの入出力番号があります。

- CPU ユニットが、入出力ユニットやインテリジェント機能ユニットと通信するための入出力番号 (☞ 27 ページ 2.2.1 項)
- CPU ユニット間で通信するための、CPU ユニットの入出力番号 (☞ 29 ページ 2.2.2 項)

2.2.1 入出力ユニット、インテリジェント機能ユニットの入出力番号

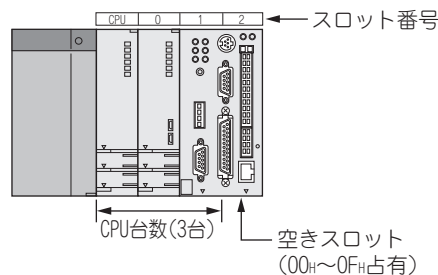
入出力番号は、シングル CPU システムと同様に、CPU ユニットの右側に装着した入出力ユニット、インテリジェント機能ユニットを「00_H」とし、右へ順に連番で割り付けます。ただし、マルチ CPU システムでは、スロット 0 ~ スロット 2 にも CPU ユニットの装着するため、00_H の開始位置 (スロット) が異なります。

例 CPU 台数を 2 台に設定した場合



Point

- CPU ユニットには、複数のスロットを占有するユニットがあります。この場合、2 スロット目以降が空きスロットの扱いになります。
たとえば、パソコン CPU ユニットの場合は 2 スロットのうち、右側の 1 スロットが空き 16 点扱いになります。(デフォルトで空き 16 点)
そのため、パソコン CPU ユニットの右隣に装着したユニットの先頭入出力番号は、「10_H」になります。



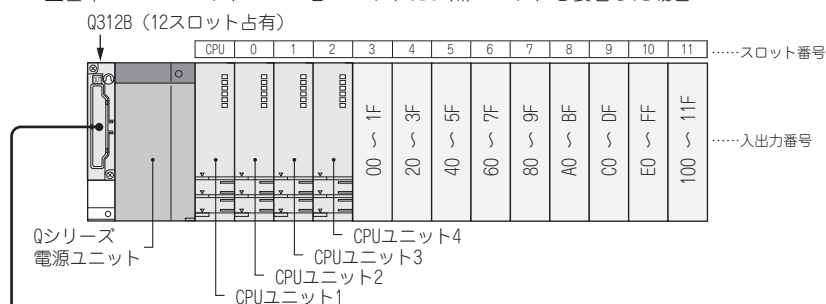
なお、PC パラメータの「I/O 割付設定」で、パソコン CPU ユニットの右側の 1 スロットを「0 点」に設定することで、先頭入出力番号を「00_H」から使用できます。



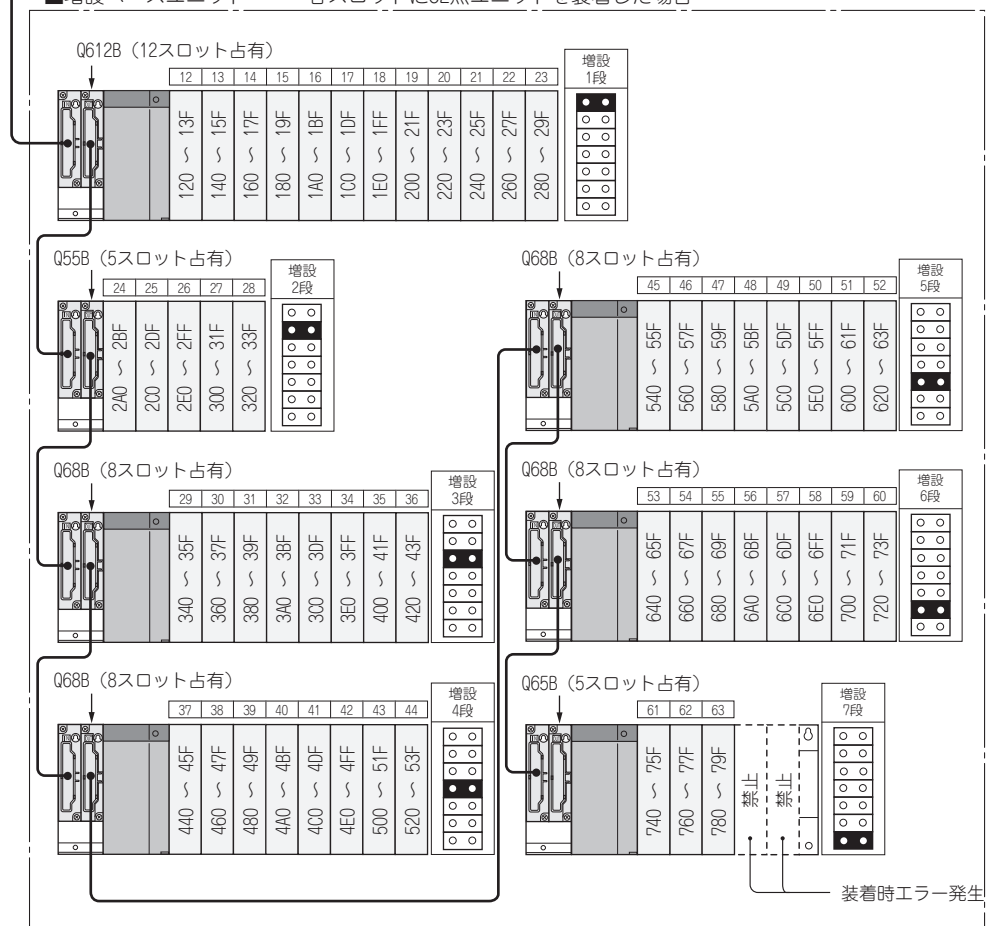
- マルチ CPU システムの入出力番号は、プログラミングツールのシステムモニタで確認できます。
- 入出力番号「00_H」の位置は、シングル CPU システムと同様に、PC パラメータの「I/O 割付設定」で任意のスロットに変更できます。(☞ 使用する CPU ユニットのユーザーズマニュアル (機能解説・プログラム基礎編))

例 入出力番号の割付け例

■基本ベースユニット……各スロットに32点ユニットを装着した場合



■増設ベースユニット……各スロットに32点ユニットを装着した場合




2.2.2 CPU ユニットの入出力番号

マルチ CPU システムでは、装着している CPU ユニットを指定するために、CPU ユニットに入出力番号が割り付けられています。CPU ユニットの入出力番号は、装着したスロットで固定になっており、PC パラメータの “I/O 割付設定” で変更できません。



CPU ユニットに割り付けられる入出力番号を示します。

項目	CPU ユニットの装着位置			
	CPU スロット	スロット 0	スロット 1	スロット 2
先頭入出力番号	3E00 _H	3E10 _H	3E20 _H	3E30 _H

なお、使用可能なスロットは、1 号機の QCPU や使用する基本ベースユニットにより異なります。（ 30 ページ 第 3 章）

(1) CPU ユニットの入出力番号の用途

CPU ユニットの入出力番号は、下記の場合に使用します。

- CPU ユニット間で通信するとき（ 115 ページ 第 6 章）
- MC プロトコルで、通信先の CPU ユニットを指定するとき（ MELSEC-Q/L MELSEC コミュニケーションプロトコルリファレンスマニュアル）

第 3 章 システム構成

マルチ CPU システムでは、基本ベースユニットの CPU スロットからスロット 2 の間に、QCPU、モーション CPU、C 言語コントローラユニット、パソコン CPU ユニットを装着できます。
入出力ユニット、インテリジェント機能ユニットは、CPU ユニットを装着したスロットの右側から装着します。

本章では、1 号機に使用する QCPU ごとにシステム構成を説明します。

備 考

- 三菱電機 FA サイトの「機種選定システム」でも、CPU ユニット、ベースユニット、電源ユニットと各種ユニットの組み合わせを選定できます。
<http://www.MitsubishiElectric.co.jp/fa/>
- C 言語コントローラユニットを、1 号機にした場合のマルチ CPU システムについては、使用する C 言語コントローラユニットのマニュアルを参照してください。
- パソコン CPU ユニットについては、株式会社コンテックにお問い合わせください。
<http://www.contec.co.jp/>

3.1 1号機にベーシックモデル QCPU を使用したシステム

1号機にベーシックモデル QCPU を使用したシステム構成について説明します。

3.1.1 使用可能な CPU ユニット, ベースユニット, 電源ユニット, 増設ケーブル

使用可能な CPU ユニットや, CPU ユニットの装着数は, 使用する基本ベースユニットごとに異なります。

(1) 基本ベースユニット使用時 (Q3 □ B 使用時)

(a) 使用可能なユニット, 増設段数, ユニット装着数

項目	内容		
使用可能な CPU 台数	3 台 1 号機（ベーシックモデル QCPU） 2 号機（モーション CPU） 3 号機（C 言語コントローラユニットまたはパソコン CPU ユニット）		
使用可能な CPU ユニット* 1	ベーシックモデル QCPU	Q00CPU, Q01CPU	機能バージョン B 以降を使用
	モーション CPU * 2	Q172CPUN(-T), Q173CPUN(-T), Q172HCPU(-T), Q173HCPU(-T)	 使用するモーション CPU のマニュアル
	C 言語コントローラユニット	Q06CCPU-V-H01	機能バージョンによる制約なし
		Q06CCPU-V, Q06CCPU-V-B, Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS	機能バージョンによる制約なし
	パソコン CPU ユニット	PPC-CPU686(MS)-64, PPC-CPU686(MS)-128, PPC-CPU852(MS)-512	 使用するパソコン CPU ユニットのマニュアル
最大増設段数	増設 4 段		
最大入出力 ユニット装着数	25 - （CPU 設定数）		
使用可能な基本 ベースユニット	Q33B, Q35B, Q38B, Q312B		
使用可能な増設 ベースユニット	Q シリーズ電源ユニット不要タイプ	Q52B, Q55B	
	Q シリーズ電源ユニット装着タイプ	Q63B, Q65B, Q68B, Q612B	
使用可能な 増設ケーブル	QC05B, QC06B, QC12B, QC30B, QC50B, QC100B		
使用可能な 電源ユニット	Q61P-A1, Q61P-A2, Q61P, Q61P-D, Q62P, Q63P, Q64P, Q64PN		

* 1 組合せ可能な CPU ユニットと装着位置については, 36 ページ 3.1.2 項を参照してください。

* 2 モーション CPU を使用する場合, 本体 OS ソフトウェアをインストールしてください。OS の形名とバージョンについてはモーション CPU のマニュアルを参照してください。

(b) 注意事項

- ユニットを「最大入出力ユニット装着数」を超えて装着すると, “SP.UNIT LAY ERR.” (エラーコード: 2124) になります。
- 「CPU 設定数」は, PC パラメータの “マルチ CPU 設定” の “CPU 台数” で設定した CPU ユニットの台数を示します。
- 3 スロット占有の C 言語コントローラユニットを使用した場合, 最大入出力ユニット装着数は 31 ページ 3.1.1 項 (1) (a) の表に記載されている値より 2 少ない値になります。
- パソコン CPU ユニットは 2 スロット占有します。そのため, パソコン CPU ユニットを使用した場合, 最大入出力ユニット装着数は, 31 ページ 3.1.1 項 (1) (a) の表に記載している値より 1 少ない値になります。

(2) 電源二重化基本ベースユニット使用時 (Q3 □ RB 使用時) のシステム

(a) 使用可能なユニット, 増設段数, ユニット装着数

項目	内容		
使用可能な CPU 台数	2 台 1 号機（ベーシックモデル QCPU） 2 号機（C 言語コントローラユニット）		
使用可能な CPU ユニット	ベーシックモデル QCPU	Q00CPU, Q01CPU	機能バージョン B 以降
	C 言語コントローラユニット	Q24DHCCPU-V, Q24DHCCPU-LS	機能バージョンによる制約なし
最大増設段数	増設 4 段		
最大入出力 ユニット装着数	25 - （CPU 設定数）		
使用可能な基本 ベースユニット	Q38RB		
使用可能な増設 ベースユニット	Q シリーズ電源ユニット不要タイプ	Q52B, Q55B	
	二重化電源ユニット装着タイプ	Q68RB	
使用可能な増設 ケーブル	QC05B, QC06B, QC12B, QC30B, QC50B, QC100B		
使用可能な電源 ユニット	Q63RP, Q64RP (1 つの電源二重化ベースユニット上で Q63RP と Q64RP は混在可能)		

(b) 注意事項

- ユニットの「最大入出力ユニット装着数」を超えて装着すると, “SP.UNIT LAY ERR.” (エラーコード: 2124) になります。
- 「CPU 設定数」は, PC パラメータの “マルチ CPU 設定” の “CPU 台数” で設定した CPU ユニットの台数を示します。
- 3 スロット占有の C 言語コントローラユニットを使用した場合, 最大入出力ユニット装着数は 33 ページ 3.1.1 項 (2) (a) の表に記載されている値より 2 少ない値になります。

(3) スリムタイプ基本ベースユニット使用時 (Q3 □ SB 使用時)

(a) 使用可能なユニット，増設段数，ユニット装着数

項目	内容		
使用可能な CPU 台数	2 台 1 号機 (ベーシックモデル QCPU) 2 号機 (C 言語コントローラユニット)		
使用可能な CPU ユニット	ベーシックモデル QCPU	Q00CPU, Q01CPU	機能バージョン B 以降
	C 言語コントローラユニット	Q06CCPU-V-H01, Q06CCPU-V, Q06CCPU-V-B, Q12DCCPU-V	機能バージョンによる制約なし
最大増設段数	増設不可		
最大入出力 ユニット装着数	Q32SB	1	
	Q33SB	2	
	Q35SB	4	
使用可能な基本 ベースユニット	Q32SB, Q33SB, Q35SB		
使用可能な 電源ユニット	Q61SP		

(b) 注意事項

スリムタイプ基本ベースユニットは，増設用ケーブルコネクタがありません。増設ベースユニットの接続および GOT をバス接続できません。

(4) マルチ CPU 間高速基本ベースユニット使用時 (Q3 □ DB 使用時)

(a) 使用可能なユニット，増設段数，ユニット装着数

項目	内容		
使用可能な CPU 台数	2 台 1 号機（ベーシックモデル QCPU） 2 号機（C 言語コントローラユニットまたはパソコン CPU ユニット）		
使用可能な CPU ユニット* 1	ベーシックモデル QCPU	Q00CPU, Q01CPU	機能バージョン B 以降
	C 言語コントローラユニット	Q06CCPU-V-H01, Q06CCPU-V, Q06CCPU-V-B, Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS	機能バージョンによる制約なし
	パソコン CPU ユニット	PPC-CPU686(MS)-64, PPC-CPU686(MS)-128, PPC-CPU852(MS)-512	 使用するパソコン CPU ユニットのマニュアル
最大増設段数	増設 4 段		
最大入出力ユニット装着数	25 - （CPU 設定数）		
使用可能な基本ベースユニット	Q35DB, Q38DB, Q312DB		
使用可能な増設ベースユニット	Q シリーズ電源ユニット不要タイプ	Q52B, Q55B	
	Q シリーズ電源ユニット装着タイプ	Q63B, Q65B, Q68B, Q612B	
使用可能な増設ケーブル	QC05B, QC06B, QC12B, QC30B, QC50B, QC100B		
使用可能な電源ユニット	Q61P-A1, Q61P-A2, Q61P, Q61P-D, Q62P, Q63P, Q64P, Q64PN		

* 1 組合せ可能な CPU ユニットと装着位置については、36 ページ 3.1.2 項を参照してください。

(b) 注意事項

- ユニットの「最大入出力ユニット装着数」を超えて装着すると，“SP.UNIT LAY ERR.” (エラーコード：2124) になります。
- 「CPU 設定数」は、PC パラメータの“マルチ CPU 設定”の“CPU 台数”で設定した CPU ユニットの台数を示します。
- 3 スロット占有の C 言語コントローラユニットを使用した場合、最大入出力ユニット装着数は 35 ページ 3.1.1 項 (4) (a) の表に記載されている値より 2 少ない値になります。
- パソコン CPU ユニットは 2 スロット占有します。そのため、パソコン CPU ユニットを使用した場合、最大入出力ユニット装着数は、35 ページ 3.1.1 項 (4) (a) の表に記載している値より 1 少ない値になります。

3.1.1 号機にベーシックモデル QCPU を使用したシステム
3.1.1 使用可能な CPU ユニット、ベースユニット、電源ユニット、増設ケーブル

3.1.2 CPU ユニットの組合せと装着位置

1号機がベーシックモデル QCPU の場合の、CPU ユニットの組合せと装着位置を示します。

なお、使用する基本ベースユニットによって装着できる CPU ユニットが異なります。(31 ページ 3.1.1 項)

(1) CPU ユニットの組合せ

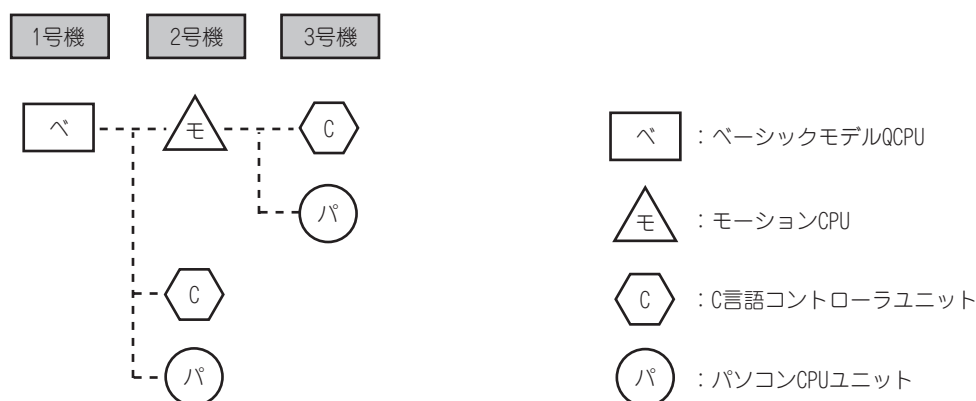
1号機 CPU ユニット	2号機以降の CPU ユニットの装着可能台数					最大装着数 (1号機を含む)
	ハイパフォーマンス モデル QCPU, プロセス CPU, ユニバーサルモデル QCPU	モーション CPU		C 言語コントローラユニット * 1 * 2	パソコン CPU ユニット * 1	
		Q172CPUN(-T), Q173CPUN(-T), Q172HCPU(-T), Q173HCPU(-T) * 2	Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU	Q06CCPU-V-H01, Q06CCPU-V, Q06CCPU-V-B, Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS	PPC-CPU686(MS)-64, PPC-CPU686(MS)-128, PPC-CPU852(MS)-512	
ベーシックモデル QCPU	組合せ不可能	0 ~ 1	組合せ不可能	0 ~ 1	0 ~ 1	3

* 1 C 言語コントローラユニットとパソコン CPU ユニットは同時に装着できません。

* 2 C 言語コントローラユニット (Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS) とモーション CPU (Q172CPUN(-T), Q173CPUN(-T), Q172HCPU(-T), Q173HCPU(-T)) は、同時に装着できません。

(2) CPU ユニットの装着位置

マルチ CPU システムにおける、CPU ユニットの装着位置の組合せを示します。



(a) ベーシックモデル QCPU の装着位置

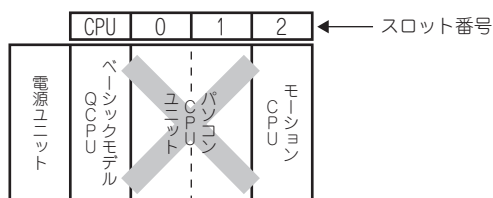
ベーシックモデル QCPU は、基本ベースユニットの CPU スロット（電源ユニットの右隣のスロット）に 1 台のみ装着できます。

(b) モーション CPU の装着位置

モーション CPU は、ベーシックモデル QCPU の右側のスロット 0 に 1 台のみ装着できます。スロット 0 以外には装着できません。

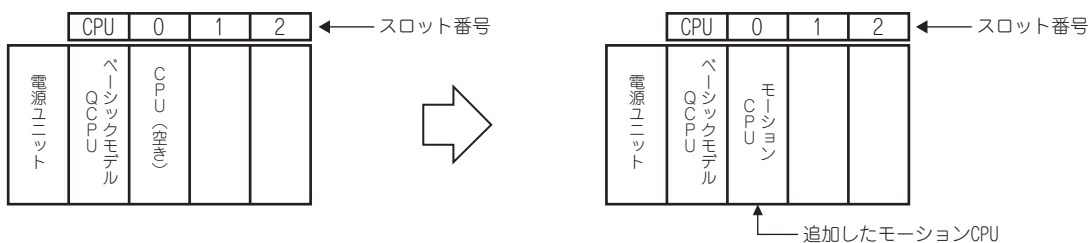
(c) C 言語コントローラユニット／パソコン CPU ユニットの装着位置

C 言語コントローラユニット／パソコン CPU ユニットの装着位置は、CPU ユニットの右端にいずれか 1 台のみ装着できます。C 言語コントローラユニット／パソコン CPU ユニットの右側には、どの CPU ユニットも装着できません。

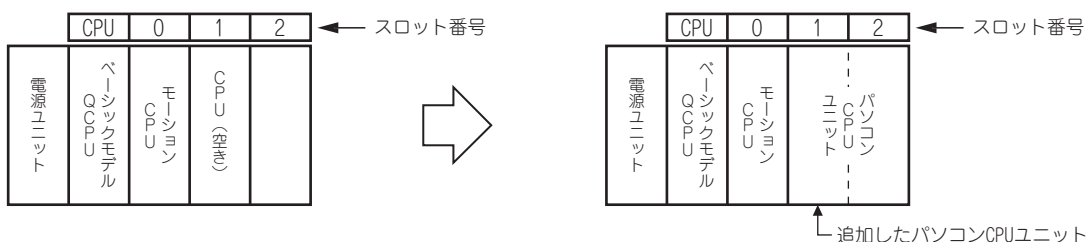
**(d) “CPU（空き）” の設定**

将来の CPU ユニット追加用として、空きスロットを設けることができます。PC パラメータの “マルチ CPU 設定” の “CPU 台数” で、空きスロットを含めた台数を設定し、“I/O 割付設定” で空けにしたいスロットの種別を “CPU（空き）” に設定します。

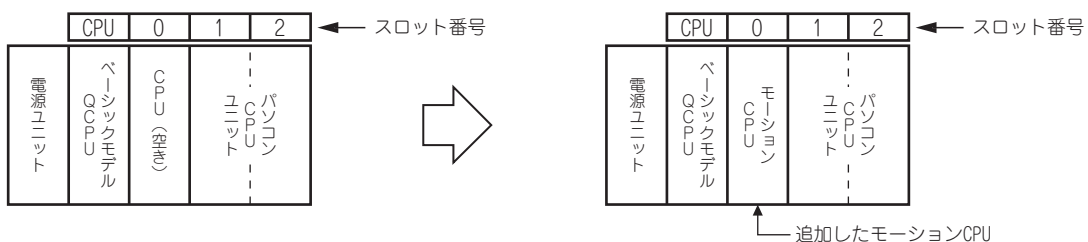
例 スロット 0 にモーション CPU を将来追加する場合



例 スロット 1 にパソコン CPU ユニットの将来追加する場合



例 CPU ユニットと CPU ユニットの間に “CPU（空き）” を設定する場合



Point

- ベーシックモデル QCPU は、CPU ユニットと CPU ユニットの間にも “CPU（空き）” を設定できます。そのため、ベーシックモデル QCPU と C 言語コントローラユニット／パソコン CPU ユニットを使用するシステムで、将来モーション CPU を追加する場合でも、C 言語コントローラユニット／パソコン CPU ユニットの機種番号が変わらないため、プログラムの変更が不要です。
 - 2 スロット以上占有する CPU ユニットは、CPU ユニットのスロット数分の空きを設けてください。
-

3.1.3 使用可能な入出力ユニットとインテリジェント機能ユニット

使用可能な入出力ユニットとインテリジェント機能ユニットを示します。

(1) 入出力ユニット、割込みユニット

入出力ユニット (QX □, QY □) と割込みユニット (QI60) は、すべてマルチ CPU システムに対応しています。すべての号機を管理 CPU に設定できます。

(2) インテリジェント機能ユニット

機能バージョン B 以降のインテリジェント機能ユニットが使用できます。機能バージョン B 以降のインテリジェント機能ユニットは、すべての号機を管理 CPU に設定できます。

インテリジェント機能ユニットのパラメータは、対象ユニットの管理 CPU に書き込んでください。

ただし、下記のユニットは、機能バージョン B 以降でなくても使用できます。

機能バージョン B 以降でなくても使用できるユニット	内容
高速カウンタユニット (QD62, QD62D, QD62E)	機能バージョン A から対応しています。 すべての号機を管理 CPU に設定できます。

備考

高速カウンタユニット (QD62, QD62D, QD62E) 以外の機能バージョン A のインテリジェント機能ユニットは、1 号機を管理 CPU にした場合にのみ、マルチ CPU システムで使用できます。

- シリアルコミュニケーションユニットなどで外部からアクセスできるのは管理 CPU のみです。
- MELSECNET/H, シリアルコミュニケーションユニットなどで、外部から非管理 CPU にアクセスできません。
- 1 号機以外を管理 CPU に設定した場合は、“SP.UNIT VER.ERR” (エラーコード:2150) となり、マルチ CPU システムは立ち上がりません。

(3) 装着枚数に制約のあるユニット

68 ページ 3.5 節を参照してください。

(4) 管理ユニット、管理外ユニットのアクセス範囲

マルチ CPU システムでは、PC パラメータの“マルチ CPU 設定”の“グループ外の入出力設定”を設定することにより、管理外ユニットへアクセスできます。(103 ページ 5.2 節)

Point

下記のすべての条件を満たす場合は、シリアル No. の上 5 桁が“10042”以降の MELSECNET/H ユニットを使用してください。

- Ethernet ポート内蔵 QCPU を含むマルチ CPU システムを構成する。
- Ethernet ポート内蔵 QCPU の Ethernet ポートにプログラミングツールまたは GOT を接続する。
- プログラミングツールまたは GOT から、他号機管理の MELSECNET/H ユニットを経由して他局アクセスする。
- 他局アクセス先が、A/QnA シリーズ CPU ユニットである。

3.2 1号機にハイパフォーマンスモデル QCPU, プロセス CPU を使用したシステム

1号機にハイパフォーマンスモデル QCPU, プロセス CPU を使用したシステム構成について説明します。

3.2.1 使用可能な CPU ユニット, ベースユニット, 電源ユニット, 増設ケーブル

使用可能な CPU ユニットや, CPU ユニットの装着数は, 使用する基本ベースユニットごとに異なります。

(1) 基本ベースユニット使用時 (Q3 □ B 使用時)

(a) 使用可能なユニット, 増設段数, ユニット装着数

項目	内容		
使用可能な CPU 台数	4 台		
使用可能な CPU ユニット * 1	ハイパフォーマンスモデル QCPU	Q02(H)CPU, Q06HCPU, Q12HCPU, Q25HCPU	<ul style="list-style-type: none"> 機能バージョン B 1号機がハイパフォーマンスモデル QCPU で, パソコン CPU ユニットと組み合わせて使用する場合は, 機能バージョン B でシリアル No. の上 5 桁が "03051" 以降が使用可能。
	プロセス CPU	Q02PHCPU, Q06PHCPU, Q12PHCPU, Q25PHCPU	機能バージョンによる制約なし
	ユニバーサルモデル QCPU	Q03UD(E)CPU, Q03UDVCPU, Q04UD(E)HCPU, Q04UDVCPU, Q04UDPVCPU, Q06UD(E)HCPU, Q06UDVCPU, Q06UDPVCPU, Q10UD(E)HCPU, Q13UD(E)HCPU, Q13UDVCPU, Q13UDPVCPU, Q20UD(E)HCPU, Q26UD(E)HCPU, Q26UDVCPU, Q26UDPVCPU, Q50UDEHCPU, Q100UDEHCPU	機能バージョンによる制約なし
	モーション CPU * 2	Q172CPUN(-T), Q173CPUN(-T), Q172HCPU(-T), Q173HCPU(-T)	 使用するモーション CPU のマニュアル
	C 言語コントローラユニット	Q06CCPU-V-H01	 使用する C 言語コントローラユニットのマニュアル
		Q06CCPU-V, Q06CCPU-V-B	<ul style="list-style-type: none"> Q03UDECPU, Q04UDEHCPU, Q06UDEHCPU, Q13UD(E)HCPU, Q26UD(E)HCPU と組み合わせる場合は, シリアル No. の上 5 桁が "10012" 以降が使用可能。 Q10UD(E)HCPU, Q20UD(E)HCPU, Q50UDEHCPU, Q100UDEHCPU と組み合わせる場合は, シリアル No. の上 5 桁が "10102" 以降が使用可能。 QnUDVCPU, QnUDPVCPU とは組合せ不可能。
		Q12DCCPU-V	<ul style="list-style-type: none"> QnUDVCPU と組み合わせる場合は, シリアル No. の上 5 桁が "14122" 以降が使用可能。 QnUDPVCPU とは組合せ不可能。

項目	内容		
使用可能な CPU ユニット*1	C 言語コントローラユニット	Q24DHCCPU-V	<ul style="list-style-type: none"> QnUDVCPU と組み合わせる場合は、シリアル No. の上 5 桁が “14122” 以降が使用可能。 QnUDPVCPU と組み合わせる場合は、シリアル No. の上 5 桁が “15051” 以降が使用可能。
		Q24DHCCPU-LS	機能バージョンによる制約なし
	パソコン CPU ユニット	PPC-CPU686(MS)-64, PPC-CPU686(MS)-128, PPC-CPU852(MS)-512	 使用するパソコン CPU ユニットのマニュアル ただし、QnUDVCPU、QnUDPVCPU とは組合せ不可能。
最大増設段数	増設 7 段		
最大入出力ユニット装着数	65 - (CPU 設定数)		
使用可能な基本ベースユニット	Q33B, Q35B, Q38B, Q312B		
使用可能な増設ベースユニット	Q シリーズ電源ユニット不要タイプ	Q52B, Q55B	
	Q シリーズ電源ユニット装着タイプ	Q63B, Q65B, Q68B, Q612B	
	AnS シリーズ電源ユニット不要タイプ*3*4	QA1S51B, QA1S6ADP+A1S5 □ B*6	
	AnS シリーズ電源ユニット装着タイプ*3*5	QA1S65B, QA1S68B, QA1S6ADP+A1S6 □ B*6	
	A シリーズ電源ユニット不要タイプ*3	QA6ADP+A5 □ B	
	A シリーズ電源ユニット装着タイプ*3	QA65B, QA68B, QA6ADP+A6 □ B	
使用可能な増設ケーブル	QC05B, QC06B, QC12B, QC30B, QC50B, QC100B		
使用可能な電源ユニット	Q シリーズ電源ユニット	Q61P-A1, Q61P-A2, Q61P, Q61P-D, Q62P, Q63P, Q64P, Q64PN	
	AnS シリーズ電源ユニット*3	A1S61PN, A1S62PN, A1S63P	
	A シリーズ電源ユニット*3	A61P, A61PN, A62P, A63P, A61PEU, A62PEU	

- *1 組合せ可能な CPU ユニットと装着位置については、46 ページ 3.2.2 項を参照してください。
- *2 モーション CPU を使用する場合は、本体 OS ソフトウェアをインストールしてください。OS の形名とバージョンについてはモーション CPU のマニュアルを参照してください。
- *3 プロセス CPU、ユニバーサルモデルプロセス CPU を含むマルチ CPU システムでは使用できません。(P.187 ページ 付 3)
- *4 QA1S51B には、増設ケーブルコネクタ (OUT) がないため、QA6 □ B, QA6ADP+A5 □ B/A6 □ B と混在できません。
- *5 増設ベースユニットに QA1S6 □ B を使用する場合は、QA6ADP+A5 □ B/A6 □ B は接続できません。
- *6 QA1S6ADP+A1S5 □ B/A1S6 □ B を使用した場合は、最大増設段数が増設 1 段になります。また、最大入出力ユニット装着数は、20- (CPU 設定数) になります。

(b) 注意事項

- 増設ベースユニット QA1S5 □ B, QA1S6 □ B, QA1S6ADP+A1S5 □ B/A1S6 □ B, QA6 □ B, QA6ADP+A5 □ B/A6 □ B は、ハイパフォーマンスモデル QCPU を AnS/A シリーズのユニットの管理 CPU に設定した場合に増設可能です。(P.187 ページ 付 3)
- ユニットを「最大入出力ユニット装着数」を超えて装着すると、“SP.UNIT LAY ERR.” (エラーコード: 2124) になります。
- 「CPU 設定数」は、PC パラメータの “マルチ CPU 設定” の “CPU 台数” で設定した CPU ユニットの台数を示します。
- 3 スロット占有の C 言語コントローラユニットを使用した場合、最大入出力ユニット装着数は 40 ページ 3.2.1 項 (1) (a) の表に記載されている値より 2 少ない値になります。
- パソコン CPU ユニットは 2 スロット占有します。そのため、パソコン CPU ユニットを使用した場合、最大入出力ユニット装着数は、40 ページ 3.2.1 項 (1) (a) の表に記載している値より 1 少ない値になります。

(2) 電源二重化基本ベースユニット使用時 (Q3 □ RB 使用時)

(a) 使用可能なユニット，増設段数，ユニット装着数

項目	内容		
使用可能な CPU 台数	4 台		
使用可能な CPU ユニ ット * 1	ハイパフォーマンスモデル QCPU	Q02(H)CPU, Q06HCPU, Q12HCPU, Q25HCPU	機能バージョン B
	プロセス CPU	Q02PHCPU, Q06PHCPU, Q12PHCPU, Q25PHCPU	機能バージョンによる制約なし
	ユニバーサルモデル QCPU	Q03UD(E)CPU, Q03UDVCPU, Q04UD(E)HCPU, Q04UDVCPU, Q04UDPVCPU, Q06UD(E)HCPU, Q06UDVCPU, Q06UDPVCPU, Q10UD(E)HCPU, Q13UD(E)HCPU, Q13UDVCPU, Q13UDPVCPU, Q20UD(E)HCPU, Q26UD(E)HCPU, Q26UDVCPU, Q26UDPVCPU, Q50UDEHCPU, Q100UDEHCPU	機能バージョンによる制約なし
	C 言語コントローラユニット	Q24DHCCPU-V	• QnUDVCPU と組み合わせる場合は、シ リアル No. の上 5 桁が “14122” 以降 が使用可能。 • QnUDPVCPU と組み合わせる場合は、 シリアル No. の上 5 桁が “15051” 以 降が使用可能。
		Q24DHCCPU-LS	機能バージョンによる制約なし
	最大増設段数	増設 7 段	
最大入出力 ユニット装着数	65 - (CPU 設定数)		
使用可能な基本 ベースユニット	Q38RB		
使用可能な増設 ベースユニット	Q シリーズ電源ユニット不要タイプ	Q52B, Q55B	
	二重化電源ユニット装着タイプ	Q68RB	
使用可能な増設 ケーブル	QC05B, QC06B, QC12B, QC30B, QC50B, QC100B		
使用可能な電源 ユニット	Q63RP, Q64RP (1 つの電源二重化ベースユニット上で Q63RP と Q64RP は混在可能)		

* 1 組合せ可能な CPU ユニットと装着位置については，46 ページ 3.2.2 項を参照してください。

(b) 注意事項

- ユニットを「最大入出力ユニット装着数」を超えて装着すると，“SP.UNIT LAY ERR.”（エラーコード：2124）になります。
- 「CPU 設定数」は，PC パラメータの “マルチ CPU 設定” の “CPU 台数” で設定した CPU ユニットの台数を示します。
- 3 スロット占有の C 言語コントローラユニットを使用した場合，最大入出力ユニット装着数は 42 ページ 3.2.1 項 (2) (a) の表に記載されている値より 2 少ない値になります。

(3) スリムタイプ基本ベースユニット使用時 (Q3 □ SB 使用時)

(a) 使用可能なユニット, 増設段数, ユニット装着数

項目	内容		
使用可能な CPU 台数	3 台		
使用可能な CPU ユニ ット*1	ハイパフォーマンスモデル QCPU	Q02(H)CPU, Q06HCPU, Q12HCPU, Q25HCPU	機能バージョン B
	ユニバーサルモデル QCPU	Q03UD(E)CPU, Q03UDVCPU, Q04UD(E)HCPU, Q04UDVCPU, Q06UD(E)HCPU, Q06UDVCPU, Q10UD(E)HCPU, Q13UD(E)HCPU, Q13UDVCPU, Q20UD(E)HCPU, Q26UD(E)HCPU, Q26UDVCPU, Q50UDEHCPU, Q100UDEHCPU	機能バージョンによる制約なし
	C 言語コントローラユニット	Q06CCPU-V-H01	 使用する C 言語コントローラ ユニットのマニュアル
		Q06CCPU-V, Q06CCPU-V-B	<ul style="list-style-type: none">• Q03UDECPU, Q04UDEHCPU, Q06UDEHCPU, Q13UD(E)HCPU, Q26UD(E)HCPU と組み合わせる場合 は、シリアル No. の上 5 桁が “10012” 以降が使用可能。• Q10UD(E)HCPU, Q20UD(E)HCPU, Q50UDEHCPU, Q100UDEHCPU と 組み合わせる場合は、シリアル No. の 上 5 桁が “10102” 以降が使用可能。• QnUDVCPU とは組合せ不可能。
		Q12DCCPU-V	QnUDVCPU と組み合わせる場合は、シ リアル No. の上 5 桁が “14122” 以降が 使用可能。
	最大増設段数	増設不可	
最大入出力 ユニット装着数	Q32SB	3 － (CPU 設定数)	
	Q33SB	4 － (CPU 設定数)	
	Q35SB	6 － (CPU 設定数)	
使用可能な基本 ベースユニット	Q32SB, Q33SB, Q35SB		
使用可能な電源 ユニット	Q61SP		

* 1 組合せ可能な CPU ユニットと装着位置については、46 ページ 3.2.2 項を参照してください。

(b) 注意事項

- スリムタイプ基本ベースユニットは、増設用ケーブルコネクタがありません。
増設ベースユニットの接続および GOT をバス接続できません。
- CPU ユニットの消費電流が電源ユニット (Q61SP) の定格出力電流を超えるため、CPU ユニットは 4 台装
着できません。
また、C 言語コントローラユニットを使用した場合、CPU ユニット 3 台は装着できません。
- 「CPU 設定数」は、PC パラメータの “マルチ CPU 設定” の “CPU 台数” で設定した CPU ユニットの台
数を示します。

(4) マルチ CPU 間高速基本ベースユニット使用時 (Q3 □ DB 使用時)

(a) 使用可能なユニット，増設段数，ユニット装着数

項目	内容			
使用可能な CPU 台数	4 台			
使用可能な CPU ユニット*1	ハイパフォーマンスモデル QCPU	Q02(H)CPU, Q06HCPU, Q12HCPU, Q25HCPU	・機能バージョン B ・1 号機がハイパフォーマンスモデル QCPU で、パソコン CPU ユニットと組み合わせて使用する場合は、機能バージョン B でシリアル No. の上 5 桁が“03051”以降が使用可能。	
	プロセス CPU	Q02PHCPU, Q06PHCPU, Q12PHCPU, Q25PHCPU	機能バージョンによる制約なし	
	ユニバーサルモデル QCPU	Q03UD(E)CPU, Q03UDVCPU, Q04UD(E)HCPU, Q04UDVCPU, Q04UDPVCPU, Q06UD(E)HCPU, Q06UDVCPU, Q06UDPVCPU, Q10UD(E)HCPU, Q13UD(E)HCPU, Q13UDVCPU, Q13UDPVCPU, Q20UD(E)HCPU, Q26UD(E)HCPU, Q26UDVCPU, Q26UDPVCPU, Q50UDEHCPU, Q100UDEHCPU	機能バージョンによる制約なし	
	C 言語コントローラユニット		Q06CCPU-V-H01	 使用する C 言語コントローラユニットのマニュアル
			Q06CCPU-V, Q06CCPU-V-B	・Q03UDECPU, Q04UDEHCPU, Q06UDEHCPU, Q13UD(E)HCPU, Q26UD(E)HCPU と組み合わせる場合は、シリアル No. の上 5 桁が“10012”以降が使用可能。 ・Q10UD(E)HCPU, Q20UD(E)HCPU, Q50UDEHCPU, Q100UDEHCPU と組み合わせる場合は、シリアル No. の上 5 桁が“10102”以降が使用可能。 ・QnUDVCPU, QnUDPVCPU とは組合せ不可能
			Q12DCCPU-V	・QnUDVCPU と組み合わせる場合は、シリアル No. の上 5 桁が“14122”以降が使用可能。 ・QnUDPVCPU とは組合せ不可能。
			Q24DHCCPU-V	・QnUDVCPU と組み合わせる場合は、シリアル No. の上 5 桁が“14122”以降が使用可能。 ・QnUDPVCPU と組み合わせる場合は、シリアル No. の上 5 桁が“15051”以降が使用可能。
			Q24DHCCPU-LS	機能バージョンによる制約なし
	パソコン CPU ユニット	PPC-CPU686(MS)-64, PPC-CPU686(MS)-128, PPC-CPU852(MS)-512	 使用するパソコン CPU ユニットのマニュアル ただし、QnUDVCPU, QnUDPVCPU とは組合せ不可能。	
	最大増設段数	増設 7 段		
最大入出力 ユニット装着数	65 - (CPU 設定数)			
使用可能な基本 ベースユニット	Q35DB, Q38DB, Q312DB			
使用可能な増設 ベースユニット	Q シリーズ電源ユニット不要タイプ	Q52B, Q55B		
	Q シリーズ電源ユニット装着タイプ	Q63B, Q65B, Q68B, Q612B		
使用可能な 増設ケーブル	QC05B, QC06B, QC12B, QC30B, QC50B, QC100B			

項目	内容
使用可能な電源ユニット	Q61P-A1, Q61P-A2, Q61P, Q61P-D, Q62P, Q63P, Q64P, Q64PN

* 1 組合せ可能な CPU ユニットと装着位置については、46 ページ 3.2.2 項を参照してください。

(b) 注意事項

- ユニットを「最大入出力ユニット装着数」を超えて装着すると、“SP.UNIT LAY ERR.”（エラーコード：2124）になります。
- 「CPU 設定数」は、PC パラメータの“マルチ CPU 設定”の“CPU 台数”で設定した CPU ユニットの台数を示します。
- 3 スロット占有の C 言語コントローラユニットを使用した場合、最大入出力ユニット装着数は 40 ページ 3.2.1 項 (1) (a) の表に記載されている値より 2 少ない値になります。
- パソコン CPU ユニットは 2 スロット占有します。そのため、パソコン CPU ユニットを使用した場合、最大入出力ユニット装着数は、44 ページ 3.2.1 項 (4) (a) の表に記載している値より 1 少ない値になります。

3.2.2 CPU ユニットの組合せと装着位置

1号機がハイパフォーマンスモデル QCPU またはプロセス CPU の場合の、CPU ユニットの組合せと装着位置を示します。

なお、使用する基本ベースユニットによって装着できる CPU ユニットが異なります。(ページ 40 ページ 3.2.1 項)

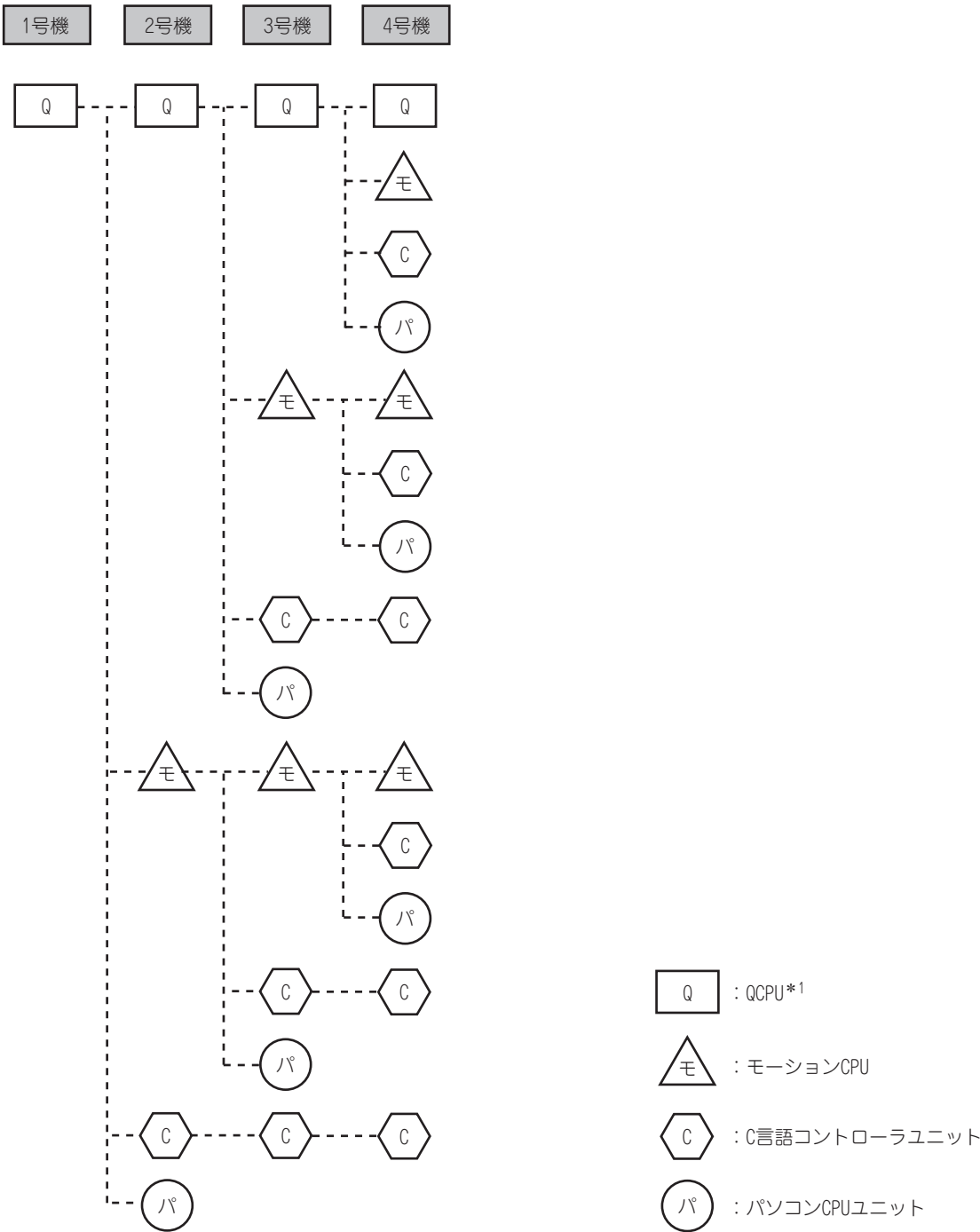
(1) CPU ユニットの組合せ

1号機 CPU ユニット	2号機以降の CPU ユニットの装着可能台数							最大装着数 (1号機を 含む)
	ハイパフォーマンス モデル QCPU, プロセス CPU, ユニバーサルモデル QCPU * 1 * 2 * 5 * 6 * 7 * 8	モーション CPU		C 言語コントローラ ユニット * 3 * 4 * 7		パソコン CPU ユニット * 3 * 6 * 8		
		Q172CPUN(-T), Q173CPUN(-T), Q172HCPU(-T), Q173HCPU(-T) * 2 * 4	Q172DCPU (-S1), Q173DCPU (-S1), Q172DSCPU, Q173DSCPU	Q06CCPU -V-H01 * 5	Q06CCPU -V, Q06CCPU -V-B, Q12DCCP U-V	Q24DHC CPU-V, Q24DHC CPU-LS	PPC- CPU686(MS)- 64, PPC-CPU686 (MS)-128	
ハイパフォー マンスモデル QCPU	0 ~ 3	0 ~ 3	組合せ不可能	0 ~ 3		0 ~ 1	0 ~ 1	4
プロセス CPU	0 ~ 3	0 ~ 3	組合せ不可能	組合せ不 可能	0 ~ 3	0 ~ 1	0 ~ 1	4

- * 1 Q00UCPU, Q01UCPU, Q02UCPU は、2号機以降に装着できません。
- * 2 ユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く) とモーション CPU(Q172CPUN(-T), Q173CPUN(-T), Q172HCPU(-T), Q173HCPU(-T)) は、同時に装着できません。
- * 3 C 言語コントローラユニットとパソコン CPU ユニットは、同時に装着できません。
- * 4 C 言語コントローラユニット (Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS) とモーション CPU (Q172CPUN(-T), Q173CPUN(-T), Q172HCPU(-T), Q173HCPU(-T)) は、同時に装着できません。
- * 5 プロセス CPU またはユニバーサルモデル QCPU を、C 言語コントローラユニットと同時に装着する場合、Q06CCPU-V-H01 は使用できません。
- * 6 ユニバーサルモデル QCPU とパソコン CPU ユニット (PPC-CPU686(MS)-64, PPC-CPU686(MS)-128) は、同時に使用できません。PPC-CPU852(MS)-512 を使用してください。
- * 7 QnUDVCPU, QnUDPVCPU と C 言語コントローラユニット (Q06CCPU-V, Q06CCPU-V-B) は、同時に装着できません。
また、QnUDPVCPU と C 言語コントローラユニット (Q12DCCPU-V) は、同時に装着できません。
- * 8 QnUDVCPU, QnUDPVCPU とパソコン CPU ユニットは、同時に装着できません。

(2) CPU ユニットの装着位置

マルチ CPU システムにおける、CPU ユニットの装着位置の組合せを示します。



* 1 1号機の「QCPU」は、ハイパフォーマンスモデル QCPU、プロセス CPU を示しています。
2号機以降の「QCPU」は、ハイパフォーマンスモデル QCPU、プロセス CPU、ユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く) を示しています。

(a) ハイパフォーマンスモデル QCPU, プロセス CPU の装着位置

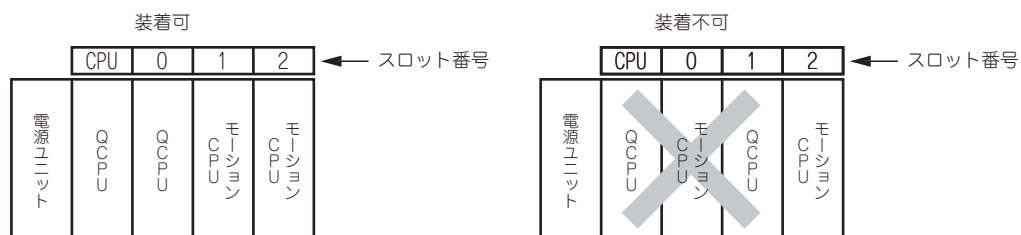
ハイパフォーマンスモデル QCPU / プロセス CPU は、基本ベースユニットの CPU スロット（電源ユニットの右隣のスロット）から順に詰めてスロット 2 までに最大 4 台装着できます。

(b) ユニバーサルモデル QCPU の装着位置

ユニバーサルモデル QCPU は、基本ベースユニットのスロット 0 からスロット 2 までに最大 3 台装着できます。

(c) モーション CPU の装着位置

モーション CPU は、ハイパフォーマンスモデル QCPU / プロセス CPU の右側から順に詰めてスロット 2 までに最大 3 台装着できます。また、モーション CPU の右側には、モーション CPU / C 言語コントローラユニット / パソコン CPU ユニットのみに装着できます。



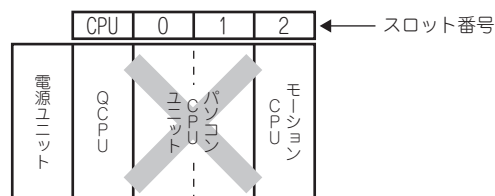
(d) C 言語コントローラユニットの装着位置

C 言語コントローラユニットは、基本ベースユニットのスロット 0 からスロット 2 までに最大 3 台装着できます。ただし、3 スロット占有のユニットの場合は 1 台のみです。

C 言語コントローラユニットの右側には、C 言語コントローラユニットのみに装着できます。

(e) パソコン CPU ユニットの装着位置

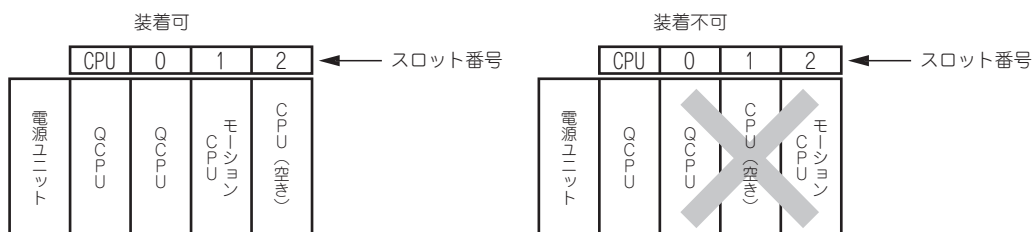
パソコン CPU ユニットの右端に 1 台のみ装着できます。（パソコン CPU ユニットの右側には、どの CPU ユニットも装着できません。）



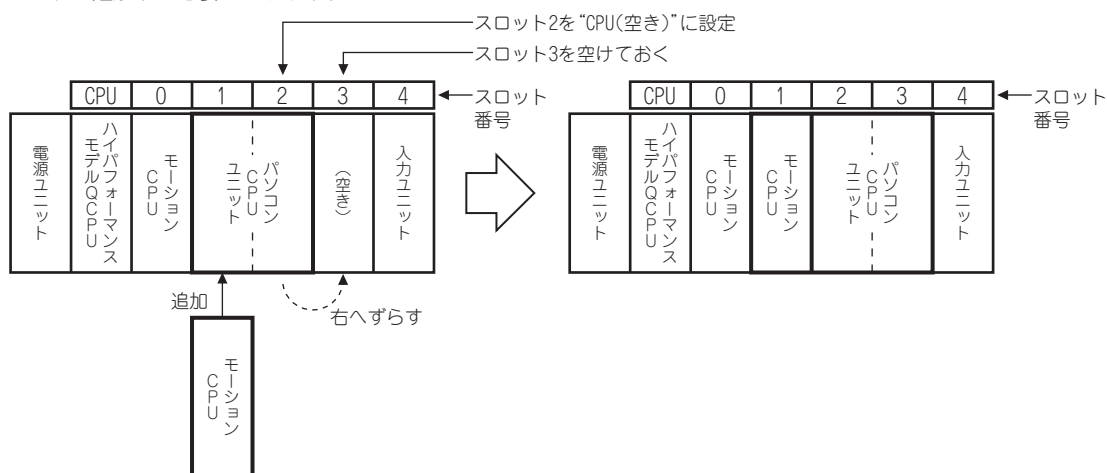
(f) “CPU（空き）” の設定

将来の CPU ユニット追加用として、空きスロットを設けることができます。PC パラメータの “マルチ CPU 設定” の “CPU 台数” で、空きスロットを含めた台数を設定し、“I/O 割付設定” で装着した CPU ユニットの右側のスロットから順に種別を “CPU（空き）” に設定します。

例 “マルチ CPU 設定” で “CPU 台数” を 4 台に設定し、2 台のハイパフォーマンスモデル QCPU と 1 台のモーション CPU を装着する場合
CPU スロットとスロット 0 にハイパフォーマンスモデル QCPU を、スロット 1 にモーション CPU を装着し、スロット 2 を “CPU（空き）” にします。

**Point**

ハイパフォーマンスモデル QCPU、プロセス CPU を使用する場合は、CPU ユニットと CPU ユニットの間には “CPU（空き）” を設定できません。そのため、C 言語コントローラユニット/パソコン CPU ユニットを使用しているシステムに CPU ユニットの追加する場合は、C 言語コントローラユニット/パソコン CPU ユニットの右端にずらして、CPU ユニットの追加する必要があります。



3.2.3 使用可能な入出力ユニットとインテリジェント機能ユニット

使用可能な入出力ユニットとインテリジェント機能ユニットを示します。

(1) 入出力ユニット，割込みユニット，インテリジェント機能ユニット

1号機にベーシックモデル QCPU を使用したシステムと同様です。(39 ページ 3.1.3 項 (1)，39 ページ 3.1.3 項 (2))

(2) オンラインユニット交換が可能なユニット


(a) 交換可能な入出力ユニット，インテリジェント機能ユニット

プロセス CPU を含むマルチ CPU システム構成では，オンラインユニット交換が可能です。
オンラインユニット交換が可能なユニットは，プロセス CPU が管理しているユニットです。
オンラインユニット交換が可能なユニットを示します。

ユニット種別		制約
入力ユニット		機能バージョンによる制限なし
出力ユニット		
入出力混合ユニット		
インテリジェント機能 ユニット	アナログーデジタル変換ユニット	機能バージョン C
	デジタルーアナログ変換ユニット	
	温度入力ユニット	
	温度調節ユニット	
	パルス入力ユニット	
	ロードセル入力ユニット	
	CT 入力ユニット	
	ループコントロールユニット	

(b) 使用可能な CPU ユニット

プロセス CPU でオンラインユニット交換を行う場合は，下記の CPU ユニットを使用してマルチ CPU システムを構築します。

CPU ユニット	形名	制約
ハイパフォーマンスモデル QCPU	Q02(H)CPU, Q06HCPU, Q12HCPU, Q25HCPU	シリアル No. 上 5 桁 “04012” 以降
プロセス CPU	Q02PHCPU, Q06PHCPU, Q12PHCPU, Q25PHCPU	機能バージョンによる制限なし
ユニバーサルモデル QCPU	Q03UD(E)CPU, Q03UDVCPU, Q04UD(E)HCPU, Q04UDVCPU, Q04UDPVCPU, Q06UD(E)HCPU, Q06UDVCPU, Q06UDPVCPU, Q10UD(E)HCPU, Q13UD(E)HCPU, Q13UDVCPU, Q13UDPVCPU, Q20UD(E)HCPU, Q26UD(E)HCPU, Q26UDVCPU, Q26UDPVCPU, Q50UDEHCPU, Q100UDEHCPU	
モーション CPU	Q172CPUN(-T), Q173CPUN(-T), Q172HCPU(-T), Q173HCPU(-T)	バージョン A 以降
C 言語コントローラユニット	Q06CCPU-V, Q06CCPU-V-B, Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS	 使用する CPU ユニットのマニュアル
パソコン CPU ユニット	PPC-CPU686(MS)-64, PPC-CPU686(MS)-128, PPC-CPU852(MS)-512	

(3) 装着枚数に制約のあるユニット

68 ページ 3.5 節を参照してください。

(4) 管理ユニット，管理外ユニットのアクセス範囲

1 号機にベーシックモデル QCPU を使用したシステムと同様です。(☞ 39 ページ 3.1.3 項 (4))

3.3 1号機にユニバーサルモデル QCPU を使用したシステム

1号機にユニバーサルモデル QCPU を使用したシステム構成について説明します。

3.3.1 使用可能な CPU ユニット, ベースユニット, 電源ユニット, 増設ケーブル

使用可能な CPU ユニットや, CPU ユニットの装着数は, 使用する基本ベースユニットごとに異なります。

(1) マルチ CPU 間高速基本ベースユニット使用時 (Q3 □ DB 使用時) のシステム

(a) 使用可能なユニット, 増設段数, ユニット装着数

項目	内容		
使用可能な CPU 台数	4 台		
使用可能な CPU ユニット*1	ユニバーサルモデル QCPU	Q00UCPU, Q01UCPU, Q02UCPU Q03UD(E)CPU, Q03UDVCPU, Q04UD(E)HCPU, Q04UDVCPU, Q04UDPVCPU, Q06UD(E)HCPU, Q06UDVCPU, Q06UDPVCPU, Q10UD(E)HCPU, Q13UD(E)HCPU, Q13UDVCPU, Q13UDPVCPU, Q20UD(E)HCPU, Q26UD(E)HCPU, Q26UDVCPU, Q26UDPVCPU, Q50UDEHCPU, Q100UDEHCPU	1号機としてのみ使用可能*2 • 機能バージョンによる制約なし • パソコン CPU ユニットと組み合わせて使用する場合は, シリアル No. の上 5 桁が “09072” 以降が使用可能。
	ハイパフォーマンスモデル QCPU	Q02(H)CPU, Q06HCPU, Q12HCPU, Q25HCPU	機能バージョン B
	プロセス CPU	Q02PHCPU, Q06PHCPU, Q12PHCPU, Q25PHCPU	機能バージョンによる制約なし
	モーション CPU *6	Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU	 使用するモーション CPU のマニュアル
	C 言語コントローラユニット	Q06CCPU-V, Q06CCPU-V-B	<ul style="list-style-type: none"> • Q00UCPU, Q01UCPU, Q02UCPU と組み合わせる場合は, シリアル No. の上 5 桁が “10102” 以降が使用可能。 • Q03UDECPU, Q04UDEHCPU, Q06UDEHCPU, Q13UD(E)HCPU, Q26UD(E)HCPU と組み合わせる場合は, シリアル No. の上 5 桁が “10012” 以降が使用可能。 • Q10UD(E)HCPU, Q20UD(E)HCPU, Q50UDEHCPU, Q100UDEHCPU と組み合わせる場合は, シリアル No. の上 5 桁が “10102” 以降が使用可能。 • QnUDVCPU, QnUDPVCPU とは組合せ不可能。
		Q12DCCPU-V	<ul style="list-style-type: none"> • QnUDVCPU と組み合わせる場合は, シリアル No. の上 5 桁が “14122” 以降が使用可能。 • QnUDPVCPU とは組合せ不可能。
		Q24DHCCPU-V	<ul style="list-style-type: none"> • QnUDVCPU と組み合わせる場合は, シリアル No. の上 5 桁が “14122” 以降が使用可能。 • QnUDPVCPU と組み合わせる場合は, シリアル No. の上 5 桁が “15051” 以降が使用可能。
		Q24DHCCPU-LS	機能バージョンによる制約なし

項目	内容		
使用可能な CPU ユニット * 1	パソコン CPU ユニット	PPC-CPU852(MS)-512	<ul style="list-style-type: none">• Q00UCPU, Q01CPU と組み合わせる場合は、ドライバ S/W (PPC-DRV-02) のバージョン 1.03 以降が使用可能。• Q02CPU と組み合わせる場合は、ドライバ S/W (PPC-DRV-02) のバージョン 1.01 以降が使用可能。• Q03UDCPU, Q04UDHCPU, Q06UDHCPU と組み合わせる場合は、ドライバ S/W (PPC-DRV-02) のバージョン 1.01 以降が使用可能。• Q03UDECPU, Q04UDEHCPU, Q06UDEHCPU, Q13UD(E)HCPU, Q26UD(E)HCPU と組み合わせる場合は、ドライバ S/W (PPC-DRV-02) のバージョン 1.02 以降が使用可能。• Q10UDEHCPU, Q20UDEHCPU, Q50UDEHCPU, Q100UDEHCPU と組み合わせる場合は、ドライバ S/W (PPC-DRV-02) のバージョン 1.03 以降が使用可能。• QnUDVCPU, QnUDPVCPU とは組合せ不可能。
最大増設段数	増設 7 段 (Q00UCPU, Q01UCPU, Q02UCPU 使用時: 増設 4 段)		
最大入出力ユニット 装着数	65 - (CPU 設定数) (Q00UCPU, Q01UCPU 使用時: 25 - (CPU 設定数), Q02UCPU 使用時: 37 - (CPU 設定数))		
使用可能な基本ベースユニット	Q35DB, Q38DB, Q312DB		
使用可能な増設ベースユニット	Q シリーズ電源ユニット不要タイプ	Q52B, Q55B	
	Q シリーズ電源ユニット装着タイプ	Q63B, Q65B, Q68B, Q612B	
	AnS シリーズ電源ユニット不要タイプ * 3 * 5	QA1S51B, QA1S6ADP+A1S5 □ B * 7	
	AnS シリーズ電源ユニット装着タイプ * 3 * 4	QA1S65B, QA1S68B, QA1S6ADP+A1S6 □ B * 7	
	A シリーズ電源ユニット不要タイプ* 3	QA6ADP+A5 □ B	
	A シリーズ電源ユニット装着タイプ* 3	QA65B, QA68B, QA6ADP+A6 □ B	
使用可能な増設ケーブル	QC05B, QC06B, QC12B, QC30B, QC50B, QC100B		
使用可能な電源ユニット	Q シリーズ電源ユニット	Q61P-A1, Q61P-A2, Q61P, Q62P, Q63P, Q64P, Q64PN	
	AnS シリーズ電源ユニット* 3	A1S61PN, A1S62PN, A1S63P	
	A シリーズ電源ユニット* 3	A61P, A61PN, A62P, A63P, A61PEU, A62PEU	

- * 1 組合せ可能な CPU ユニットと装着位置については、60 ページ 3.3.2 項を参照してください。
- * 2 Q00UCPU, Q01UCPU, Q02UCPU を、1 号機として使用した場合、2 号機まで装着可能です。2 号機に装着可能な CPU ユニットは、下記のいずれかです。

CPU ユニット	形名
C 言語コントローラユニット	Q06CCPU-V, Q06CCPU-V-B, Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS
パソコン CPU ユニット	PPC-CPU852(MS)-512

- * 3 シリアル No. の上 5 桁が “13102” 以降のユニバーサルモデル QCPU を、AnS/A シリーズのユニットの管理 CPU に設定した場合に増設可能です。
また、プロセス CPU、ユニバーサルモデルプロセス CPU を含むマルチ CPU システムでは使用できません。
(187 ページ 付 3)
- * 4 QA1S6 □ B を使用する場合は、QA6ADP+A5 □ B/A6 □ B を接続できません。
- * 5 QA1S51B には、増設ケーブルコネクタ (OUT) がないため、QA6 □ B, QA6ADP+A5 □ B/A6 □ B と混在できません。
- * 6 モーション CPU を使用する場合は、本体 OS ソフトウェアをインストールしてください。OS の形名とバージョンについてはモーション CPU のマニュアルを参照してください。
- * 7 QA1S6ADP+A1S5 □ B/A1S6 □ B を使用した場合は、最大増設段数が増設 1 段になります。また、最大入出力ユニット装着数は、20- (CPU 設定数) になります。

(b) 注意事項

- ユニットを「最大入出力ユニット装着数」を超えて装着すると, “SP.UNIT LAY ERR.” (エラーコード: 2124) になります。
- 「CPU設定数」は, PCパラメータの“マルチCPU設定”の“CPU台数”で設定したCPUユニットの台数を示します。
- 3スロット占有のC言語コントローラユニットを使用した場合, 最大入出力ユニット装着数は52ページ3.3.1項(1)(a)の表に記載されている値より2少ない値になります。
- パソコンCPUユニットは2スロット占有します。そのため, パソコンCPUユニットを使用した場合, 最大入出力ユニット装着数は, 52ページ3.3.1項(1)(a)の表に記載している値より1少ない値になります。

(2) 基本ベースユニット使用時 (Q3 □ B 使用時) のシステム


(a) 使用可能なユニット, 増設段数, ユニット装着数

項目	内容		
使用可能な CPU 台数	4 台		
使用可能な CPU ユニット * 1	ユニバーサルモデル QCPU	Q00UCPU, Q01UCPU, Q02UCPU * 2	1 号機としてのみ使用可能
		Q03UD(E)CPU, Q03UDVCPU, Q04UD(E)HCPU, Q04UDVCPU, Q04UDPVCPU, Q06UD(E)HCPU, Q06UDVCPU, Q06UDPVCPU, Q10UD(E)HCPU, Q13UD(E)HCPU, Q13UDVCPU, Q13UDPVCPU, Q20UD(E)HCPU, Q26UD(E)HCPU, Q26UDVCPU, Q26UDPVCPU, Q50UDEHCPU, Q100UDEHCPU	<ul style="list-style-type: none"> 機能バージョンによる制約なし パソコンCPUユニットと組み合わせて使用する場合は、シリアル No. の上 5 桁が "09072" 以降が使用可能。
	ハイパフォーマンスモデル QCPU	Q02(H)CPU, Q06HCPU, Q12HCPU, Q25HCPU	機能バージョン B
	プロセス CPU	Q02PHCPU, Q06PHCPU, Q12PHCPU, Q25PHCPU	機能バージョンによる制約なし
	モーション CPU	Q172CPUN(-T), Q173CPUN(-T), Q172HCPU(-T), Q173HCPU(-T)	 使用するモーション CPU のマニュアル ただし、Q00UCPU, Q01UCPU, Q02UCPU とのみ組合せ可能。
	C 言語コントローラユニット	Q06CCPU-V, Q06CCPU-V-B	<ul style="list-style-type: none"> Q00UCPU, Q01UCPU, Q02UCPU と組み合わせる場合は、シリアル No. の上 5 桁が "10102" 以降が使用可能。 Q03UDECPU, Q04UDEHCPU, Q06UDEHCPU, Q13UD(E)HCPU, Q26UD(E)HCPU と組み合わせる場合は、シリアル No. の上 5 桁が "10012" 以降が使用可能。 Q10UD(E)HCPU, Q20UD(E)HCPU, Q50UDEHCPU, Q100UDEHCPU と組み合わせる場合は、シリアル No. の上 5 桁が "10102" 以降が使用可能。 QnUDVCPU, QnUDPVCPU とは組合せ不可能。
		Q12DCCPU-V	<ul style="list-style-type: none"> QnUDVCPU と組み合わせる場合は、シリアル No. の上 5 桁が "14122" 以降が使用可能。 QnUDPVCPU とは組合せ不可能。
		Q24DHCCPU-V	<ul style="list-style-type: none"> QnUDVCPU と組み合わせる場合は、シリアル No. の上 5 桁が "14122" 以降が使用可能。 QnUDPVCPU と組み合わせる場合は、シリアル No. の上 5 桁が "15051" 以降が使用可能。
		Q24DHCCPU-LS	機能バージョンによる制約なし

項目	内容		
使用可能な CPU ユニット * 1	パソコン CPU ユニット	PPC-CPU852(MS)-512	<ul style="list-style-type: none">• Q00UCPU, Q01CPU と組み合わせる場合は、ドライバ S/W（PPC-DRV-02）のバージョン 1.03 以降が使用可能。• Q02CPU と組み合わせる場合は、ドライバ S/W（PPC-DRV-02）のバージョン 1.01 以降が使用可能。• Q03UDCPU, Q04UDHCPU, Q06UDHCPU と組み合わせる場合は、ドライバ S/W（PPC-DRV-02）のバージョン 1.01 以降が使用可能。• Q03UDECPU, Q04UDEHCPU, Q06UDEHCPU, Q13UD(E)HCPU, Q26UD(E)HCPU と組み合わせる場合は、ドライバ S/W（PPC-DRV-02）のバージョン 1.02 以降が使用可能。• Q10UDEHCPU, Q20UDEHCPU, Q50UDEHCPU, Q100UDEHCPU と組み合わせる場合は、ドライバ S/W（PPC-DRV-02）のバージョン 1.03 以降が使用可能。• QnUDVCPU, QnUDPVCPU とは組合せ不可能。
最大増設段数	増設 7 段（Q00UCPU, Q01UCPU, Q02UCPU 使用時：増設 4 段）		
最大入出力ユニット装着数	65 －（CPU 設定数） （Q00UCPU, Q01UCPU 使用時：25 －（CPU 設定数）、Q02UCPU 使用時：37 －（CPU 設定数））		
使用可能な基本ベースユニット	Q33B, Q35B, Q38B, Q312B		
使用可能な増設ベースユニット	Q シリーズ電源ユニット不要タイプ	Q52B, Q55B	
	Q シリーズ電源ユニット装着タイプ	Q63B, Q65B, Q68B, Q612B	
	AnS シリーズ電源ユニット不要タイプ * 3 * 5	QA1S51B, QA1S6ADP+A1S5 □ B * 6	
	AnS シリーズ電源ユニット装着タイプ * 3 * 4	QA1S65B, QA1S68B, QA1S6ADP+A1S6 □ B * 6	
	A シリーズ電源ユニット不要タイプ* 3	QA6ADP+A5 □ B	
	A シリーズ電源ユニット装着タイプ* 3	QA65B, QA68B, QA6ADP+A6 □ B	
使用可能な増設ケーブル	QC05B, QC06B, QC12B, QC30B, QC50B, QC100B		
使用可能な電源ユニット	Q シリーズ電源ユニット	Q61P-A1, Q61P-A2, Q61P, Q62P, Q63P, Q64P, Q64PN	
	AnS シリーズ電源ユニット* 3	A1S61PN, A1S62PN, A1S63P	
	A シリーズ電源ユニット* 3	A61P, A61PN, A62P, A63P, A61PEU, A62PEU	

- * 1 組合せ可能な CPU ユニットと装着位置については、60 ページ 3.3.2 項を参照してください。
- * 2 Q00UCPU, Q01UCPU, Q02UCPU を、1 号機として使用した場合、3 号機まで装着可能です。
2 号機と 3 号機に装着可能な CPU ユニットは、下記のとおりです。

CPU ユニット	形名
モーション CPU	Q172CPUN(-T), Q173CPUN(-T), Q172HCPU(-T), Q173HCPU(-T)
C 言語コントローラユニット	Q06CCPU-V, Q06CCPU-V-B, Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS
パソコン CPU ユニット	PPC-CPU852(MS)-512

- * 3 シリアル No. の上 5 桁が“13102”以降のユニバーサルモデル QCPU を、AnS/A シリーズのユニットの管理 CPU に設定した場合に増設可能です。
また、プロセス CPU, ユニバーサルモデルプロセス CPU を含むマルチ CPU システムでは使用できません。
( 187 ページ 付 3)
- * 4 QA1S6 □ B を使用する場合は、QA6ADP+A5 □ B/A6 □ B を接続できません。
- * 5 QA1S51B には、増設ケーブルコネクタ (OUT) がないため、QA6 □ B, QA6ADP+A5 □ B/A6 □ B と混在できません。
- * 6 QA1S6ADP+A1S5 □ B/A1S6 □ B を使用した場合は、最大増設段数が増設 1 段になります。また、最大入出力ユニット装着数は、20- (CPU 設定数) になります。

(b) 注意事項

- ユニットを「最大入出力ユニット装着数」を超えて装着すると，“SP.UNIT LAY ERR.”（エラーコード：2124）になります。
- 「CPU設定数」は、PCパラメータの“マルチCPU設定”の“CPU台数”で設定したCPUユニットの台数を示します。
- 3スロット占有のC言語コントローラユニットを使用した場合、最大入出力ユニット装着数は55ページ3.3.1項(2)(a)の表に記載されている値より2少ない値になります。
- パソコンCPUユニットは2スロット占有します。そのため、パソコンCPUユニットを使用した場合、最大入出力ユニット装着数は、55ページ3.3.1項(2)(a)の表に記載している値より1少ない値になります。

(3) 電源二重化基本ベースユニット使用時（Q3 □ RB 使用時）のシステム

(a) 使用可能なユニット，増設段数，ユニット装着数

項目	内容		
使用可能な CPU 台数	4 台		
使用可能な CPU ユニット * 1	ユニバーサルモデル QCPU	Q00UCPU, Q01UCPU, Q02UCPU * 2	1 号機としてののみ使用可能
		Q03UD(E)CPU, Q03UDVCPU, Q04UD(E)HCPU, Q04UDVCPU, Q04UDPVCPU, Q06UD(E)HCPU, Q06UDVCPU, Q06UDPVCPU, Q10UD(E)HCPU, Q13UD(E)HCPU, Q13UDVCPU, Q13UDPVCPU, Q20UD(E)HCPU, Q26UD(E)HCPU, Q26UDVCPU, Q26UDPVCPU, Q50UDEHCPU, Q100UDEHCPU	機能バージョンによる制約なし
	ハイパフォーマンスモデル QCPU	Q02(H)CPU, Q06HCPU, Q12HCPU, Q25HCPU	機能バージョン B
	プロセス CPU	Q02PHCPU, Q06PHCPU, Q12PHCPU, Q25PHCPU	機能バージョンによる制約なし
	C 言語コントローラユニット	Q24DHCCPU-V	・ QnUDVCPU と組み合わせる場合は、シリアル No. の上 5 桁が “14122” 以降が使用可能。 ・ QnUDPVCPU と組み合わせる場合は、シリアル No. の上 5 桁が “15051” 以降が使用可能。
		Q24DHCCPU-LS	機能バージョンによる制約なし
最大増設段数	増設 7 段 (Q00UCPU, Q01UCPU, Q02UCPU 使用時：増設 4 段)		
最大入出力ユニット装着数	65 - (CPU 設定数) (Q00UCPU, Q01UCPU 使用時：25 - (CPU 設定数), Q02UCPU 使用時：37 - (CPU 設定数))		
使用可能な基本ベースユニット	Q38RB		
使用可能な増設ベースユニット	Q シリーズ電源ユニット不要タイプ	Q52B, Q55B	
	二重化電源ユニット装着タイプ	Q68RB	
使用可能な増設ケーブル	QC05B, QC06B, QC12B, QC30B, QC50B, QC100B		
使用可能な電源ユニット	Q63RP, Q64RP (1 つの電源二重化ベースユニット上で Q63RP と Q64RP は混在可能)		

* 1 組合せ可能な CPU ユニットと装着位置については，60 ページ 3.3.2 項を参照してください。

* 2 Q00UCPU, Q01UCPU, Q02UCPU を，1 号機として使用した場合，2 号機まで装着可能です。
2 号機に装着可能な CPU ユニットは，下記のとおりです。

CPU ユニット	形名
C 言語コントローラユニット	Q24DHCCPU-V, Q24DHCCPU-LS

(b) 注意事項

- ユニットの「最大入出力ユニット装着数」を超えて装着すると，“SP.UNIT LAY ERR.”（エラーコード：2124）になります。
- 「CPU 設定数」は，PC パラメータの “マルチ CPU 設定” の “CPU 台数” で設定した CPU ユニットの台数を示します。
- 3 スロット占有の C 言語コントローラユニットを使用した場合，最大入出力ユニット装着数は 55 ページ 3.3.1 項 (2) (a) の表に記載されている値より 2 少ない値になります。

(4) スリムタイプ基本ベースユニット使用時 (Q3 □ SB 使用時) のシステム

(a) 使用可能なユニット, 増設段数, ユニット装着数

項目	内容		
使用可能な CPU 台数	3 台		
使用可能な CPU ユニット* 1	ユニバーサルモデル QCPU	Q00UCPU, Q01UCPU, Q02UCPU * 2	1 号機としてのみ使用可能
		Q03UD(E)CPU, Q03UDVCPU, Q04UD(E)HCPU, Q04UDVCPU, Q06UD(E)HCPU, Q06UDVCPU, Q10UD(E)HCPU, Q13UD(E)HCPU, Q13UDVCPU, Q20UD(E)HCPU, Q26UD(E)HCPU, Q26UDVCPU, Q50UDEHCPU, Q100UDEHCPU	機能バージョンによる制約なし
	ハイパフォーマンスモデル QCPU	Q02(H)CPU, Q06HCPU, Q12HCPU, Q25HCPU	機能バージョン B
	C 言語コントローラユニット	Q06CCPU-V, Q06CCPU-V-B	<ul style="list-style-type: none">• Q00UCPU, Q01UCPU, Q02UCPU と組み合わせる場合は, シリアル No. の上 5 桁が “10102” 以降が使用可能。• Q03UDECPU, Q04UDEHCPU, Q06UDEHCPU, Q13UD(E)HCPU, Q26UD(E)HCPU と組み合わせる場合は, シリアル No. の上 5 桁が “10012” 以降が使用可能。• Q10UD(E)HCPU, Q20UD(E)HCPU, Q50UDEHCPU, Q100UDEHCPU と組み合わせる場合は, シリアル No. の上 5 桁が “10102” 以降が使用可能。• QnUDVCPU とは組合せ不可能。
		Q12DCCPU-V	QnUDVCPU と組み合わせる場合は, シリアル No. の上 5 桁が “14122” 以降が使用可能。
最大増設段数	増設不可		
最大入出力ユニット装着数	Q32SB	3 - (CPU 設定数)	
	Q33SB	4 - (CPU 設定数)	
	Q35SB	6 - (CPU 設定数)	
使用可能な基本ベースユニット	Q32SB, Q33SB, Q35SB		
使用可能な電源ユニット	Q61SP		

- * 1 組合せ可能な CPU ユニットと装着位置については, 60 ページ 3.3.2 項を参照してください。
- * 2 Q00UCPU, Q01UCPU, Q02UCPU を, 1 号機として使用した場合, 2 号機まで装着可能です。2 号機に装着可能な CPU ユニットは, 下記のいずれかです。

CPU ユニット	形名
C 言語コントローラユニット	Q06CCPU-V, Q06CCPU-V-B, Q12DCCPU-V

(b) 注意事項

- スリムタイプ基本ベースユニットは, 増設用ケーブルコネクタがありません。
増設ベースユニットの接続および GOT をバス接続できません。
- CPU ユニットの消費電流が電源ユニット (Q61SP) の定格出力電流を超えるため, CPU ユニットは 4 台装着できません。
- 「CPU 設定数」は, PC パラメータの “マルチ CPU 設定” の “CPU 台数” で設定した CPU ユニットの台数を示します。

3.3.2 CPU ユニットの組合せと装着位置

1号機がユニバーサルモデル QCPU の場合の、CPU ユニットの組合せと装着位置を示します。

なお、使用する基本ベースユニットによって装着できる CPU ユニットが異なります。(52 ページ 3.3.1 項)

(1) CPU ユニットの組合せ

1号機 CPU ユニット	2号機以降の CPU ユニットの装着可能台数								最大装着数 (1号機を含む)
	ハイパフォーマンスモデル QCPU, プロセス CPU, ユニバーサルモデル QCPU * 2 * 5 * 6	モーション CPU		C 言語コントローラ ユニット * 1 * 5			パソコン CPU ユニット * 1 * 6		
		Q172CPUN (-T), Q173CPUN (-T), Q172HCPU (-T), Q173HCPU (-T) * 3	Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU * 4	Q06CCPU- V-H01	Q06CCPU- V, Q06CCPU- V-B, Q12DCCPU- V, Q24DHCCP U-V	Q24DHC CPU-V, Q24DHC CPU-LS	PPC-CPU686 (MS)-64, PPC-CPU686 (MS)-128	PPC- CPU852 (MS)-512	
Q00UCPU Q01UCPU Q02UCPU	組合せ不可能	0 ~ 1	組合せ不可能	組合せ不可能	0 ~ 1	0 ~ 1	組合せ不可能	0 ~ 1	3
上記以外のユニ バーサルモデル QCPU	0 ~ 3	組合せ不可能	0 ~ 3	組合せ不可能	0 ~ 3	0 ~ 1	組合せ不可能	0 ~ 1	4

* 1 C 言語コントローラユニットとパソコン CPU ユニットは、同時に装着できません。

* 2 Q00UCPU, Q01UCPU, Q02UCPU は、2号機以降に装着できません。

* 3 C 言語コントローラユニット (Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS) とは同時に装着できません。

* 4 Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU を使用する場合、同時に装着できる CPU ユニットは下記ユニットのみとなります。

・ユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く)

・C 言語コントローラユニット (Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS)

* 5 QnUDVCP, QnUDPVCP と C 言語コントローラユニット (Q06CCPU-V, Q06CCPU-V-B) は、同時に装着できません。

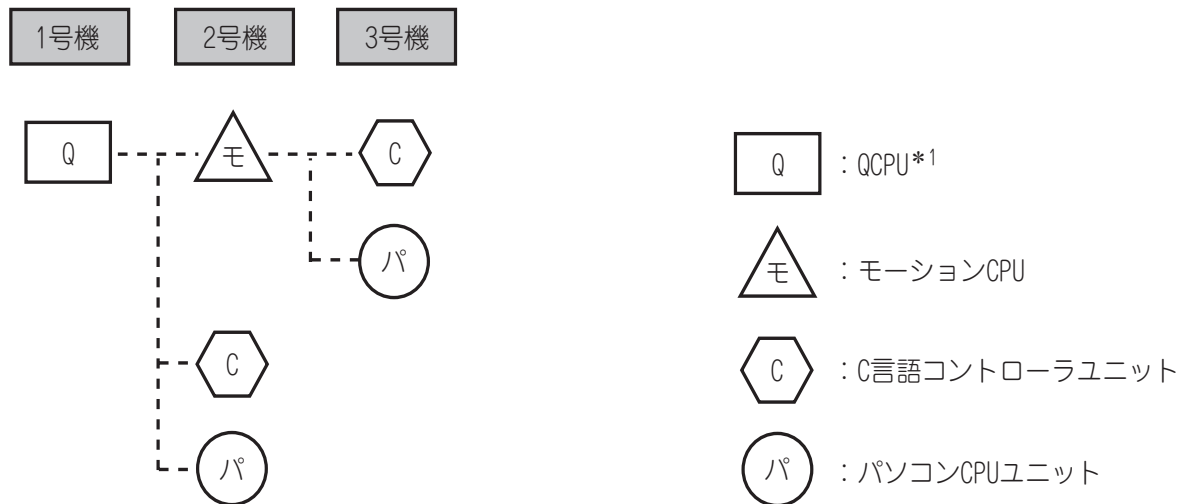
また、QnUDPVCP と C 言語コントローラユニット (Q12DCCPU-V) は、同時に装着できません。

* 6 QnUDVCP, QnUDPVCP とパソコン CPU ユニットは、同時に装着できません。

(2) CPU ユニットの装着位置

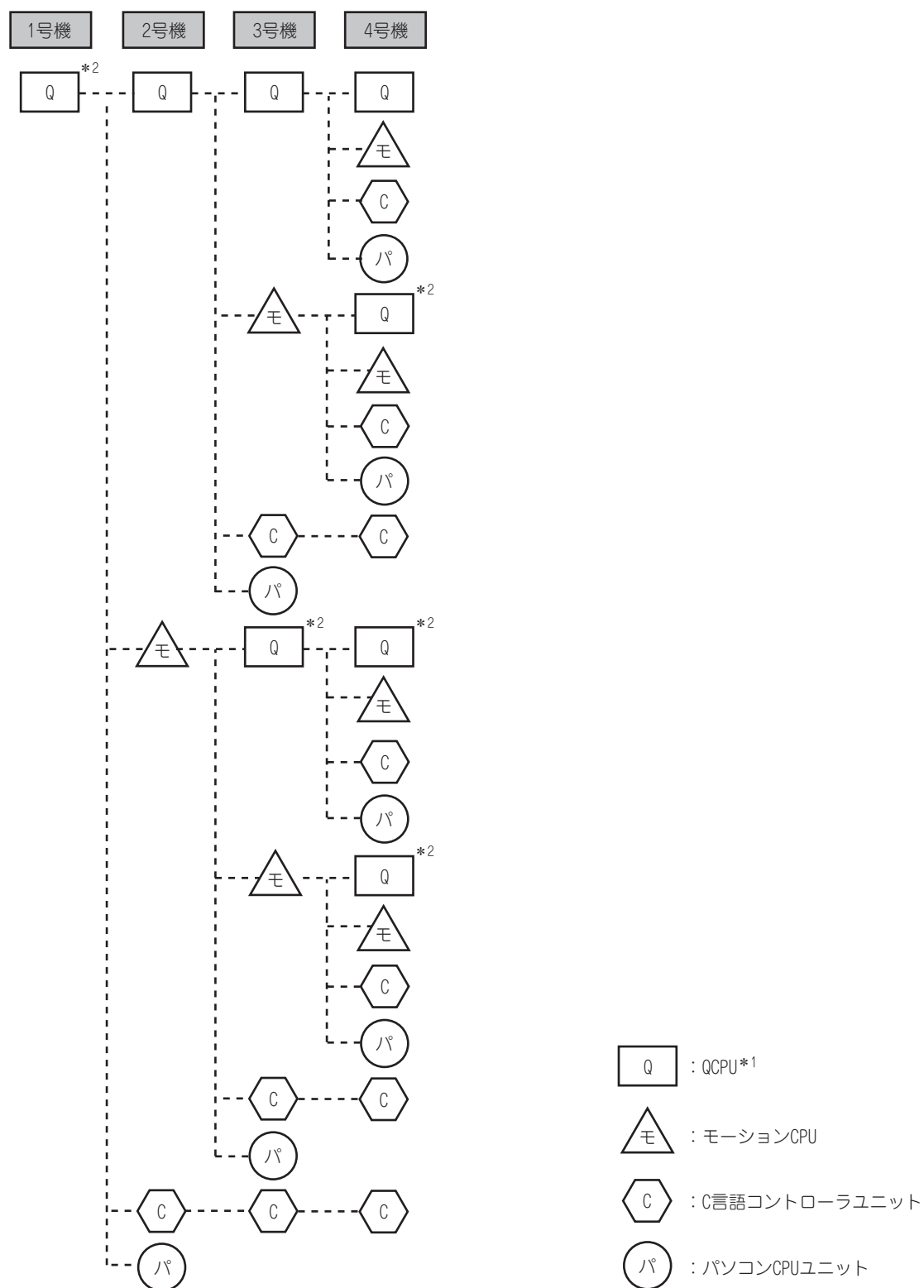
マルチ CPU システムにおける、CPU ユニットの装着位置の組合せを示します。

- 1号機に Q00UCPU, Q01UCPU, Q02UCPU を装着時



* 1 Q00UCPU, Q01UCPU, Q02UCPU を示しています。

- 1号機に Q00UCPU, Q01UCPU, Q02UCPU 以外を装着時



- * 1 1号機の「QCPU」は、ユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く) を示しています。
2号機以降の「QCPU」は、ハイパフォーマンスモデル QCPU, プロセス CPU, ユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く) を示しています。
- * 2 ユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く) のみを示しています。

(a) ユニバーサルモデル QCPU の装着位置

Q00UCPU, Q01UCPU, Q02UCPU は, CPU スロット (電源ユニットの右隣のスロット) に 1 台のみ装着できます。

Q00UCPU, Q01UCPU, Q02UCPU 以外は, 基本ベースユニットの CPU スロット (電源ユニットの右隣のスロット) からスロット 2 までに最大 4 台装着できます。

(b) ハイパフォーマンスモデル QCPU, プロセス CPU の装着位置

Q00UCPU, Q01UCPU, Q02UCPU 使用時, ハイパフォーマンスモデル QCPU, プロセス CPU を装着できません。

Q00UCPU, Q01UCPU, Q02UCPU 以外を使用時, ハイパフォーマンスモデル QCPU, プロセス CPU は, 基本ベースユニットのスロット 0 からスロット 2 までに最大 3 台装着できます。

(c) モーション CPU の装着位置

Q00UCPU, Q01UCPU, Q02UCPU 使用時, モーション CPU は, スロット 0 に 1 台のみ装着できます。

Q00UCPU, Q01UCPU, Q02UCPU 以外を使用時, モーション CPU は, 基本ベースユニットのスロット 0 からスロット 2 までに最大 3 台装着できます。

また, モーション CPU の右側には, ユニバーサルモデル QCPU / モーション CPU / C 言語コントローラユニット / パソコン CPU ユニットののみ装着できます。

(d) C 言語コントローラユニットの装着位置

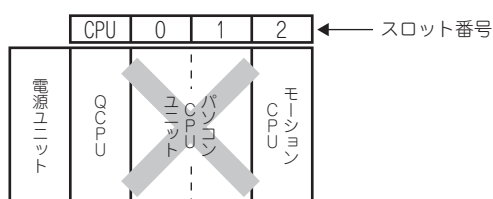
Q00UCPU, Q01UCPU, Q02UCPU 使用時, C 言語コントローラユニットは, CPU ユニットの右端に 1 台のみ装着できます。

Q00UCPU, Q01UCPU, Q02UCPU 以外を使用時, C 言語コントローラユニットは, 下記 CPU ユニットの右側に最大 3 台まで装着できます。ただし, 3 スロット占有のユニットの場合は 1 台のみです。

- ハイパフォーマンスモデル QCPU
- プロセス CPU
- ユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く)
- C 言語コントローラユニット
- モーション CPU (Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU)

(e) パソコン CPU ユニットの装着位置

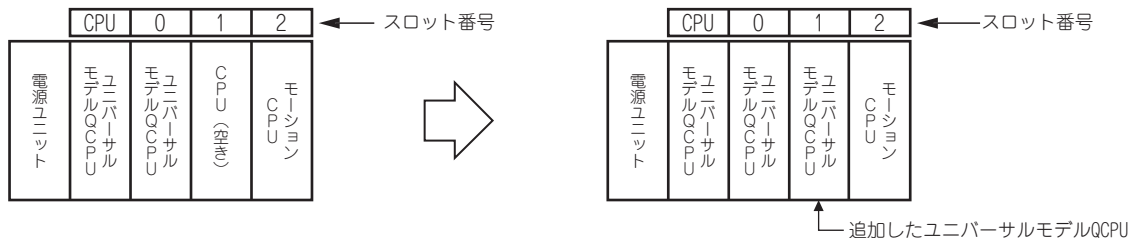
パソコン CPU ユニットの右端に 1 台のみ装着できます。(パソコン CPU ユニットの右側には, どの CPU ユニットも装着できません。)



(f) “CPU (空き)” の設定

将来の CPU ユニット追加用として、空きスロットを設けることができます。PC パラメータの “マルチ CPU 設定” の “CPU 台数” で、空きスロットを含めた台数を設定し、“I/O 割付設定” で空にしたいスロットの種別を “CPU (空き)” に設定します。

例 CPU ユニットと CPU ユニットの間に “CPU (空き)” を設定する場合



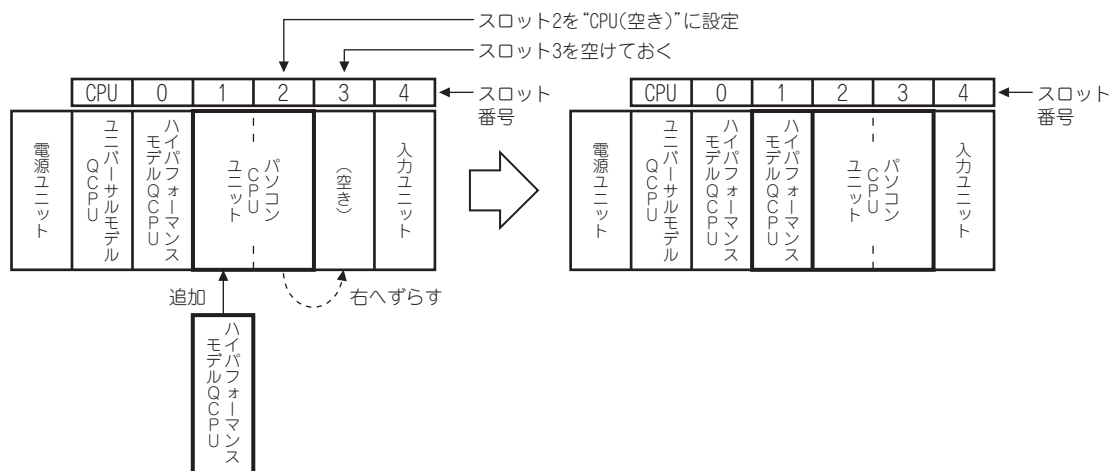
Point

ユニバーサルモデル QCPU は、CPU ユニットと CPU ユニットの間にも“CPU（空き）”を設定できます。そのため、将来 CPU ユニットを追加する場合でも、追加する CPU ユニットの機種番号が変わらないため、プログラムを変更する必要がありません。

ただし、下記 CPU ユニットを使用する場合は、CPU ユニットの左側に “CPU（空き）” を設定できません。

- ・ハイパフォーマンスモデル QCPU
- ・プロセス CPU

そのため、C 言語コントローラユニット／パソコン CPU ユニットを使用しているシステムに、ハイパフォーマンスモデル QCPU を追加する場合は、C 言語コントローラユニット／パソコン CPU ユニットの右端にずらして、CPU ユニットの追加する必要があります。



3.3.3 使用可能な入出力ユニットとインテリジェント機能ユニット

使用可能な入出力ユニットとインテリジェント機能ユニットは、1号機にハイパフォーマンスモデル QCPU、プロセス CPU を使用したシステムと同様です。(図 50 ページ 3.2.3 項)

3.4 使用可能なソフトウェア

マルチ CPU システムで使用可能なソフトウェアを示します。

(1) 使用可能な GX Works2, GX Developer, PX Developer


マルチ CPU システムで使用可能な GX Works2, GX Developer, PX Developer のバージョンを示します。

QCPU		バージョン		
		GX Works2	GX Developer	PX Developer
ベーシックモデル QCPU		Version 1.11M 以降	Version 8.00A 以降	使用不可
ハイパフォーマンスモデル QCPU			Version 6.00A 以降	
プロセス CPU	Q02PHCPU, Q06PHCPU	Version 1.86Q 以降	Version 8.68W 以降	Version 1.18U 以降* 1
	Q12PHCPU, Q25PHCPU		Version 7.10L 以降	Version 1.00A 以降 * 1 * 2
ユニバーサルモデル QCPU	Q00UCPU, Q01UCPU	Version 1.11M 以降	Version 8.76E 以降	使用不可
	Q02UCPU, Q03UDCPU, Q04UDHCPU, Q06UDHCPU		Version 8.48A 以降	使用不可
	Q10UDHCPU, Q20UDHCPU		Version 8.76E 以降	使用不可
	Q13UDHCPU, Q26UDHCPU		Version 8.62Q 以降	使用不可
	Q03UDVCPU, Q04UDVCPU, Q06UDVCPU, Q13UDVCPU, Q26UDVCPU	Version 1.95Z 以降	使用不可	使用不可
	Q04UDPVCPU, Q06UDPVCPU, Q13UDPVCPU, Q26UDPVCPU	Version 1.492N 以降	使用不可	Version 1.38Q 以降
	Q03UDECPU, Q04UDEHCPU, Q06UDEHCPU, Q13UDEHCPU, Q26UDEHCPU	Version 1.11M 以降	Version 8.68W 以降	使用不可
	Q10UDEHCPU, Q20UDEHCPU		Version 8.76E 以降	使用不可
	Q50UDEHCPU, Q100UDEHCPU	Version 1.25B 以降	使用不可	使用不可

* 1 組み合わせて使用する GX Works2 は、Version 1.95Z 以降を使用してください。

* 2 組み合わせて使用する GX Developer は、Version 7.12N 以降を使用してください。

(2) 使用可能な GX Configurator

マルチ CPU システムで使用可能な GX Configurator のバージョンを示します。使用するインテリジェント機能ユニットにより使用可能な GX Configurator のバージョンが異なります。( 使用するインテリジェント機能ユニットのマニュアル)

(a) ベーシックモデル QCPU, ハイパフォーマンスモデル QCPU, プロセス CPU 使用時

品名	使用可能なバージョン		
	ベーシックモデル QCPU	ハイパフォーマンスモデル QCPU	プロセス CPU
GX Configurator-AD	Version 1.10L 以降	SW0D5C-QADU 20C 以降	Version 1.13P 以降
GX Configurator-DA		SW0D5C-QDAU 20C 以降	
GX Configurator-SC		SW0D5C-QSCU 20C 以降	
GX Configurator-CT		SW0D5C-QCTU 20C 以降	
GX Configurator-TI		Version 1.00A 以降	
GX Configurator-TC		SW0D5C-QCTU 00A 以降	
GX Configurator-FL		SW0D5C-QFLU 00A 以降	
GX Configurator-QP	Version 2.10L 以降	Version 2.00A 以降	Version 2.13P 以降
GX Configurator-PT	Version 1.10L 以降	Version 1.00A 以降	Version 1.13P 以降
GX Configurator-AS	Version 1.13P 以降	Version 1.13P 以降	Version 1.13P 以降
GX Configurator-MB	Version 1.08J 以降	Version 1.08J 以降	Version 1.08J 以降

(b) ユニバーサルモデル QCPU 使用時

品名	ユニバーサルモデル QCPU と組み合わせて使用可能なバージョン			
	Q02U/Q03UD/Q04UDH/ Q06UDHCPU 使用時	Q13UDH/Q26UDHCPU 使用時	Q03UDE/Q04UDEH/ Q06UDEH/Q13UDEH/ Q26UDEHCPU 使用時	Q00U/Q01U/Q10UDH/ Q20UDH/Q10UDEH/ Q20UDEHCPU 使用時
GX Configurator-AD	Version 2.05F 以降 ^{*1}	Version 2.05F 以降 ^{*2}	Version 2.05F 以降 ^{*3}	Version 2.05F 以降 ^{*4}
GX Configurator-DA	Version 2.06G 以降 ^{*1}	Version 2.06G 以降 ^{*2}	Version 2.06G 以降 ^{*3}	Version 2.06G 以降 ^{*4}
GX Configurator-SC	Version 2.12N 以降 ^{*1}	Version 2.12N 以降 ^{*2}	Version 2.17T 以降 ^{*3}	Version 2.17T 以降 ^{*4}
GX Configurator-CT	Version 1.25AB 以降 ^{*1}	Version 1.25AB 以降 ^{*2}	Version 1.25AB 以降 ^{*3}	Version 1.25AB 以降 ^{*4}
GX Configurator-TI	Version 1.24AA 以降 ^{*1}	Version 1.24AA 以降 ^{*2}	Version 1.24AA 以降 ^{*3}	Version 1.24AA 以降 ^{*4}
GX Configurator-TC	Version 1.23Z 以降 ^{*1}	Version 1.23Z 以降 ^{*2}	Version 1.23Z 以降 ^{*3}	Version 1.23Z 以降 ^{*4}
GX Configurator-FL	Version 1.23Z 以降 ^{*1}	Version 1.23Z 以降 ^{*2}	Version 1.23Z 以降 ^{*3}	Version 1.23Z 以降 ^{*4}
GX Configurator-QP	Version 2.25B 以降	Version 2.29F 以降	Version 2.30G 以降 ^{*5}	Version 2.32J 以降
GX Configurator-PT	Version 1.23Z 以降 ^{*1}	Version 1.23Z 以降 ^{*2}	Version 1.23Z 以降 ^{*3}	Version 1.23Z 以降 ^{*4}
GX Configurator-AS	Version 1.21X 以降 ^{*1}	Version 1.21X 以降 ^{*2}	Version 1.21X 以降 ^{*3}	Version 1.21X 以降 ^{*4}
GX Configurator-MB	Version 1.08J 以降 ^{*1}	Version 1.08J 以降 ^{*2}	Version 1.08J 以降 ^{*3}	Version 1.08J 以降 ^{*4}

* 1 GX Developer の Version 8.48A 以降をインストールすることで使用できます。

* 2 GX Developer の Version 8.62Q 以降をインストールすることで使用できます。

* 3 GX Developer の Version 8.68W 以降をインストールすることで使用できます。

* 4 GX Developer の Version 8.76E 以降をインストールすることで使用できます。

* 5 USB 接続で使用する場合のみ、Version 2.29F でも使用可能です。

3.5 システム構成上の注意事項

CPU ユニットでシステムを構成する上での制約について説明します。

(1) 装着枚数に制約のあるユニット

ユニットの種類により装着枚数や機能の制約があります。

モーション CPU, C 言語コントローラユニット, パソコン CPU ユニット 1 台あたりの装着枚数制限については, 使用する CPU ユニットのマニュアルを参照してください。

(a) ベーシックモデル QCPU 使用時

品名	形名	1 システムあたりの装着枚数制限	
CC-Link IE コントローラネットワークユニット	・QJ71GP21-SX ・QJ71GP21S-SX	4 枚まで（Q00CPU または Q01CPU1 台で管理できるのは 1 枚のみ）	合計 4 枚まで
MELSECNET/H ユニット	・QJ71LP21 ・QJ71BR11 ・QJ71LP21-25 ・QJ71LP21S-25 ・QJ71LP21G ・QJ71NT11B	4 枚まで（Q00CPU または Q01CPU1 台で管理できるのは、PC 間ネット 1 枚のみ）	
Ethernet インタフェースユニット	・QJ71E71 ・QJ71E71-B2 ・QJ71E71-B5 ・QJ71E71-100	1 枚のみ（QCPU でのみ管理可能）	
CC-Link システムマスタ・ローカルユニット	・QJ61BT11 ・QJ61BT11N	10 枚まで* ¹ （QCPU1 台で管理できるのは 2 枚まで）	
割込みユニット	・QI60	3 枚まで* ² （QCPU1 台で管理できるのは 1 枚のみ）	
高速入力ユニット（割込みユニット）* ⁴	・QX40H ・QX70H ・QX80H ・QX90H		
高速データロガーユニット	・QD81DL96	1 枚のみ（QCPU および C 言語コントローラで管理可能）	
高速データコミュニケーションユニット	・QJ71DC96	1 枚のみ（QCPU および C 言語コントローラで管理可能）	
GOT	・GOT-A900 シリーズ（バス接続時のみ）* ³ ・GOT1000 シリーズ（バス接続時のみ）* ³	5 台まで	

*¹ 機能バージョン B 以降品が使用可能です。

*² 割込みポイント設定を行っていない割込みユニットの枚数を示します。割込みポイント設定を行った場合は, 装着枚数に制限はありません。

*³ 使用できる GOT の形名については, GOT の接続マニュアルを参照してください。

*⁴ 機能切替えスイッチ (SW2) を OFF にして, 割込みユニットとして使用した場合の装着枚数です。

(b) ハイパフォーマンスモデル QCPU, プロセス CPU 使用時


品名	形名	1 システムあたりの装着枚数制限	
CC-Link IE コントローラネットワークユニット * 4	・ QJ71GP21-SX ・ QJ71GP21S-SX	2 枚まで	合計 4 枚まで
MELSECNET/H ユニット	・ QJ71LP21 ・ QJ71BR11 ・ QJ71LP21-25 ・ QJ71LP21S-25 ・ QJ71LP21G ・ QJ71NT11B	4 枚まで	
Ethernet インタフェースユニット	・ QJ71E71 ・ QJ71E71-B2 ・ QJ71E71-B5 ・ QJ71E71-100	4 枚まで	
CC-Link システムマスタ・ローカルユニット	・ QJ61BT11 ・ QJ61BT11N	制限なし * 1	
AnS シリーズ対応の特殊機能ユニット * 2	・ A1SJ71PT32-S3 ・ A1SJ71T32-S3	制限なし（ただし、自動リフレッシュ機能の設定不可）	
	・ A1SD51S ・ A1SD21-S1 ・ A1SJ71J92-S3（GET/PUT サービス使用時） ・ A1SJ71AP23Q ・ A1SJ71AR23Q ・ A1SJ71AT23BQ	合計 6 枚まで	
割込みユニット	・ A1SI61 * 2	1 枚のみ	
	・ QI60	4 枚まで（A1SI61 使用時は 3 枚まで。QCPU 1 台で管理できるのは 1 枚のみ）	
高速入力ユニット（割込みユニット） * 5	・ QX40H ・ QX70H ・ QX80H ・ QX90H		
高速データロガーユニット	・ QD81DL96	4 枚まで（QCPU および C 言語コントローラで管理可能で、QCPU または C 言語コントローラ 1 台で管理できるのは 1 枚のみ）	
高速データコミュニケーションユニット	・ QJ71DC96	4 枚まで（QCPU および C 言語コントローラで管理可能で、QCPU または C 言語コントローラ 1 台で管理できるのは 1 枚のみ）	
GOT	・ GOT-A900 シリーズ（バス接続時のみ） * 3 ・ GOT1000 シリーズ（バス接続時のみ） * 3	5 台まで	

* 1 CC-Link 用のネットワークパラメータを設定し、制御できるのは CPU1 台あたり下記枚数です。

・シリアル No. の上 5 桁が“08031”以前の CPU ユニット：4 枚まで

・シリアル No. の上 5 桁が“08032”以降の CPU ユニット：8 枚まで

CC-Link の専用命令でパラメータを設定する場合は装着枚数に制限はありません。

* 2 ハイパフォーマンスモデル QCPU を管理ユニットに設定した場合に、使用可能なユニットです。ただし、プロセス CPU と組み合わせた場合には使用できません。（ 187 ページ 付 3）

* 3 使用できる GOT の形名については、GOT の接続マニュアルを参照してください。

* 4 下記 CPU ユニットで使用できます。

・シリアル No. の上 5 桁が“09012”以降のハイパフォーマンスモデル QCPU

・シリアル No. の上 5 桁が“10042”以降のプロセス CPU

* 5 機能切替えスイッチ (SW2) を OFF にして、割込みユニットとして使用した場合の装着枚数です。

備 考

A シリーズのユニットを QA6 □ B , QA6ADP+A5 □ B/A6 □ B に装着して使用する場合は、下記マニュアルを参照してください。

📖 QA65B/QA68B 形増設ベースユニットユーザーズマニュアル


📖 QA6ADP 形 QA 変換アダプタユニットユーザーズマニュアル

AnS シリーズのユニットを QA1S6ADP+A1S5 □ B/A1S6 □ B に装着して使用する場合は、下記マニュアルを参照してください。

📖 QA1S6ADP 形 Q-AnS ベースユニット変換アダプタユーザーズマニュアル


(c) ユニバーサルモデル QCPU 使用時


品名	形名	1 システムあたりの装着枚数制限
CC-Link IE コントローラネットワークユニット* 4	<ul style="list-style-type: none"> • QJ71GP21-SX • QJ71GP21S-SX 	合計 4 枚まで Q00UCPU, Q01UCPU, Q02UCPU では, 1 台あたりの装着枚数制限は下記のとおりです。 <ul style="list-style-type: none"> • Q02UCPU : 合計 2 枚まで • Q00UCPU, Q01UCPU : 合計 1 枚まで
MELSECNET/H ユニット	<ul style="list-style-type: none"> • QJ71LP21 • QJ71BR11 • QJ71LP21-25 • QJ71LP21S-25 • QJ71LP21G • QJ71NT11B 	
CC-Link IE フィールドネットワークユニット	<ul style="list-style-type: none"> • QJ71GF11-T2 	制限なし * 6
Ethernet インタフェースユニット	<ul style="list-style-type: none"> • QJ71E71 • QJ71E71-B2 • QJ71E71-B5 • QJ71E71-100 	4 枚まで Q00UCPU, Q01UCPU, Q02UCPU では, 1 台あたりの装着枚数制限は下記のとおりです。 <ul style="list-style-type: none"> • Q02UCPU : 2 枚まで • Q00UCPU, Q01UCPU : 1 枚まで
CC-Link システムマスタ・ローカルユニット	<ul style="list-style-type: none"> • QJ61BT11 • QJ61BT11N 	制限なし * 1 * 5
AnS シリーズ対応の特殊機能ユニット * 8	<ul style="list-style-type: none"> • A1SJ71PT32-S3 • A1SJ71T32-S3 	制限なし (ただし, 自動リフレッシュ機能の設定不可)
	<ul style="list-style-type: none"> • A1SD51S • A1SD21-S1 • A1SJ71J92-S3 (GET/PUT サービス使用時) • A1SJ71AP23Q • A1SJ71AR23Q • A1SJ71AT23BQ 	合計 6 枚まで
割込みユニット	<ul style="list-style-type: none"> • A1SI61 * 8 	1 枚のみ
	<ul style="list-style-type: none"> • QI60 	4 枚まで* 3
高速入力ユニット (割込みユニット) * 7	<ul style="list-style-type: none"> • QX40H • QX70H • QX80H • QX90H 	
高速データロガーユニット* 9	<ul style="list-style-type: none"> • QD81DL96 	4 枚まで (QCPU および C 言語コントローラで管理可能で、QCPU または C 言語コントローラ 1 台で管理できるのは 1 枚のみ)
高速データコミュニケーションユニット	<ul style="list-style-type: none"> • QJ71DC96 	4 枚まで (QCPU および C 言語コントローラで管理可能で、QCPU または C 言語コントローラ 1 台で管理できるのは 1 枚のみ)
GOT	<ul style="list-style-type: none"> • GOT1000 シリーズ (バス接続時のみ) * 2 	5 台まで

- * 1 CC-Link 用のネットワークパラメータを設定し、制御できるのは CPU1 台 あたり下記枚数です。
 - ・ Q00UCPU, Q01UCPU : 2 枚まで
 - ・ Q02UCPU : 4 枚まで
 - ・ 上記以外 : 8 枚まで
 CC-Link の専用命令でパラメータを設定する場合は装着枚数に制限はありません。
- * 2 使用できる GOT の形名については、GOT の接続マニュアルを参照してください。
- * 3 割込みポインタ設定を行っていない割込みユニットの枚数を示します。
割込みポインタ設定を行った場合は、装着枚数に制限はありません。
- * 4 下記 CPU ユニットとのマルチ CPU システム構成時、CC-Link IE コントローラネットワークの 1 システムあたりの装着枚数制限は、2 枚までになります。
 - ・ ハイパフォーマンスモデル QCPU
 - ・ プロセス CPU
- * 5 機能バージョン B 以降品が使用可能です。
- * 6 CC-Link IE フィールドネットワーク用のネットワークパラメータを設定し、制御できるのは CPU1 台あたり下記枚数です。
 - ・ Q00UCPU, Q01UCPU : 2 枚まで
 - ・ Q02UCPU : 4 枚まで
 - ・ 上記以外 : 8 枚まで
 CC-Link IE フィールドネットワークの専用命令でパラメータを設定する場合は装着枚数に制限はありません。
- * 7 機能切替えスイッチ (SW2) を OFF にして、割込みユニットとして使用した場合の装着枚数です。
- * 8 シリアル No. の上 5 桁が “13102” 以降のユニバーサルモデル QCPU を管理ユニットに設定した場合に、使用可能なユニットです。ただし、プロセス CPU、ユニバーサルモデルプロセス CPU と組み合わせた場合には使用できません。
( 187 ページ 付 3)
- * 9 ユニバーサルモデル高速タイプ QCPU、ユニバーサルモデルプロセス CPU では、シリアル No. の上 5 桁が “14122” 以降の高速データロガーユニットのみ使用できます。


備考

A シリーズのユニットを QA6 □ B, QA6ADP+A5 □ B/A6 □ B に装着して使用する場合は制約事項については、下記マニュアルを参照してください。


 QA65B/QA68B 形増設ベースユニットユーザーズマニュアル

 QA6ADP 形 QA 変換アダプタユニットユーザーズマニュアル


AnS シリーズのユニットを QA1S6ADP+A1S5 □ B/A1S6 □ B に装着して使用する場合は制約事項については、下記マニュアルを参照してください。

 QA1S6ADP 形 Q-AnS ベースユニット変換アダプタユーザーズマニュアル

(2) ユニバーサルモデル QCPU 使用時に制約があるユニット

ユニバーサルモデル QCPU 使用時に制約があるユニットは、下記マニュアルを参照してください。
 QnUCPU ユーザーズマニュアル（機能解説・プログラム基礎編）

(3) 電源ユニット、ベースユニット、QCPU の組合せ

電源ユニット、ベースユニット、QCPU の組合せには制約があります。（ QCPU ユーザーズマニュアル（ハードウェア設計・保守点検編））

例 二重化電源ユニットは、電源二重化基本ベースユニット、電源二重化増設ベースユニットにのみ装着可能


(4) 機能バージョン A の QCPU 装着時の注意事項

機能バージョン A の QCPU でマルチ CPU システムを構築すると、エラーになります。QCPU でマルチ CPU システムを構築する場合は、機能バージョン B 以降の CPU ユニットを使用してください。

1 号機	1 号機以外	1 号機のエラー	1 号機以外のエラー
機能バージョン A の QCPU	機能バージョン A の QCPU	"UNIT VERIFY ERROR" (エラーコード：2000)	"SP.UNIT LAY ERROR" (エラーコード：2125)
機能バージョン A の QCPU	機能バージョン B の QCPU	"UNIT VERIFY ERROR" (エラーコード：2000)	"MULTI EXE.ERROR " (エラーコード：7010)
機能バージョン B の QCPU	機能バージョン A の QCPU	"MULTI EXE.ERROR" (エラーコード：7010)	"SP.UNIT LAY ERROR" (エラーコード：2125)

(5) 高速割込み機能使用時の注意事項

ハイパフォーマンスモデル QCPU, ユニバーサルモデル高速タイプ QCPU, ユニバーサルモデルプロセス CPU は、高速割込み機能を使用できます。

高速割込み定周期間隔を設定したパラメータを書き込んだ場合、使用できる機能などが一部制限されます。制限は CPU ユニットごとに異なります。( 使用する CPU ユニットのユーザーズマニュアル (機能解説・プログラム基礎編))

なお、シリアル No. の上 5 桁が “04011” 以前のハイパフォーマンスモデル QCPU は、“高速割込み定周期間隔” の設定を無視しますので、上記制約はありません。

(6) モーション CPU(Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU) 使用時の注意事項

Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU を使用する場合、基本ベースユニットは、マルチ CPU 間高速基本ベースユニットのみ使用できます。

ただし、モーション CPU 対応のモーションユニットは、マルチ CPU 間高速基本ベースユニットの-slot 0 ～ 2 に装着しないでください。

(7) GOT 接続時の注意事項

GOT は、下記シリーズが使用できます。

- GOT-A900 シリーズ*¹
- GOT-F900 シリーズ (Q モード対応基本 OS および通信ドライバのインストールが必要)*¹
- GOT1000 シリーズ

GOT800 シリーズ, A77GOT, A64GOT は使用できません。

*¹ ユニバーサルモデル QCPU は、GOT-A900 シリーズ, GOT-F900 シリーズが使用できません。

第4章 マルチ CPU システムの立上げ

マルチ CPU システムの運転までの手順について説明します。

4.1 運転までの手順

チェック欄

☐

機能分担の明確化

各CPUユニットで実行する制御、機能を明確にします。

☐

デバイス割付けの検討

デバイスの割付けを検討します。CPU共有メモリの自動リフレッシュを行う場合は、リフレッシュ点数を連続で確保します。

☞ 115 ページ 第6章

☐

使用するユニットの選択

マルチCPUシステムで使用するユニットを選択します。

☞ 30 ページ 第3章

☐

ユニットの装着

選択したユニットを基本ベースユニット、増設ベースユニットに装着します。

☞ 30 ページ 第3章

☐

シーケンサの電源ON

1号機をSTOP状態にし、シーケンサの電源をONします。



次ページへ



プログラミングツールの接続

プログラミングツールを起動しているパソコンと1号機を、ケーブルで接続します。*1



CPUユニットへの書き込み

パラメータおよびプログラムを、CPUユニットに書き込みます。
プログラミングツールの接続先設定で、対象CPUを選択することで、2号機以降にも書き込みます。

☞ 111 ページ 5.3 節



全号機をRUN

全号機をRUN状態にします。



1号機のリセット

1号機をリセットし、システム全体をリセットします。
リセット後に1号機をRUN状態にし、マルチCPUシステムの全号機でエラーが発生していないかを確認します。*2



デバッグ

各CPUユニットに対して、個別にマルチCPUシステムのデバッグを行います。

- * 1 パソコン CPU ユニットを使用している場合、パソコン CPU ユニットにプログラミングツールをインストールすることで、QCPU とプログラミングツールをバス経由で接続できます。プログラミングツールの“接続先設定”画面の“パソコン側 I/F”で、“Q シリーズバス”を選択します。
- * 2 エラーが発生している場合は、プログラミングツールでエラーの内容を確認し、処置してください。
CPU ユニットのエラーは、“PC 診断”から確認できます。
入出力ユニットやインテリジェント機能ユニットのエラーは、“システムモニタ”から確認できます。
(QCPU ユーザーズマニュアル (ハードウェア設計・保守点検編))

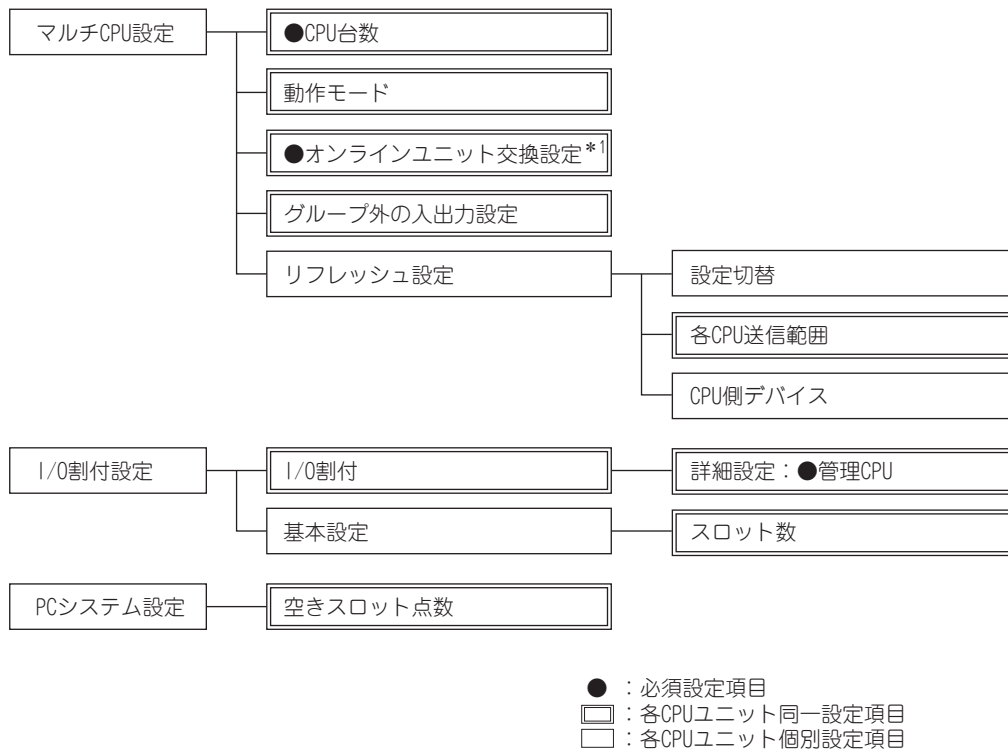
4.2 運転方法

ユニバーサルモデル QCPU の場合を例に、マルチ CPU システムの運転方法を説明します。

(1) マルチ CPU システムに必要なパラメータ

(a) ベーシックモデル QCPU, ハイパフォーマンスモデル QCPU, プロセス CPU

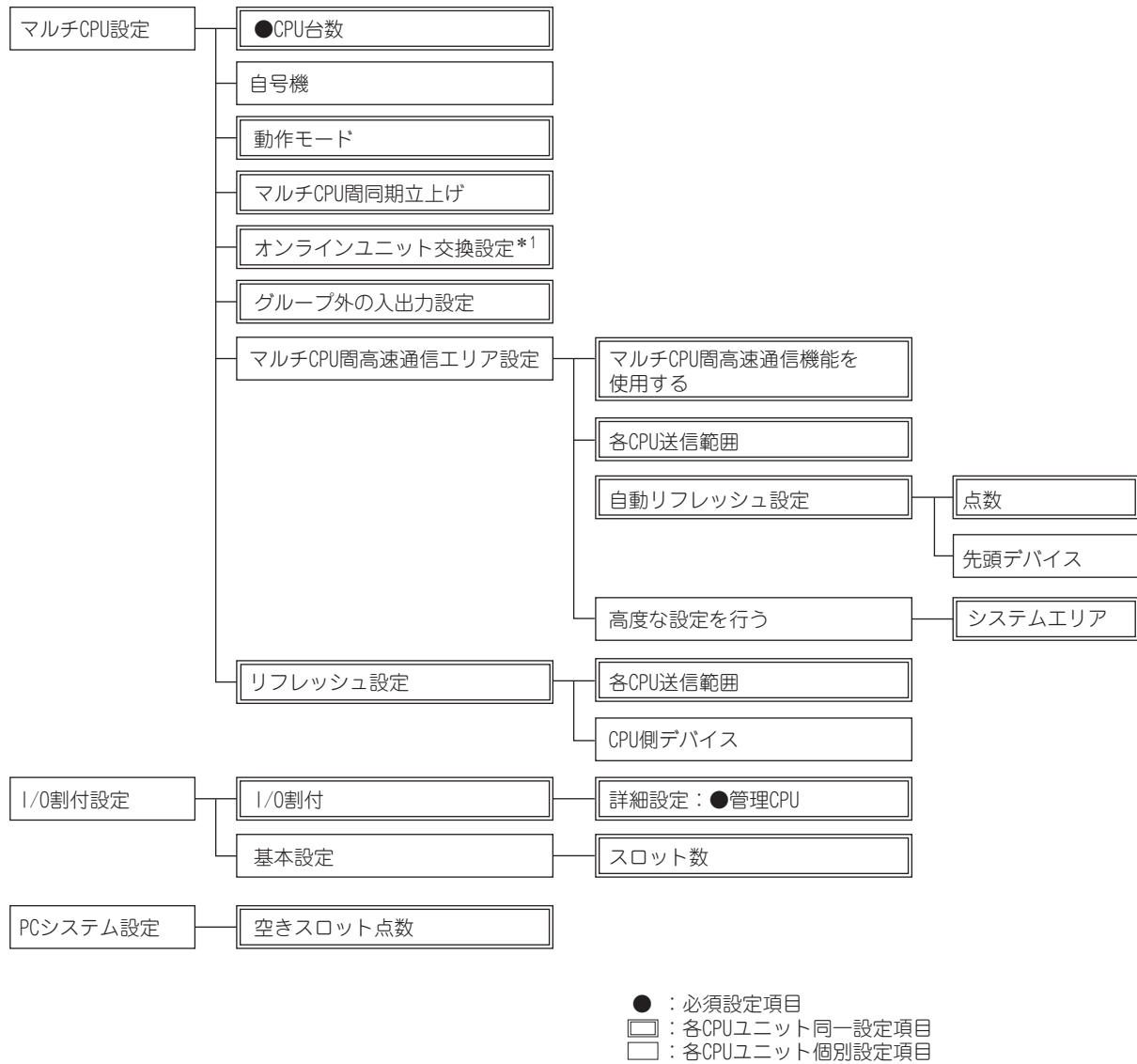
下記の「各 CPU ユニット同一設定項目」のパラメータは、一部を除きマルチ CPU システムで使用するすべての CPU ユニットで同一設定にする必要があります。(P. 171 ページ 付 1.1)



- * 1 ベーシックモデル QCPU は、オンラインユニット交換設定を設定できません。
 ハイパフォーマンスモデル QCPU は、オンラインユニット交換できませんが、他号機のプロセス CPU が管理するユニットでオンラインユニット交換する場合に設定します。

(b) ユニバーサルモデル QCPU

下記の「各 CPU ユニット同一設定項目」のパラメータは、一部を除きマルチ CPU システムで使用するすべての CPU ユニットで同一設定にする必要があります。(171 ページ 付 1.1)

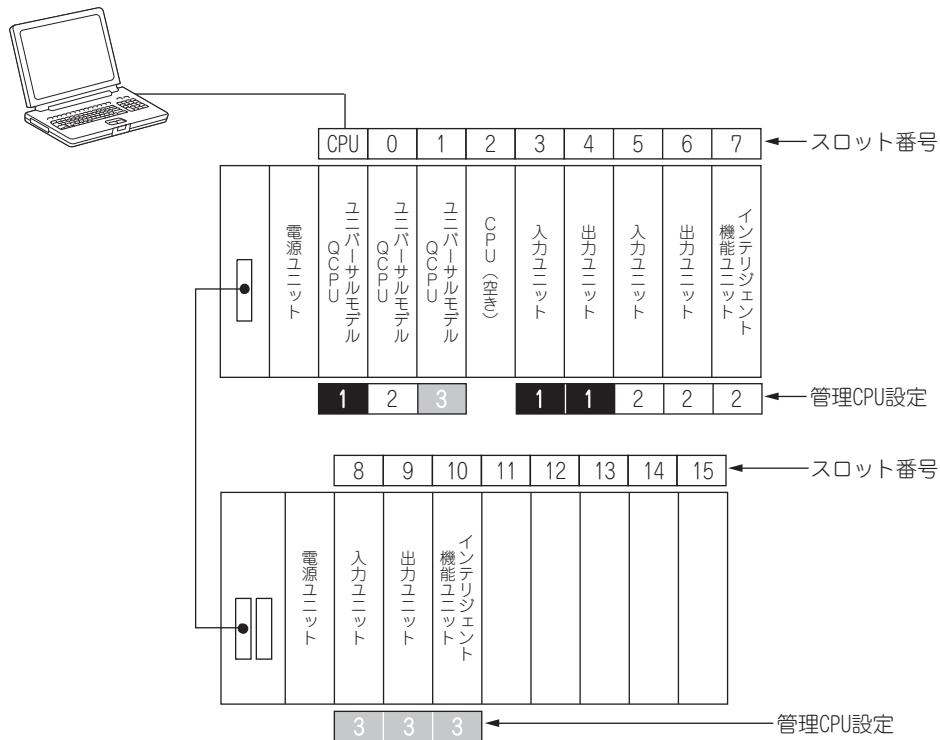


* 1 ユニバーサルモデル QCPU は、オンラインユニット交換できませんが、他号機のプロセス CPU が管理するユニットでオンラインユニット交換する場合に設定します。

4.2.1 システム構成例

下記のシステムを例に、マルチ CPU システムのパラメータの設定手順を示します。

■パソコン（プログラミングツール）



4.2.2 パラメータ設定

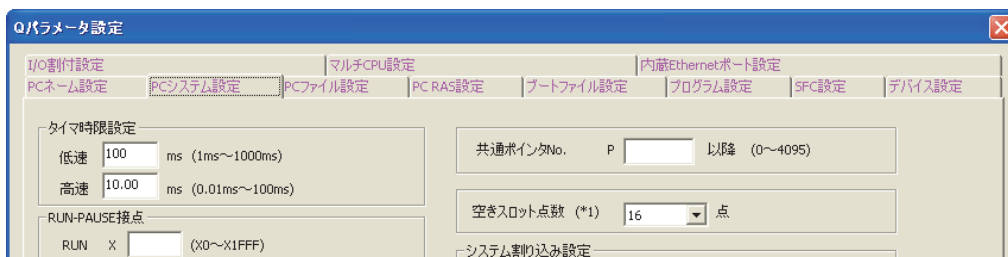
79 ページ 4.2.1 項のシステム構成における、パラメータ設定を示します。パラメータ設定は、プログラミングツールで行います。

- 77 ページ 4.2 節 (1) で「各 CPU ユニット同一設定項目」になっているパラメータは、マルチ CPU システムのすべての CPU ユニットで、同一の設定にしてください。
- パラメータの設定可否は、QCPU ごとに異なります。(77 ページ 4.2 節 (1))

(1) 新規作成の場合

1. PC パラメータの“PC システム設定”で、“空きスロット点数”を設定します。

プロジェクトウィンドウ ⇨ [パラメータ] ⇨ [PC パラメータ] ⇨ [PC システム設定] ⇨ “空きスロット点数”

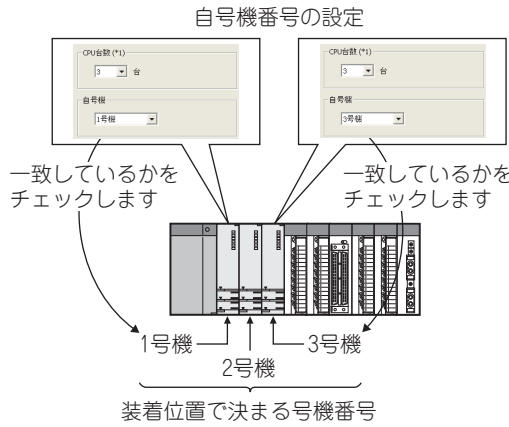


項目	内容	デフォルト値
空きスロット点数	空きスロット 1 つが占有する点数を設定します。	16 点

2. PC パラメータの“マルチ CPU 設定”で、マルチ CPU システムのパラメータを設定します。

プロジェクトウィンドウ ⇨ [パラメータ] ⇨ [PC パラメータ] ⇨ [マルチ CPU 設定]



項目	内容	デフォルト値
CPU 台数	マルチ CPU システムで、基本ベースユニットに装着する CPU ユニットの台数を設定します。なお、装着できる台数は 1 号機の CPU ユニットの、使用する基本ベースユニットにより異なります。(☞ 30 ページ 第 3 章) 本項目は、必ず設定してください。	1 台
自号機	<p>マルチ CPU システムの自号機番号チェックを行う場合に設定します。自号機番号チェックとは、本項目で設定した自号機番号と、実装の自号機番号が一致しているかのチェックです。</p>  <ul style="list-style-type: none"> “指定なし”を選択すると、マルチ CPU システムの自号機番号チェックは行いません。 自号機番号は、全号機設定する必要はありません。 マルチ CPU システムのすべての CPU ユニットで、“マルチ CPU 設定”を同一にする場合は、自号機番号設定を“指定なし”にします。自号機番号を“指定なし”にすると、マルチ CPU システムで使用するすべての CPU ユニットで、設定を共用できます。 <p>自号機番号チェックは、下記 CPU ユニット使用時に使用できます。</p> <ul style="list-style-type: none"> ユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く) モーション CPU (Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU) C 言語コントローラユニット (Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS) 	指定なし
動作モード	<p>停止エラー発生時に、全号機を停止させるか／続行させるかを選択します。1 号機以外の CPU ユニットが停止エラーになったとき、停止エラーになっていない他号機の動作を停止させたくない場合に設定します。たとえば、“2 号機のエラーで全号機停止”のチェックを外すと、2 号機の停止エラーが発生しても、他の号機は運転を続行します。1 号機の動作モードは変更できません。(☞ 101 ページ 4.6 節)</p>	2,3,4 号機のいずれの停止エラーでも全号機停止 (チェックあり)
マルチ CPU 間同期立上げ	<p>マルチ CPU システムで、各 CPU ユニットの立上り時間を同期させる場合に設定します。(☞ 167 ページ 6.5 節)</p> <p>本項目は、ユニバーサルモデル QCPU でのみ設定できます。また、下記の CPU ユニットを使用している号機は、マルチ CPU 間同期立上げのチェックをはずしてください。</p> <ul style="list-style-type: none"> ・ハイパフォーマンスモデル QCPU ・プロセス CPU ・C 言語コントローラユニット (Q06CCPU-V, Q06CCPU-V-B) ・パソコン CPU ユニット 	全号機同期立上げ (チェックあり)

項目	内容	デフォルト値
オンラインユニット交換設定	<p>(1) ベーシックモデル QCPU の場合 本項目は設定できません。</p> <p>(2) プロセス CPU の場合 オンラインユニット交換を行う場合にチェックを入れます。</p> <p>(3) ハイパフォーマンスモデル QCPU, ユニバーサルモデル QCPU の場合 プロセス CPU で、オンラインユニット交換を許可に設定している場合にチェックを入れます。ハイパフォーマンスモデル QCPU およびユニバーサルモデル QCPU が管理するユニットでは、オンラインユニット交換はできません。</p>	オンラインユニット交換 禁止（チェックなし）
グループ外の入出力設定	<p>他号機の管理している入出力ユニット、インテリジェント機能ユニットからの、入力 (X) や出力 (Y) を取り込む場合にチェックを入れます。</p> <ul style="list-style-type: none"> ・入力 (X) の取込み：☞ 104 ページ 5.2.1 項 ・出力 (Y) の取込み：☞ 106 ページ 5.2.2 項 	取り込まない (チェックなし)
マルチ CPU 間高速通信エリア設定	<p>CPU 共有メモリのマルチ CPU 間高速通信エリアを使用し、CPU ユニット間で自動でデータ通信する場合に設定します。</p> <p>本項目は、ユニバーサルモデル QCPU でのみ設定できます。 なお、マルチ CPU 間高速通信エリアを使用した通信には、使用可能な基本ベースユニットと CPU ユニットに条件があります。(☞ 134 ページ 6.1.2 項) 条件を満たしていない場合は、“通信エリア設定（リフレッシュ設定）”を使用してください。</p>	マルチ CPU 間高速通信 機能を使用する (チェックあり)
通信エリア設定（リフレッシュ設定）	CPU 共有メモリの自動リフレッシュエリアを使用し、CPU ユニット間で自動でデータ通信する場合に設定します。(☞ 121 ページ 6.1.1 項)	—

Point

“CPU 台数” は、実装されている CPU ユニットの台数に合わせてください。台数が合っていない場合は、エラーが発生します。

3. PC パラメータの “I/O 割付設定” で、装着するユニットの種別や点数を設定します。

プロジェクトウィンドウ⇒[パラメータ]⇒[PC パラメータ]⇒[I/O 割付設定]

Qパラメータ設定

PCネーム設定 | PCシステム設定 | PCファイル設定 | PC RAS設定 | ブートファイル設定 | プログラム設定 | SFC設定 | デバイス設定

I/O割付設定 | マルチCPU設定 | 内蔵Ethernetポート設定

I/O割付(*1)

No.	スロット	種別	形名	点数	先頭XY
0	CPU	1号機			3E00
1	CPU	2号機			3E10
2	CPU	3号機			3E20
3	CPU	CPU(空き)			3E30
4	3(*-3)	入力		16点	
5	4(*-4)	出力		16点	
6	5(*-5)	入力		16点	
7	6(*-6)	出力		16点	

先頭XYは未入力の場合PCが自動で割り付けます。
先頭XYが未入力の場合はチェックでエラーとならない場合があります。

基本設定(*1)

	ベース形名	電源ユニット形名	増設ケーブル形名	スロット数
基本				
増設1				
増設2				
増設3				
増設4				
増設5				
増設6				
増設7				

ベースモード
☒ 自動
☐ 詳細
8枚固定
12枚固定
形名選択

CSVファイル出力 | マルチCPUパラメータ適用 | PCデータ読出

(*1) マルチCPU時、同一設定にしてください。

項目	内容	デフォルト値
種別	<p>装着するユニットの種別を選択します。</p> <p>将来用として、CPU ユニットを装着する空きスロットを確保しておく場合は、“CPU（空き）” を選択します。</p> <p>なお、1 号機の CPU ユニットによって、“CPU（空き）” にできるスロットが異なります。</p> <ul style="list-style-type: none">1 号機がベーシックモデル QCPU の場合 ☞ 37 ページ 3.1.2 項 (2) (d)1 号機がハイパフォーマンスモデル QCPU、プロセス CPU の場合 ☞ 49 ページ 3.2.2 項 (2) (f)1 号機がユニバーサルモデル QCPU の場合 ☞ 64 ページ 3.3.2 項 (2) (f)	—
形名	<p>装着しているユニットの形名を入力します。</p> <p>本項目は、プログラミングツール上のメモのため、CPU ユニットの動作には影響しません。</p>	設定なし（空欄）
点数	各ユニットの入出力点数を設定します。	設定なし（空欄）

4. “I/O 割付設定” 画面上の **詳細設定** ボタンをクリックし、どの CPU ユニットで入出力ユニット、インテリジェント機能ユニットを制御するかを選択します。

I/Oユニット、インテリジェント機能ユニット詳細設定

	スロット	種別	形名	エラー時 出力モード	H/Wエラー時 CPU動作モード	I/O応答時間	管理CPU(*1)
0	CPU	1号機					
1	CPU	2号機					
2	CPU	3号機					
3	CPU	CPU(空き)					
4	3(*-3)	入力				10ms	1号機
5	4(*-4)	出力		クリア			1号機
6	5(*-5)	入力				10ms	2号機
7	6(*-6)	出力		クリア			2号機
8	7(*-7)	インテリ		クリア	停止		2号機
9	8(*-8)	入力				10ms	3号機
10	9(*-9)	出力		クリア			3号機
11	10(*-10)	インテリ		クリア	停止		3号機
12	11(*-11)						1号機
13	12(*-12)						1号機
14	13(*-13)						1号機
15	14(*-14)						1号機

(*1) マルチCPU時、同一設定にしてください。

設定終了 キャンセル

項目	内容	デフォルト値
管理 CPU	どの CPU ユニットで入出力ユニット、インテリジェント機能ユニットを制御するかを設定します。	1 号機

5. マルチ CPU システム以外のパラメータを設定します。
6. 他の CPU ユニットにマルチ CPU システムの設定を流用するために、プログラミングツールでプロジェクトを保存します。

🖱️ [プロジェクト] ⇄ [名前を付けて保存]

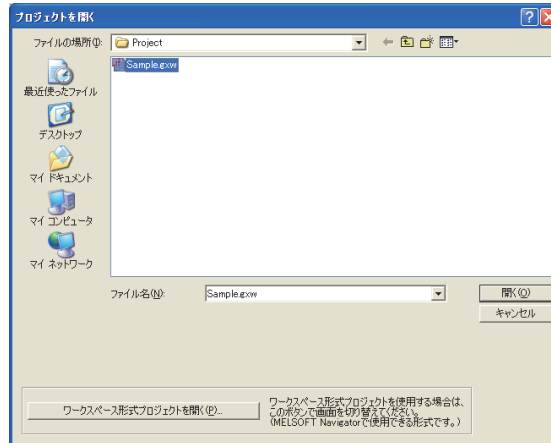
(2) 他号機で設定したマルチ CPU システムの設定を流用する場合

1. PC パラメータの“マルチ CPU 設定”で、**マルチCPU/パラメータ流用** ボタンをクリックします。

設定を流用するプロジェクトファイルを選択して開きます。

🔗 プロジェクトウィンドウ ⇨ [パラメータ] ⇨ [PC パラメータ] ⇨ [マルチ CPU 設定]

⇨ **マルチCPU/パラメータ流用**



Point

異なるプログラミングツールで作成したプロジェクトファイルからは流用できません。下記の方法で流用してください。

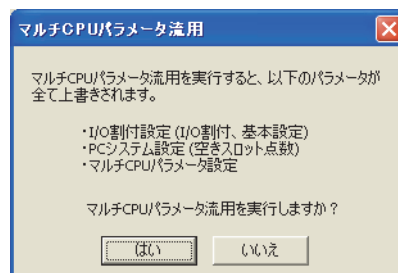
- GX Developer から GX Works2 に流用する場合は、GX Works2 の [他形式プロジェクトを開く] を使用し、GX Developer のプロジェクトを GX Works2 で開いてください。

🔗 [プロジェクト] ⇨ [他形式データを開く] ⇨ [他形式プロジェクトを開く]

- GX Works2 から GX Developer に流用する場合は、GX Works2 の [GX Developer 形式プロジェクトの保存] を使用し、GX Works2 のプロジェクトを GX Developer 形式で保存してください。

🔗 [プロジェクト] ⇨ [GX Developer 形式プロジェクトの保存]


2. 設定を流用する際に、下記の画面が表示されますので、**はい** ボタンをクリックします。




3. PC パラメータの“マルチ CPU 設定”の内容を確認します。


自動リフレッシュ設定のデバイスを変更する場合は、**リフレッシュ設定** を選択し、変更後のデバイス番号を入力します。(※ 1 の付いている項目は、各 CPU ユニットで同一の設定にしてください。)

4. PC パラメータの“PC システム設定”で，“空きスロット点数”の内容を確認します。

 プロジェクトウィンドウ⇨[パラメータ]⇨[PC パラメータ]⇨[PC システム設定]⇨“空きスロット点数”


5. PC パラメータの“I/O 割付設定”で，設定内容を確認します。

 プロジェクトウィンドウ⇨[パラメータ]⇨[PC パラメータ]⇨[I/O 割付設定]

6. “I/O 割付設定”画面上の  ボタンをクリックし，“管理 CPU”の設定内容を確認します。

7. マルチ CPU システム以外のパラメータを設定します。

8. プログラミングツールでプロジェクトを保存します。

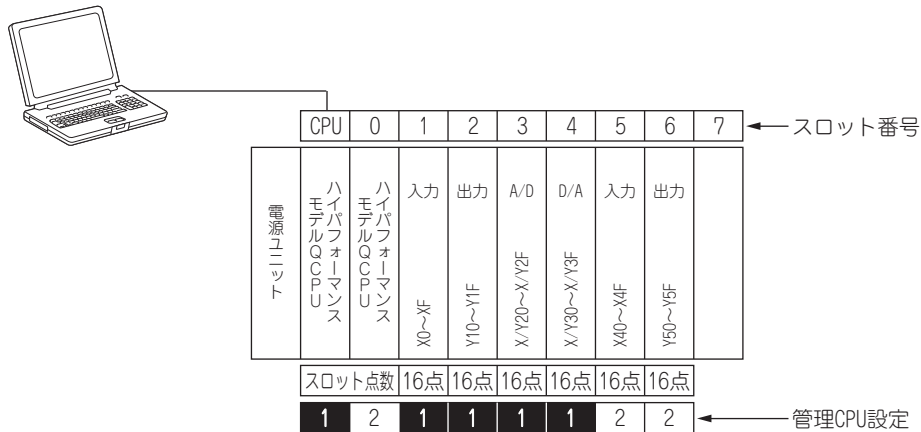
 [プロジェクト]⇨[名前を付けて保存]

4.3 自動リフレッシュを使用した交信プログラム例

4.3.1 ベーシックモデル QCPU, ハイパフォーマンスモデル QCPU, プロセス CPU のプログラム例

下記のシステム構成で自動リフレッシュを使用し、CPU ユニット間で交信するプログラム例を示します。

■パソコン (プログラミングツール)



(1) パラメータ設定

(a) I/O 割付設定

I/O 割付設定を行います。(☞ 27 ページ 2.2 節)

🔍 プロジェクトウィンドウ ⇨ [パラメータ] ⇨ [PC パラメータ] ⇨ [I/O 割付設定]

Qパラメータ設定

PCネーム設定 | PCシステム設定 | PCファイル設定 | PCRAS設定 | ブートファイル設定 | プログラム設定 | SFC設定 | デバイス設定 | **I/O割付設定** | マルチCPU設定

I/O割付(*1)

No.	スロット	種別	形名	点数	先頭XY	スイッチ設定
0	CPU	1号機			3E00	
1	CPU	2号機			3E10	
2	1(0-1)	入力		16点		
3	2(0-2)	出力		16点		
4	3(0-3)	インテリ		16点		
5	4(0-4)	インテリ		16点		
6	5(0-5)	入力		16点		
7	6(0-6)	出力		16点		

先頭xyは未入力の場合PCが自動で割り付けます。
先頭xyが未入力の時はチェックでエラーとならない場合があります。

基本設定(*1)

	ベース形名	電源ユニット形名	増設ケーブル形名	スロット数
基本				8
増設1				
増設2				
増設3				
増設4				
増設5				
増設6				
増設7				

ベースモード
☐ 自動
☒ 詳細
 8枚固定
 12枚固定
 形名選択

CSVファイル出力 | マルチCPU/パラメータ流用 | PCデータ読出

(*1) マルチCPU時、同一設定にしてください。

(b) 自動リフレッシュ設定

自動リフレッシュ設定を行います。(122 ページ 6.1.1 項 (2))

プロジェクトウィンドウ⇒[パラメータ]⇒[PC パラメータ]⇒[マルチ CPU 設定]⇒“通信エリア設定 (リフレッシュ設定)”

設定切替
 設定1
☐ 各CPUに先頭デバイスを設定する

CPU	各CPU送信範囲			CPU側デバイス	
	点数 (*1)	先頭	最終	先頭	最終
1号機	32	0000	001F	D0	D31
2号機	32	0000	001F	D32	D63
3号機					
4号機					

設定切替
 設定2
☐ 各CPUに先頭デバイスを設定する

CPU	各CPU送信範囲			CPU側デバイス	
	点数 (*1)	先頭	最終	先頭	最終
1号機	2	0020	0021	M0	M31
2号機	2	0020	0021	M32	M63
3号機					
4号機					

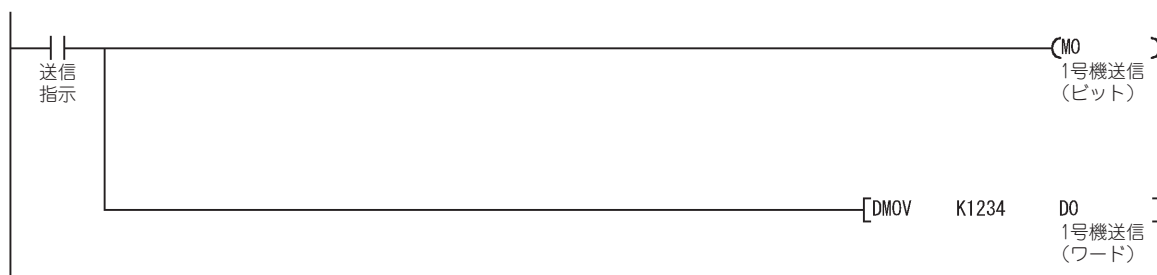
(2) プログラム例

(a) 1号機から2号機へのビットおよびワードデータの送信プログラム例

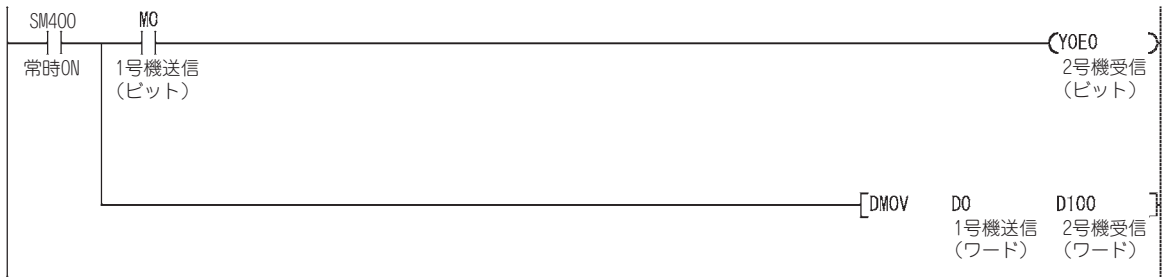
- 各 CPU ユニットで使用するデバイス

1 号機で使用するデバイス		2 号機で使用するデバイス	
M0	1 号機から 2 号機への送信データ	M0	1 号機から 2 号機への送信データ
D0 ～ D1		D0 ～ D1	
—		D100	1 号機からの受信データの格納デバイス
		YE0	1 号機からのデータ受信フラグ
		SM400	常時 ON

- 1号機のプログラム例



• 2 号機のプログラム例



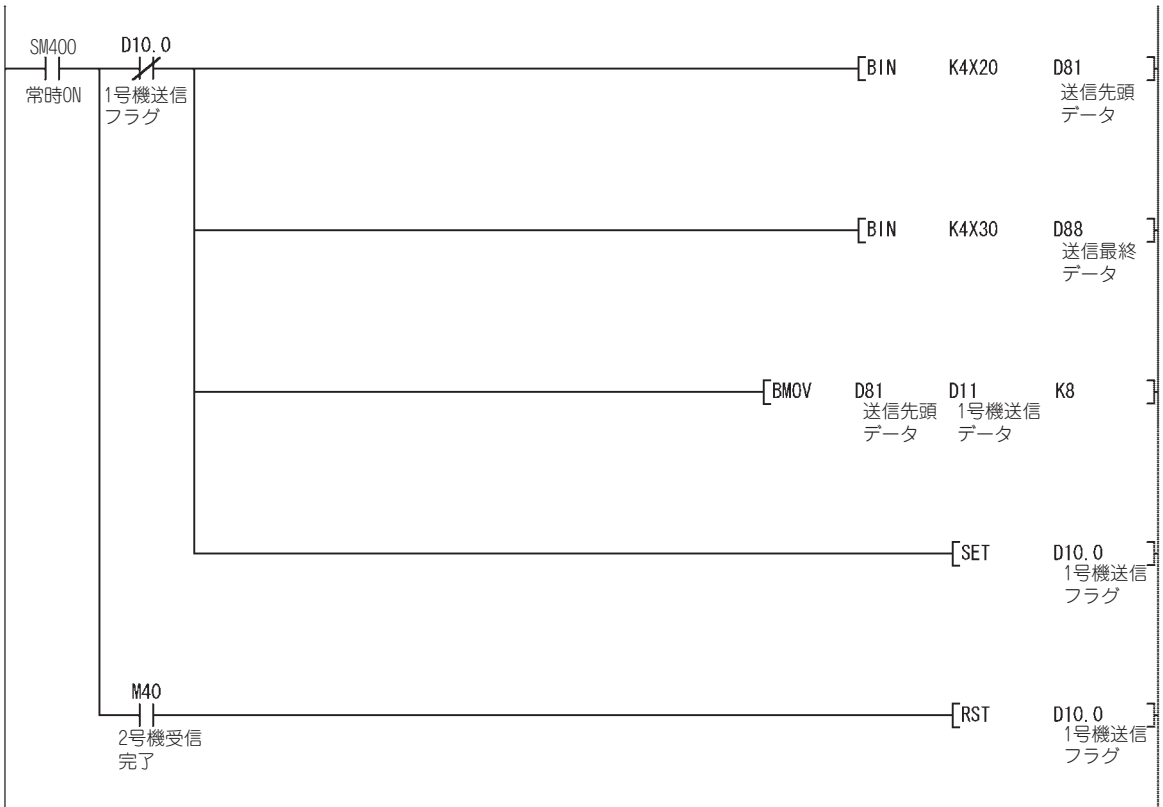
(b) 1 号機から 2 号機へのデータの連続送信プログラム例

- 各 CPU ユニットで使用するデバイス

1 号機で使用するデバイス		2 号機で使用するデバイス	
M40	2 号機から 1 号機への送信データ	M40	2 号機から 1 号機への送信データ
D10 ~ D18	1 号機から 2 号機への送信データ	D10 ~ D18	1 号機から 2 号機への送信データ
D81 ~ D88	2 号機への送信データの格納デバイス	D121 ~ D128	1 号機からの受信データの格納デバイス
SM400	常時 ON	—	

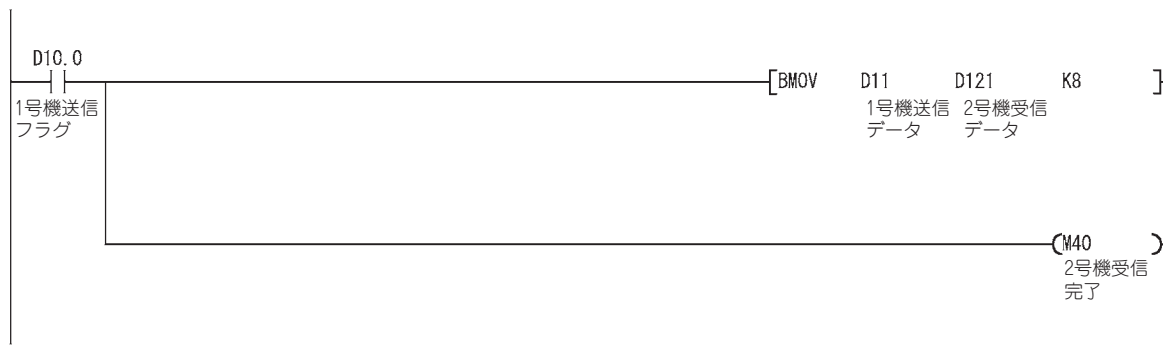
1 号機, 2 号機のハンドシェイクについては, 131 ページ 6.1.1 項 (3) を参照してください。

• 1 号機のプログラム例



4.3 自動リフレッシュを使用した文信プログラム例
4.3.1 ベーシックモデル QCPU, ハイパフォーマンスモデル QCPU, プロセス CPU のプログラム例

• 2号機のプログラム例



(c) 2号機から1号機へ、ユーザ自由エリアを使用したデータの連続書込み／読出しプログラム例

プログラムによる、CPU 共有メモリのユーザ自由エリアを使用した書込み／読出しの例を示します。

Point

自動リフレッシュ設定の点数は、1号機と2号機のCPUユニットで同一設定にしてください。

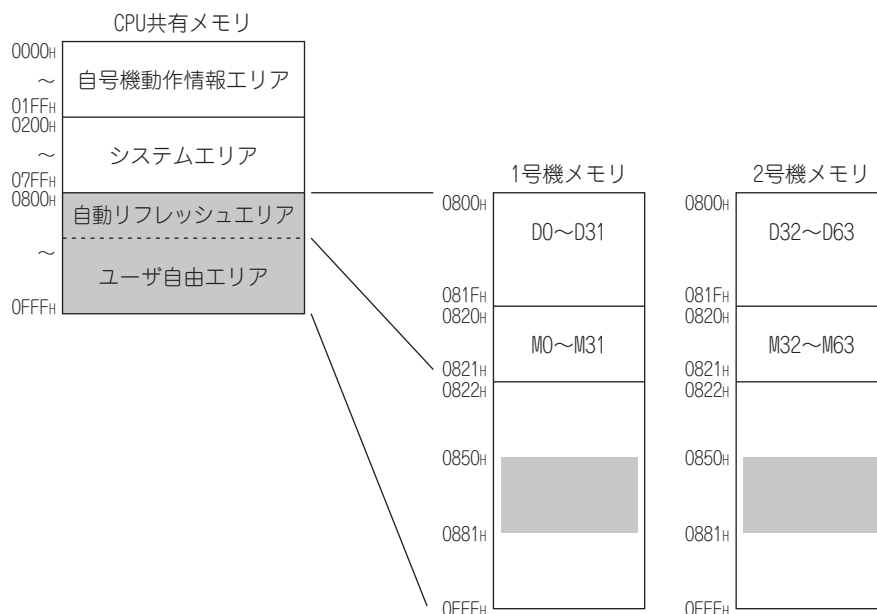
設定切替 設定1 ☐ 各CPUに先頭デバイスを設定する

CPU	各CPU送信範囲			CPU側デバイス	
	自動リフレッシュエリア 注)			先頭デバイス	
	点数 (*1)	先頭	最終	先頭	最終
1号機	32	0000	001F	D0	D31
2号機	32	0000	001F	D32	D63
3号機					
4号機					

設定切替 設定2 ☐ 各CPUに先頭デバイスを設定する

CPU	各CPU送信範囲			CPU側デバイス	
	自動リフレッシュエリア 注)			先頭デバイス	
	点数 (*1)	先頭	最終	先頭	最終
1号機	2	0020	0021	M0	M31
2号機	2	0020	0021	M32	M63
3号機					
4号機					

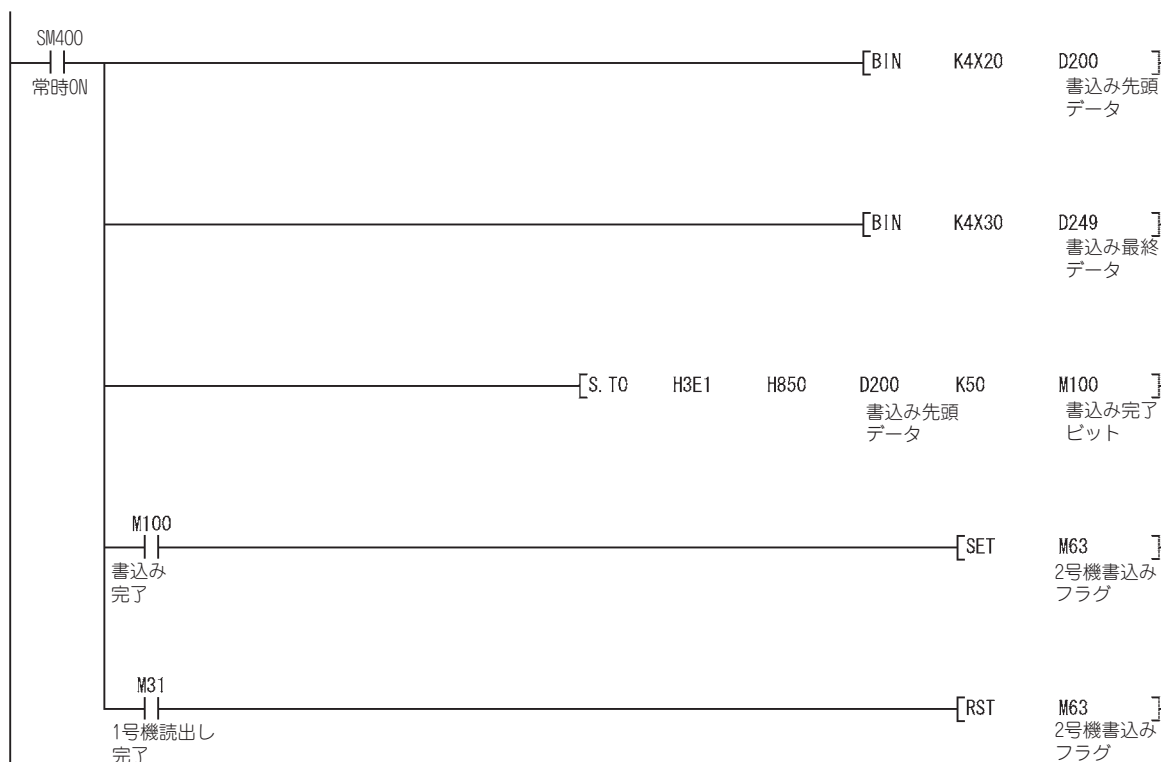
自動リフレッシュエリアは、設定1 および設定2 からメモリアドレス 0800_H ～ 0821_H まで占有されます。そのため、ユーザ自由エリアは、0822_H ～ 0FFF_H の範囲となります。(117 ページ 6.1 節)



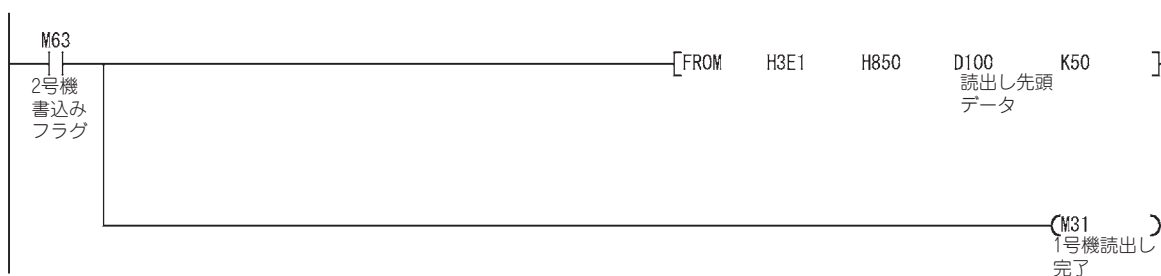
- 各 CPU ユニットで使用するデバイス

1 号機で使用するデバイス		2 号機で使用するデバイス	
M31	1 号機から 2 号機への送信データ	M31	1 号機から 2 号機への送信データ
M63	2 号機から 1 号機への送信データ	M63	2 号機から 1 号機への送信データ
D100 ~ D149	2 号機からの受信データの格納デバイス	D200 ~ D249	2 号機から 1 号機への送信データの格納デバイス
—		M100	S.TO 命令の書き込み完了ビット
		SM400	常時 ON

- 2 号機のプログラム例



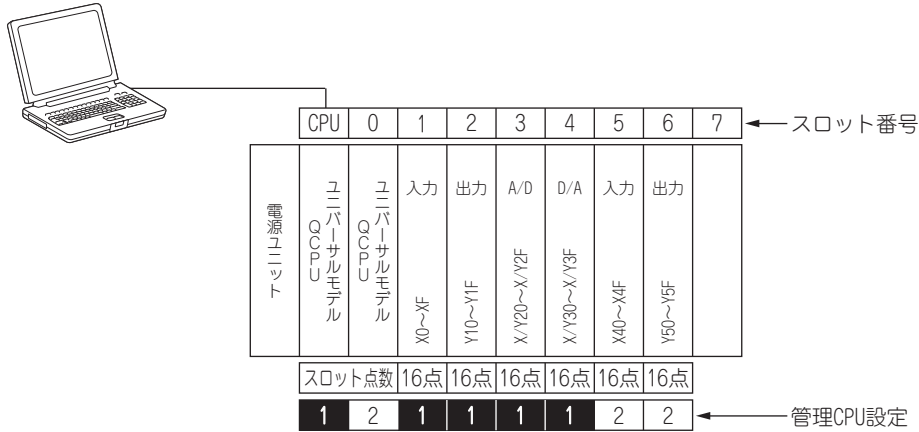
- 1 号機のプログラム例



4.3.2 ユニバーサルモデル QCPU のプログラム例

下記のシステム構成で自動リフレッシュ（マルチ CPU 間高速通信エリア）を使用し、CPU ユニット間で通信するプログラム例を示します。

■パソコン（プログラミングツール）



(1) パラメータ設定

(a) I/O 割付設定

I/O 割付設定を行います。（ 27 ページ 2.2 節）

プロジェクトウィンドウ ⇨ [パラメータ] ⇨ [PC パラメータ] ⇨ [I/O 割付設定]

Qパラメータ設定

PCネーム設定 | PCシステム設定 | PCファイル設定 | PC RAS設定 | ブートファイル設定 | プログラム設定 | SFC設定 | デバイス設定

I/O割付設定 | マルチCPU設定 | 内蔵Ethernetポート設定

I/O割付(*1)

No.	スロット	種別	形名	点数	先頭XY
0	CPU	1号機			3E00
1	CPU	2号機			3E10
2	1(*-1)	入力		16点	
3	2(*-2)	出力		16点	
4	3(*-3)	インテリ		16点	
5	4(*-4)	インテリ		16点	
6	5(*-5)	入力		16点	
7	6(*-6)	出力		16点	

先頭XYは未入力の場合PCが自動で割付けます。
先頭XYが未入力の時はチェックでエラーとならない場合があります。

基本設定(*1)

	ベース形名	電源ユニット形名	増設ケーブル形名	スロット数
基本				
増設1				
増設2				
増設3				
増設4				
増設5				
増設6				
増設7				

ベースモード
☒ 自動
☐ 詳細
 8枚固定
 12枚固定
 形名選択

CSVファイル出力 | マルチCPUパラメータ流用 | PCデータ読出

(*1) マルチCPU時、同一設定にしてください。

(b) 自動リフレッシュ設定

自動リフレッシュ設定を行います。(137 ページ 6.1.2 項 (3))

プロジェクトウィンドウ⇒[パラメータ]⇒[PC パラメータ]⇒[マルチ CPU 設定]⇒ “マルチ CPU 間高速通信エリア設定”

1号機の設定

2号機の設定

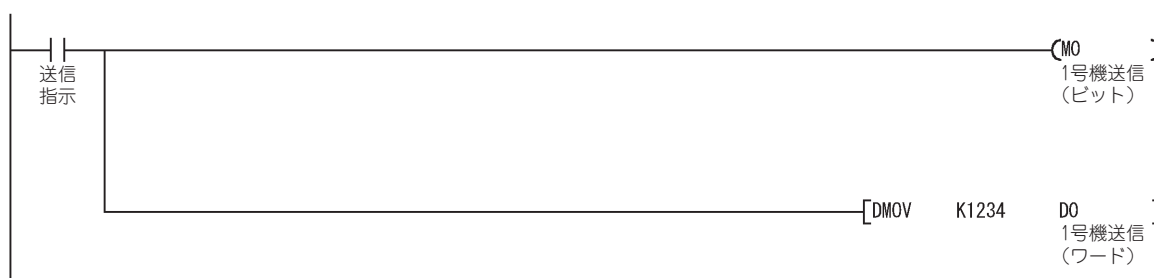
(2) プログラム例

(a) 1号機から2号機へのビットおよびワードデータの送信プログラム例

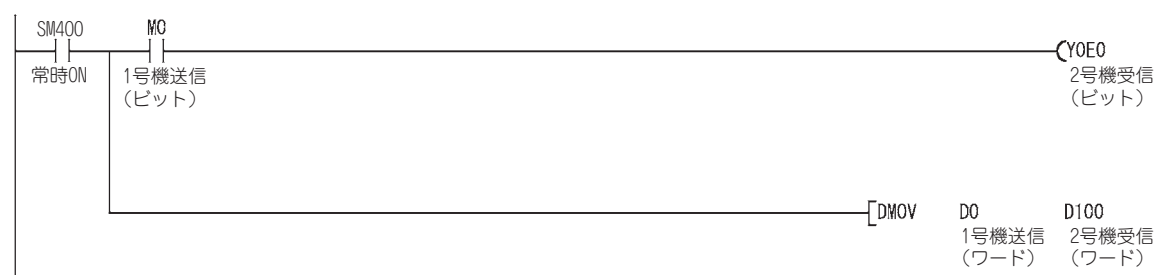
- 各 CPU ユニットで使用するデバイス

1 号機で使用するデバイス		2 号機で使用するデバイス	
M0	1 号機から 2 号機への送信データ	M0	1 号機から 2 号機への送信データ
D0 ～ D1		D0 ～ D1	
—		D100	1 号機からの受信データの格納デバイス
		YE0	1 号機からのデータ受信フラグ
		SM400	常時 ON

- 1号機のプログラム例



- 2号機のプログラム例



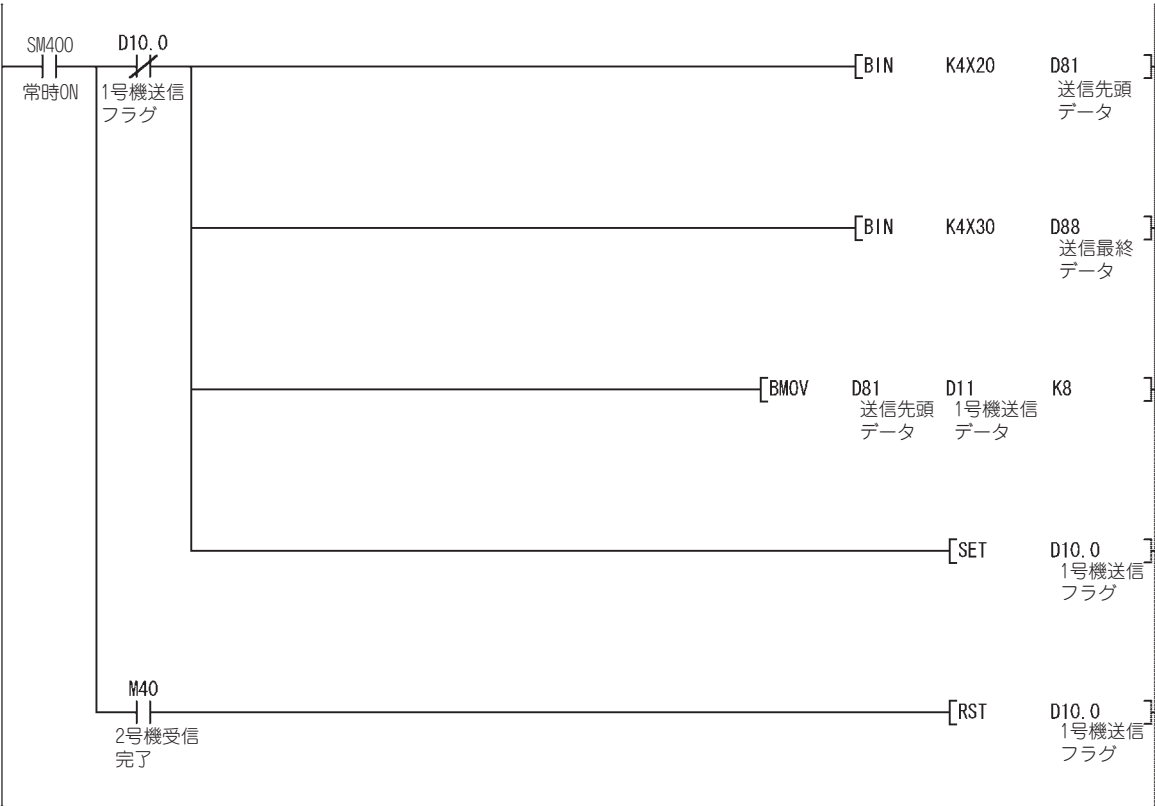
(b) 1 号機から 2 号機へのデータの連続送信プログラム例

- 各 CPU ユニットで使用するデバイス

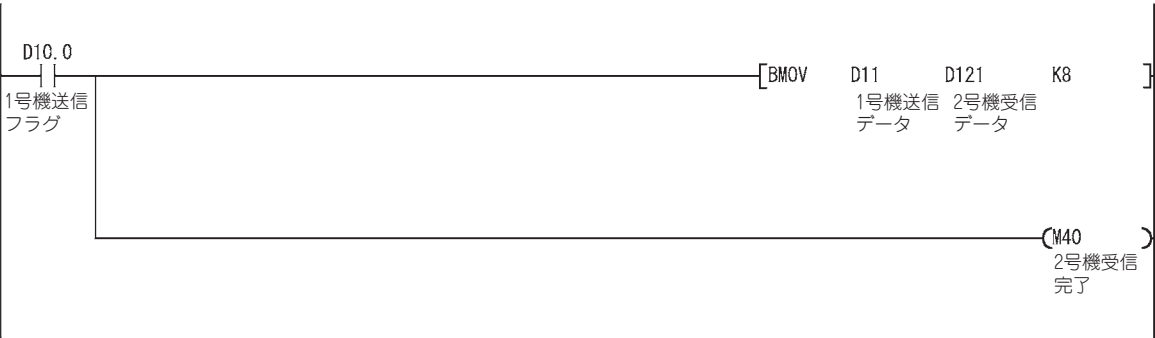
1 号機で使用するデバイス		2 号機で使用するデバイス	
M40	2 号機から 1 号機への送信データ	M40	2 号機から 1 号機への送信データ
D10 ~ D18	1 号機から 2 号機への送信データ	D10 ~ D18	1 号機から 2 号機への送信データ
D81 ~ D88	2 号機への送信データの格納デバイス	D121 ~ D128	1 号機からの受信データの格納デバイス
SM400	常時 ON	—	

1 号機、2 号機のハンドシェイクについては、147 ページ 6.1.2 項 (5) を参照してください。

- 1 号機のプログラム例



- 2 号機のプログラム例



(c) 2号機から1号機へマルチCPU間高速通信エリアのユーザ自由エリアを使用した、データの連続書込み／読出しプログラム例

プログラムによる、CPU共有メモリのユーザ自由エリアを使用した書込み／読出しの例を示します。

Point

自動リフレッシュ設定の点数は、1号機と2号機のCPUユニットで同一設定にしてください。

1号機の設定

設定No.	点数 (*1)	自動リフレッシュ		各CPU送信範囲 (USE0#)	
		先頭	最終	先頭	最終
1	2 M0	M31	-->	G13038	G13039
2	32 D0	D31	-->	G13040	G13071
3					
4					

2号機の設定

設定No.	点数 (*1)	自動リフレッシュ		各CPU送信範囲 (USE0#)	
		先頭	最終	先頭	最終
1	2 M0	M31	-->	G13038	G13039
2	32 D0	D31	-->	G13040	G13071
3					
4					

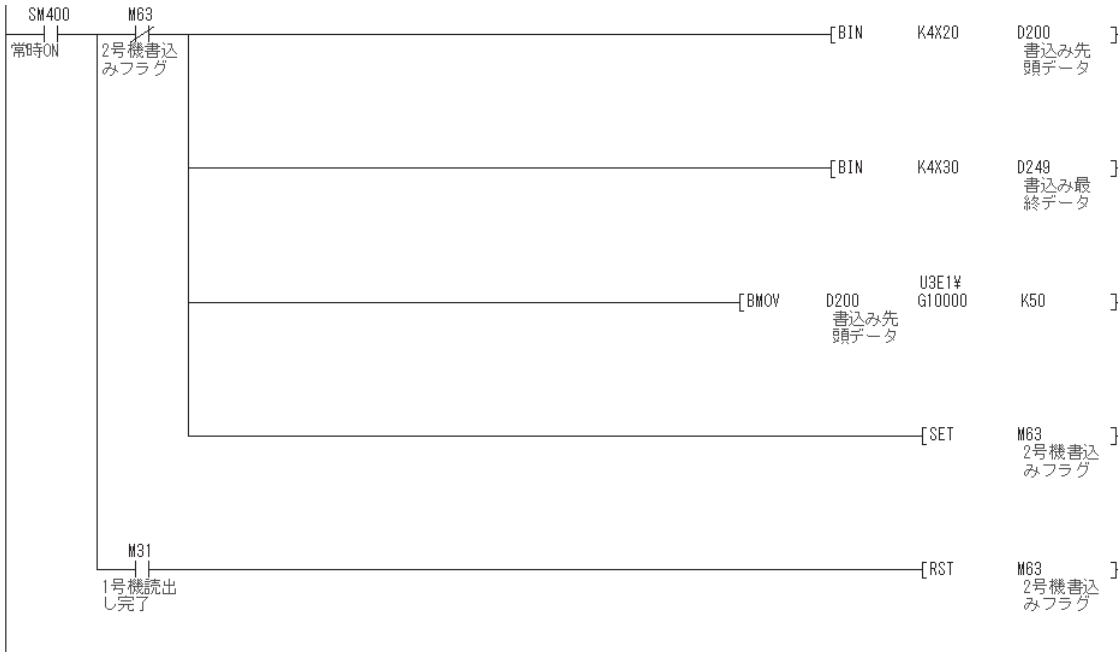
ユーザ自由エリアは、1号機用が3E0¥G10000～、2号機用が3E1¥G10000～になります。



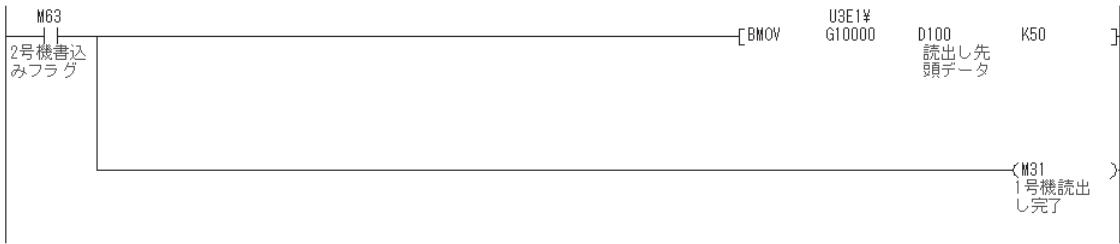
- 各 CPU ユニットで使用するデバイス

1 号機で使用するデバイス		2 号機で使用するデバイス	
M31	1 号機から 2 号機への送信データ	M31	1 号機から 2 号機への送信データ
M63	2 号機から 1 号機への送信データ	M63	2 号機から 1 号機への送信データ
D100 ~ D149	2 号機からの受信データの格納デバイス	D200 ~ D249	2 号機から 1 号機への送信データの格納デバイス
—		SM400	常時 ON

- 2 号機のプログラム例



- 1 号機のプログラム例



4

4.3 自動リフレッシュを使用した通信プログラム例
4.3.2 ユニバーサルモデル QCPU のプログラム例

4.4 時計データ

CPU ユニットとインテリジェント機能ユニットの時計データについて説明します。

4.4.1 CPU ユニットの時計データ


マルチ CPU システムにおける CPU ユニットの時計データは、プログラミングツールで 1 号機に設定します。

 [オンライン] ⇄ [時計設定]

2 ～ 4 号機は、CPU ユニットによって設定が異なります。

CPU ユニット	2 ～ 4 号機の設定
• ユニバーサルモデル QCPU • モーション CPU(Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU) • C 言語コントローラユニット (Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS)	時計データは設定不要です。1 号機に設定した時計データが 2 ～ 4 号機にも自動で設定されます。 なお、2 ～ 4 号機に時計データを個別に設定しても、自動的に 1 号機の時計データが設定されます。
上記以外	2 ～ 4 号機に時計データを個別に設定してください。 1 号機の時計データは、2 ～ 4 号機には自動で設定されません。

Point

- 時計データは、プログラミングツール以外でも設定できます。
 - プログラムによる設定
 - 時刻設定機能 (SNTP クライアント) による設定 (Ethernet ポート内蔵 QCPU でのみ使用可)
- C 言語コントローラユニットの場合、1 号機の時計データを自動的に設定させるためには、下記の操作を行ってください。
 - Q12DCCPU-V の場合
C 言語コントローラ設定ユーティリティで、時計同期機能を有効にしてください。時計同期機能は、初期値では無効になっています。
 -  C 言語コントローラ設定ユーティリティの [オンライン操作] ⇄ “C 言語コントローラユニット詳細設定” ⇄ “時計” ⇄ “時計同期機能”
 - Q24DHCCPU-V, Q24DHCCPU-LS の場合
Q24DHCCPU-V, Q24DHCCPU-LS の設定は不要です。1 号機に設定した時計データが自動で設定されます。
- C 言語コントローラユニット (Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS) は、1 号機から受信した時計データと、C 言語コントローラユニットの時計データに 3 秒以上のずれが生じた場合に、時計データの同期を行います。

備考

1 号機は、下記のタイミングで時計データを他号機に送信します。送信する時計データは、西暦、月、日、曜日、時、分、秒です。

- マルチ CPU システムの電源 ON 時
- マルチ CPU システムの STOP → RUN 時
- マルチ CPU システムの立ち上がり後、1 秒間隔

なお、1 号機の QCPU が 1 秒間隔で時計データを設定するため、1 号機以外の CPU ユニットの時計データは最大 1 秒の誤差が生じます。

4.4.2 インテリジェント機能ユニットの時計データ

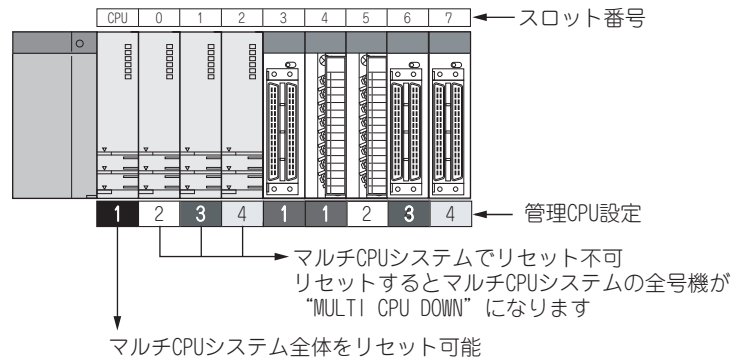
一部のインテリジェント機能ユニットは、エラー発生時にエラーコードと発生時刻（QCPU から読み出した時計データ）をバッファメモリに格納します。エラー発生時刻は、管理 CPU / 非管理 CPU に関係なく、1 号機の QCPU の時計データをエラー発生時刻として格納します。

4.5 マルチ CPU システムのリセット

マルチ CPU システムでは 1 号機の QCPU をリセットすると、1 号機以外の CPU ユニット、入出力ユニット、インテリジェント機能ユニットもすべてリセットされます。

(1) マルチ CPU システムのいずれかの号機が停止エラーになっている場合

1 号機の QCPU をリセットするか、マルチ CPU システムの電源の再立上げ（電源の ON → OFF → ON）を行ってください。1 号機以外の CPU ユニットのリセットでは復旧できません。



Point

- マルチ CPU システムでは、1 号機以外の CPU ユニットは個別にリセットしないでください。
1 号機以外の CPU ユニットのリセットすると、他号機が "MULTI CPU DOWN"（エラーコード：7000）になり、マルチ CPU システム全体が停止します。
 - 1 号機以外の CPU ユニットのリセットタイミングによっては、"MULTI CPU DOWN"（エラーコード：7000）以外のエラーで、他号機の CPU ユニットが停止することがあります。
 - PC パラメータの "マルチ CPU 設定" の "動作モード"（n 号機のエラーで全号機停止／続行）の設定に関係なく、1 号機以外の CPU ユニットのリセットすると "MULTI CPU DOWN"（エラーコード：7000）になります。

4.6 CPU ユニット停止エラー時の動作

マルチ CPU システムでは、1 号機 QCPU が停止エラーになった場合と、1 号機以外の CPU ユニットが停止エラーになった場合で、システム全体の動作が異なります。

(1) 1 号機が停止エラーになった場合

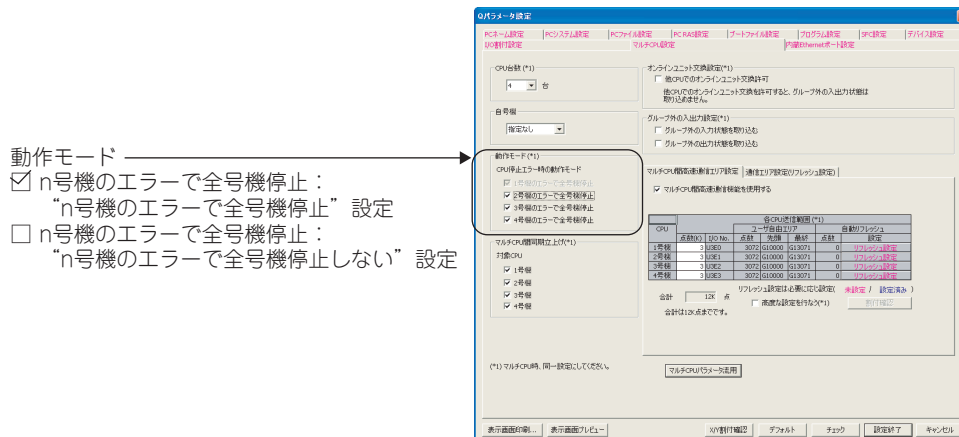
1 号機の QCPU が停止エラーになると、1 号機以外の CPU ユニットはすべて停止エラーの“MULTI CPU DOWN”（エラーコード：7000）になり、マルチ CPU システムは停止します。

(2) 1 号機以外が停止エラーになった場合

1 号機以外の CPU ユニットが停止エラーになったとき、システム全体を停止するか、停止しないかは、PC パラメータの“マルチ CPU 設定”の“動作モード”の設定によります。

デフォルトは、いずれかの号機で停止エラーが発生すると、全号機停止になるように設定されています。

各 CPU ユニットで停止エラー発生時に全号機停止させたくない場合は、“n 号機のエラーで全号機停止”のチェックをはずしてください。



(a) “n 号機のエラーで全号機停止” に設定した場合

“n 号機のエラーで全号機停止” に設定した CPU ユニットで停止エラーが発生すると、他号機の CPU ユニットはすべて停止エラーの“MULTI CPU DOWN”（エラーコード：7000）になり、マルチ CPU システムは停止します。

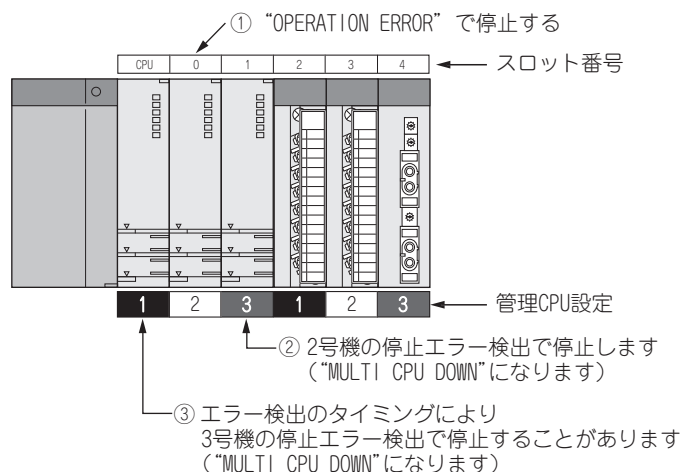
(b) “n 号機のエラーで全号機停止しない” に設定した場合

“n 号機のエラーで全号機停止しない” に設定した CPU ユニットで停止エラーが発生すると、他号機の CPU ユニットはすべて続行エラーの“MULTI CPU ERROR”（エラーコード：7020）になり、運転を継続します。

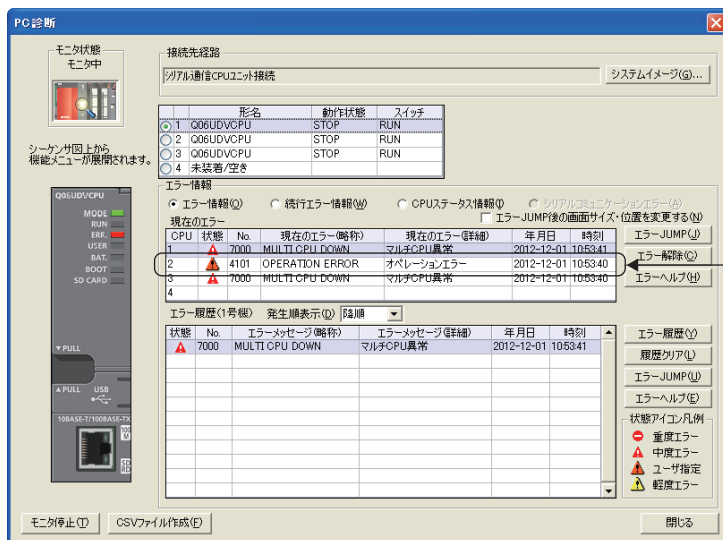
ただし、n 号機が重度エラーとなり停止した場合は、PC パラメータの設定に関係なく、他号機の CPU ユニットはすべて停止エラーの“MULTI CPU DOWN”（エラーコード：7000）になり、マルチ CPU システムは停止します。

エラーが発生し停止すると、エラーを検出した号機が“MULTI CPU DOWN”（エラーコード：7000）の停止エラーになります。エラー検出のタイミングにより、最初に停止エラーになった号機ではなく、“MULTI CPU DOWN”になった号機の停止エラーを検出し、“MULTI CPU DOWN”になることがあります。

たとえば、2号機が停止エラーになったとき、3号機が2号機の停止エラーで停止すると、1号機はエラー検出のタイミングにより3号機の停止エラーで停止することがあります。



このため、エラー情報の共通情報区分には、最初に停止エラーとなった号機と異なる号機番号が格納されることがあります。システムの復旧時は、“MULTI CPU DOWN” 以外で停止している号機のエラー要因を取り除いてください。下記の場合は、“MULTI CPU DOWN” になっていない2号機のエラー要因を取り除きます。



“MULTI CPU DOWN” 以外で停止している号機のエラー要因を取り除きます。

(3) システムの復旧手順

システムの復旧は、下記の手順で行います。

1. プログラミングツールの“PC 診断”で、エラーの号機とエラー要因を確認します。
2. エラー要因を取り除きます。
3. 1号機のQCPUをリセット、またはシーケンサの電源の再立上げ（電源のON → OFF → ON）をします。
マルチCPUシステムの全号機がリセットされ、システムが復旧します。

第5章 CPUユニットと各種ユニットとのアクセス

CPUユニットと各種ユニット（入出力ユニット、インテリジェント機能ユニット）とのアクセスについて説明します。

5.1 管理ユニットへのアクセス

CPUユニットは、シングルCPUシステムと同様に、入出力ユニットやインテリジェント機能ユニットにアクセスできます。（入力(X)および出力(Y)のリフレッシュ、インテリジェント機能ユニットのバッファメモリの読み書きなど）

5.2 管理外ユニットへのアクセス

管理外ユニットに対して、下記のようなアクセスができます。

○：アクセス可 ×：アクセス不可

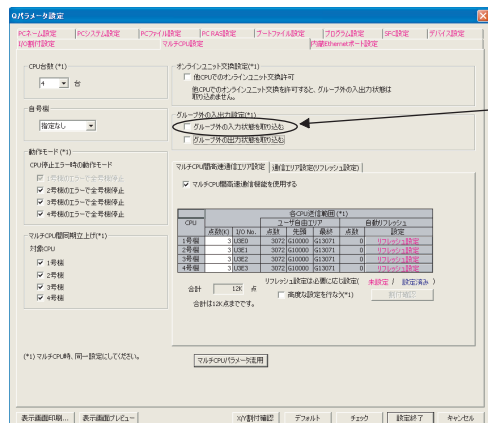
アクセス対象		PCパラメータの“グループ外の入出力設定”	
		不許可（チェックなし）	許可（チェックあり）
入力(X)		×	○
出力(Y)	読出し	×	○
	書込み	×	×
インテリジェント機能ユニットの バッファメモリ	読出し	○	○
	書込み	×	×

Point

- 他号機の管理している入力ユニット、入出力混合ユニット、インテリジェント機能ユニットのON/OFFデータを使用することで、自号機のインタロックとして使用したり、他号機の制御している外部機器への出力状態の確認などができます。
- 入力(X)と出力(Y)は、PCパラメータの“グループ外の入出力設定”を設定することで、ON/OFFの状態を読み出せません。（書込みはできません）
- インテリジェント機能ユニットのバッファメモリは、PCパラメータの“グループ外の入出力設定”に関係なく、読出しのみできます。

5.2.1 入力 (X) の取込み

他号機の管理している入力ユニット，インテリジェント機能ユニットからの入力 (X) の取込みの可否は，PC パラメータの“マルチ CPU 設定”の“グループ外の入出力設定”により決まります。

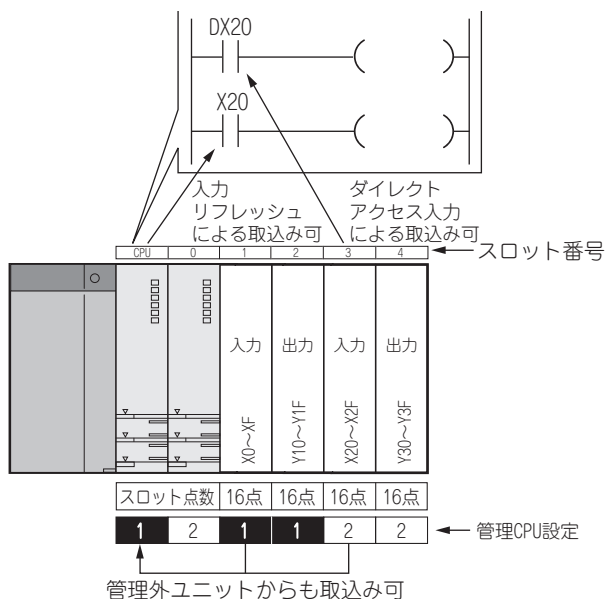


グループ外の入出力設定

- ☒ グループ外の入力状態を取り込む：
“グループ外の入力状態を取り込む” 設定
- ☐ グループ外の入力状態を取り込まない：
“グループ外の入力状態を取り込まない” 設定

(1) グループ外の入力状態を取り込む設定にしたとき

他号機が管理している入力ユニット，インテリジェント機能ユニットから ON/OFF データを取り込みます。取込みは，プログラム演算開始前の入力リフレッシュで行われます。また，ダイレクトアクセス入力 (DX) でも，同様に ON/OFF データを取り込みます。

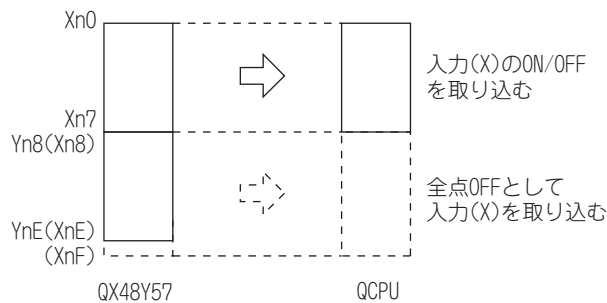


(a) 入力 (X) の取込みができるユニット

入力 (X) は、基本ベースユニット、増設ベースユニットに装着している下記のユニットから取り込みます。

PC パラメータの “I/O 割付設定” の “種別”	装着ユニット
なし	入力ユニット
	高速入力ユニット
	入出力混合ユニット * 1
	インテリジェント機能ユニット
入力 高速入力 入出力混合	入力ユニット
	高速入力ユニット
	出力ユニット * 2
	入出力混合ユニット * 1
インテリ	インテリジェント機能ユニット

* 1 入出力混合ユニットの QX48Y57 に対して入力 (X) を取り込む場合、出力部分に割り付けられている Xn8 ~ XnF の部分は、全点 OFF として入力 (X) を取り込みます。



* 2 出力ユニットに対して入力 (X) を取り込む場合、全点 OFF として入力 (X) を取り込みます。

(b) 入力 (X) の取込みができないユニット

空きスロットおよび他号機が管理する MELSECNET/H、CC-Link などのリモート局の入力は取り込みません。入力の ON/OFF 情報を非管理 CPU で使用する場合は、CPU 共有メモリの自動リフレッシュを使用してください。(☞ 117 ページ 6.1 節)

Point

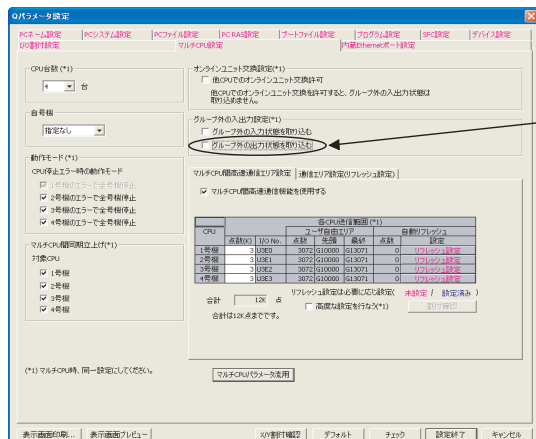
他号機から取り込んだ入力を、自号機で外部入出力の強制 ON/OFF すると、外部入出力の強制 ON/OFF で指定した状態になります。(☞ 使用する CPU ユニットのユーザーズマニュアル (機能解説・プログラム基礎編))

(2) グループ外の入力状態を取り込まない設定にしたとき

他号機が管理している入力ユニット、インテリジェント機能ユニットから ON/OFF データを取り込みません。入力 (X) は、OFF のままになります。

5.2.2 出力 (Y) の取込み

他号機の管理している出力ユニット，インテリジェント機能ユニットへの出力 (Y) の取込みの可否は，PC パラメータの“マルチ CPU 設定”の“グループ外の入出力設定”により決まります。

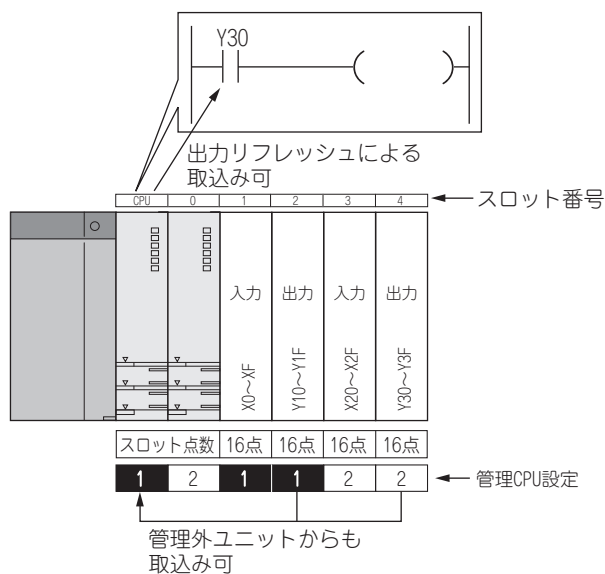


グループ外の入出力設定

- ☒ グループ外からの出力状態を取り込む：
“グループ外からの出力状態を取り込む” 設定
- ☐ グループ外からの出力状態を取り込まない：
“グループ外からの出力状態を取り込まない” 設定

(1) グループ外からの出力状態を取り込む設定にしたとき

他号機が管理している出力ユニット，インテリジェント機能ユニットに出力している ON/OFF データを，自号機の出力 (Y) に取り込みます。



(a) 出力 (Y) の取込みができるユニット

出力 (Y) は、基本ベースユニット、増設ベースユニットに装着している下記のユニットから取り込みます。

PC パラメータの “I/O 割付設定” の “種別”	装着ユニット
なし	出力ユニット
	入出力混合ユニット
	インテリジェント機能ユニット
出力 入出力混合	入力ユニット
	出力ユニット
	入出力混合ユニット
インテリ	インテリジェント機能ユニット

(b) 出力 (Y) の取込みができないユニット

空きスロットおよび他号機が管理する MELSECNET/H、CC-Link などのリモート局の出力は取り込みません。出力の ON/OFF 情報を非管理 CPU で使用する場合は、CPU 共有メモリの自動リフレッシュでリモート局への出力の ON/OFF 情報を、管理 CPU から非管理 CPU に送信してください。(P.117 ページ 6.1 節)

Point

他号機から取り込んだ出力を、自号機で外部入出力の強制 ON/OFF すると、外部入出力の強制 ON/OFF で指定した状態になります。(P. 使用する CPU ユニットのユーザーズマニュアル (機能解説・プログラム基礎編))

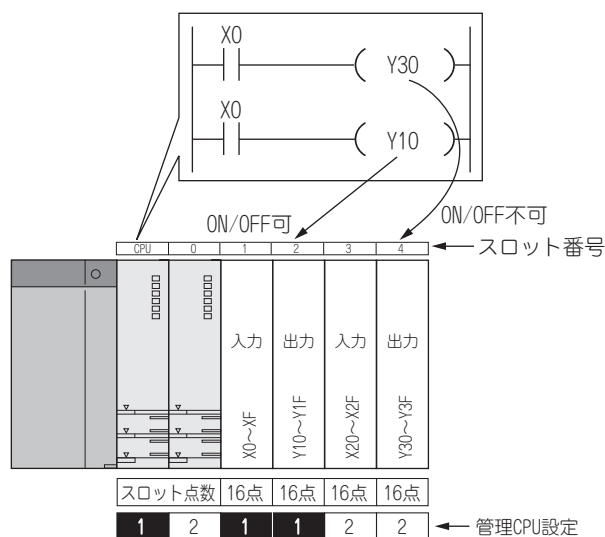
(2) グループ外の出力状態を取り込まない設定にしたとき

他号機が出力ユニット、インテリジェント機能ユニットに出力している ON/OFF データは、自号機の出力 (Y) に取り込みません。出力 (Y) は、OFF のままになります。

5.2.3 出力ユニット，インテリジェント機能ユニットへの出力

管理外ユニットに ON/OFF データは出力できません。

プログラムなどで他号機の管理している出力ユニット，インテリジェント機能ユニットの出力を ON/OFF した場合は，CPU ユニット内部で ON/OFF しますが，出力ユニット，インテリジェント機能ユニットには出力されません。

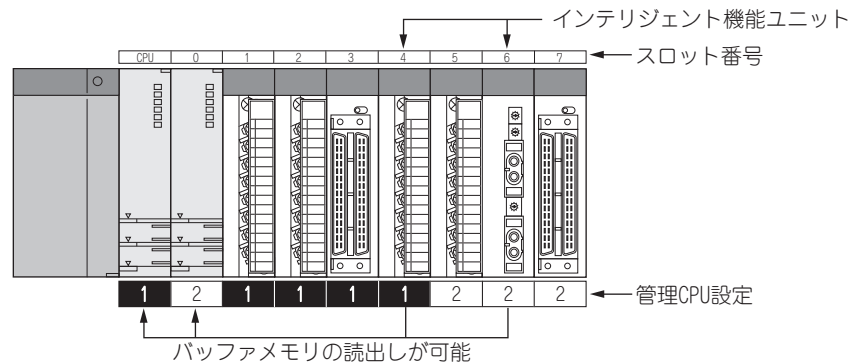


5.2.4 インテリジェント機能ユニットのバッファメモリへのアクセス

PC パラメータの“マルチ CPU 設定”の“グループ外の入出力設定”に関係なく、他号機のバッファメモリの読出しのみできます。

(1) バッファメモリを読出し

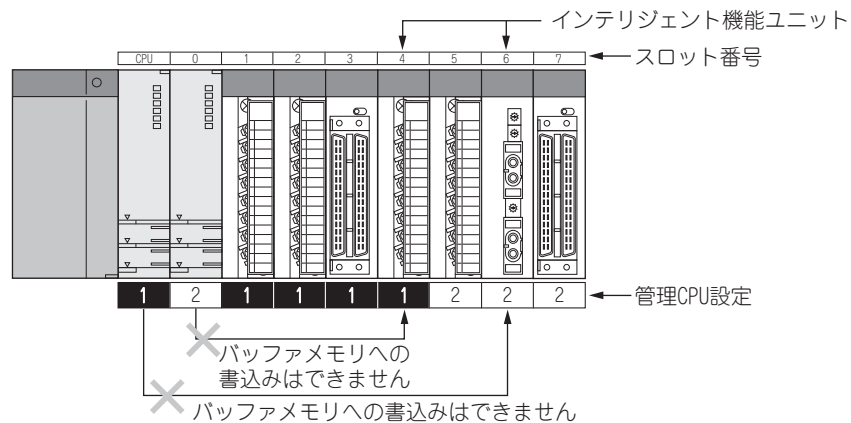
他号機の管理しているインテリジェント機能ユニットには、シングル CPU システムと同様にバッファメモリの読出しができます。



(2) バッファメモリへの書込み

インテリジェント機能ユニットのバッファメモリへの書込みはできません。

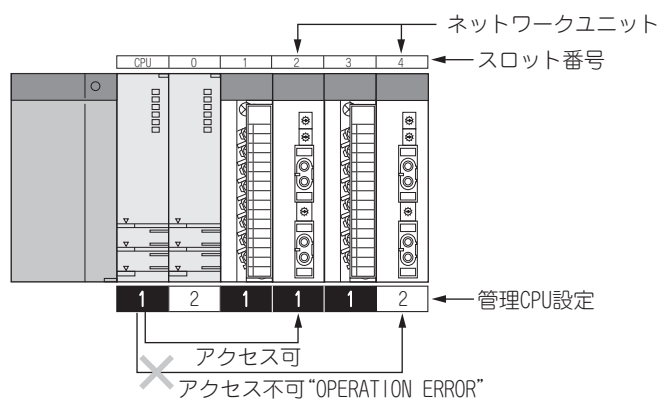
他号機の管理しているインテリジェント機能ユニットに書込みを行った場合は、“SP.UNIT ERROR”（エラーコード：2116）になります。



5.2.5 リンクダイレクトデバイスを使用したアクセス

リンクダイレクトデバイスを使用した命令によるアクセスは管理 CPU のみ実行できます。

他号機の管理しているユニットにリンクダイレクトデバイスは使用できません。他号機の管理しているユニットにリンクダイレクトデバイスを使用した命令を実行すると、“OPERATION ERROR”（エラーコード：4102）になります。



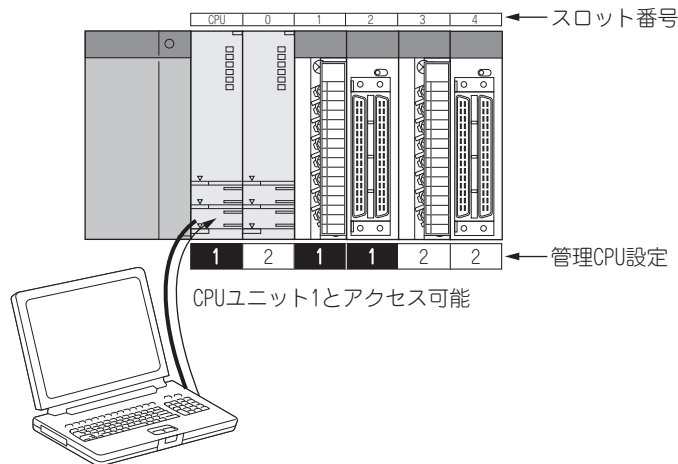
5.3 プログラミングツールからのアクセス

プログラミングツールから、マルチ CPU システムのユニットへのアクセスについて説明します。

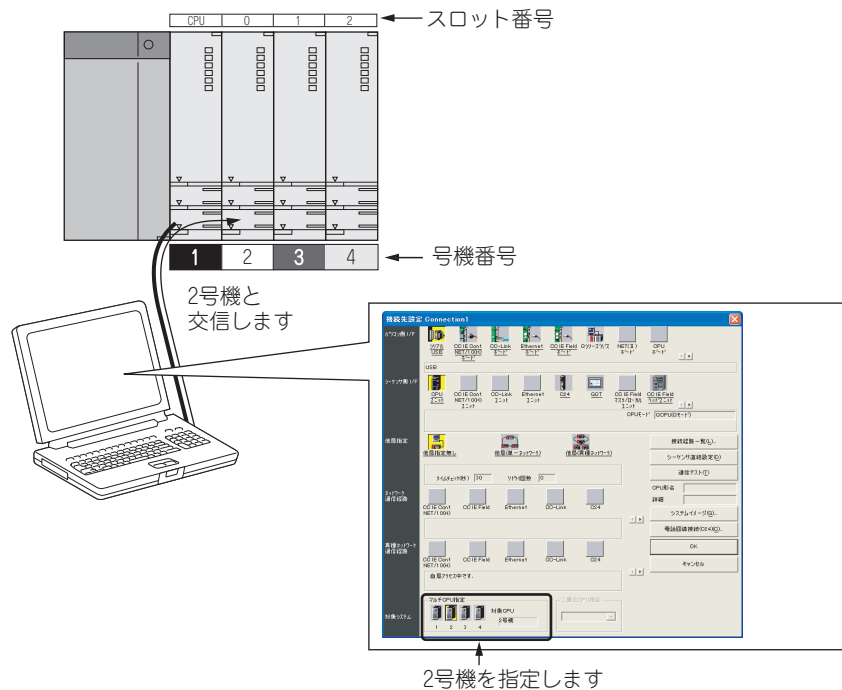
(1) QCPU へのアクセス

プログラミングツールを接続した QCPU に対し、パラメータ・プログラムの読み書き、モニタ、テストができます。プログラミングツールを接続した QCPU を経由して、他号機の QCPU へアクセスする場合は、プログラミングツールの“接続先設定”の“マルチ CPU 指定”で対象の号機を指定します。

(a) 対象 CPU ユニットを指定しない場合



(b) 対象 CPU ユニットを指定する場合

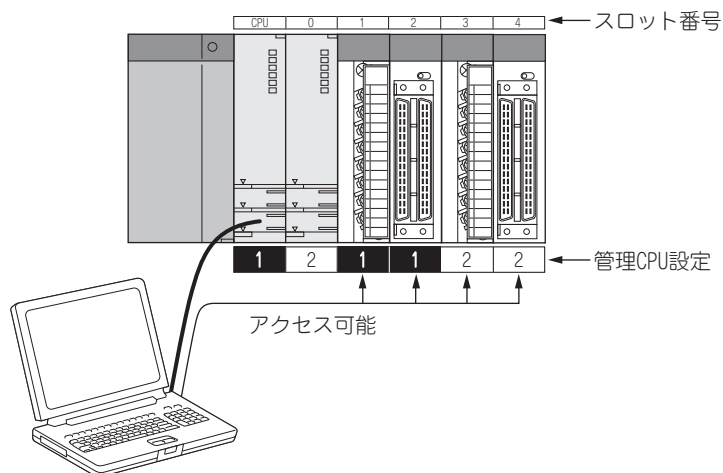


(2) 管理ユニット，管理外ユニットとのアクセス

プログラミングツールを接続した QCPU の管理ユニット，管理外ユニットに関係なくアクセスできます。

1 台の QCPU にプログラミングツールを接続すれば，マルチ CPU システムの QCPU が管理しているすべてのユニットに対して，アクセスできます。

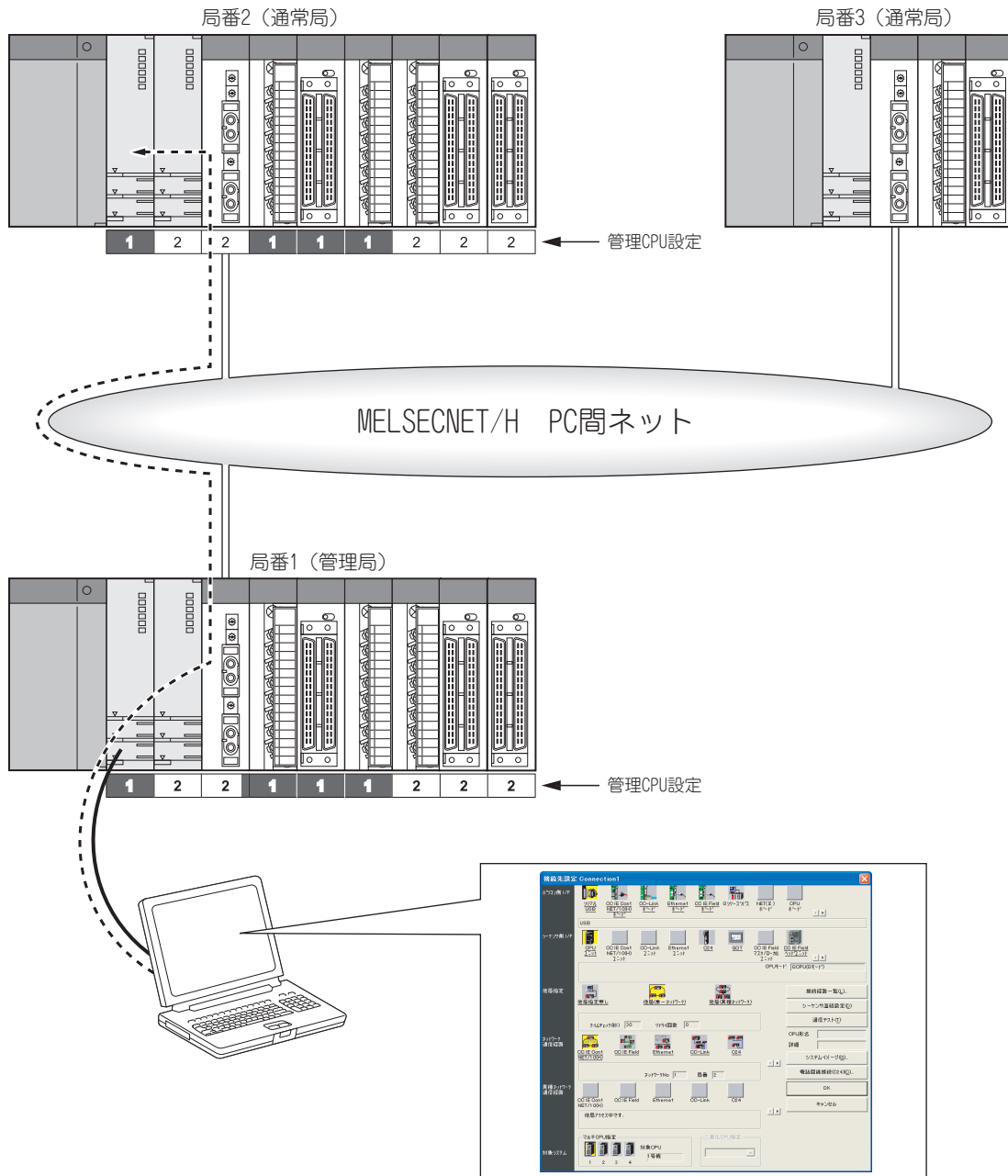
また，CC-Link IE，MELSECNET/H，Ethernet などの同一ネットワーク上の他局の QCPU にアクセスすることもできます。




(3) 他局のプログラミングツールからのアクセス

同一ネットワーク上の他局に接続されているプログラミングツールから、マルチ CPU システムのすべての QCPU にアクセスできます。

例 MELSECNET/H PC 間ネットを経由する場合



5.4 GOT 接続時のアクセス先

GOT 接続時は、接続方法によって QCPU へのアクセス範囲が異なります。( 使用する GOT のマニュアル)

第 6 章 CPU ユニット間の通信

CPU ユニット間の通信について説明します。

(1) CPU ユニット間の通信方法の種類

CPU ユニット間で通信を行う方法には、下記の方法があります。

項目	内容	参照
CPU 共有メモリを使用した通信	CPU ユニットが内部に持っているメモリを使用して、CPU ユニット間で通信します。	117 ページ 6.1 節
自動リフレッシュによる通信 (自動リフレッシュエリアを使用)	プログラミングツールの設定により、CPU ユニット間で自動的に通信します。	121 ページ 6.1.1 項
自動リフレッシュによる通信 (マルチ CPU 間高速通信エリアを使用)		134 ページ 6.1.2 項
プログラムによる通信		149 ページ 6.1.3 項
モーション専用命令による制御指示	モーション専用命令で、QCPU からモーション CPU に制御指示を行います。	159 ページ 6.2 節
専用命令による CPU 間通信	専用命令を使用して、CPU ユニット間で通信します。	—
QCPU からモーション CPU へのデバイス書込み／読出し	QCPU とモーション CPU 間で、デバイスの書込み／読出しを行います。	161 ページ 6.3.1 項
QCPU から C 言語コントローラユニット／パソコン CPU ユニットへの割込みプログラムの起動	QCPU から C 言語コントローラユニット／パソコン CPU ユニットに、割込みプログラムの起動を行います。	163 ページ 6.3.2 項
QCPU 間のデバイス書込み／読出し	ユニバーサルモデル QCPU 間で、デバイスの書込み／読出しを行います。(Q00UCPU, Q01UCPU, Q02UCPU を除く)	164 ページ 6.3.3 項

(2) CPU ユニット間の通信

送信元および送信先の CPU ユニットの種類により、通信可否が異なります。

○：通信可 ×：通信不可

発信元 CPU ユニット	発信先 CPU ユニット		CPU 共有メモリを使用した発信		モーション専 用命令による 制御指示 * 1	専用命令によ る CPU 間発信
			自動リフレッ シュによる発信	プログラムによ る発信		
ベーシックモデル QCPU	モーション CPU	Q172CPUN(-T), Q173CPUN(-T), Q172HCPU(-T), Q173HCPU(-T)	○	○	○	○
	C 言語コントローラユニット		○	○	×	○
	パソコン CPU ユニット		○	○	×	○
ハイパフォーマンス モデル QCPU, プロセス CPU	ハイパフォーマンスモデル QCPU, プロセス CPU, ユニバーサルモデル QCPU		○	○	×	×
	モーション CPU	Q172CPUN(-T), Q173CPUN(-T), Q172HCPU(-T), Q173HCPU(-T)	○	○	○	○
	C 言語コントローラユニット * 2		○	○	×	○
	パソコン CPU ユニット		○	○	×	○
ユニバーサルモデ ル QCPU (Q00UCPU, Q01UCPU, Q02UCPU)	モーション CPU	Q172CPUN(-T), Q173CPUN(-T), Q172HCPU(-T), Q173HCPU(-T)	○	○	○	○
	C 言語コントローラ ユニット	Q06CCPU-V, Q06CCPU-V-B, Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS	○	○	×	○
	パソコン CPU ユニット		○	○	×	○
ユニバーサルモデ ル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除 く)	ハイパフォーマンスモデル QCPU, プロ セス CPU		○	○	×	×
	ユニバーサルモデル QCPU		○	○	×	○
	モーション CPU	Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU	○	○	○	○
	C 言語コントローラ ユニット	Q06CCPU-V, Q06CCPU-V-B, Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS	○	○	×	○
	パソコン CPU ユニット		○	○	×	○
参照			134 ページ 6.1.2 項 149 ページ 6.1.3 項	158 ページ 6.1.4 項	159 ページ 6.2 節	161 ページ 6.3 節

*1 モーション CPU のバージョンにより、使用できる命令に制約があります。(使用するモーション CPU のマニュアル)

*2 プロセス CPU が送信元ユニットの場合、Q06CCPU-V-H01 を送信先ユニットにできません。

6.1 CPU 共有メモリを使用した CPU ユニット間の交信

CPU 共有メモリを使用して、マルチ CPU システムの CPU ユニット間の交信を行う方法について説明します。

(1) CPU 共有メモリとは

CPU 共有メモリは、マルチ CPU システムの各 CPU ユニット間でデータの書き込み／読出しを行うために、CPU ユニットが内部に持っているメモリです。
CPU 共有メモリには、下記の種類があります。

項目	内容	参照
自号機動作情報エリア	CPU ユニットのエラー情報や LED の状態などが格納されるエリアです。	118 ページ 6.1 節 (2) 120 ページ 6.1 節 (3)
システムエリア	CPU ユニットのシステム (OS) によって使用されるエリアです。	—
自動リフレッシュエリア	自動リフレッシュによる交信時に使用するエリアです。 システムエリアの最終の次のアドレスから、自動リフレッシュの点数分を使用します。	118 ページ 6.1 節 (2) 121 ページ 6.1.1 項
ユーザ自由エリア	プログラムによる交信時に使用するエリアです。 自動リフレッシュエリアで使用している点数以降を使用します。自動リフレッシュを行わない場合は、自動リフレッシュエリアの先頭からすべてを、ユーザ自由エリアとして使用できます。	118 ページ 6.1 節 (2) 149 ページ 6.1.3 項
マルチ CPU 間高速通信エリア	ユニバーサルモデル QCPU によるマルチ CPU システムで、他号機との交信を行うエリアです。(Q00UCPU, Q01UCPU, Q02UCPU を除く)	118 ページ 6.1 節 (2)
ユーザ自由エリア	プログラムによる交信時に使用するエリアです。 ユーザ自由エリアは、CPU 共有メモリのアドレス 10000 _H 以降になります。	149 ページ 6.1.3 項
自動リフレッシュエリア	自動リフレッシュによる交信時に使用するエリアです。	134 ページ 6.1.2 項

Point

マルチ CPU 間高速通信エリアを使用すると、スキャンタイムの伸びが短い高速な通信ができます。ただし、使用するためには条件があります。

- 自動リフレッシュの場合 : 134 ページ 6.1.2 項
- プログラムによる交信の場合 : 149 ページ 6.1.3 項

(2) CPU 共有メモリの構成とプログラムによる通信可否

CPU 共有メモリの構成と、プログラムによる CPU 共有メモリを使用した自号機からの通信の可否を示します。

- ・ベーシックモデル QCPU の場合

CPU共有メモリ			自号機への通信		他号機への通信	
			書込み	読出し	書込み	読出し
(0H) 0 ~ (5FH) 95	~ (60H) 96	自号機動作情報エリア	×	○	×	○
(BFH) 191 (C0H) 192	~ ~	システムエリア	×	×	×	○*1
~ ~	~ ~	自動リフレッシュエリア	×	×	×	×
(1FFH) 511	~ ~	ユーザ自由エリア	○	○	×	○

○：通信可 ×：通信不可

- * 1 システムエリアは、モーション専用命令で通信する場合に使用します。モーション専用命令で使用するシステムエリアの用途と使用方法については、モーション CPU のプログラミングマニュアルを参照してください。

- ・ハイパフォーマンスモデル QCPU, プロセス CPU の場合

CPU共有メモリ			自号機への通信		他号機への通信	
			書込み	読出し	書込み	読出し
(0H) 0 ~ (1FFH) 511	~ (200H) 512	自号機動作情報エリア	×	×	×	○
~ ~ (7FFH) 2047 (800H) 2048	~ ~ ~ ~	システムエリア	×	×	×	○*1
~ ~ (FFFH) 4095	~ ~ ~ ~	自動リフレッシュエリア	×	×	×	×
~ ~ ~ ~	~ ~ ~ ~	ユーザ自由エリア	○	×	×	○

○：通信可 ×：通信不可

- * 1 システムエリアは、モーション専用命令で通信する場合に使用します。モーション専用命令で使用するシステムエリアの用途と使用方法については、モーション CPU のプログラミングマニュアルを参照してください。

• ユニバーサルモデル QCPU の場合

CPU共有メモリ		自号機への通信		他号機への通信	
		書込み	読出し	書込み	読出し
(0H) 60	~	×	○	×	○
(1FFH) 6511	(200H) 6512				
~	~	×	×	×	○
(7FFH) 62047	(800H) 62048				
~	~	○	○	×	○
(FFFH) 64095	(1000H) 64096				
~	~	×	×	×	×
(270FH) 69999	(2710H) 610000				
~	最大	○	○	×	○
(5F0FH) G24335	~				

○：通信可 ×：通信不可

* 1 Q00UCPU, Q01UCPU, Q02UCPU には, 使用不可エリアとマルチ CPU 間高速通信エリアはありません。

(3) 自号機動作情報エリア

(a) 自号機動作情報エリアに格納される情報

自号機動作情報エリアには、自号機の下記情報が格納されます。^{* 1}
 シングル CPU システムの場合は、すべて 0 のまま変化しません。

共有メモ リアドレス	名称	内容	内容詳細 * 2	対応する 特殊レジ スタ
0 _H	情報有無	情報有無フラグ	自号機の自号機動作情報エリア (1 _H ~ 1F _H) に情報が格納されているか、格納されていないかの確認用のエリアです。 ・ 0 : 自号機動作情報エリアに情報が格納されていない ・ 1 : 自号機動作情報エリアに情報が格納されている	—
1 _H	診断エラー	診断エラー番号	診断でエラーを生じたときのエラー番号が BIN で格納されます。	SD0
2 _H	診断エラー発生 時刻	診断エラー発生 時刻	CPU 共有メモリアドレスの 1 _H にエラー番号が格納された年・月が BCD コード 2 桁で格納されます。	SD1
3 _H			CPU 共有メモリアドレスの 1 _H にエラー番号が格納された日・時が BCD コード 2 桁で格納されます。	SD2
4 _H			CPU 共有メモリアドレスの 1 _H にエラー番号が格納された分・秒が BCD コード 2 桁で格納されます。	SD3
5 _H	エラー情報区分 コード	エラー情報区分 コード	エラー共通情報／エラー個別情報にそれぞれ格納されているエラー情報が何であるかを判断する区分コードが格納されます。	SD4
6 _H ～ 10 _H	エラー共通情報	エラー共通情報	診断でエラーを生じたときのエラー番号に対応する共通情報が格納されます。	SD5 ～ SD15
11 _H ～ 1B _H	エラー個別情報	エラー個別情報	診断でエラーを生じたときのエラー番号に対応する個別情報が格納されます。	SD16 ～ SD26
1C _H	空き	—	使用不可	—
1D _H	スイッチ状態	CPU スイッチ状態	CPU ユニットのスイッチ状態が格納されます。	SD200
1E _H	LED 状態	CPU-LED 状態	CPU ユニットの LED のビットパターンが格納されます。	SD201
1F _H	CPU 動作状態	CPU 動作状態	CPU ユニットの動作状態が格納されます。	SD203

* 1 モーション CPU では、自号機動作情報エリアの 5_H ~ 1C_H を使用しません。

モーション CPU から自号機動作情報エリアの 5_H ~ 1C_H を読出した場合は、「0」のままになります。

* 2 詳細は、使用する CPU ユニットのユーザズマニュアル（ハードウェア設計・保守点検編）に記載の、対応する特殊レジスタを参照してください。

(b) 自号機動作情報エリアの読出し


他号機の QCPU は、FROM 命令またはマルチ CPU 間共有デバイス (U3En ¥ G □) を使用した命令で、自号機動作情報エリアのデータを読み出すことができます。

ただし、データ更新の遅れがありますので、読み出したデータはモニタ用で使用してください。

6.1.1 自動リフレッシュによる通信（自動リフレッシュエリアを使用）

CPU 共有メモリの自動リフレッシュエリアを使用した、自動リフレッシュによる通信について説明します。

Point

自動リフレッシュによる通信には、マルチ CPU 間高速通信エリアの自動リフレッシュエリアを使用する方法もあります。マルチ CPU 間高速通信エリアを使用すると、スキャンタイムの延びを短くできます。ただし、使用するためには条件があります。（ 134 ページ 6.1.2 項）


(1) 自動リフレッシュによる通信について

(a) 自動リフレッシュの概要

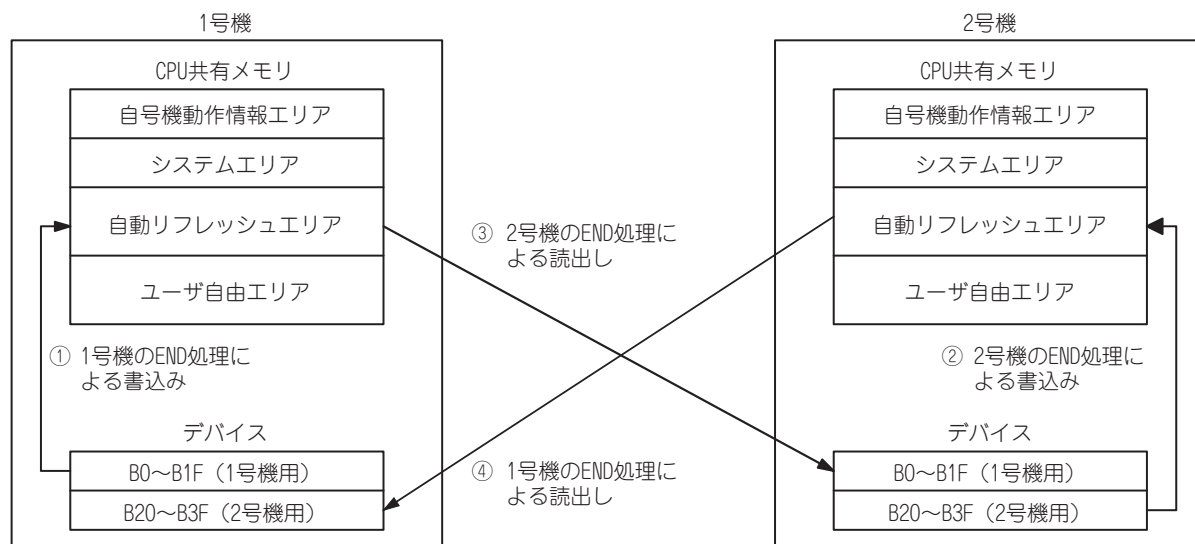
自動リフレッシュは、CPU 共有メモリの自動リフレッシュエリアを使用した通信方法です。PC パラメータの“マルチ CPU 設定”で“通信エリア設定（リフレッシュ設定）”を行うことで、マルチ CPU システムのすべての CPU ユニット間でデータの書き込み／読出しを自動で行います。

自動リフレッシュを使用すると、他号機のデバイスのデータが自動で読み出されるため、他号機のデバイスデータも自号機で使用できます。

Point

自動リフレッシュを使用すると、マルチ CPU システムのスキャンタイムが延びます。（ 190 ページ 付 4）

例 1号機が B0～B1F の 32 点、2号機が B20～B3F の 32 点の自動リフレッシュを行う場合の動作



• 1号機の END 処理時の処理内容

① 1号機用の送信デバイス B0～B1F のデータを、自号機の共有メモリの自動リフレッシュエリアに転送します。

④ 2号機の共有メモリの自動リフレッシュエリアのデータを、自号機の B20～B3F に転送します。

• 2号機の END 処理時の処理内容

② 2号機の送信デバイス B20～B3F のデータを、自号機の共有メモリの自動リフレッシュエリアに転送します。

③ 1号機の共有メモリの自動リフレッシュエリアのデータを、自号機の B0～B1F に転送します。

(b) 自動リフレッシュの実行

自動リフレッシュは、CPU ユニットが RUN 状態、STOP 状態、PAUSE 状態のときに実行します。CPU ユニットが停止エラーのときは、自動リフレッシュを実行しません。

1 台が停止エラーになると、停止エラーになっていない他の号機は、停止エラーになる前のデータを保持します。たとえば、121 ページ 6.1.1 項 (1) (a) の図で 2 号機が B20 の ON 中に停止エラーになると、1 号機の B20 は ON のままになります。

(2) 自動リフレッシュ設定

PC パラメータの“マルチ CPU 設定”で、各 CPU ユニットが送信する点数（“各 CPU 送信範囲”）と、データを格納するデバイス（“CPU 側デバイス”）を設定します。

🔍 プロジェクトウィンドウ⇨[パラメータ]⇨[PC パラメータ]⇨[マルチ CPU 設定]⇨“通信エリア設定（リフレッシュ設定）”

設定No.の切替え

各 CPU ユニットの送信範囲を設定

各 CPU ユニットのデバイスを 1 号機から連続で設定するか、CPU ユニットごとに設定するかを選択

各 CPU ユニットのデバイス範囲を設定
(設定したデバイス番号から指定点数分を使用)

Point

下記の場合は、ユニバーサルモデル QCPU の“マルチ CPU 間高速通信エリア設定”の“マルチ CPU 間高速通信機能を使用する”のチェックをはずしてください。

- 1 号機にハイパフォーマンスモデル QCPU、プロセス CPU を使用している
- 1 号機のユニバーサルモデル QCPU が“マルチ CPU 間高速通信エリア設定”の“マルチ CPU 間高速通信機能を使用する”のチェックをはずしている
- 基本ベースユニット、スリムタイプ基本ベースユニット、電源二重化基本ベースを使用している

チェックをはずしてください。

マルチ CPU 間高速通信機能を使用する

CPU	各 CPU 送信範囲 (*1)						
	点数(K)	I/O No.	点数	先頭	最終	点数	自動リフレッシュ 設定
1号機							
2号機							
3号機							
4号機							

合計 点

リフレッシュ設定は必要に応じて設定(未設定 / 設定済み)

☐ 高度な設定を行なう(*1)

割付確認

(a) 設定切替

“設定切替”で設定番号を切り替えると、4つの自動リフレッシュ設定ができます。たとえば、ON/OFFデータをビットデバイスで、データをワードデバイスに分けて設定してリフレッシュできます。

(b) 各 CPU 送信範囲

“各 CPU 送信範囲”では、CPU 共有メモリの点数を 2 点（2 ワード）単位で設定します。（CPU 側デバイスでワードデバイス指定時は 2 点、ビットデバイス指定時は 32 点になります。）
なお、“点数”を「0」に設定すると、その号機のデータはリフレッシュされません。

設定可能な送信点数は、下記のとおりです。

QCPU	設定可能な送信点数
ベーシックモデル QCPU	<ul style="list-style-type: none">・ベーシックモデル QCPU で 320 ワード・モーションCPU／C 言語コントローラユニット／パソコンCPUユニットで 2048 ワード・全 CPU ユニットで合計 4416 点（4416 ワード）
ハイパフォーマンスモデル QCPU プロセス CPU ユニバーサルモデル QCPU	<ul style="list-style-type: none">・CPU ユニット 1 台あたり 4 範囲合計で最大 2K ワード・全 CPU ユニットで合計 8K 点（8K ワード）です。

Point

送信点数は、マルチ CPU システムの全号機で同一にしてください。1 台でも送信点数が異なる場合は、CPU 間同一性チェックにて“PARAMETER ERROR”になります。

- 例** 1号機でB0～B1Fの32点、2号機でB20～B3Fの32点のリフレッシュを行う場合、リンクリレー(B)はビットデバイスのため、“点数”には「2」を設定します。

マルチCPU間高速通信エリア設定 通信エリア設定(リフレッシュ設定)

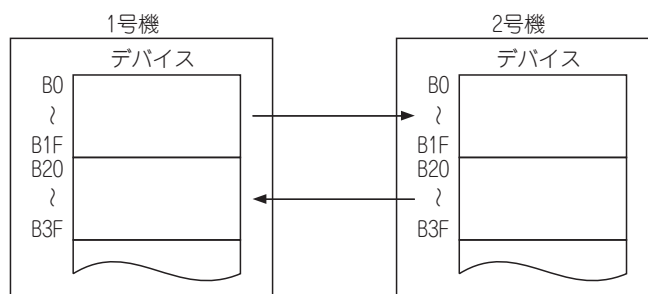
設定切替 設定1 ☐ 各CPUに先頭デバイスを設定する

CPU	各CPU送信範囲			CPU側デバイス	
	点数(*1)	先頭	最終	先頭	最終
1号機	2	0000	0001	B0	B1F
2号機	2	0000	0001	B20	B3F
3号機	0				
4号機	0				

CPU共有メモリを2点に設定し、CPU側デバイスにビットデバイスを指定するとビットデバイスは32点になります。

3号機、4号機の点数は0点のため、リフレッシュされません。

【自動リフレッシュの処理】



自動リフレッシュで占有するCPU共有メモリは、設定1～設定4の合計になります。送信点数を設定すると、自動リフレッシュエリアの先頭アドレスおよび最終アドレスが16進数のオフセット値として自動的に表示されます。

- 例** 設定1と設定2に送信点数を設定している号機の最終アドレスは、“自動リフレッシュエリアの先頭アドレス+設定2のオフセット値”になります。下記では、1号機と2号機が「自動リフレッシュエリアの先頭アドレス+0011_H」まで、4号機は「自動リフレッシュエリアの先頭アドレス+0021_H」まで使用しています。
- 設定1のみ送信している号機(下図3号機)の最終アドレスは、設定1のCPU共有メモリのアドレスまでになります。

設定切替 設定1 ☐ 各CPUに先頭デバイスを設定する

設定切替 設定2 ☐ 各CPUに先頭デバイスを設定する

CPU	各CPU送信範囲			CPU側デバイス	
	点数(*1)	先頭	最終	先頭	最終
1号機	16	0002	0011	W0	W0F
2号機	16	0002	0011	W10	W1F
3号機	0				
4号機	32	0002	0021	W20	W3F

1号機の送信範囲: B0, B1F, B3F, B7F, B9F

CPU側デバイスの最終: W0, W0F, W1F, W3F

各号機のCPU共有メモリの最終アドレス

(c) CPU 側デバイス

自動リフレッシュ対象のデバイスを設定します。“CPU 側デバイス” には、下記のデバイスが設定できます。

設定可能デバイス	制約事項
データレジスタ (D) リンクレジスタ (W) ファイルレジスタ (R, ZR)	—
リンクリレー (B) 内部リレー (M) 出力 (Y)	先頭番号は、0 または 16 の倍数を指定します。

設定には、下記の 2 種類の方法があります。* 1

- 1 号機の先頭デバイスから連続でデバイスを設定する方法
- CPU ユニットごとに任意でデバイスを設定する方法

- * 1 下記の QCPU は、1 号機の先頭デバイスから連続でデバイスを設定する方法でのみ自動リフレッシュ可能です。
- ベーシックモデル QCPU
 - シリアル No. の上 5 桁が “07031” 以前のハイパフォーマンスモデル QCPU
 - プロセス CPU

また、GX Developer Version 8.22Y 以前を使用した場合も、1 号機の先頭デバイスから連続でデバイスを設定する方法でのみ自動リフレッシュ可能です。

設定切替 設定1

☐ 各CPUに先頭デバイスを設定する

CPU	各CPU送信範囲			CPU側デバイス	
	点数 (*1)	先頭	最終	先頭	最終
1号機	0				
2号機	0				
3号機	0				
4号機	0				

☒ 各CPUに先頭デバイスを設定する：
CPUユニットごとに任意でデバイスを設定
する方法

☐ 各CPUに先頭デバイスを設定する：
1号機の先頭デバイスから連続でデバイスを
設定する方法

CPU 側デバイスは、設定した先頭デバイスから各 CPU ユニットに設定した点数分のデバイス範囲を使用します。送信点数分のデバイスを確保できるように、デバイス番号を設定してください。

- ・設定1～設定4は、デバイスを変えて設定できます。
また設定1～設定4でデバイス範囲が重ならなければ、同一デバイスを設定できます。

1号機のリフレッシュ設定

設定切替 設定2 ☐ 各CPUに先頭デバイスを設定する

設定切替 設定1 ☐ 各CPUに先頭デバイスを設定する

CPU	各CPU送信範囲			CPU側デバイス	
	自動リフレッシュエリア注)	先頭	最終	先頭	最終
1号機	2	0000	0001	B0	B1F
2号機	2	0000	0001	B20	B3F
3号機	4	0000	0003	B40	B7F
4号機	2	0000	0001	B80	B9F

1号機と2号機のCPU側デバイスを
同一デバイスで設定した場合

全号機同一点数を設定する

2号機のリフレッシュ設定

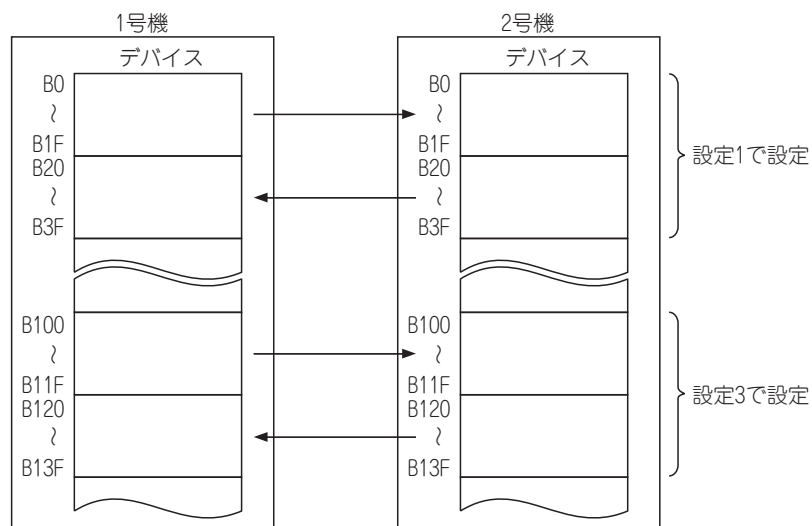
設定切替 設定2 ☐ 各CPUに先頭デバイスを設定する

設定切替 設定1 ☐ 各CPUに先頭デバイスを設定する

CPU	各CPU送信範囲			CPU側デバイス	
	自動リフレッシュエリア注)	先頭	最終	先頭	最終
1号機	2	0000	0001	M0	M31
2号機	2	0000	0001	M32	M63
3号機	4	0000	0003	M64	M127
4号機	2	0000	0001	M128	M159

1号機と2号機のCPU側デバイスを
違うデバイスで設定した場合

【自動リフレッシュの処理】



- 設定 1 ～設定 4 のデバイスは各号機で個別に設定できます。
たとえば、1 号機をリンクリレー、2 号機を内部リレーに設定することもできます。

1号機のリフレッシュ設定

設定切替 設定2 ☐ 各CPUに先頭デバイスを設定する

設定切替 設定1 ☐ 各CPUに先頭デバイスを設定する

CPU	各CPU送信範囲			CPU側デバイス	
	自動リフレッシュエリア注)	先頭	最終	先頭	最終
1号機	2	0000	0001	B0	B1F
2号機	2	0000	0001	B20	B3F
3号機	4	0000	0003	B40	B7F
4号機	2	0000	0001	B80	B9F

デバイス
W0
最終
W0F
W1F
W3F

1号機と2号機のCPU側デバイスを
同一デバイスで設定した場合

全号機同一点数を設定する

2号機のリフレッシュ設定

設定切替 設定2 ☐ 各CPUに先頭デバイスを設定する

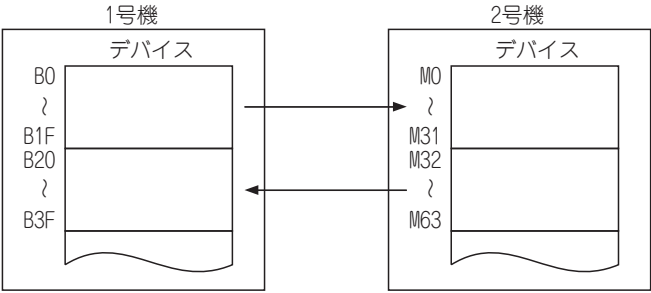
設定切替 設定1 ☐ 各CPUに先頭デバイスを設定する

CPU	各CPU送信範囲			CPU側デバイス	
	自動リフレッシュエリア注)	先頭	最終	先頭	最終
1号機	2	0000	0001	M0	M31
2号機	2	0000	0001	M32	M63
3号機	4	0000	0003	M64	M127
4号機	2	0000	0001	M128	M159

デバイス
W0
最終
W0F
W1F
W3F

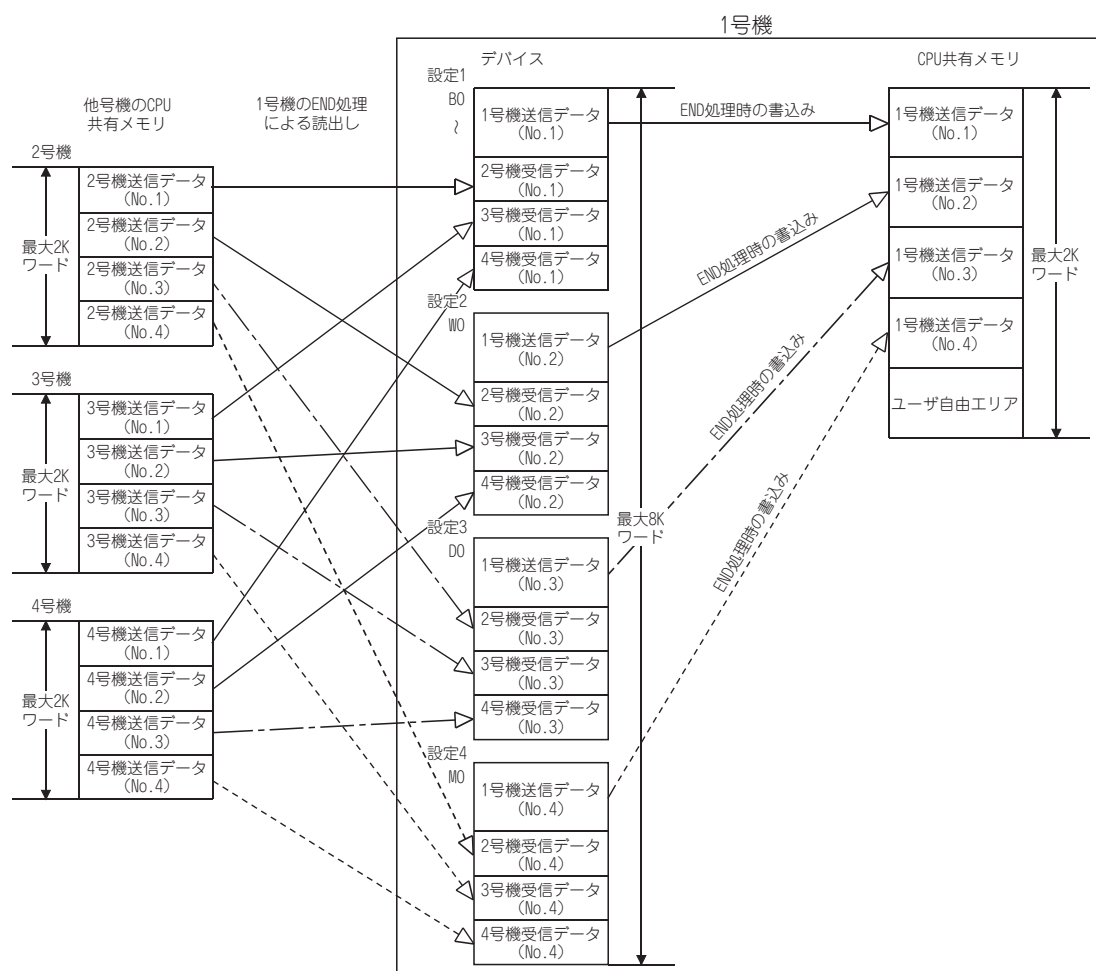
1号機と2号機のCPU側デバイスを
違うデバイスで設定した場合

【自動リフレッシュの処理】



6.1 CPU共有メモリを使用したCPUユニット間の通信
6.1.1 自動リフレッシュによる変信(自動リフレッシュエリアを使用)

例 自動リフレッシュを，設定 1：リンクリレー (B)，設定 2：リンクレジスタ (W)，設定 3：データレジスタ (D)，設定 4：内部リレー (M) の 4 範囲に分割して行う場合の動作



- CPU ユニットごとに任意でデバイスを設定する方法を選択した場合
下記のことが可能になります。
 - デバイスを個別に設定できるため、CPU ユニットごとに送信範囲の順序の変更が可能になります。
 - 不要なリフレッシュを行わないように設定できるため、システムのスキャンタイムの短縮が可能になります。

例 CPU ユニットごとに送信範囲の順序を変更する場合

1 号機のハイパフォーマンスモデル QCPU と、2 号機のモーション CPU 間で自動リフレッシュを行う場合の例を示します。デバイスを任意に設定することで、モーション CPU で固定のデバイスに対して、ハイパフォーマンスモデル QCPU のデバイスを合わせることが可能です。

設定切替 設定1 ☒ 各CPUに先頭デバイを設定する

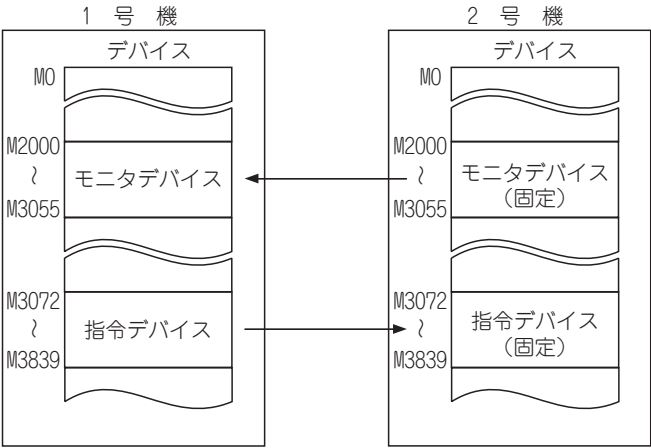
CPU	各CPU送信範囲			CPU側デバイス	
	自動リフレッシュエリア注)			先頭デバイス	最終
	点数(*1)	先頭	最終		
1号機	48	0000	002F	M3072	M3839
2号機	66	0000	0041	M2000	M3055
3号機					
4号機					

設定切替 設定1 ☒ 各CPUに先頭デバイを設定する

CPU	各CPU送信範囲			CPU側デバイス	
	自動リフレッシュエリア注)			先頭デバイス	最終
	点数(*1)	先頭	最終		
1号機	48	0000	002F	M3072	M3839
2号機	66	0000	0041	M2000	M3055
3号機					
4号機					

1 号機の設定

2 号機の設定



- 例** 不要なリフレッシュを行わないように設定する場合
 リフレッシュ不要な他号機のデバイス欄を空欄にすることで、不要なリフレッシュを行わないように設定可能です。自号機のデバイス欄を空欄にはできません。
 2号機～4号機の各号機と、1号機間でのみ自動リフレッシュを行う場合の例を示します。

設定切替 設定1 ☒ 各CPUに先頭デバイスを設定する

CPU	各CPU送信範囲			CPU側デバイス	
	自動リフレッシュエリア注)			先頭デバイス	
	点数(*1)	先頭	最終	先頭	最終
1号機	10	0000	0009	D100	D109
2号機	10	0000	0009	D0	D9
3号機	10	0000	0009	D10	D19
4号機	10	0000	0009	D20	D29

1号機の設定

設定切替 設定1 ☒ 各CPUに先頭デバイスを設定する

CPU	各CPU送信範囲			CPU側デバイス	
	自動リフレッシュエリア注)			先頭デバイス	
	点数(*1)	先頭	最終	先頭	最終
1号機	10	0000	0009	D100	D109
2号機	10	0000	0009	D0	D9
3号機	10	0000	0009		
4号機	10	0000	0009		

2号機の設定

設定切替 設定1 ☒ 各CPUに先頭デバイスを設定する

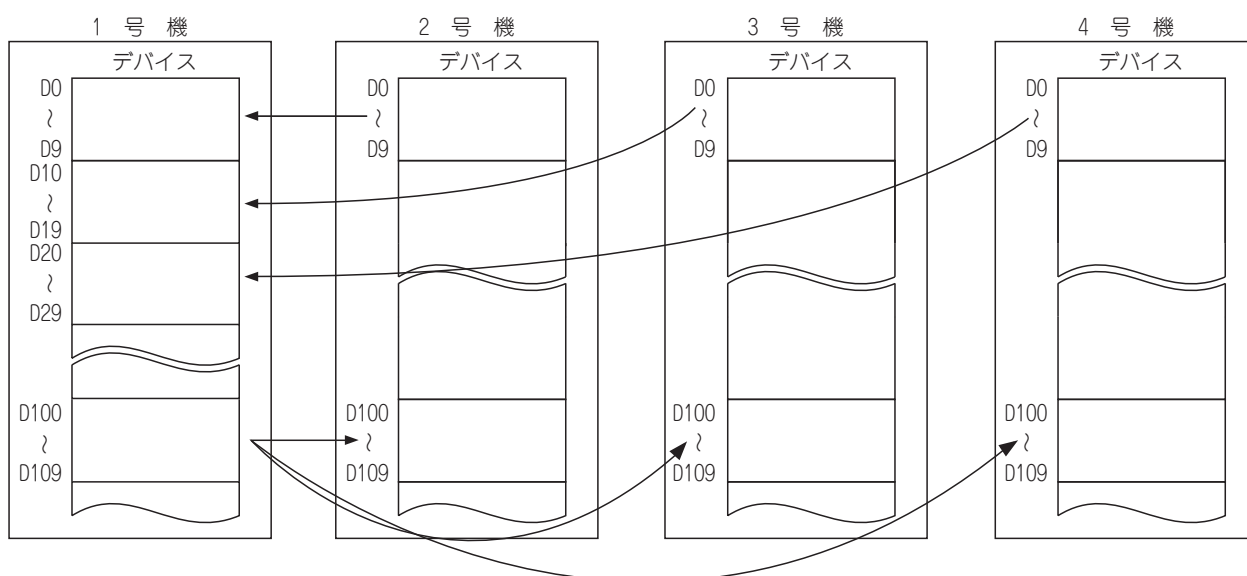
CPU	各CPU送信範囲			CPU側デバイス	
	自動リフレッシュエリア注)			先頭デバイス	
	点数(*1)	先頭	最終	先頭	最終
1号機	10	0000	0009	D100	D109
2号機	10	0000	0009		
3号機	10	0000	0009	D0	D9
4号機	10	0000	0009		

3号機の設定

設定切替 設定1 ☒ 各CPUに先頭デバイスを設定する

CPU	各CPU送信範囲			CPU側デバイス	
	自動リフレッシュエリア注)			先頭デバイス	
	点数(*1)	先頭	最終	先頭	最終
1号機	10	0000	0009	D100	D109
2号機	10	0000	0009		
3号機	10	0000	0009		
4号機	10	0000	0009	D0	D9

4号機の設定



(3) 注意事項

(a) ローカルデバイスの設定（ベーシックモデル QCPU を除く）

自動リフレッシュ用に設定したデバイス範囲は、ローカルデバイスに設定できません。自動リフレッシュ用に設定したデバイス範囲が、ローカルデバイスに設定されていた場合、リフレッシュデータは反映されません。

(b) ファイルレジスタのプログラムと同一ファイル名を使用する設定（ベーシックモデル QCPU を除く）

プログラムごとのファイルレジスタは、自動リフレッシュ用デバイスに設定しないでください。プログラムごとのファイルレジスタを、自動リフレッシュ用デバイスに設定した場合は、最後に実行したスキャン実行タイププログラムに対応したファイルレジスタに自動リフレッシュを行います。

(c) 号機間送信データのデータ保証

自号機のリフレッシュと他号機からの読出しタイミングにより、号機ごとのデータに古いデータと新しいデータが混在（データの泣き別れ）することがあります。

自動リフレッシュによる通信において、データの泣き別れを防止する方法を示します。

- 32 ビットデータの泣き別れ

自動リフレッシュ方式によるデータ伝送は、32 ビット単位で行います。自動リフレッシュの設定は、32 ビット単位で設定するため 32 ビットデータの泣き別れは発生しません。

- 32 ビットを超えるデータの泣き別れ防止

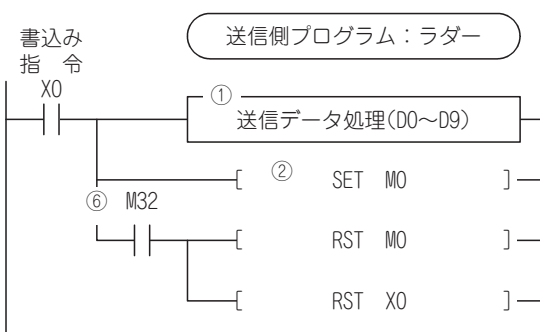
自動リフレッシュ方式では、自動リフレッシュ設定パラメータの設定 No. の大きい方から順に読み出します。設定データよりも小さい設定 No. をインタロック用のデバイスとして使用することにより、読み出したデータの泣き別れを防止できます。

例 QCPU とモーション CPU 間の自動リフレッシュを行う場合
 PC パラメータの“マルチ CPU 設定”の“通信エリア設定（リフレッシュ設定）”を、下記のようにした場合の、ベーシックモデル QCPU とモーション CPU のプログラム例を示します。

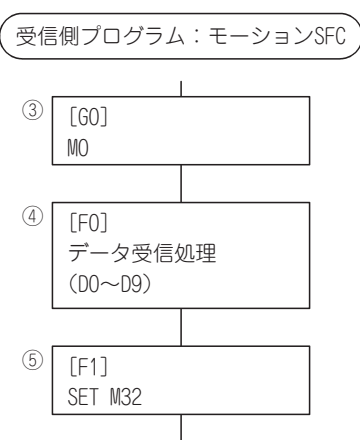
[パラメータ設定]

設定 No.	CPU 号機番号	CPU 共有メモリ			CPU 側デバイス	
		点数	先頭	最終	先頭	最終
設定 1	1 号機	2	00C0	00C1	M0	M31
	2 号機	2	0800	0801	M32	M63
設定 2	1 号機	10	00C2	00CB	D0	D9
	2 号機	0	—	—	—	—

送信側プログラム例



受信側プログラム例



- ① CPU1 号機が送信データを作成します。
- ② CPU1 号機がデータセット完了ビットを ON します。

(マルチ CPU 間自動リフレッシュ実行)

- ③ CPU2 号機が送信データセット完了を検出します。
- ④ CPU2 号機が受信データ処理を行います。
- ⑤ CPU2 号機が受信データ処理完了ビットを ON します。

(マルチ CPU 間自動リフレッシュ実行)

- ⑥ CPU1 号機が受信データ処理完了を検出し、データセット完了ビットを OFF します。

例 QCPU 間の自動リフレッシュを行う場合
PC パラメータの“マルチ CPU 設定”の“通信エリア設定（リフレッシュ設定）”を、下記のように設定した場合の、ハイパフォーマンスモデル QCPU 間のプログラム例を示します。

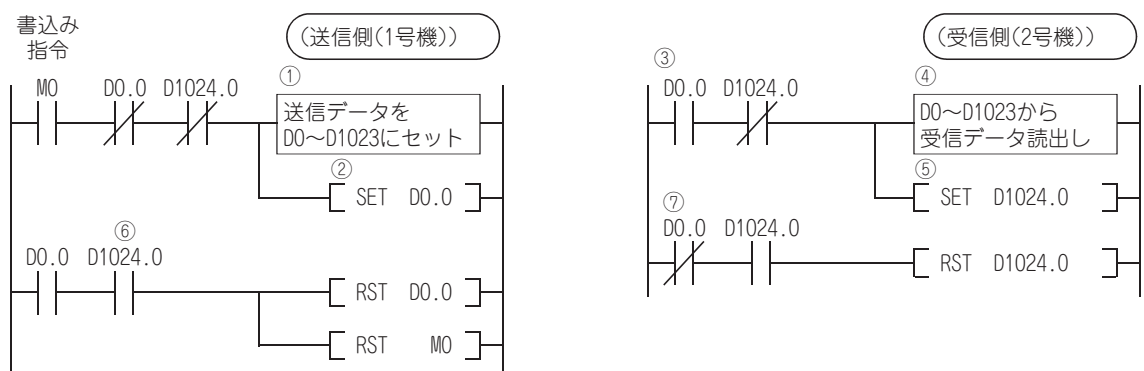
[パラメータ設定]

設定 No.	CPU 号機番号	CPU 共有メモリ			CPU 側デバイス	
		点数	先頭	最終	先頭	最終
設定 1	1 号機	1024	0000	03FF	D0	D1023
	2 号機	1024	0000	03FF	D1024	D2047

上記パラメータ設定で、1 号機のインタロック用デバイス（データセット完了ビット）として D0.0, 2 号機のインタロック用デバイス（受信データ処理完了ビット）として D1024.0 を使用します。

送信側プログラム（1 号機）

受信側プログラム（2 号機）



- ① 1 号機が送信データを作成します。
- ② 1 号機がデータセット完了ビットを ON します。

(マルチ CPU 間自動リフレッシュ実行)

- ③ 2 号機が送信データセット完了を検出します。
- ④ 2 号機が受信データ処理を行います。
- ⑤ 2 号機が受信データ処理完了ビットを ON します。

(マルチ CPU 間自動リフレッシュ実行)

- ⑥ 1 号機が受信データ処理完了を検出し、データセット完了ビットを OFF します。

(マルチ CPU 間自動リフレッシュ実行)

- ⑦ 2 号機がデータセット完了ビットの OFF を検出し、受信データ処理完了を OFF します。

6.1.2 自動リフレッシュによる交信（マルチ CPU 間高速通信エリアを使用）

CPU 共有メモリのマルチ CPU 間高速通信エリアを使用した、自動リフレッシュによる交信について説明します。

(1) 交信するための条件

マルチ CPU 間高速通信エリアを使用した自動リフレッシュによる交信は、下記条件をすべて満足している場合に実行できます。

- マルチ CPU 間高速基本ベースユニット（Q35DB, Q38DB, Q312DB）を使用
- 1 号機にユニバーサルモデル QCPU（Q00UCPU, Q01UCPU, Q02UCPU を除く）を使用
- 下記の CPU ユニットの 2 枚以上使用
 - ユニバーサルモデル QCPU（Q00UCPU, Q01UCPU, Q02UCPU を除く）
 - モーション CPU（Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU）
 - C 言語コントローラユニット（Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS）

マルチ CPU 間高速基本ベースユニットに、上記以外の CPU ユニットを装着している場合は、“マルチ CPU 間高速通信エリア設定”で、該当する号機の“点数”を 0 にしてください。

例 3 号機の点数を 0 にする場合の設定

ユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く),
モーション CPU (Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU)
または C 言語コントローラユニット (Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS) 以外の CPU ユニットの
場合は 0 にする。

マルチCPU間高速通信エリア設定 | 通信エリア設定(リフレッシュ設定)

☒ マルチCPU間高速通信機能を使用する

CPU	各CPU送信範囲(*1)						自動リフレッシュ 設定
	点数(K)	I/O No.	点数	先頭	最終	点数	
1号機	3	U3E0	3072	G10000	G13071	0	リフレッシュ設定(送信)
2号機	3	U3E1	3072	G10000	G13071	0	リフレッシュ設定(受信)
3号機	0	U3E2	0	----	----	0	リフレッシュ設定(受信)
4号機	3	U3E3	3072	G10000	G13071	0	リフレッシュ設定(受信)

合計 点 リフレッシュ設定は必要に応じ設定(未設定 / 設定済み)
合計は12K点までです。 ☐ 高度な設定を行なう(*1)

Point

マルチ CPU 間高速通信エリアを使用した自動リフレッシュの条件を満たしていない場合は、CPU 共有メモリの自動リフレッシュエリアを使用してください。(121 ページ 6.1.1 項)

(2) 自動リフレッシュによる通信について

(a) 自動リフレッシュの概要

自動リフレッシュは、CPU 共有メモリのマルチ CPU 間高速通信エリアの自動リフレッシュエリアを使用した通信方法です。マルチ CPU 間高速通信エリアの自動リフレッシュエリアに書き込まれたデータは、一定周期（マルチ CPU 間高速通信周期）で、他号機のマルチ CPU 間高速通信エリアの自動リフレッシュエリアに送信されます。

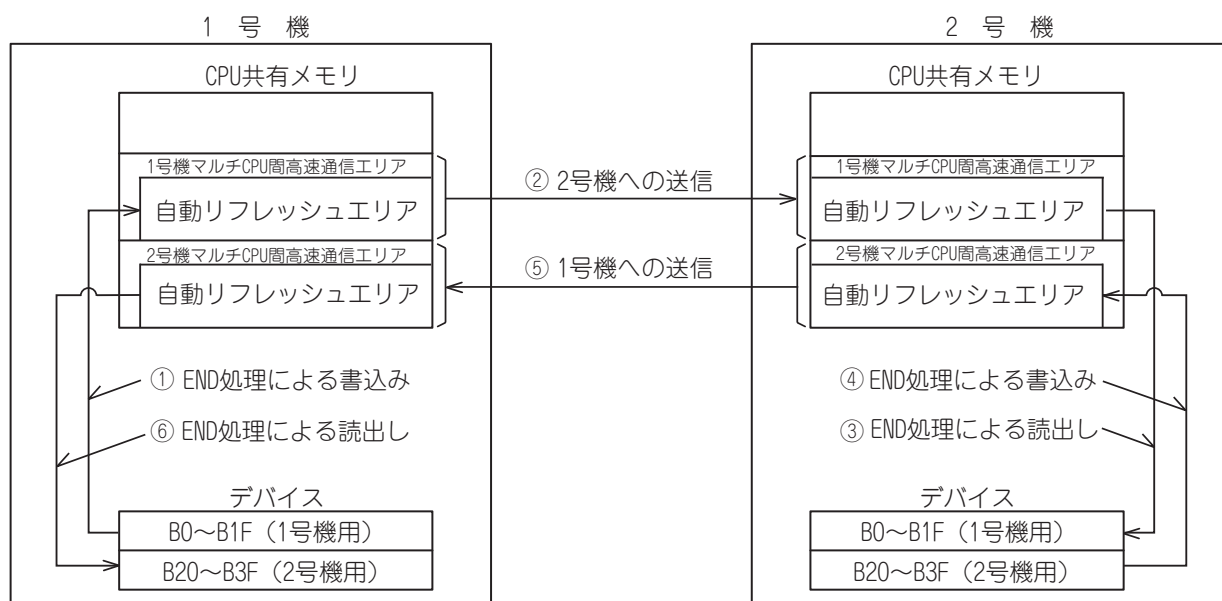
PC パラメータの“マルチ CPU 設定”で“マルチ CPU 間高速通信エリア設定”を行うことで、マルチ CPU システムのすべての CPU ユニット間でデータの書き込み／読出しを自動で行います。

自動リフレッシュを使用すると、他号機のデバイスデータが自動で読み出されるため、他号機のデバイスデータも自号機で使用できます。

Point

自動リフレッシュを使用すると、マルチ CPU システムのスキャンタイムが延びます。（ 190 ページ 付 4）

例 1号機が B0～B1F の 32 点、2号機が B20～B3F の 32 点の自動リフレッシュを行う場合の動作

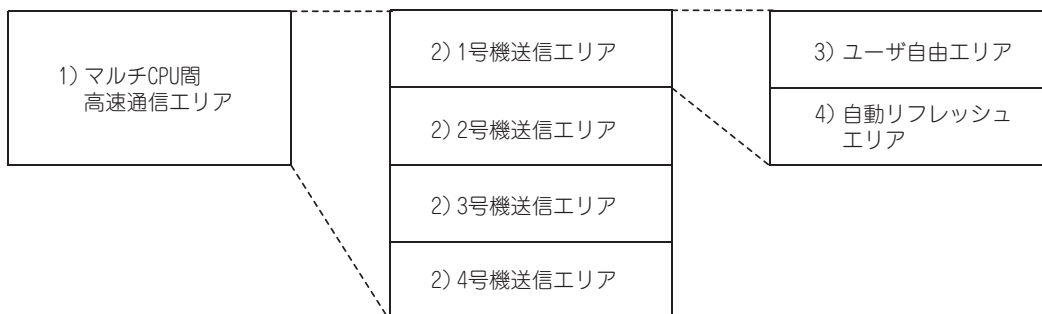


- 1号機のデバイスデータを2号機が読み出すまでの手順
 - ① 1号機のEND処理時に、B0～B1Fのデータを自号機の自動リフレッシュエリアに転送します。
 - ② 1号機マルチCPU間高速通信エリアのデータを2号機に送信します。
 - ③ 2号機のEND処理時に、受信したデータをB0～B1Fに転送します。
- 2号機のデバイスデータを1号機が読み出すまでの手順
 - ④ 2号機のEND処理時に、B20～B3Fのデータを自号機の自動リフレッシュエリアに転送します。
 - ⑤ 2号機マルチCPU間高速通信エリアのデータを1号機に送信します。
 - ⑥ 1号機のEND処理時に、受信したデータをB20～B3Fに転送します。

(b) マルチ CPU 間高速通信エリアのメモリ構成

マルチ CPU 間高速通信エリアのメモリ構成を示します。

CPU 共有メモリについては、117 ページ 6.1 節を参照してください。



No.	名称	説明	サイズ	
			設定範囲	設定単位
1)	マルチ CPU 間高速通信エリア	マルチ CPU システムの CPU ユニット間で、データ伝送を行うためのエリアです。 マルチ CPU システムを構成する各 CPU ユニットで、最大 14K ワードのエリアを分配します。	0 ～ 14K ワード	1K ワード
2)	n 号機送信エリア (n=1 ～ 4)	各 CPU ユニットの送信データを格納するエリアです。 自号機の送信エリアに格納されたデータを他号機に送信します。 他号機の送信エリアは、他号機から受信したデータを格納します。	0 ～ 14K ワード	1K ワード
3)	ユーザ自由エリア	マルチ CPU 間共有デバイスで、他号機とデータの送受信を行うためのエリアです。マルチ CPU 間共有デバイスを使用したプログラムで交信します。	0 ～ 14K ワード	2 ワード
4)	自動リフレッシュエリア	自動リフレッシュによる交信で、他号機とデバイスデータの送受信を行うためのエリアです。	0 ～ 14K ワード	2 ワード

Point

プログラムで COM 命令を使用すると、COM 命令実行時に自動リフレッシュ処理ができます。ただし、自動リフレッシュの処理時間分スキャンタイムが延びます。(MELSEC-Q/L プログラミングマニュアル (共通命令編))

(c) 自動リフレッシュの実行

自動リフレッシュは、CPU ユニットが RUN 状態、STOP 状態、PAUSE 状態のときに実行します。なお、CPU ユニットが異常時は、異常の状態によって自動リフレッシュの実行／未実行が異なります。(158 ページ 6.1.4 項)

(3) マルチ CPU 間高速通信エリア設定

CPU 共有メモリの自動リフレッシュを行う場合は、PC パラメータの “マルチ CPU 設定” で、各 CPU ユニットが送信する点数（“各 CPU 送信範囲”）と、データを格納するデバイス（“自動リフレッシュ設定”）を設定します。

プロジェクトウィンドウ⇨[パラメータ]⇨[PC パラメータ]⇨[マルチ CPU 設定]⇨ “マルチ CPU 間高速通信エリア設定”

Qパラメータ設定

PCネーム設定 | PCシステム設定 | PCファイル設定 | PC RAS設定 | ブートファイル設定 | プログラム設定 | SFC設定 | デバイス設定

I/O割付け設定 | マルチCPU設定 | 内蔵Ethernetポート設定

CPU台数(*1)

4 台

オンラインユニット交換設定(*1)

☐ 他CPUでのオンラインユニット交換許可
他CPUでのオンラインユニット交換を許可すると、グループ外の入出力状態は取り込めません。

自号機

1号機

グループ外の入出力設定(*1)

☐ グループ外の入力状態を取り込む
☐ グループ外の入出力状態を取り込む

動作モード(*1)

CPU/停止エラー時の動作モード

☒ 1号機のエラーで全号機停止
☒ 2号機のエラーで全号機停止
☒ 3号機のエラーで全号機停止
☒ 4号機のエラーで全号機停止

マルチCPU間同期立上げ(*1)

対象CPU

☒ 1号機
☒ 2号機
☒ 3号機
☒ 4号機

マルチCPU間高速通信エリア設定 | 通信エリア設定(リフレッシュ設定)

☒ マルチCPU間高速通信機能を使用する

CPU	各CPU送信範囲(*1)				自動リフレッシュ
	点数(k)	I/O No.	先頭	最終	
1号機	3	U3E0	3072	G13071	0
2号機	1	U3E1	1024	G11023	0
3号機	5	U3E2	5120	G15119	0
4号機	3	U3E3	3072	G13071	0

合計

12K 点

リフレッシュ設定は必要に応じて設定(未設定 / 設定済み)

☐ 高度な設定を行なう(*1)

割付け確認

合計は12K点までです。

(*1) マルチCPU時、同一設定にしてください。

マルチCPUパラメータ適用

表示画面印刷...

表示画面プレビュー

X/Y割付け確認

デフォルト

チェック

設定終了

キャンセル

6

6.1 CPU 共有メモリを使用した CPU ユニット間の通信
6.1.2 自動リフレッシュによる交信 (マルチ CPU 間高速通信エリアを使用)

PC パラメータの“マルチ CPU 設定”で自号機番号を設定すると、自動リフレッシュのリフレッシュ方向を画面で確認できます。

- “マルチ CPU 設定”画面
- “自動リフレッシュ設定”画面
- “マルチ CPU 間高速通信エリア割付確認”画面

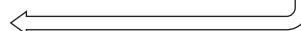
マルチCPU設定画面

割付確認
を選択



マルチCPU間高速通信エリア割付確認画面

1号機
送信
を選択



リフレッシュ設定
を選択



自動リフレッシュ設定画面

自動リフレッシュ方向の確認

(a) 各 CPU 送信範囲

各 CPU ユニットに割り付けるマルチ CPU 間高速通信エリアの点数を設定します。

項目	設定内容	設定／表示値
各 CPU 送信範囲	各 CPU ユニットが送信するデータの点数を設定します。* 1 134 ページ 6.1.2 項 (1) に記載のない CPU ユニットを使用している場合は、該当する号機の“点数”を 0 にしてください。	設定範囲：0 ～ 14K 点 * 2 設定単位：1K 点
ユーザ自由エリア	プログラムで他号機と交信する場合に、使用するエリアが表示されます。ユーザ自由エリアは、“各 CPU 送信範囲”の“点数 (K)”から、“自動リフレッシュ設定”の点数を引いた値になります。	表示範囲：0 ～ 14335 点
自動リフレッシュ	自動リフレッシュにより他号機と交信する場合に設定します。“点数”には、“自動リフレッシュ設定”で設定した点数が表示されます。(141 ページ 6.1.2 項 (3) (b))	表示範囲：0 ～ 14335 点

* 1 デフォルトで下記点数が設定されます。

CPU 台数	“各 CPU 送信範囲”のデフォルト値			
	1 号機	2 号機	3 号機	4 号機
2 台	7K 点	7K 点	—	—
3 台	7K 点	3K 点	3K 点	—
4 台	3K 点	3K 点	3K 点	3K 点

* 2 全号機の合計が、下記の点数以下になるように設定します。

- ・ 2 台構成時：14K 点
- ・ 3 台構成時：13K 点
- ・ 4 台構成時：12K 点

"高度な設定を行なう"を選択すると、専用命令で使用するシステムエリアの点数を 2K 点に変更できます。
システムエリアの点数を 2K 点に変更すると、1 スキャンに同時に実行できる専用命令数を増やすことができます。

Qパラメータ設定

PCネーム設定 | PCシステム設定 | PCファイル設定 | PC RAS設定 | ブートファイル設定 | プログラム設定 | SFC設定 | デバイス設定

I/O割付け設定 | マルチCPU設定 | 内蔵Ethernetポート設定

CPU台数 (*1)
4 台

自号機
1号機

動作モード (*1)
CPU停止エラー時の動作モード
☒ 1号機のエラーで全号機停止
☒ 2号機のエラーで全号機停止
☒ 3号機のエラーで全号機停止
☒ 4号機のエラーで全号機停止

マルチCPU間同期立上げ(*1)
対象CPU
☒ 1号機
☒ 2号機
☒ 3号機
☒ 4号機

オンラインユニット交換設定(*1)
☐ 他CPUでのオンラインユニット交換許可
 他CPUでのオンラインユニット交換を許可すると、グループ外の入出力状態は取り込めません。

グループ外の入出力設定(*1)
☐ グループ外の入力状態を取り込む
☐ グループ外の入出力状態を取り込む

マルチCPU間高速通信エリア設定 | 通信エリア設定(リフレッシュ設定)

☒ マルチCPU間高速通信機能を使用する

CPU	各CPU送信範囲 (*1)						システムエリア (K)(*1)
	点数(K)	I/O No.	点数	先頭	最終	自動リフレッシュ 設定	
1号機	3	U3E0	3072	G10000	G13071	0	リフレッシュ設定(送信)
2号機	1	U3E1	1024	G10000	G11023	0	リフレッシュ設定(受信)
3号機	5	U3E2	5120	G10000	G15119	0	リフレッシュ設定(受信)
4号機	3	U3E3	3072	G10000	G13071	0	リフレッシュ設定(受信)


合計 16K 点
合計は16K点までです。
合計点数には、システムエリアの容量が含まれています。

リフレッシュ設定は必要に応じ設定(未設定 / 設定済み)
☒ 高度な設定を行なう(*1)

(*1) マルチCPU時、同一設定にしてください。

マルチCPUパラメータ適用

表示画面印刷... 表示画面プレビュー デフォルト チェック

項目	設定内容	設定／表示値
各 CPU 送信範囲	各 CPU ユニットが送信するデータの点数を設定します。	設定範囲：0 ～ 14K 点 * 1 設定単位：1K 点
システムエリア	システムエリアは、モーション専用命令で交信する場合に使用します。( 使用するモーション CPU のマニュアル) 各 CPU ユニットに割り当てるシステムエリアの点数を設定します。	設定範囲：1K 点, 2K 点
合計	各 CPU ユニットに割り当てられた自号機送信エリアとシステムエリアの合計点数が表示されます。	表示範囲：1 ～ 16K 点 * 2 表示単位：1K 点

* 1 全号機の合計が以下の点数以下になるよう設定します。

2 台構成時：14K 点

3 台構成時：13K 点

4 台構成時：12K 点

* 2 全号機の合計が 16K 点以下となるよう設定します。(システムエリアの点数を含む)

(b) 自動リフレッシュ設定

マルチ CPU 間高速通信エリアのデータを自動で送信する場合に、自動リフレッシュ対象のデバイスを設定します。設定は、各 CPU ユニットで 32 範囲を設定できます。

自動リフレッシュ設定

1号機(送信) | 2号機(受信) | 3号機(受信) | 4号機(受信)

リフレッシュデバイス(1号機) --> 共有メモリ(1号機)

他号機へデータを送信するデバイスを設定します。

設定No.	自動リフレッシュ				各CPU送信範囲 (U3E0※)	
	点数 (*1)	先頭	最終		先頭	最終
1	48	M0	M767	-->	G12910	G12957
2	2	M2048	M2079	-->	G12958	G12959
3	10	D0	D9	-->	G12960	G12969
4	100	D100	D199	-->	G12970	G13069
5	2	D1000	D1001	-->	G13070	G13071
6						
7						
8						
9						
10						
11						
12						
13						
14						
15						
16						

点数合計 162 設定可能点数 3072

先頭デバイスの使用可能デバイスはX,Y,M,L,B,D,W,R,ZR,SM,SD,SB,SWです。
点数の単位はワードです。点数は2点単位での設定になります。

(*1) マルチCPU時、同一設定にしてください。

チェック 設定終了 キャンセル

項目	設定内容	設定範囲
点数	送受信を行う点数をワード単位で指定します。	<div>・設定範囲：2 ～ 14336 点 * 1</div> <div>・設定単位：2 点 * 2</div>
先頭	送受信（自動リフレッシュ）を行うデバイスを指定します。 設定している号機が自号機の場合は、自号機が送信するデバイス、他号機の場合は受信するデバイスを指定します。	<div>・送信範囲に使用できるデバイス * 3 ：X, Y, M, L, B, D, W, R, ZR, SM, SD, SB, SW</div> <div>・受信範囲に設定できるデバイス * 3 ：X, Y, M, L, B, D, W, R, ZR</div> <div>・リフレッシュを行わない場合は、" ブランク（空白）" にします。（受信範囲のみ " ブランク（空白）" を設定できます。）</div>

- * 1 各 CPU ユニットに割り付けた自号機送信エリアの点数（“各 CPU 送信範囲”）を超える設定はできません。
- * 2 ビットデバイスは、32 点（2 ワード）単位でのみ指定できます。
- * 3 デバイス番号は、No.1 ～ No.32 で重複できません。

(4) 自動リフレッシュの設定とデータの流れ

3 台の CPU ユニットでマルチ CPU システムを構築し、2 範囲の自動リフレッシュ設定を行った場合の、各 CPU ユニット間のデータの流れについて説明します。

(a) 各 CPU ユニットの自動リフレッシュ設定例

自動リフレッシュによるデータの流れを説明するための自動リフレッシュ設定例を示します。

1号機(送信) 2号機(受信) 3号機(受信)			
リフレッシュデバイス(1号機) --> 共有メモリ(1号機)			
他号機ヘデータを送信するデバイスを設定します。			
自動リフレッシュ			
設定No.	点数 (*1)	先頭	最終
1	2 B0		B1F
2	32 W0		W1F
3			

(a) 1号機の送信設定

1号機(送信) 2号機(受信) 3号機(受信)			
リフレッシュデバイス(1号機) <-- 共有メモリ(2号機)			
2号機からのデータを受信するデバイスを設定します。			
自動リフレッシュ			
設定No.	点数 (*1)	先頭	最終
1	2 B20		B3F
2	32 W20		W3F
3			

(d) 2号機からの受信設定

1号機(送信) 2号機(受信) 3号機(受信)			
リフレッシュデバイス(1号機) <-- 共有メモリ(3号機)			
3号機からのデータを受信するデバイスを設定します。			
自動リフレッシュ			
設定No.	点数 (*1)	先頭	最終
1	2 B40		B5F
2	32 W40		W5F
3			

(g) 3号機からの受信設定

(1) 1号機の自動リフレッシュ設定

1号機(受信) 2号機(送信) 3号機(受信)			
リフレッシュデバイス(2号機) <-- 共有メモリ(1号機)			
1号機からのデータを受信するデバイスを設定します。			
自動リフレッシュ			
設定No.	点数 (*1)	先頭	最終
1	2 M0		M31
2	32 W0		W1F
3			

(b) 1号機からの受信設定

1号機(受信) 2号機(送信) 3号機(受信)			
リフレッシュデバイス(2号機) --> 共有メモリ(2号機)			
他号機ヘデータを送信するデバイスを設定します。			
自動リフレッシュ			
設定No.	点数 (*1)	先頭	最終
1	2 M32		M63
2	32 W20		W3F
3			

(e) 2号機の送信設定

1号機(受信) 2号機(送信) 3号機(受信)			
リフレッシュデバイス(2号機) <-- 共有メモリ(3号機)			
3号機からのデータを受信するデバイスを設定します。			
自動リフレッシュ			
設定No.	点数 (*1)	先頭	最終
1	2 M64		M95
2	32 W40		W5F
3			

(h) 3号機からの受信設定

(2) 2号機の自動リフレッシュ設定

1号機(受信) 2号機(受信) 3号機(送信)			
リフレッシュデバイス(3号機) <-- 共有メモリ(1号機)			
1号機からのデータを受信するデバイスを設定します。			
自動リフレッシュ			
設定No.	点数 (*1)	先頭	最終
1	2 B0		B1F
2	32 D0		D31
3			

(c) 1号機からの受信設定

1号機(受信) 2号機(受信) 3号機(送信)			
リフレッシュデバイス(3号機) <-- 共有メモリ(2号機)			
2号機からのデータを受信するデバイスを設定します。			
自動リフレッシュ			
設定No.	点数 (*1)	先頭	最終
1	2 B20		B3F
2	32 D32		D63
3			

(f) 2号機からの受信設定

1号機(受信) 2号機(受信) 3号機(送信)			
リフレッシュデバイス(3号機) --> 共有メモリ(3号機)			
他号機ヘデータを送信するデバイスを設定します。			
自動リフレッシュ			
設定No.	点数 (*1)	先頭	最終
1	2 B40		B5F
2	32 D64		D95
3			

(i) 3号機の送信設定

(3) 3号機の自動リフレッシュ設定

(b) 1号機送信データの他号機への流れ

<パラメータ設定>

142 ページ 6.1.2 項 (4) (a) の自動リフレッシュ設定例のうち、1号機データの送受信に関する設定 ((a) ~ (c)) を示します。

1号機(送信) 2号機(受信) 3号機(受信)			
リフレッシュデバイス(1号機) → 共有メモリ(1号機) 他号機へデータを送信するデバイスを設定します。			
自動リフレッシュ			
設定No.	点数(*1)	先頭	最終
1	2 B0		B1F
2	32 W0		W1F
3			

(a) 1号機の送信設定

(1) 1号機の自動リフレッシュ設定

1号機(受信) 2号機(送信) 3号機(受信)			
リフレッシュデバイス(2号機) ← 共有メモリ(1号機) 1号機からのデータを受信するデバイスを設定します。			
自動リフレッシュ			
設定No.	点数(*1)	先頭	最終
1	2 M0		M31
2	32 W0		W1F
3			

(b) 1号機からの受信設定

(2) 2号機の自動リフレッシュ設定

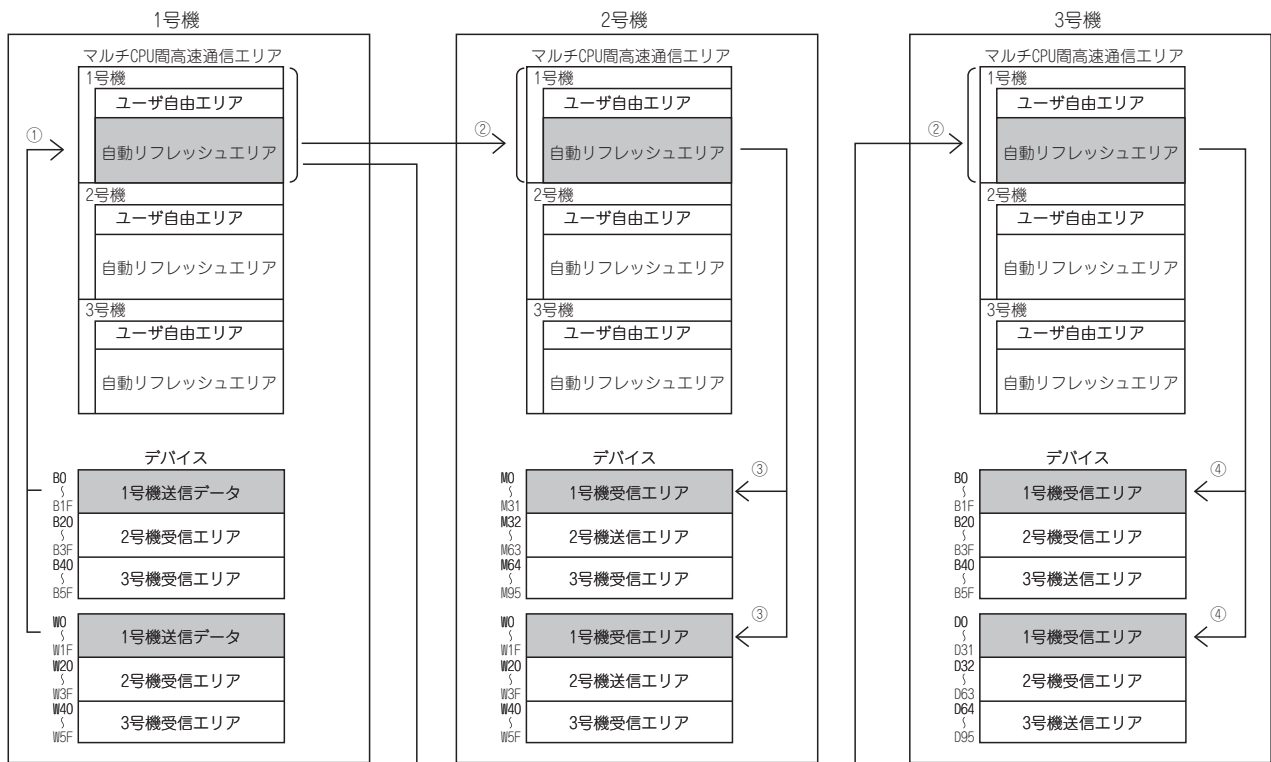
1号機(受信) 2号機(受信) 3号機(送信)			
リフレッシュデバイス(3号機) ← 共有メモリ(1号機) 1号機からのデータを受信するデバイスを設定します。			
自動リフレッシュ			
設定No.	点数(*1)	先頭	最終
1	2 B0		B1F
2	32 D0		D31
3			

(c) 1号機からの受信設定

(3) 3号機の自動リフレッシュ設定

< 1号機送信データの他号機への流れ >

- 1号機は、自動リフレッシュ設定で設定されているデバイスのデータ(1号機送信データ)を、END 処理時に1号機の自動リフレッシュエリアに書き込みます。
- 1号機は、マルチCPU間高速通信周期で1号機の自動リフレッシュエリアのデータを、2号機、3号機に送信します。
- 2号機、3号機は、END 処理時に1号機から受信したデータを、自動リフレッシュ設定で設定されているデバイス(1号機受信エリア)に読み出します。



- ① 1号機のEND処理による書き込み
- ② 1号機からの2号機、3号機への送信
- ③ 2号機のEND処理による読み出し
- ④ 3号機のEND処理による読み出し

(c) 2号機送信データ他号機への流れ

<パラメータ設定>

142 ページ 6.1.2 項 (4) (a) の自動リフレッシュ設定例のうち、2号機データの送受信に関する設定 ((d) ~ (f)) を示します。

1号機(送信) 2号機(受信) 3号機(受信)			
リフレッシュデバイス(1号機) <- 共有メモリ(2号機) 2号機からのデータを受信するデバイスを設定します。			
自動リフレッシュ			
設定No.	点灯 (*1)	先頭	最終
1	2	B20	B3F
2	32	W20	W3F
3			

(d) 2号機からの受信設定

(1) 1号機の自動リフレッシュ設定

1号機(受信) 2号機(送信) 3号機(受信)			
リフレッシュデバイス(2号機) --> 共有メモリ(2号機) 他号機へデータを送信するデバイスを設定します。			
自動リフレッシュ			
設定No.	点灯 (*1)	先頭	最終
1	2	M32	M63
2	32	W20	W3F
3			

(e) 2号機の送信設定

(2) 2号機の自動リフレッシュ設定

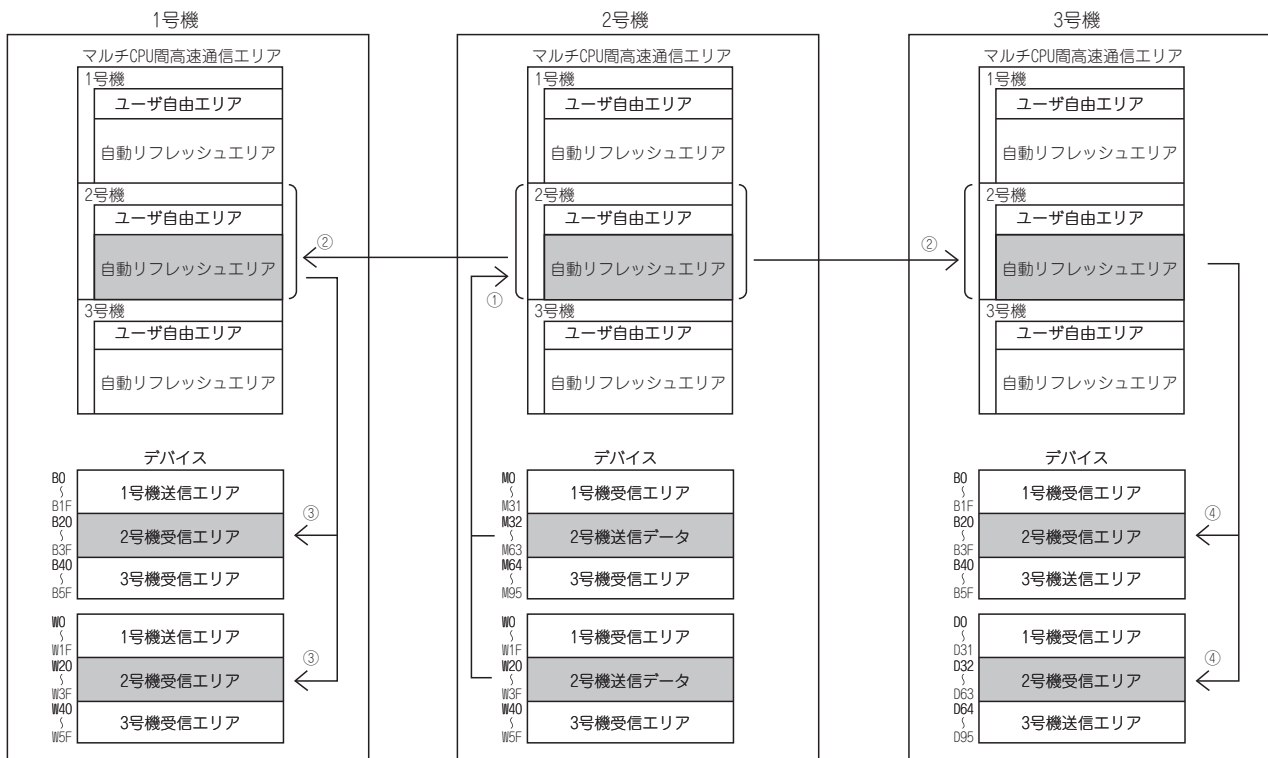
1号機(受信) 2号機(受信) 3号機(送信)			
リフレッシュデバイス(3号機) <- 共有メモリ(2号機) 2号機からのデータを受信するデバイスを設定します。			
自動リフレッシュ			
設定No.	点灯 (*1)	先頭	最終
1	2	B20	B3F
2	32	D32	D63
3			

(f) 2号機からの受信設定

(3) 3号機の自動リフレッシュ設定

< 2号機送信データ他号機への流れ >

- 2号機は、自動リフレッシュ設定で設定されているデバイスのデータ (2号機送信データ) を、END 処理時に2号機の自動リフレッシュエリアに書き込みます。
- 2号機は、2号機の自動リフレッシュエリアのデータをマルチ CPU 間高速通信周期で、1号機、3号機に送信します
- 1号機、3号機は、END 処理時に2号機から受信したデータを、自動リフレッシュ設定で設定されているデバイス (2号機受信エリア) に読み出します。



- ① 2号機のEND処理による書き込み
- ② 2号機からの1号機、3号機への送信
- ③ 1号機のEND処理による読み出し
- ④ 3号機のEND処理による読み出し

(d) 3号機送信データの他号機への流れ

＜パラメータ設定＞

142 ページ 6.1.2 項 (4) (a) の自動リフレッシュ設定例のうち、3 号機データの送受信に関する設定 ((g) ~ (i)) を示します。

1号機(送信) 2号機(受信) 3号機(受信)

リフレッシュデバイス(1号機) <- 共有メモリ(3号機)

3号機からのデータを受信するデバイスを設定します。

設定No.	点数 (*1)	自動リフレッシュ	
		先頭	最終
1	2 640		BSF
2	32 W40		WSF
3			

(g) 3号機からの受信設定

(1) 1号機の自動リフレッシュ設定

自動リフレク		
設定No.	点検 (*1)	最終
1	2/IM64	MM95
2	32/W40	W5F
3		

(h) 3号機からの受信設定

(2) 2号機の自動リフレッシュ設定

1号機(受信) | 2号機(受信) | 3号機(送信)

リフレクティブデイス(3号機) ↔ 共有メモリ(2号機)

他号機へデータを送信するデバイスを設定します。

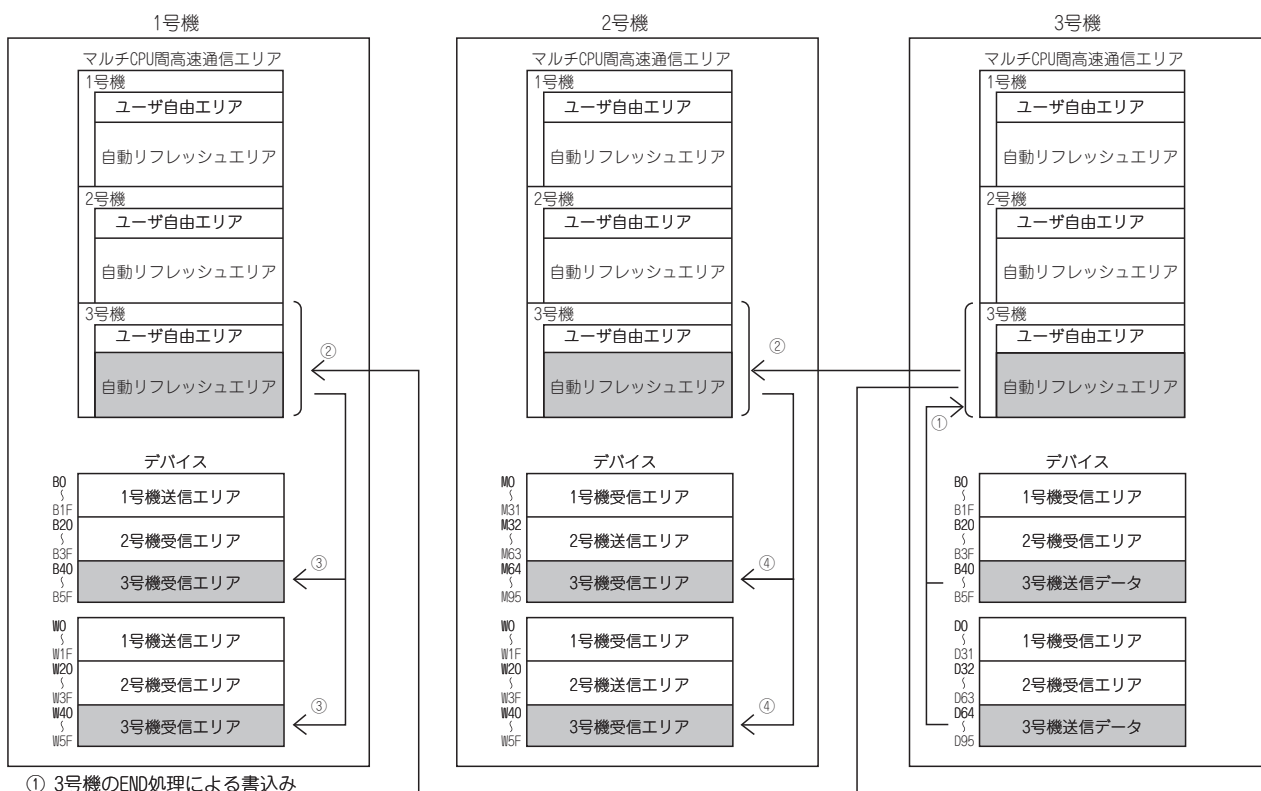
設定No.	自動リフレクティブ		最終
	点検 (*1)	先頭	
1	2 B40	B5F	
2	3 D64	D95	
3			

(i) 3号機の送信設定

(3) 3号機の自動リフレッシュ設定

< 3 号機送信データの他号機への流れ >

- 3 号機は、自動リフレッシュ設定で設定されているデバイスのデータ（3 号機送信データ）を、END 処理時に 3 号機の自動リフレッシュエリアに書き込みます。
- 3 号機は、3 号機の自動リフレッシュエリアのデータをマルチ CPU 間高速通信周期で、1 号機、2 号機に送信します。
- 1 号機、2 号機は、END 処理時に 3 号機から受信したデータを、自動リフレッシュ設定で設定されているデバイス（3 号機受信エリア）に読み出します。



- ① 3号機のEND処理による書込み
- ② 3号機からの1号機, 2号機への送信
- ③ 1号機のEND処理による読出し
- ④ 2号機のEND処理による読出し

“自動リフレッシュ設定”で、“先頭”と“最終”をブランク（空白）にすると、自動リフレッシュを行いません。（ブランク（空白）は、受信エリアにのみ設定できます。）

例 145 ページ 6.1.2 項 (4) (d) の「3 号機送信データの他号機への流れ」で、2 号機の自動リフレッシュ設定をブランク（空白）にした場合

下記のように、2 号機の自動リフレッシュ設定で、設定 No.2 をブランク（空白）にすると、2 号機は W40 ~ W5F へのリフレッシュを行いません。

1号機(送信) 2号機(受信) 3号機(受信)				
リフレッシュデバイス(1号機) <- 共有メモリ(3号機) 3号機からのデータを受信するデバイスを設定します。				
設定No.	点数(*1)	先頭	最終	
1	2 B40		B5F	
2	32 W40		W5F	
3				

(g) 3号機からの受信設定

(1) 1号機の自動リフレッシュ設定

1号機(受信) 2号機(送信) 3号機(受信)				
リフレッシュデバイス(2号機) <- 共有メモリ(3号機) 3号機からのデータを受信するデバイスを設定します。				
設定No.	点数(*1)	先頭	最終	
1	2 M64		M95	
2	32			
3				

(h) 3号機からの受信設定

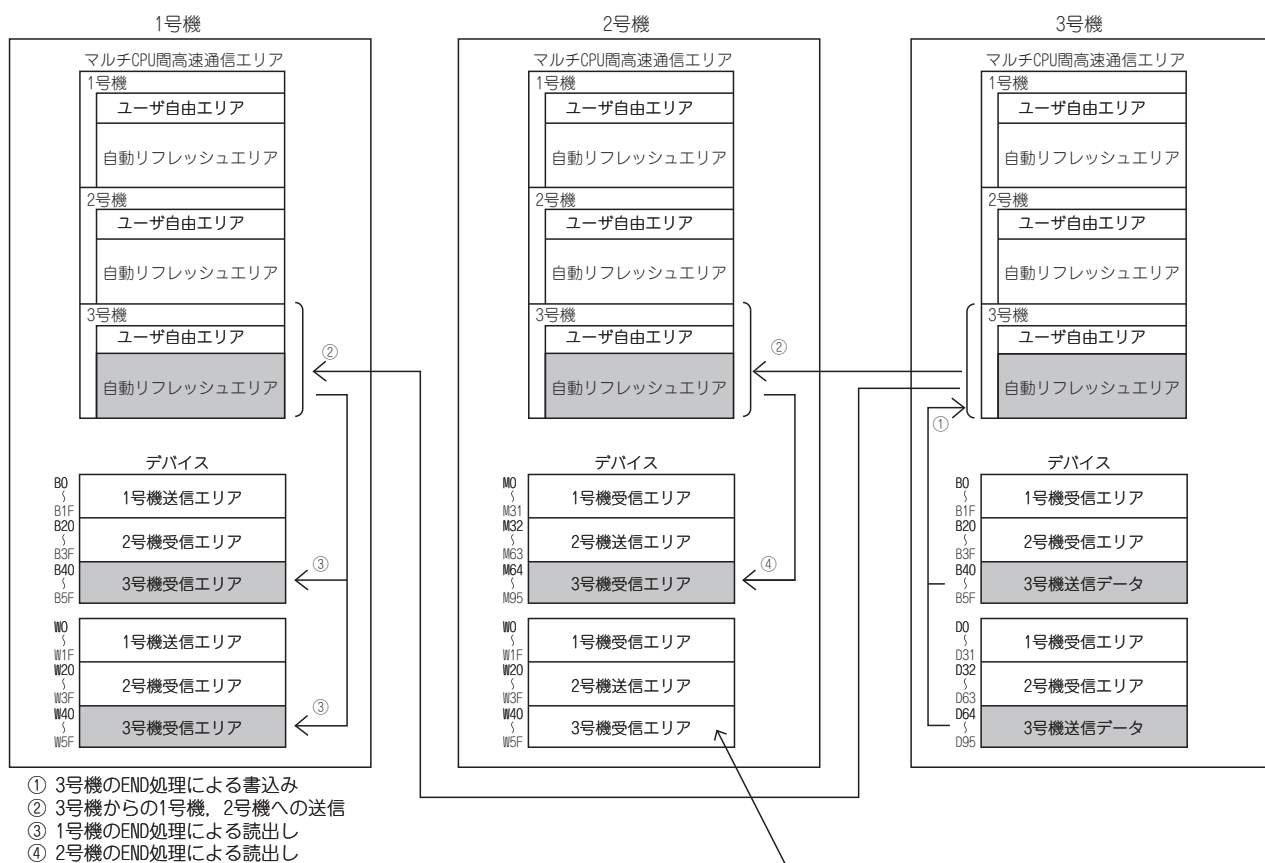
(2) 2号機の自動リフレッシュ設定

1号機(受信) 2号機(受信) 3号機(送信)				
リフレッシュデバイス(3号機) <-> 共有メモリ(3号機) 他号機へデータを送信するデバイスを設定します。				
設定No.	点数(*1)	先頭	最終	
1	2 B40		B5F	
2	32 D64		D95	
3				

(i) 3号機の送信設定

(3) 3号機の自動リフレッシュ設定

3 号機送信データの流れについては、145 ページ 6.1.2 項 (4) (d) の「3 号機送信データの他号機への流れ」を参照してください。



(5) 注意事項

(a) ローカルデバイスの設定

自動リフレッシュ用に設定したデバイス範囲は、ローカルデバイスに設定できません。自動リフレッシュ用に設定したデバイス範囲が、ローカルデバイスに設定されていた場合、リフレッシュデータは反映されません。

(b) ファイルレジスタのプログラムと同一ファイル名を使用する設定

プログラムごとのファイルレジスタは、自動リフレッシュ用デバイスに設定しないでください。プログラムごとのファイルレジスタを、自動リフレッシュ用デバイスに設定した場合は、最後に実行したスキャン実行タイププログラムに対応したファイルレジスタに自動リフレッシュを行います。

(c) 伝送遅れ時間

自動リフレッシュによるデータの伝送遅れ時間は、 $0.09\text{ms} \sim (1.80 + (\text{送信側スキャンタイム} + \text{受信側スキャンタイム} \times 2))\text{ms}$ です。

(d) 号機間送信データのデータ保証

自号機からのデータの送信と他号機での自動リフレッシュのタイミングにより、号機ごとのデータに古いデータと新しいデータが混在（データの泣き別れ）することがあります。

自動リフレッシュによる通信において、データの泣き別れを防止する方法を示します。

- 32 ビットデータの泣き別れ

自動リフレッシュ方式によるデータ伝送は、32 ビット単位で行います。自動リフレッシュの設定は、32 ビット単位で設定するため 32 ビットデータの泣き別れは発生しません。

- 32 ビットを超えるデータの泣き別れ防止

自動リフレッシュ方式では、自動リフレッシュ設定パラメータの転送 No. の大きい方から順に転送します。転送データよりも小さい転送 No. をインタロック用のデバイスとして使用することにより、転送データの泣き別れを防止できます。

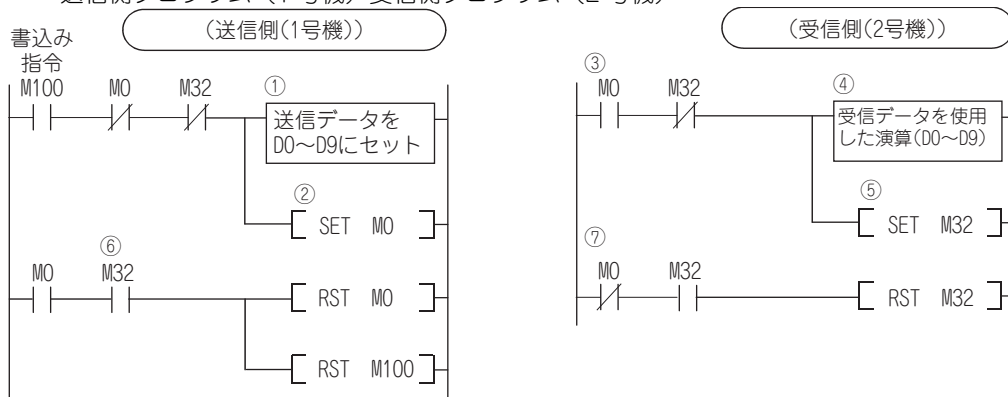
例 1号機と2号機でインタロックを行うプログラム例

[パラメータ設定]

1 号機自動リフレッシュ設定							方向	2 号機自動リフレッシュ設定						
号機 No.	設定 No.	各 CPU 送受信範囲			送受信デバイス設定			号機 No.	設定 No.	各 CPU 送受信範囲			送受信デバイス設定	
		点数	先頭	最終	先頭	最終				点数	先頭	最終	先頭	最終
1 号機	1	2	0	1	M0	M31	→	1 号機	1	2	0	1	M0	M31
	2	10	2	11	D0	D9			2	10	2	11	D0	D9
2 号機	1	2	0	1	M32	M63	←	2 号機	1	2	0	1	M32	M63

上記パラメータ設定で、1号機のインタロック用デバイス（データセット完了ビット）として M0、2号機のインタロック用デバイス（受信データ処理完了ビット）として M32 を使用します。

送信側プログラム（1号機） 受信側プログラム（2号機）



① 1号機が送信データを D0～D9 に格納します。

② 1号機がデータセット完了ビット（M0）を ON します。

1号機の END 処理で、上記データを自号機の 1号機送信エリアの自動リフレッシュエリアに書き込みます。

1号機送信エリアの自動リフレッシュエリアのデータを 2号機に送信します。

2号機の END 処理で、自号機の 1号機送信エリアの自動リフレッシュエリアから指定デバイスに読み出します。

③ 2号機が送信データセット完了ビットを検出します。

④ 2号機が受信データ処理を行います。

⑤ 2号機が受信データ処理完了ビット（M32）を ON します。

2号機の END 処理で、上記⑤のデータを自号機の 2号機送信エリアの自動リフレッシュエリアに書き込みます。

2号機送信エリアの自動リフレッシュエリアのデータを 1号機に送信します。

1号機の END 処理で、自号機の 2号機送信エリアの自動リフレッシュエリアから指定デバイスに読み出します。

⑥ 1号機が受信データ処理完了ビットの ON を検出し、データセット完了ビットを OFF します。

6.1.3 CPU 共有メモリを使用したプログラムによる通信

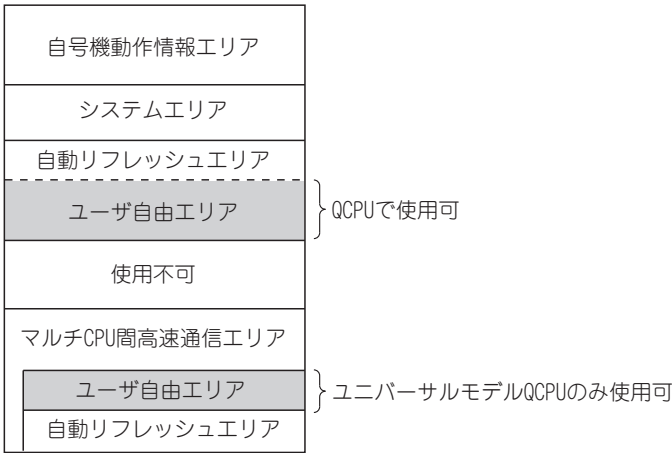
CPU 共有メモリを使用したプログラムによる通信について説明します。
プログラムによる通信は、下記のような場合に使用します。

- 他号機の QCPU, C 言語コントローラユニットおよびパソコン CPU ユニットとのデータの書込み／読出し
- QCPU からモーション CPU の CPU 共有メモリの読出し

(1) プログラムによる通信が可能なエリア

CPU 共有メモリを使用したプログラムによる通信は、CPU 共有メモリの下記エリアを使用して行います。

- ユーザ自由エリア
- マルチ CPU 間高速通信エリアのユーザ自由エリア



(a) マルチ CPU 間高速通信による通信が可能なユニット

ユニバーサルモデル QCPU のマルチ CPU 間高速通信エリアのユーザ自由エリアによる通信相手は、下記 CPU ユニットのみ使用できます。

- ユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く)
- モーション CPU (Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU)
- C 言語コントローラユニット (Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS)

(2) CPU 共有メモリへの書き込み／読出しに使用する命令


マルチ CPU システムの QCPU では、書き込み命令および読出し命令により、各 CPU ユニットと通信できます。書き込み命令、読出し命令には、下記の命令があります。

項目	命令の内容
書き込み命令 * 3 * 4	<ul style="list-style-type: none">• マルチ CPU 間共有デバイス (U3En ¥ G □) を使用した命令 * 1• TO/DTO 命令 (ハイパフォーマンスモデル QCPU, プロセス CPU を除く)• S.TO 命令 * 2
読出し命令 * 3 * 4	<ul style="list-style-type: none">• マルチ CPU 間共有デバイス (U3En ¥ G □) を使用した命令 * 1• FROM/DFRO 命令

* 1 マルチ CPU 間高速通信エリアにアクセスする場合、TO/DTO、FROM/DFRO 命令を使用するより、処理を速くできます。

* 2 S.TO 命令では、マルチ CPU 間高速通信エリアのユーザ自由エリアへの書き込みはできません。

* 3 書き込み命令の TO/DTO/S.TO 命令、読出し命令の FROM/DFRO 命令については、下記マニュアルを参照してください。

 MELSEC-Q/L プログラミングマニュアル (共通命令編)

* 4 モーション CPU では書き込み命令、読出し命令は使用できません。

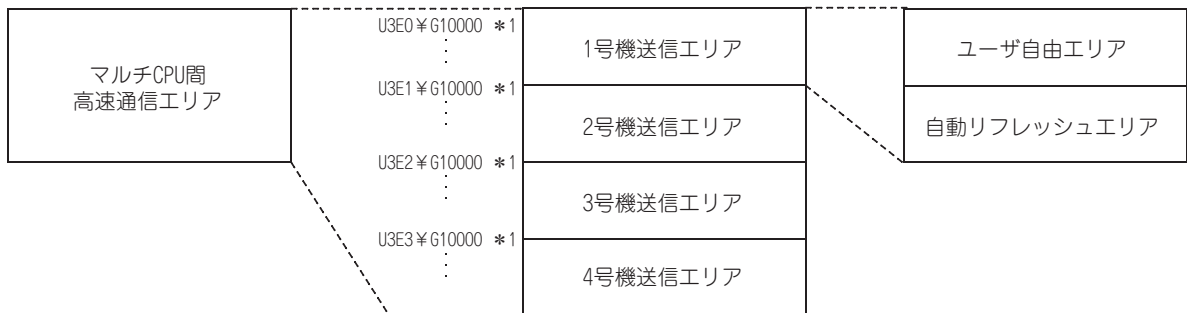
(3) ユーザ自由エリア、マルチ CPU 間高速通信エリアのアドレス

(a) ユーザ自由エリアのアドレス

ユーザ自由エリアのアドレスは、使用する CPU ユニットにより異なります。(117 ページ 6.1 節)

(b) マルチ CPU 間高速通信エリアのアドレス

マルチ CPU 間高速通信エリアのアドレスを示します。各号機の送信エリアの最終アドレスは、PC パラメータの “マルチ CPU 設定” の “各 CPU 送信範囲” で設定した点数により異なります。



* 1 マルチ CPU 間共有デバイスで、各号機のユーザ自由エリアを指定する場合のアドレスを示しています。

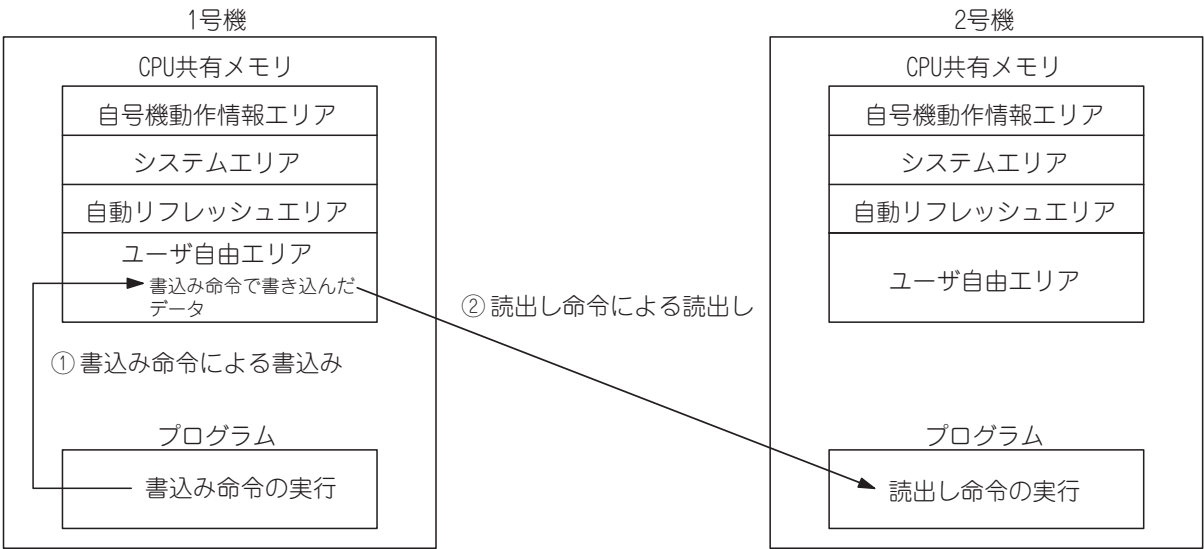
マルチ CPU 間高速通信エリアの各エリアについては、134 ページ 6.1.2 項を参照してください。

(4) プログラムによる通信の概要（ユーザ自由エリアの場合）

書込み命令で自号機の CPU 共有メモリに書き込んだデータを，他号機は読出し命令で読み出すことができます。

また，CPU 共有メモリの自動リフレッシュと異なり，命令実行時のデータを直接読み出すことができます。

書込み命令で 1 号機の CPU 共有メモリに書き込んだデータを，読出し命令で 2 号機が読み出す場合の動作を示します。



- 1 号機の処理内容
 - ①書込み命令で，1 号機のユーザ自由エリアにデータを書き込みます。
- 2 号機の処理内容
 - ②読出し命令により，1 号機のユーザ自由エリアのデータを指定デバイスに読み出します。

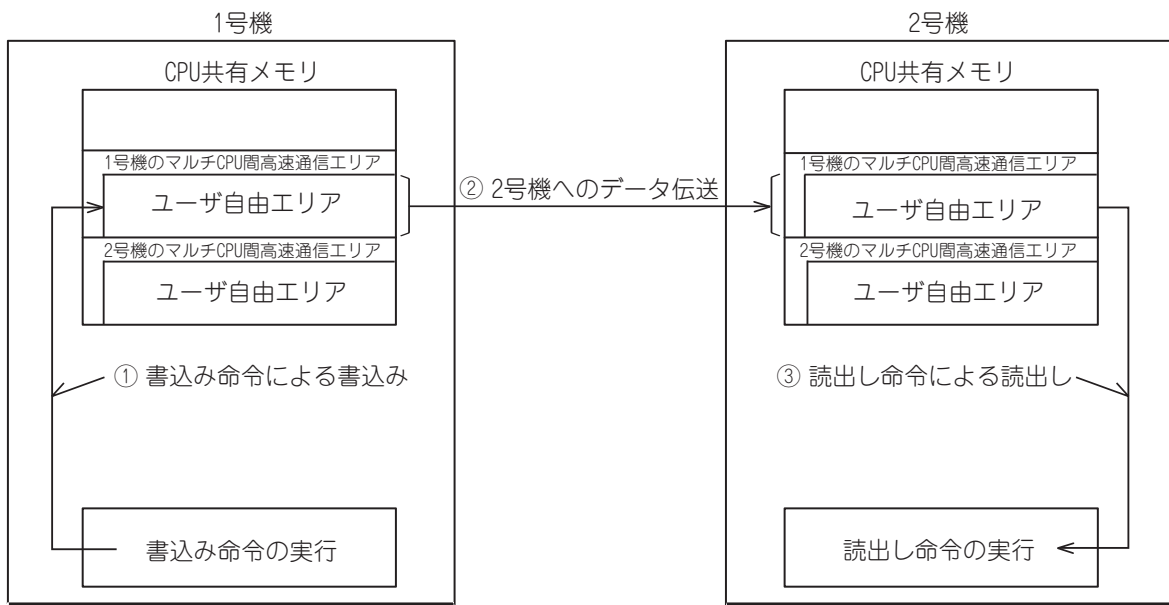
書込み命令，読出し命令については，150 ページ 6.1.3 項 (2) を参照してください。

(5) プログラムによる交信の概要（マルチ CPU 間高速通信エリアのユーザ自由エリアを使用する場合）

書き込み命令で自号機のマルチ CPU 間高速通信エリアに書き込んだデータは、一定周期で他号機に送信されます。他号機は、受信したデータを読み出し命令で読み出します。

CPU 共有メモリの自動リフレッシュと異なり、命令実行時にデータを読み出すことができます。

書き込み命令で 1 号機の CPU 共有メモリに書き込んだデータを、読み出し命令で 2 号機が読み出す場合の動作を示します。



・ 1 号機のデバイスデータを 2 号機が読み出すまでの手順

- ① 書き込み命令で、1 号機のマルチ CPU 間高速通信エリアのユーザ自由エリアに、データを書き込みます。
- ② 1 号機のマルチ CPU 間高速通信エリアのデータを、2 号機に送信します。
- ③ 読み出し命令により、受信したデータを指定デバイスに読み出します。

書き込み命令、読み出し命令については、150 ページ 6.1.3 項 (2) を参照してください。

Point

マルチ CPU 間高速通信エリアのユーザ自由エリアを使用したプログラムによる交信のデータ伝送の遅れ時間は、0.09ms ~ 1.80ms です。

(6) パラメータ設定

マルチ CPU 間高速通信エリアのユーザ自由エリアを使用する場合は、PC パラメータの “マルチ CPU 設定” で、各 CPU ユニットが送信する点数（“各 CPU 送信範囲”）を設定します。
設定については、134 ページ 6.1.2 項を参照してください。

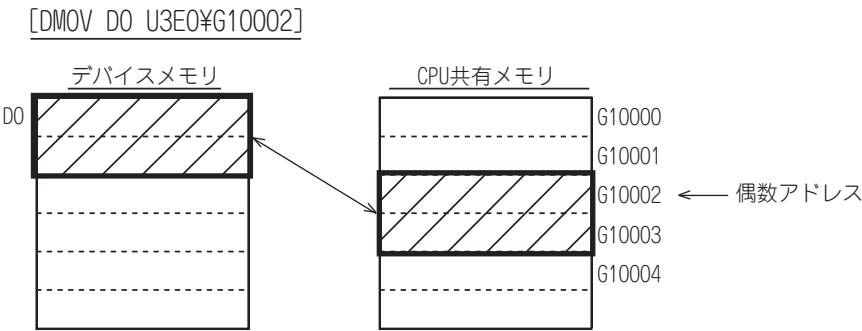
(7) 号機間送信データのデータ保証

自号機の読出しと他号機へのデータ書き込み／他号機からの受信タイミングにより、号機ごとのデータに古いデータと新しいデータが混在（データの泣き別れ）することがあります。CPU 共有メモリを使用したプログラムによる交信において、データの泣き別れを防止する方法を示します。

(a) 32 ビットデータの泣き別れ防止

CPU 共有メモリのユーザ自由エリアへは、偶数アドレスを先頭にしてアクセスすることにより、32 ビットデータの泣き別れを防止できます。

例 アドレス 10002 を先頭にした場合



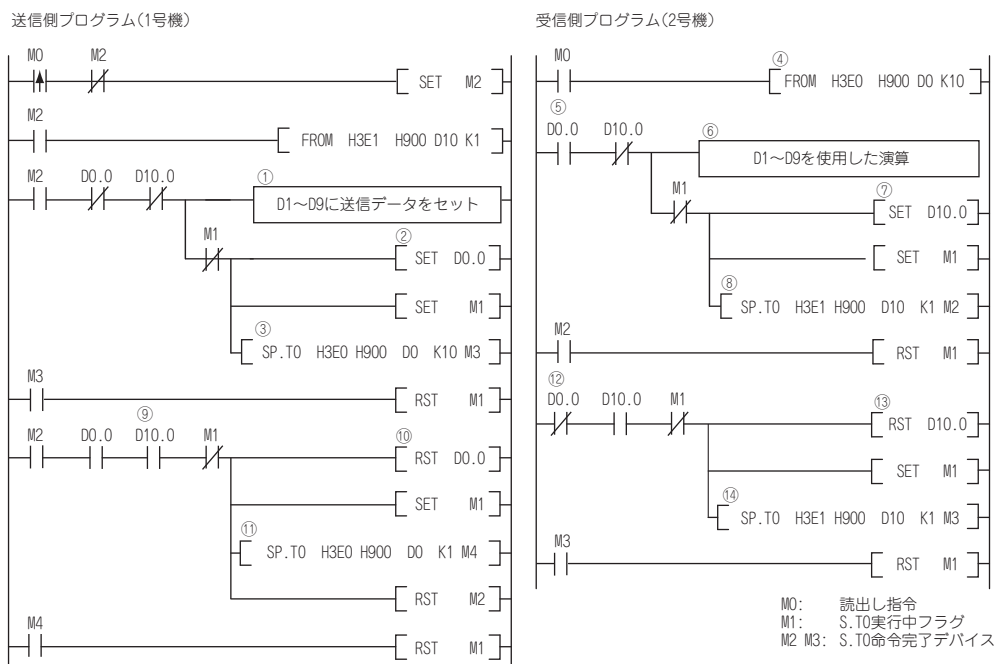
(b) 32 ビットを超えるデータの泣き別れ防止

- ・ユーザ自由エリアを使用する場合

プログラムによる読出しは、ユーザ自由エリアの先頭から順に読み出します。また、書込み命令では、ユーザ自由エリアの最終アドレスから先頭アドレスに向かって、送信データを書き込みます。

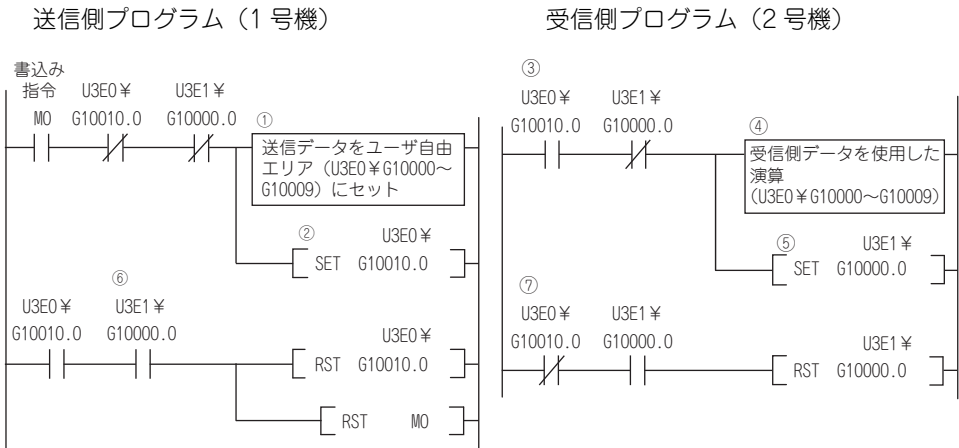
そのため、交信を行うデータの先頭にインタロック用のデバイスを設けることにより、交信を行うデータの泣き別れを防止できます。

例 1 号機と 2 号機でインタロックを行うプログラム例



- マルチ CPU 間高速通信エリアのユーザ自由エリアを使用する場合
プログラムによる読出しでは、ユーザ自由エリアに書き込んだ順に転送を行います。デバイスの種類やアドレスに関係なく、転送データより後に書き込んだデバイスをインタロックに使用することで、データの泣き別れを防止できます。

例 1 号機と 2 号機でインタロックを行うプログラム例



- ① 1 号機が送信データをユーザ自由エリアに書き込みます。
- ② 1 号機がデータセット完了ビットの ON をユーザ自由エリアに書き込みます。

< 1 号機のマルチ CPU 間高速通信エリアのデータを 2 号機に送信 >

- ③ 2 号機が送信データセット完了を検出します。
- ④ 2 号機が受信データの処理を行います。
- ⑤ 2 号機が受信データ処理完了の ON をユーザ自由エリアに書き込みます。

< 2 号機のマルチ CPU 間高速通信エリアのデータを 1 号機に送信 >

- ⑥ 1 号機が受信データ処理完了の ON を検出し、データセット完了ビットを OFF します。

< 1 号機のマルチ CPU 間高速通信エリアのデータを 2 号機に送信 >

- ⑦ 2 号機が送信データセット完了の OFF を検出し、受信データ処理完了を OFF します。

備 考

BMOV 命令などの 2 ワード以上のデータをユーザ自由エリアに書込む命令では、最終アドレスから先頭アドレスに向かってデータを書き込みます。
1 つの命令で送信データとインタロック信号と一緒に書き込む場合、データの先頭にインタロック信号を設けることにより、データの泣き別れを防止できます。

(8) 注意事項

(a) CPU ユニットの先頭入出力番号

書込み命令、読出し命令では、CPU ユニットの先頭入出力番号に下記の値を設定します。

CPU の号機番号	1 号機	2 号機	3 号機	4 号機
先頭入出力番号の指定値	3E0 _H	3E1 _H	3E2 _H	3E3 _H

(b) CPU 共有メモリの書込み

CPU 共有メモリの下記エリアへの書込みは行わないでください。(☞ 117 ページ 6.1 節)

- ・システムエリア
- ・自動リフレッシュエリア
- ・使用不可エリア

(c) CPU 共有メモリからの読出し

ハイパフォーマンスモデル QCPU、プロセス CPU の場合、CPU 共有メモリの下記エリアから読出しは行わないでください。(☞ 117 ページ 6.1 節)

- ・システムエリア
- ・自動リフレッシュエリア

(d) リセット状態のユニットへのアクセス

読出し命令で CPU 共有メモリにアクセスした CPU ユニットが、リセット状態であってもエラーにはなりません。

ただし、命令の実行が完了してもアクセス実行フラグ (SM390) は OFF のままになります。(ユニバーサルモデル QCPU を除く)

(e) CPU ユニットへの同時アクセス

書込み命令、読出し命令でのデータの通信時、同時にアクセスを行わないようにインタロックをとってください。同時にアクセスした場合、古いデータと新しいデータが混在（データの泣き別れ）することがあります。(☞ 153 ページ 6.1.3 項 (7))

(f) 他号機の CPU 共有メモリへのデータの書込み

書込み命令で、他号機の CPU 共有メモリにデータを書き込むことはできません。

TO 命令 / S.TO 命令 / マルチ CPU 間共有デバイス (U3En ¥ G □) を使用した命令で、他号機の CPU 共有メモリにデータを書き込んだ場合は、“SP.UNIT ERROR” (エラーコード：2115) になります。

(g) 自号機の CPU 共有メモリへのデータの書込み

- ベーシックモデル QCPU の場合
書込み命令で、自号機の CPU 共有メモリにデータを書き込むことができます。
- ハイパフォーマンスモデル QCPU、プロセス CPU の場合
S.TO 命令で、自号機の CPU 共有メモリにデータを書き込みます。
ただし、マルチ CPU 間共有デバイス (U3En¥G □) を使用した命令で、自号機の CPU 共有メモリにデータを書き込みません。マルチ CPU 間共有デバイス (U3En¥G □) を使用した命令で、自号機の CPU 共有メモリにデータを書き込んだ場合は、“SP.UNIT ERROR” (エラーコード：2114) になります。
- ユニバーサルモデル QCPU
書込み命令で、自号機の CPU 共有メモリにデータを書き込みます。

(h) CPU 共有メモリからのデータの読出し

- ベーシックモデル QCPU の場合
読出し命令で、自号機の CPU 共有メモリのデータを読み出せます。
- ハイパフォーマンスモデル QCPU、プロセス CPU の場合
読出し命令で、自号機の CPU 共有メモリのデータは読み出せません。
読出し命令で、自号機の CPU 共有メモリのデータの読出しを行った場合は、“SP.UNIT ERROR” (エラーコード：2114) になります。
- ユニバーサルモデル QCPU
読出し命令で、自号機の CPU 共有メモリのデータを読み出せます。

(i) 未装着の号機へのアクセス

マルチ CPU 間共有デバイス (U3En¥G □) を使用した命令で、未装着の号機にはアクセスできません。未装着の号機にアクセスした場合は、“SP.UNIT ERROR” (エラーコード：2110) になります。

6.1.4 異常時の CPU ユニット間の通信

CPU 共有メモリを使用した通信時に、異常が検出された場合の動作について説明します。

(1) 受信データ異常時の動作

ノイズや故障により、CPU ユニット間の送受信時に不正なデータを受信した CPU ユニットは、受信したデータを破棄します。受信データを破棄した場合、受信側の CPU ユニットでは 1 つ前に受信したデータがそのまま残ります。

次に正常なデータを受信すると、受信したデータに更新されます。

(2) エラー発生時のデータ伝送動作

自号機が自己診断エラーを検出した場合の自動リフレッシュと CPU ユニット間の送受信動作を示します。

○：転送する，×：転送しない

エラー内容		自動リフレッシュ * 1	CPU ユニット間の 送受信 * 2
軽度異常		○	○
中度 異常	下記以外の要因	○	○
	マルチ CPU 間高速通信機能パラメータの異常 (立上がり時の同一性チェック異常含む)	× * 4	× * 3 * 4
重度異常		×	× * 3

* 1 内部ユーザデバイスと、自号機のマルチ CPU 間高速通信エリア間のデータ転送を示します。

* 2 自号機のマルチ CPU 間高速通信エリアと、他号機のマルチ CPU 間高速通信エリア間のデータの送受信を示します。

* 3 正常動作中にエラーが発生した場合は、エラー発生直前の正常データの送信を継続します。
エラー発生後にマルチ CPU 間高速通信エリアにデータを書き込んでも、書き込んだデータは他号機に送信されません。

* 4 正常動作中に PC パラメータを変更し、同一性チェック異常になった場合は、自動リフレッシュと CPU ユニット間の送受信を継続します。

(3) 使用可能な CPU ユニット

異常時の CPU ユニット間の通信は、下記 CPU ユニット使用時に実行できます。

- ユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く)
- モーション CPU (Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU)
- C 言語コントローラユニット (Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS)

6.2 QCPU から モーション CPU への制御指示

下記のモーション専用命令で、QCPU からモーション CPU への制御指示ができます。(モーション CPU からモーション CPU への制御指示はできません。)


モーション専用命令の詳細および使用可否については、モーション CPU のマニュアルを参照してください。

○：使用可 ×：使用不可

命令名	内容	QCPU		
		ベーシック モデル QCPU, ハイパフォーマンス モデル QCPU, プロセス CPU	Q00UCPU, Q01UCPU, Q02UCPU	ユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く)
S.SFCS SP.SFCS	モーション SFC プログラム の起動要求。	○	○	×
D.SFCS DP.SFCS		×	×	○
S.SVST * 1 SP.SVST * 1	サーボプログラムの始動要求。	○	○	×
D.SVST DP.SVST		×	×	○
S.CHGV * 1 SP.CHGV * 1	位置決め中および JOG 運転 中の軸速度変更。	○	○	×
D.CHGV DP.CHGV		×	×	○
D.CHGVS * 3 DP.CHGVS * 3	位置決め中および JOG 運転 中の指令生成軸速度変更。	×	×	○
S.CHGT * 1 SP.CHGT * 1	リアルモード時、運転中／停 止中のトルク制限値変更。	○	○	×
D.CHGT DP.CHGT		×	×	○
D.CHGT2 * 2 DP.CHGT2 * 2	運転中／停止中のトルク制限 値個別変更。	×	×	○
S.CHGA * 1 SP.CHGA * 1	停止している軸／同期エン コーダ／カム軸の現在値変更。	○	○	×
D.CHGA DP.CHGA		×	×	○
D.CHGAS * 3 DP.CHGAS * 3	停止している指令生成軸の現 在値変更。	×	×	○

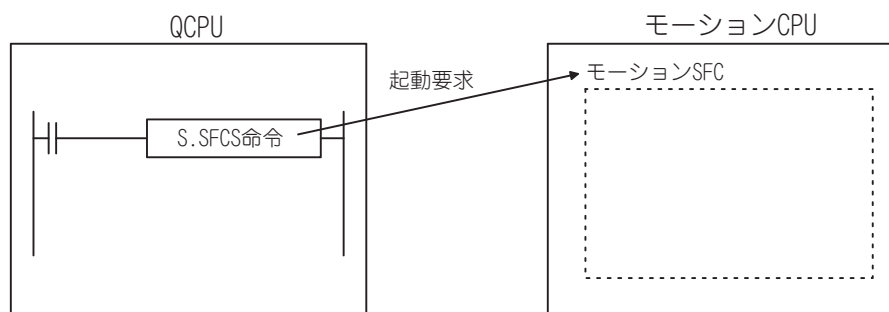
- * 1 モーション CPU のバージョンにより、下記の制約があります。
Q172CPUN(-T), Q173CPUN(-T), Q172HCPU(-T), Q173HCPU(-T) は、バージョンによる制約はありません。
Q172CPU：バージョン N 以降で使用可能
Q173CPU：バージョン M 以降で使用可能
- * 2 下記モーション CPU でのみ使用できます。
・ Q172DSCPU
・ Q173DSCPU
- * 3 下記モーション CPU でのみ使用できます。
・ Q172DSCPU (本体 OS ソフトウェア SW8DNC-SV22QL バージョン 00B 以降使用時)
・ Q173DSCPU (本体 OS ソフトウェア SW8DNC-SV22QJ バージョン 00B 以降使用時)

備考

C 言語コントローラユニットには、 モーション CPU への制御指示を行う関数があります。( 使用する C 言語コントローラユニットのマニュアル)

例 S.SFCS 命令を使用する場合

QCPU からモーション CPU のモーション SFC の起動ができます。



Point

1 台の QCPU は、モーション専用命令とマルチ CPU 間通信専用命令 (S(P).GINT 命令を除く) を、同時に 32 命令まで実行できます。

ただし、モーション専用命令とマルチ CPU 間通信専用命令 (S(P).GINT 命令を除く) を同時に実行した場合は、最初に受け付けた命令から順に処理を行います。処理の完了していない命令が 33 命令以上になると、“OPERATION ERROR” (エラーコード：4107) になります。

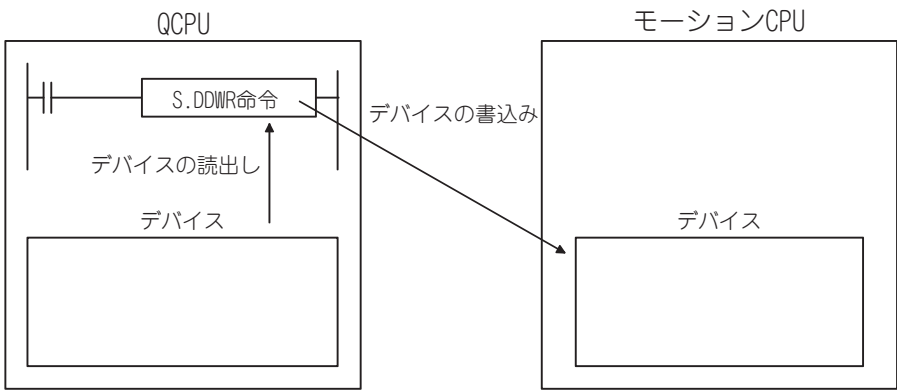
6.3 専用命令による CPU 間交信

6.3.1 QCPU からモーション CPU へのデバイスデータの書き込み／読出し

マルチ CPU 間通信専用命令またはマルチ CPU 間高速通信専用命令で、QCPU からモーション CPU へのデバイスデータの書き込み／読出しができます。（モーション CPU からモーション CPU を含む他の CPU ユニットへの、書き込み／読出しはできません。）

マルチ CPU 間通信専用命令、マルチ CPU 間高速通信専用命令の詳細および使用可否については、モーション CPU のマニュアルを参照してください。

例 S.DDWR 命令を使用する場合
QCPU のデバイスデータを、モーション CPU のデバイスデータに書き込むことができます。



(1) マルチ CPU 間通信専用命令

下記のマルチ CPU 間通信専用命令で、QCPU から Q172CPUN(-T)、Q173CPUN(-T)、Q172HCPU(-T)、Q173HCPU(-T) へのデバイスデータの書き込み／読出しができます。

○：使用可 ×：使用不可

命令名	内容	QCPU		
		ベーシックモデル QCPU, ハイパフォーマンスモデル QCPU, プロセス CPU	Q00UCPU, Q01UCPU, Q02UCPU	ユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く)
S.DDWR SP.DDWR	自号機のデバイスデータを他号機のデバイスに書き込みます。	○	○	×
S.DDRD SP.DDRD	他号機のデバイスデータを自号機のデバイスに読み出します。	○	○	×
S.GINT SP.GINT	他号機の割り込みプログラム起動を要求します。	○	○	×

(2) マルチ CPU 間高速通信専用命令

下記のマルチ CPU 間高速通信専用命令で、ユニバーサルモデル QCPU から Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU へのデバイスデータの書き込み／読出しができます。

○：使用可 ×：使用不可

命令名	内容	QCPU		
		ベーシック モデル QCPU, ハイパフォーマンス モデル QCPU, プロセス CPU	Q00UCPU, Q01UCPU, Q02UCPU	ユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く)
D.DDWR DP.DDWR	自号機のデバイスデータを他号機のデバイスに書き込みます。	×	×	○
D.DDRD DP.DDRD	他号機のデバイスデータを自号機のデバイスへの読み出します。	×	×	○
D.GINT DP.GINT	他号機の割り込みプログラム起動を要求します。	×	×	○

Point

1 台の QCPU は、モーション専用命令とマルチ CPU 間通信専用命令 (S(P).GINT 命令を除く) を、同時に 32 命令まで実行できます。



ただし、モーション専用命令とマルチ CPU 間通信専用命令 (S(P).GINT 命令を除く) を同時に実行した場合は、最初に受け付けた命令から順に処理を行います。処理の完了していない命令が 33 命令以上になると、“OPERATION ERROR” (エラーコード：4107) になります。


備考

C 言語コントローラユニットには、モーション CPU へのデバイスデータの書き込み／読出しを行う関数があります。
(使用する C 言語コントローラユニットのマニュアル)

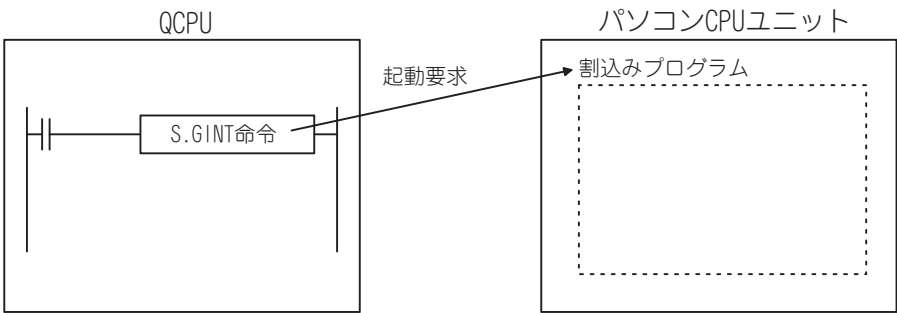
6.3.2 QCPU から C 言語コントローラユニット／パソコン CPU ユニットへの割込みプログラムの起動

下記のマルチ CPU 間通信専用命令またはマルチ CPU 間高速通信専用命令で、QCPU から C 言語コントローラユニット／パソコン CPU ユニットへの割込みプログラムの起動ができます。

命令名	内容
S.GINT SP.GINT	他号機 CPU の割込みプログラム起動要求します。 使用可否については、下記マニュアルを参照してください。
D.GINT DP.GINT	 使用する C 言語コントローラユニットのマニュアル  使用するパソコン CPU ユニットのマニュアル

C 言語コントローラユニットからモーション CPU，他号機の C 言語コントローラユニットへの割込みプログラムの起動ができます。（ 使用する C 言語コントローラユニットのマニュアル）
パソコン CPU ユニットから，他の CPU ユニットへの割込みプログラムの起動はできません。

例 S.GINT 命令を使用する場合
QCPU からパソコン CPU ユニットへの割込みプログラムの起動ができます。



6.3.3 QCPU から QCPU へのデバイスデータの書き込み／読出し

下記のマルチ CPU 間高速通信専用命令で、ユニバーサルモデル QCPU から他号機のユニバーサルモデル QCPU へのデバイスデータの書き込み／読出しができます。

○：使用可 ×：使用不可

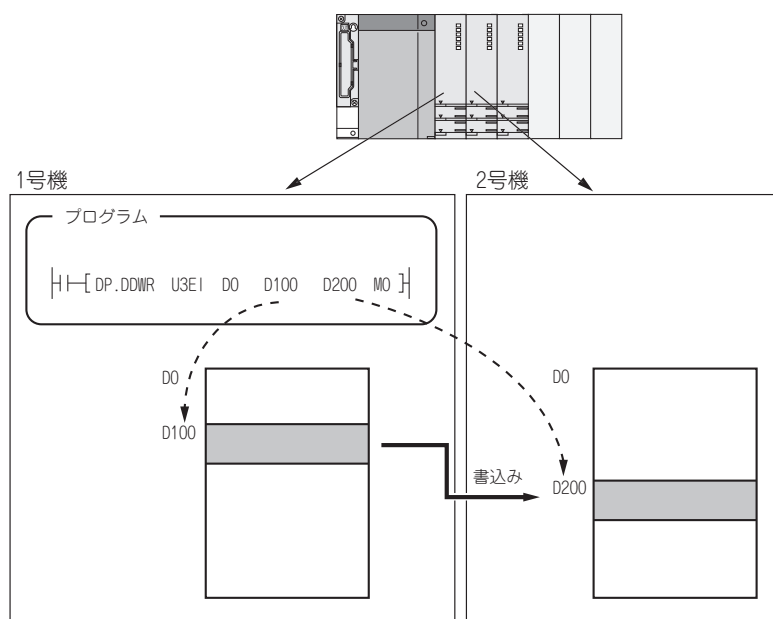
命令名 ^{*2}	内容	QCPU		
		ベーシックモデル QCPU, ハイパフォーマンスモ デル QCPU, プロセス CPU	Q00UCPU, Q01UCPU, Q02UCPU	ユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く) ^{*1}
D.DDRD DP.DDRD	他号機のデバイスデータを自号機のデバイスに読み出す。	×	×	○
D.DDWR DP.DDWR	自号機のデバイスデータを他号機のデバイスに書き込む。	×	×	○

* 1 Q03UDCPU, Q04UDHCPU, Q06UDHCPU は、シリアル No. の上 5 桁が“10012”以降が対象になります。

* 2 マルチ CPU 間高速通信専用命令の詳細については、下記マニュアルを参照してください。

📖 MELSEC-Q/L プログラミングマニュアル（共通命令編）

DP.DDWR 命令で、1 号機から 2 号機への書き込みを行う場合の動作を示します。



6.4 マルチ CPU 間同期割込み

マルチ CPU 間同期割込みは、マルチ CPU 間高速通信周期のタイミングで、割込みプログラム（マルチ CPU 間同期割込みプログラム）を実行する機能です。マルチ CPU 間同期割込みを使用すると、マルチ CPU 間高速通信周期に同期して、CPU ユニット間の通信ができます。


また、マルチ CPU 間高速通信周期は、モーション CPU の演算周期と同期しているため、マルチ CPU 間高速通信機能を併用することで、モーション CPU からの要求に対する高速な応答や演算周期と同期したプログラムの実行ができます。

(1) マルチ CPU 間同期割込みプログラム

マルチ CPU 間同期割込みプログラムは、割込みポインタ I45 を使用したプログラムです。割込みポインタ (I45) から IRET 命令までのプログラムが、マルチ CPU 間同期割込みプログラムになります。

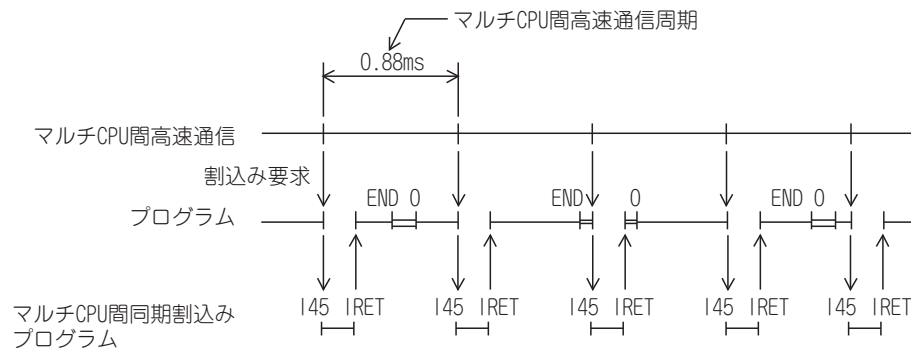
マルチ CPU 間同期割込みプログラムを実行させる場合は、EI 命令で割込み許可状態にします。^{*1}^{*2}

*1 モーション CPU 側での設定は不要です。

*2 C 言語コントローラユニットのバスインタフェース関数で、マルチ CPU 間同期割込みに対応するルーチンを登録してください。（ 使用する C 言語コントローラユニットのマニュアル）

(2) 実行タイミング

マルチ CPU 間同期割込みプログラムは、マルチ CPU 間高速通信周期のタイミングで実行されます。

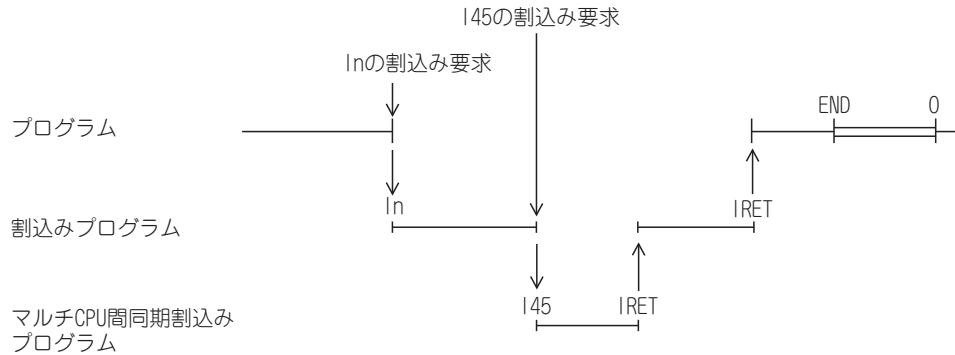


(3) 使用可能な CPU ユニット

マルチ CPU 間同期割込みは、下記 CPU ユニット使用時に実行できます。

- ユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く)
- モーション CPU (Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU)
- C 言語コントローラユニット (Q12DCCPU-V, Q24DHCCPU-V)

他の割込みプログラムを実行中に、マルチ CPU 間同期割込みの要因が発生した場合は、実行中の割込みプログラムを中断して、マルチ CPU 間同期割込みプログラムを実行します。



(4) 割込み要因発生時の動作，プログラム作成上の制約

割込み要因発生時の動作と，プログラム作成上の制約については，下記マニュアル参照してください。

📖 使用する CPU ユニットのユーザズマニュアル（機能解説・プログラム基礎編）

6.5 マルチ CPU 間同期立上げ

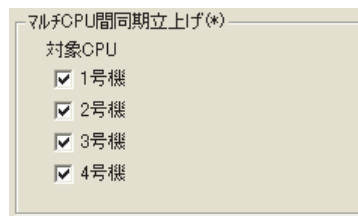
マルチ CPU 間同期立上げは、1 号機～4 号機の CPU ユニットの立上りを同期させる機能です。各 CPU ユニットの立上りを監視しているため、他号機にアクセスするとき、他号機 CPU ユニットの立上りを確認するインタロックプログラムが不要になります。ただし、マルチ CPU 間同期立上げを使用すると、立上りの遅い CPU ユニットに立上りを合わせるため、システムの立上りが遅くなることがあります。

Point

マルチ CPU 間同期立上げは、マルチ CPU システムで各 CPU ユニットへのアクセスをインタロックなしで行うための機能です。立上り後、CPU ユニット間で同時に演算を開始する機能ではありません。

(1) マルチ CPU 間同期立上げの設定

マルチ CPU 間同期立上げを行う場合は、プログラミングツールの PC パラメータの“マルチ CPU 設定”で、対象 CPU の 1 号機～4 号機をチェックします。デフォルトは、“マルチ CPU 間同期立上げ”で 1 号機～4 号機がすべてチェックされています。(マルチ CPU 間同期立上げを行う。)



マルチ CPU システムを構成する全 CPU ユニットで、同じ設定にしてください。
設定が同一でない場合は、“PARAMETER ERROR”（エラーコード：3015）が検出されます。

(2) 使用可能な CPU ユニット

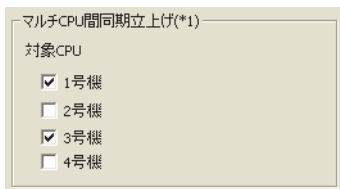
マルチ CPU 間同期立上げは、下記 CPU ユニット使用時に実行できます。

- ユニバーサルモデル QCPU（Q00UCPU, Q01UCPU, Q02UCPU を除く）
- モーション CPU（Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU）
- C 言語コントローラユニット（Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS）

(3) 注意事項

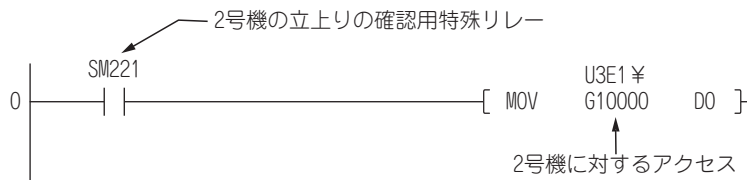
マルチ CPU 間同期上げができない CPU ユニットを使用している場合は、該当する号機のチェックをはずしてください。

- 例** 2号機、4号機にハイパフォーマンスモデル QCPU を使用している場合
2号機と4号機のチェックをはずします。



備考

本機能を使用しない（各 CPU ユニットが非同期で立ち上がる）場合は、1号機準備完了（SM220）～4号機準備完了（SM223）を使用し、各 CPU ユニットの立上り確認プログラムの作成を推奨します。



付録

付 1 マルチ CPU システムで使用するパラメータ

(1) マルチ CPU システムを使用するためのパラメータ

マルチ CPU システムでは、シングル CPU システムに比べ、PC パラメータで下記の設定が追加されています。

- “マルチ CPU 設定”
- “I/O 割付設定” の “詳細設定” に “管理 CPU” の設定

また、PC パラメータの設定は、一部を除きマルチ CPU システムで使用するすべての CPU ユニットで同一設定にする必要があります。(☞ 171 ページ 付 1.1)

パソコン CPU ユニットを使用する場合は、パソコン CPU 設定ユーティリティでマルチ CPU システムのパラメータを流用します。

(2) マルチ CPU 設定の変更

マルチ CPU 設定などのパラメータを変更した場合は、マルチ CPU システムの全号機の設定を同一にし、1 号機の QCPU をリセットまたはマルチ CPU システムの電源の再立上げ（電源の ON → OFF → ON）を行ってください。

なお、プログラミングツールでは、他のプロジェクトで設定したマルチ CPU パラメータを流用し設定できます。(☞ 85 ページ 4.2.2 項 (2))

(3) マルチ CPU パラメータのチェック

マルチ CPU システムでは、下記タイミングですべての CPU ユニットのマルチ CPU パラメータが同一設定になっているかのチェック（CPU 間同一性チェック）を行います。（チェック項目：171 ページ 付 1.1 の同一設定要否欄が○および△の項目、チェック内容：170 ページ 付 1 (3) (b)）


- マルチ CPU システムの電源 ON 時
- 1 号機の QCPU のリセット時
- CPU ユニットの STOP→RUN 時
- パラメータ変更時

(a) 全号機が同一の場合

マルチ CPU システムが立ち上がります。

(b) 全号機が同一でなかった場合

マルチ CPU システムは、下記のようになります。

マルチ CPU パラメータの内容を確認し、全号機のマルチ CPU パラメータの内容を同一にしてください。マルチ CPU システムを立ち上げる場合は、1 号機の QCPU をリセットするか、マルチ CPU システムの電源の再立上げ（電源の ON→OFF→ON）を行ってください。（ 101 ページ 4.6 節）

項目		1 号機	1 号機以外
マルチ CPU システムの電源 ON 時		マルチ CPU パラメータの CPU 間同一性 チェックは行いません。* 1	• 1号機のマルチ CPU システムのパラメー タと比較を行います。 • 不一致の場合は自号機が “PARAMETER ERROR”（エラー コード：3012/3015）になります。
1 号機のリセット時			
• RUN/STOP スイッ チを STOP → RUN に切換え • プログラミング ツールからパラ メータの書込み実 施	RUN 状態の号機が ある場合	• RUN している最若番の号機のマルチ CPU パラメータと比較を行います。* 2 • 不一致の場合は、自号機が “PARAMETER ERROR”（エラーコード： 3012/3015）になります。	
	RUN 状態の号機がな い場合	• STOP している2号機のマルチ CPU パラ メータと比較を行います。* 2 • 不一致の場合は、自号機が “PARAMETER ERROR”（エラー コード：3012/3015）になります。	• 1号機のマルチ CPU パラメータと比較を 行います。 • 不一致の場合は自号機が “PARAMETER ERROR”（エラー コード：3012/3015）になります。
	1 号機が停止 エラーの場合	—	自号機が “MULTI CPU DOWN”（エ ラーコード：7000）となるため、STOP → RUN は行いません。（CPU 間同一性 チェックも行いません。）

* 1 ユニバーサルモデル QCPU は、マルチ CPU パラメータの CPU 間の同一性チェックを行います。不一致の場合は、自号機が“PARAMETER ERROR”（エラーコード：3015）になります。

* 2 ユニバーサルモデル QCPU は、1 号機のマルチ CPU パラメータと比較を行います。

Point

モーション CPU を含むマルチ CPU システムで、モーション CPU がないマルチ CPU システムパラメータを QCPU / パソコン CPU ユニットで変更した場合は、必ず 1 号機の QCPU をリセットするか、シーケンサの電源の再立上げを行ってください。

ハイパフォーマンスモデル QCPU / プロセス CPU / パソコン CPU ユニットの場合、モーション CPU のマルチ CPU システムパラメータと CPU 間同一性チェックを行い、“PARAMETER ERROR”（エラーコード：3012）になります。

付 1.1 パラメーター一覧

(1) ベーシックモデル QCPU, ハイパフォーマンスモデル QCPU, プロセス CPU の場合

ベーシックモデル QCPU, ハイパフォーマンスモデル QCPU, プロセス CPU を使用した場合に必要な PC パラメータの設定項目を示します。

PC パラメータ項目			設定 要否*1	同一設定 要否*2	参照
I/O 割付設定	I/O 割付	種別	—	○	Qn(H)/QnPH/QnPRH ユーザーズマニュアル（機能解説・プログラム基礎編）
		形名	—	—	
		点数	—	○	
		先頭 X/Y	—	○	
	基本設定	ベース形名	—	—	
		電源ユニット形名	—	—	
		増設ケーブル形名	—	—	
		スロット数	—	○	
	スイッチ設定		—	—	
	詳細設定	エラー時出力モード	—	—	
		H/W エラー時 CPU 動作モード	—	—	
		I/O 応答時間	—	—	
		管理 CPU	○	○	80 ページ 4.2.2 項
PC システム設定	空きスロット点数		—	○	Qn(H)/QnPH/QnPRH ユーザーズマニュアル（機能解説・プログラム基礎編）
マルチ CPU 設定	CPU 台数		○	○	80 ページ 4.2.2 項
	動作モード		△	○	
	オンラインユニット交換設定*3		○	△	
	グループ外の入力状態を取り込む		△	△	
	グループ外の出力状態を取り込む		△	△	
	通信エリア設定 (リフレッシュ設定)	各 CPU 送信範囲	△	○	
		CPU 側デバイス	△	—	

*1 ○：マルチ CPU システムで必須の項目（設定しないと動作しない項目）

△：マルチ CPU システムで必要時に設定する項目

—：シングル CPU システムと同一の項目

*2 ○：マルチ CPU システムのすべての CPU ユニットで同一設定にする項目

△：マルチ CPU システムのすべての QCPU / パソコン CPU ユニットで同一設定にする項目
(モーション CPU に設定のない項目)

—：マルチ CPU システムの各 CPU ユニットで個別に設定できる項目

*3 ベーシックモデル QCPU は、オンラインユニット交換設定を設定できません。
ハイパフォーマンスモデル QCPU は、オンラインユニット交換できません。ただし、プロセス CPU でオンラインユニット交換を行う場合は、他 CPU オンラインユニット交換を許可に設定します。

付

付 1 マルチ CPU システムで使用するパラメータ
付 1.1 パラメーター一覧

(2) ユニバーサルモデル QCPU の場合

ユニバーサルモデル QCPU を使用した場合に必要な PC パラメータの設定項目を示します。

PC パラメータ項目				設定 要否 * 1	同一設定 要否 * 2	参照	
I/O 割付設定	I/O 割付	種別		－	○	QnUCPU ユーザーズ マニュアル（機能解 説・プログラム基礎編）	
		形名		－	－		
		点数		－	○		
		先頭 X/Y		－	○		
	基本設定	ベース形名		－	－		
		電源ユニット形名		－	－		
		増設ケーブル形名		－	－		
		スロット数		－	○		
	スイッチ設定		－	－			
	詳細設定	エラー時出力モード*		－	－		
H/W エラー時 CPU 動作モード*		－	－				
I/O 応答時間		－	－				
管理 CPU		○	○				
PC システム 設定	空きスロット点数			－	○	80 ページ 4.2.2 項	
マルチ CPU 設定	CPU 台数		○		○	80 ページ 4.2.2 項	
	自号機		△		－	24 ページ 2.1 節, 80 ページ 4.2.2 項	
	動作モード		△		○	80 ページ 4.2.2 項	
	マルチ CPU 間同期立上げ* 4		△		○		
	オンラインユニット交換設定* 4		△		○		
	グループ外の入力状態を取り込む		△		△		
	グループ外出力状態を取り込む		△		△		
	マルチ CPU 間高速 通信エリア設定* 4	マルチ CPU 間高速通信機能を使用する		○			○
		各 CPU 送信範囲		○			○
		自動リフレッシュ	点数	△			△
			先頭	△			－
		高度な設定を行なう		△			○
		システムエリア* 3		△			－
	通信エリア設定 (リフレッシュ設定)	各 CPU 送信範囲		△			○/△* 5
CPU 側デバイス		△		－			

* 1 ○：マルチ CPU システムで必須の項目（設定しないと動作しない項目）

△：マルチ CPU システムで必要時に設定する項目

—：シングル CPU システムと同一の項目

* 2 ○：マルチ CPU システムのすべての CPU ユニットで同一設定にする項目

△：マルチ CPU システムのすべてのユニバーサルモデル QCPU で同一設定にする項目
（モーション CPU に設定のない項目）

—：マルチ CPU システムの各 CPU ユニットで個別に設定できる項目

* 3 システムエリアは，“高度な設定を行なう”を選択したとき，設定できます。

- * 4 Q00UCPU, Q01UCPU, Q02UCPU は、マルチ CPU 間同期立上げ、オンラインユニット交換設定、マルチ CPU 間高速通信エリア設定は設定できません。
- * 5 使用する CPU ユニットにより設定が異なります。
 - : Q00UCPU, Q01UCPU, Q02UCPU の場合
 - △ : Q00UCPU, Q01UCPU, Q02UCPU 以外の場合

付 2 シングル CPU システムとの比較

シングル CPU システムとマルチ CPU システムの比較を示します。

(1) ベーシックモデル QCPU を使用した場合

項目		シングル CPU システム	マルチ CPU システム	参照
システム構成	最大増設段数	4 段		31 ページ 3.1.1 項
	最大入出力ユニット装着数	24	25 - (CPU 設定数) * 1 * 2	
	基本ベースユニット形名 * 3	Q3 □ B, Q3 □ SB, Q3 □ RB, Q3 □ DB		
	増設ベースユニット形名 * 3	Q5 □ B, Q6 □ B		
		Q6 □ RB		
	増設用ケーブル形名	QC05B, QC06B, QC12B, QC30B, QC50B, QC100B		
	増設ケーブル総延長距離	13.2m 以内		
電源ユニット形名 * 3	Q6 □ P, Q6 □ SP, Q6 □ RP			
使用できるユニット	ベーシックモデル QCPU	機能バージョン A 以降	機能バージョン B	31 ページ 3.1.1 項, 39 ページ 3.1.3 項
	入出力ユニット	機能バージョン A 以降		
	割込みユニット	機能バージョンによる制約なし		
	インテリジェント機能ユニット	機能バージョン A 以降	機能バージョン B 以降 (ただし, QD62, QD62D, QD62E は機能バージョン A 以降)	
使用できるソフトウェアパッケージ	GX Developer	Version7 以降	Version8 以降	66 ページ 3.4 節
	上記以外	シングル CPU システムとマルチ CPU システムで、同じバージョンが使用可能		

- * 1 「CPU 設定数」は、PC パラメータの “マルチ CPU 設定” の “CPU 台数” で設定した CPU ユニットの台数を示します。
- * 2 2 スロット占有の CPU ユニットを装着すると、最大入出力ユニット装着数は 25 - (CPU 設定数 + 1) になります。
3 スロット占有の CPU ユニットを装着すると、最大入出力ユニット装着数は 25 - (CPU 設定数 + 2) になります。
- * 3 マルチ CPU システムでモーション CPU / パソコン CPU ユニットを装着した場合は、Q3 □ RB, Q6 □ RB, Q6 □ RP を使用できません。


項目		シングル CPU システム	マルチ CPU システム	参照
考え方	CPU ユニット装着位置と台数	CPU スロットに 1 台のみ	CPU スロット～スロット 1 に 3 台	60 ページ 3.3.2 項
	入出力番号の考え方	スロット 0 が 00 _H となる。	右端の CPU ユニットの右隣が 00 _H となる。* 1	27 ページ 2.2 節
	装着枚数制約の考え方	ユニット形名により CPU ユニット 1 台あたりの枚数に制約がある。	ユニット形名により CPU ユニット 1 台あたり / 1 システムあたりの枚数に制約がある。	71 ページ 3.5 節 (1) (c)
アクセス 範囲	CPU ユニットと各種ユニットとのアクセス範囲	すべてのユニットを制御可能	CPU ユニットと各種ユニットとの関係を PC パラメータ (管理 CPU) で設定する必要がある。	103 ページ 第 5 章
	GOT からのアクセス	アクセス可能		GOT の マニュアル
	リンクダイレクトを使用した命令によるアクセス	アクセス可能	管理 CPU のみアクセス可能	103 ページ 5.2 節
	CC-Link へのアクセス	アクセス可能	管理 CPU のみアクセス可能	CC-Link シ ステムマス タ・ローカル ユニットのマ ニュアル
	周辺機器からのアクセス	RS-232 ケーブル / ネットワーク 経由でアクセス可能	RS-232 ケーブル / ネットワーク 経由でアクセス可能 モーション CPU / C 言語コント ローラユニット / パソコン CPU ユ ニットに接続した場合のアクセスに ついては各 CPU ユニットのマニ ュアルを参照してください。	—
時計機能	インテリジェント機能ユニット (QD75 など) が使用する時計データ	ベーシックモデル QCPU の時計データを使用	1 号機のベーシックモデル QCPU の時計データを使用	98 ページ 4.4 節
動作	CPU ユニットリセット時の動作	ベーシックモデル QCPU のリセットでシステム全体をリセット	1 号機のベーシックモデル QCPU のリセットでシステム全体をリセット (2 ~ 3 号機の CPU ユニットを個別にリセット不可)	101 ページ 4.6 節
	CPU ユニット停止エラー時の動作	システム停止	1 号機のベーシックモデル QCPU が停止エラー時、マルチ CPU システムは停止 (2 ~ 3 号機の CPU ユニットは “MULTI CPU DOWN” (エラーコード : 7000) になる) 2 ~ 3 号機の CPU ユニットが停止エラーの時は、パラメータの “動作モード” の設定に従う。	101 ページ 4.6 節

* 1 2 スロット占有の CPU ユニットを装着した場合は、CPU ユニットの右隣のスロットが 10_H になります。
3 スロット占有の CPU ユニットを装着した場合は、CPU ユニットの右隣のスロットが 20_H になります。

項目		シングル CPU システム	マルチ CPU システム	参照
CPU ユニット間 交信	CPU 共有メモリを使用した自動リフレッシュによる交信	該当なし	ベーシックモデル QCPU = 320 点 モーション CPU = 2048 点 C 言語コントローラユニット = 2048 点 パソコン CPU ユニット = 2048 点 全 CPU ユニットの合計は 4416 点	121 ページ 6.1.1 項
	CPU 共有メモリを使用したプログラムによる交信	該当なし	TO 命令, S.TO 命令, FROM 命令, マルチ CPU 間共有デバイス (U3En¥G □) を使用した命令で行う。	149 ページ 6.1.3 項
	ベーシックモデル QCPU からモーション CPU への交信	該当なし	モーション専用命令：5 種類, マルチ CPU 間通信専用命令：3 種類で行う。	159 ページ 6.2 節, 161 ページ 6.3.1 項
	ベーシックモデル QCPU から C 言語コントローラユニット / パソコン CPU ユニットへの交信	該当なし	マルチ CPU 間通信専用命令：1 種類で行う。	163 ページ 6.3.2 項
スキャン タイム	スキャンタイムを延ばす要因	RUN 中書込みの実行, 通信処理確保時間の設定などによって延びる。	シングル CPU システムの要因に加え, マルチ CPU システムの CPU ユニット間でのリフレッシュ処理, 待ち状態の時間によっても延びる。	190 ページ 付 4
パラメータ	マルチ CPU システムで追加されたパラメータ	該当なし	<ul style="list-style-type: none"> • CPU 台数 (マルチ CPU 設定) • 管理 CPU (I/O 割付けの詳細設定) • グループ外の入出力設定 (マルチ CPU 設定) • CPU エラー停止時の動作モード (マルチ CPU 設定) • 通信エリア設定 (リフレッシュ設定) (マルチ CPU 設定) • すべての CPU ユニットで同一設定にする必要のあるパラメータと CPU ユニットごとに異なる設定にできるパラメータがある。 	80 ページ 4.2.2 項, 169 ページ 付 1
注意事項	AnS/A シリーズ対応ユニット	AnS/A シリーズ対応ユニットは使用不可		187 ページ 付 3

(2) ハイパフォーマンスモデル QCPU を使用した場合

項目		シングル CPU システム	マルチ CPU システム	参照
システム 構成	最大増設段数	7 段		40 ページ 3.2.1 項
	最大入出力ユニット装着数	64	65 − (CPU 設定数) * 1 * 2	
	基本ベースユニット形名 * 3	Q3 □ B, Q3 □ SB, Q3 □ RB, Q3 □ DB		
	増設ベースユニット形名 * 3 * 6	Q5 □ B, Q6 □ B, Q6 □ RB, QA1S5 □ B, QA1S6 □ B, QA1S6ADP+A1S5 □ B/A1S6 □ B, QA6 □ B, QA6ADP+A5 □ B/A6 □ B		
	増設用ケーブル形名	QC05B, QC06B, QC12B, QC30B, QC50B, QC100B		
	増設ケーブル総延長距離	13.2m 以内		
	電源ユニット形名 * 3	Q6 □ P, Q6 □ SP, Q6 □ RP, A1S6 □ P, A6 □ P		
使用できる ユニット	ハイパフォーマンスモデル QCPU	機能バージョン A 以降	機能バージョン B	40 ページ 3.2.1 項, 50 ページ 3.2.3 項
	入出力ユニット	機能バージョン A 以降		
	割込みユニット	機能バージョンによる制約なし		
	インテリジェント機能ユニッ ト	機能バージョン A 以降	機能バージョン B 以降 (ただし, QD62, QD62D, QD62E は機能バージョン A 以降)	
使用できる ソフトウェア パッケージ	GX Developer	Version4 以降	Version6 以降	66 ページ 3.4 節
	GX Configurator-AD	SW0D5C-QADU 00A 以降 * 4	SW0D5C-QADU 20C 以降 * 4	
	GX Configurator-DA	SW0D5C-QDAU 00A 以降 * 4	SW0D5C-QDAU 20C 以降 * 4	
	GX Configurator-SC	SW0D5C-QSCU 00A 以降 * 4	SW0D5C-QSCU 20C 以降 * 4	
	GX Configurator-CT	SW0D5C-QCTU 00A 以降 * 4	SW0D5C-QCTU 20C 以降 * 4	
	上記以外	シングル CPU システムとマルチ CPU システムで、同じバージョンが使用可能		
考え方	CPU ユニット装着位置と台数	CPU スロットに 1 台のみ	CPU スロット～スロット 2 に 4 台	46 ページ 3.2.2 項
	入出力番号の考え方	スロット 0 が 00 _H となる。	右端の CPU ユニットの右隣が 00 _H となる。 * 5	27 ページ 2.2 節
	装着枚数制約の考え方	ユニット形名により CPU ユニット 1 台あたりの枚数に制約がある。	ユニット形名により CPU ユニット 1 台あたり／1 システムあたりの枚数に制約がある。	69 ページ 3.5 節 (1) (b)

- * 1 「CPU 設定数」は、PC パラメータの “マルチ CPU 設定” の “CPU 台数” で設定した CPU ユニットの台数を示します。
- * 2 2 スロット占有の CPU ユニットの装着すると、最大入出力ユニット装着数は 65 - (CPU 設定数 + 1) になります。3 スロット占有の CPU ユニットの装着すると、最大入出力ユニット装着数は 25 - (CPU 設定数 + 2) になります。
- * 3 マルチ CPU システムでモーション CPU / パソコン CPU ユニットの装着した場合は、Q3 □ RB, Q6 □ RB, Q6 □ RP を使用できません。
- * 4 一部のインテリジェント機能ユニットを使用した場合は、使用可能なバージョンが異なります。( 使用するインテリジェント機能ユニットのマニュアル)
- * 5 2 スロット占有の CPU ユニットの装着した場合は、CPU ユニットの右隣のスロットが 10_H になります。3 スロット占有の CPU ユニットの装着した場合は、CPU ユニットの右隣のスロットが 20_H になります。
- * 6 QA1S6ADP+A1S5 □ B/A1S6 □ B を使用した場合は、最大増設段数が増設 1 段になります。また、最大入出力ユニット装着数は、20 - (CPU 設定数) になります。

付

付 2 シングル CPU システムとの比較

項目		シングル CPU システム	マルチ CPU システム	参照
アクセス 範囲	CPU ユニットと各種ユニットとのアクセス範囲	すべてのユニットを制御可能	CPU ユニットと各種ユニットとの関係を PC パラメータ（管理 CPU）で設定する必要がある。	103 ページ 第 5 章
	GOT からのアクセス	アクセス可能	指定した号機のハイパフォーマンスモデル QCPU へアクセス可能	GOT の マニュアル
	リンクダイレクトを使用した命令によるアクセス	アクセス可能	管理 CPU のみアクセス可能	103 ページ 5.2 節
	CC-Link へのアクセス	アクセス可能	管理 CPU のみアクセス可能	CC-Link シ ステムマス タ・ローカル ユニットのマ ニュアル
	周辺機器からのアクセス	USB ケーブル／RS-232 ケーブル ／ネットワーク経由でアクセス可能	USB ケーブル／RS-232 ケーブル ／ネットワーク経由でアクセス可能 モーション CPU ／C 言語コント ローラユニット／パソコン CPU ユ ニットに接続した場合のアクセスに ついては各 CPU ユニットのマニ ュアルを参照してください。	—
時計機能	インテリジェント機能ユニット（QD75 など）が使用する時計データ	ハイパフォーマンスモデル QCPU の時計データを使用	1 号機のハイパフォーマンスモデル QCPU の時計データを使用	98 ページ 4.4 節
動作	CPU ユニットリセット時の動作	ハイパフォーマンスモデル QCPU のリセットでシステム全体をリセット	1 号機のハイパフォーマンスモデル QCPU のリセットでシステム全体をリセット（2～4 号機の CPU ユニットを個別にリセット不可）	101 ページ 4.6 節
	CPU ユニット停止エラー時の動作	システム停止	1 号機のハイパフォーマンスモデル QCPU が停止エラー時、マルチ CPU システムは停止（2～4 号機の CPU ユニットは“MULTI CPU DOWN”（エラーコード：7000）になる） 2～4 号機の CPU ユニットが停止エラー時は、パラメータの“動作モード”の設定に従う。	101 ページ 4.6 節
CPU ユニット間 交信	CPU 共有メモリを使用した自動リフレッシュによる交信	該当なし	各 CPU ユニットからの送信は 4 範囲の合計で最大 2K ワード。全 CPU ユニットの合計は 8K ワード。	121 ページ 6.1.1 項
	CPU 共有メモリを使用したプログラムによる交信	該当なし	S.TO 命令、FROM 命令、マルチ CPU 間共有デバイス（U3En ¥ G □）を使用した命令で行う。	149 ページ 6.1.3 項
	ハイパフォーマンスモデル QCPU からモーション CPU への交信	該当なし	モーション専用命令：5 種類、マルチ CPU 間通信専用命令：3 種類で行う。	159 ページ 6.2 節、 161 ページ 6.3.1 項
	ハイパフォーマンスモデル QCPU から C 言語コントローラユニット／パソコン CPU ユニットへの交信	該当なし	マルチ CPU 間通信専用命令：1 種類で行う。	163 ページ 6.3.2 項
スキャン タイム	スキャンタイムを延ばす要因	RUN 中書込みの実行、通信処理確保時間の設定などによって延びる。	シングル CPU システムの要因に加え、リフレッシュ処理、待ち状態の時間によっても延びる。	190 ページ 付 4

項目		シングル CPU システム	マルチ CPU システム	参照
パラメータ	マルチ CPU システムで追加されたパラメータ	該当なし	<ul style="list-style-type: none"> • CPU 台数（マルチ CPU 設定） • 管理 CPU（I/O 割付けの詳細設定） • グループ外の入出力設定（マルチ CPU 設定） • CPU エラー停止時の動作モード（マルチ CPU 設定） • 通信エリア設定（リフレッシュ設定） • すべての CPU ユニットで同一設定にする必要のあるパラメータと CPU ユニットごとに異なる設定にできるパラメータがある。 	80 ページ 4.2.2 項, 169 ページ 付 1
注意事項	AnS/A シリーズ対応ユニット	使用可能	ハイパフォーマンスモデル QCPU を管理 CPU に設定した場合に使用可能	187 ページ 付 3

(3) プロセス CPU を使用した場合

項目		シングル CPU システム	マルチ CPU システム	参照
システム 構成	最大増設段数	7 段		40 ページ 3.2.1 項
	最大入出力ユニット装着数	64	65 − (CPU 設定数) * 1 * 2	
	基本ベースユニット形名 * 3	Q3 □ B, Q3 □ RB, Q3 □ DB		
	増設ベースユニット形名 * 3	Q5 □ B, Q6 □ B, Q6 □ RB		
	増設用ケーブル形名	QC05B, QC06B, QC12B, QC30B, QC50B, QC100B		
	増設ケーブル総延長距離	13.2m 以内		
	電源ユニット形名 * 3	Q6 □ P, Q6 □ RP		
使用できる ユニット	プロセス CPU	機能バージョンによる制約なし		40 ページ 3.2.1 項, 50 ページ 3.2.3 項
	入出力ユニット	機能バージョン A 以降		
	割込みユニット	機能バージョンによる制約なし		
	インテリジェント機能ユニット	機能バージョン A 以降	機能バージョン B 以降 (ただし, QD62, QD62D, QD62E は機能バージョン A 以降)	
使用できる ソフトウェア パッケージ	GX Works2, GX Developer, PX Developer, GX Configurator	シングル CPU システムとマルチ CPU システムで、同じバージョンが使用可能		66 ページ 3.4 節
考え方	CPU ユニット装着位置と台数	CPU スロットに 1 台のみ	CPU スロット〜スロット 2 に 4 台	46 ページ 3.2.2 項
	入出力番号の考え方	スロット 0 が 00 _H となる。	右端の CPU ユニットの右隣が 00 _H となる。* 4	27 ページ 2.2 節
	装着枚数制約の考え方	ユニット形名により CPU ユニット 1 台あたりの枚数に制約がある。	ユニット形名により CPU ユニット 1 台あたり／1 システムあたりの枚数に制約がある。	69 ページ 3.5 節 (1) (b)

* 1 「CPU 設定数」は、PC パラメータのマルチ CPU 設定の「CPU 台数」で設定した CPU ユニットの台数を示します。

* 2 2 スロット占有の CPU ユニートを装着すると、最大入出力ユニット装着数は 65 - (CPU 設定数 + 1) になります。

3 スロット占有の CPU ユニートを装着すると、最大入出力ユニット装 25 - (CPU 設定数 + 2) になります。

* 3 マルチ CPU システムでモーション CPU / パソコン CPU ユニートを装着した場合は、Q3 □ RB, Q6 □ RB, Q6 □ RP を使用できません。

* 4 2 スロット占有の CPU ユニートを装着した場合は、CPU ユニートの右隣のスロットが 10_H になります。

3 スロット占有の CPU ユニートを装着した場合は、CPU ユニートの右隣のスロットが 20_H になります。

項目		シングル CPU システム	マルチ CPU システム	参照
アクセス 範囲	CPU ユニットと各種ユニットとのアクセス範囲	すべてのユニットを制御可能	CPU ユニットと各種ユニットとの関係を PC パラメータ（管理 CPU）で設定する必要がある。	103 ページ 第 5 章
	GOT からのアクセス	アクセス可能	指定した号機のプロセス CPU へアクセス可能	GOT の マニュアル
	リンクダイレクトを使用した命令によるアクセス	アクセス可能	管理 CPU のみアクセス可能	103 ページ 5.2 節
	CC-Link へのアクセス	アクセス可能	管理 CPU のみアクセス可能	CC-Link シ ステムマ スタ・ローカル ユニットのマ ニュアル
	周辺機器からのアクセス	USB ケーブル／RS-232 ケーブル ／ネットワーク経由でアクセス可能	USB ケーブル／RS-232 ケーブル ／ネットワーク経由でアクセス可能 モーション CPU／C 言語コント ローラユニット／パソコン CPU ユ ニットに接続した場合のアクセスに ついては各 CPU ユニットのマニ ュアルを参照してください。	—
時計機能	インテリジェント機能ユニット（QD75 など）が使用する時計データ	プロセス CPU の時計データを使用	1 号機のプロセス CPU の時計データを使用	98 ページ 4.4 節
動作	CPU ユニットリセット時の動作	プロセス CPU のリセットでシステム全体をリセット	1 号機のプロセス CPU のリセットでシステム全体をリセット（2～4 号機の CPU ユニットを個別にリセット不可）	101 ページ 4.6 節
	CPU ユニット停止エラー時の動作	システム停止	1 号機のプロセス CPU が停止エラー時、マルチ CPU システムは停止（2～4 号機の CPU ユニットは“MULTI CPU DOWN”（エラーコード：7000）になる） 2～4 号機の CPU ユニットが停止エラー時は、パラメータの“動作モード”の設定に従う。	101 ページ 4.6 節
CPU ユニット 間通信	CPU 共有メモリを使用した自動リフレッシュによる通信	該当なし	各 CPU ユニットからの送信は 4 範囲の合計で最大 2K ワード。全 CPU ユニットの合計は 8K ワード。	121 ページ 6.1.1 項
	CPU 共有メモリを使用したプログラムによる通信	該当なし	S.TO 命令、FROM 命令、マルチ CPU 間共有デバイス（U3En ¥ G □）を使用した命令で行う。	149 ページ 6.1.3 項
	プロセス CPU からモーション CPU への通信	該当なし	モーション専用命令：5 種類、マルチ CPU 間通信専用命令：3 種類で行う。	159 ページ 6.2 節、 161 ページ 6.3.1 項
	プロセス CPU から C 言語コントローラユニット／パソコン CPU ユニットへの通信	該当なし	マルチ CPU 間通信専用命令：1 種類で行う。	163 ページ 6.3.2 項
スキャンタイム	スキャンタイムを延ばす要因	RUN 中書込みの実行、通信処理確保時間の設定などによって延びる。	シングル CPU システムの要因に加え、マルチ CPU システムの CPU ユニット間でのリフレッシュ処理、待ち状態の時間によっても延びる。	190 ページ 付 4

付

付 2 シングル CPU システムとの比較

項目		シングル CPU システム	マルチ CPU システム	参照
パラメータ	マルチ CPU システムで追加されたパラメータ	該当なし	<ul style="list-style-type: none"> • CPU 台数（マルチ CPU 設定） • 管理 CPU（I/O 割付けの詳細設定） • グループ外の入出力設定（マルチ CPU 設定） • CPU エラー停止時の動作モード（マルチ CPU 設定） • 通信エリア設定（自動リフレッシュ設定）（マルチ CPU 設定） • すべての CPU ユニットで同一設定にする必要のあるパラメータと CPU ユニットごとに異なる設定にできるパラメータがある。 	80 ページ 4.2.2 項, 169 ページ 付 1
注意事項	AnS/A シリーズ対応ユニット	AnS/A シリーズ対応ユニットは使用不可		187 ページ 付 3

(4) ユニバーサルモデル QCPU を使用した場合

項目		シングル CPU システム	マルチ CPU システム	参照
システム 構成	最大増設段数	増設 7 段 (Q00UCPU, Q01UCPU, Q02UCPU 使用時：増設 4 段)		52 ページ 3.3.1 項
	最大入出力ユニット装着数	64 (Q00UCPU, Q01UCPU 使用時：24, Q02UCPU 使用時：36)	65 － (CPU 設定数) * 1 * 2 (Q00UCPU, Q01UCPU 使用時：25 － (CPU 設定数), Q02UCPU 使用時：37 － (CPU 設定数))	
	基本ベースユニット形名 * 3 * 6	Q3 □ B, Q3 □ SB, Q3 □ RB, Q3 □ DB		
	増設ベースユニット形名 * 3 * 4 * 7	Q5 □ B, Q6 □ B, Q6 □ RB, QA1S5 □ B, QA1S6 □ B, QA1S6ADP+A1S5 □ B/A1S6 □ B, QA6 □ B, QA6ADP+A5 □ B/A6 □ B		
	増設用ケーブル形名	QC05B, QC06B, QC12B, QC30B, QC50B, QC100B		
	増設ケーブル総延長距離	13.2m 以内		
	電源ユニット形名 * 3	Q6 □ P, Q6 □ SP, Q6 □ RP		
使用できる ユニット	ユニバーサルモデル QCPU	機能バージョンによる制約なし		52 ページ 3.3.1 項, 65 ページ 3.3.3 項
	入出力ユニット	機能バージョン A 以降		
	割込みユニット	機能バージョンによる制約なし		
	インテリジェント機能ユニット	機能バージョン A 以降	機能バージョン B 以降 (ただし, QD62, QD62D, QD62E は機能バージョン A 以降)	
使用できる ソフトウェア パッケージ	GX Works2, GX Developer, PX Developer * 5, GX Configurator	シングル CPU システムとマルチ CPU システムで, 同じバージョンが使用可能		66 ページ 3.4 節

- * 1 「CPU 設定数」は, PC パラメータの “マルチ CPU 設定” の “CPU 台数” で設定した CPU ユニットの台数を示します。
- * 2 2 スロット占有の CPU ユニットを装着すると, 最大入出力ユニット装着数は 65 - (CPU 設定数 + 1) (Q00UCPU, Q01UCPU 使用時: 24 - (CPU 設定数 + 1), Q02UCPU 使用時: 37 - (CPU 設定数 + 1)) になります。
3 スロット占有の CPU ユニットを装着すると, 最大入出力ユニット装着数は 65 - (CPU 設定数 + 2) (Q00UCPU, Q01UCPU 使用時: 24 - (CPU 設定数 + 2), Q02UCPU 使用時: 37 - (CPU 設定数 + 2)) になります。
- * 3 マルチ CPU システムでモーション CPU / パソコン CPU ユニットを装着した場合は, Q3 □ RB, Q6 □ RB, Q6 □ RP を使用できません。
- * 4 AnS/A シリーズ対応ユニットは, シリアル No. の上 5 桁が “13102” 以降のユニバーサルモデル QCPU で使用できます。(ただし, QnUDPVCPU は除きます。)
- * 5 PX Developer は, QnUDPVCPU でのみ使用できます。
- * 6 QnUDPVCPU を装着した場合は, Q3 □ SB を使用できません。
- * 7 QA1S6ADP+A1S5 □ B/A1S6 □ B を使用した場合は, 最大増設段数が増設 1 段になります。また, 最大入出力ユニット装着数は, 20 - (CPU 設定数) になります。

付

付 2 シングル CPU システムとの比較

項目		シングル CPU システム	マルチ CPU システム	参照
考え方	CPU ユニット装着位置と台数	CPU スロットに 1 台のみ	CPU スロット～スロット 2 に 4 台	60 ページ 3.3.2 項
	入出力番号の考え方	スロット 0 が 00 _H となる。	右端の CPU ユニットの右隣が 00 _H となる。* 1	27 ページ 2.2 節
	装着枚数制約の考え方	ユニット形名により CPU ユニット 1 台あたりの枚数に制約がある。	ユニット形名により CPU ユニット 1 台あたり / 1 システムあたりの枚数に制約がある。	71 ページ 3.5 節 (1) (c)
アクセス 範囲	CPU ユニットと各種ユニットとのアクセス範囲	すべてのユニットを制御可能	CPU ユニットと各種ユニットとの関係を PC パラメータ (管理 CPU) で設定する必要がある。	103 ページ 第 5 章
	GOT からのアクセス	アクセス可能	指定した号機のユニバーサルモデル QCPU へアクセス可能	GOT の マニュアル
	リンクダイレクトを使用した命令によるアクセス	アクセス可能	管理 CPU のみアクセス可能	103 ページ 5.2 節
	CC-Link へのアクセス	アクセス可能	管理 CPU のみアクセス可能	CC-Link シ ステムマス タ・ローカル ユニットのマ ニュアル
	周辺機器からのアクセス	USB ケーブル / RS-232 ケーブル / Ethernet ケーブル / ネットワーク経由でアクセス可能	USB ケーブル / RS-232 ケーブル / Ethernet ケーブル / ネットワーク経由でアクセス可能 モーション CPU / C 言語コントローラユニット / パソコン CPU ユニットに接続した場合のアクセスについては各 CPU ユニットのマニュアルを参照してください。	—
時計機能	2 ～ 4 号機の CPU ユニットが使用する時計データ	該当なし	1 号機のユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く) の時計データを使用* 2	98 ページ 4.4 節
	インテリジェント機能ユニット (QD75 など) が使用する時計データ	ユニバーサルモデル QCPU の時計データを使用	1 号機のユニバーサルモデル QCPU の時計データを使用	

* 1 2 スロット占有の CPU ユニートを装着した場合は、CPU ユニットの右隣のスロットが 10_H になります。

3 スロット占有の CPU ユニートを装着した場合は、CPU ユニットの右隣のスロットが 20_H になります。

* 2 2 ～ 4 号機にユニバーサルモデル QCPU (Q00UCPU, Q01UCPU, Q02UCPU を除く) またはモーション CPU (Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU) や C 言語コントローラ (Q12DCCPU-V, Q24DHCCPU-V, Q24DHCCPU-LS) を使用している場合、1 号機の時計データが使用できます。

項目		シングル CPU システム	マルチ CPU システム	参照
動作	CPU ユニットリセット時の動作	ユニバーサルモデル QCPU のリセットでシステム全体をリセット	1 号機のユニバーサルモデル QCPU のリセットでシステム全体をリセット（2～4 号機の CPU ユニットを個別にリセット不可）	101 ページ 4.6 節
	CPU ユニット停止エラー時の動作	システム停止	1 号機のユニバーサルモデル QCPU が停止エラー時、マルチ CPU システムは停止（2～4 号機の CPU ユニットは“MULTI CPU DOWN”（エラーコード：7000）になる） 2～4 号機の CPU ユニットが停止エラー時は、パラメータの“動作モード”の設定に従う。	101 ページ 4.6 節
	マルチ CPU システムの同期立上げ	該当なし	マルチ CPU システムの CPU ユニットの立上りを同期させるか、同期させないかの選択ができる。（デフォルトは全 CPU ユニットの立上りを同期させる。）	167 ページ 6.5 節
CPU ユニット間 交信	CPU 共有メモリを使用した自動リフレッシュによる交信	該当なし	各 CPU ユニットからの送信は 4 範囲の合計で最大 2k ワード。全 CPU ユニットの合計は 8k ワード。	121 ページ 6.1.1 項
	マルチ CPU 間高速通信エリアを使用した自動リフレッシュによる交信* 1	該当なし	全 CPU ユニットで使用できるメモリサイズは次のようになります。 ・ CPU ユニットを 2 台使用時 ： 14k ワード ・ CPU ユニットを 3 台使用時 ： 13k ワード ・ CPU ユニットを 4 台使用時 ： 12k ワード	134 ページ 6.1.2 項
	CPU 共有メモリを使用したプログラムによる交信	該当なし	TO 命令、FROM 命令、マルチ CPU 間共有デバイス (U3En ¥ G □) を使用した命令で行う。	149 ページ 6.1.3 項
	ユニバーサルモデル QCPU からモーション CPU への交信	該当なし	モーション専用命令：5 種類、マルチ CPU 間高速通信専用命令：3 種類で行う。	159 ページ 6.2 節、 161 ページ 6.3.1 項
	ユニバーサルモデル QCPU から C 言語コントローラユニット／パソコン CPU ユニットへの交信	該当なし	マルチ CPU 間通信専用命令：1 種類で行う。	163 ページ 6.3.2 項
	ユニバーサルモデル QCPU からユニバーサルモデル QCPU への交信	該当なし	マルチ CPU 間高速通信専用命令：2 種類で行う。	164 ページ 6.3.3 項
スキャンタイム	スキャンタイムを延ばす要因	RUN 中書込みの実行、通信処理確保時間の設定などによって延びる。	シングル CPU システムの要因に加え、マルチ CPU システムの CPU ユニット間でのリフレッシュ処理、待ち状態の時間によっても延びる。	190 ページ 付 4

* 1 1 号機が Q00UCPU、Q01UCPU、Q02UCPU の場合、マルチ CPU 間高速通信エリアを使用した自動リフレッシュによる交信はできません。

付

付 2 シングル CPU システムとの比較

項目		シングル CPU システム	マルチ CPU システム	参照
パラメータ	マルチ CPU システムで追加されたパラメータ	該当なし	<ul style="list-style-type: none"> • CPU 台数（マルチ CPU 設定） • 管理 CPU（I/O 割付けの詳細設定） • グループ外の入出力設定（マルチ CPU 設定） • CPU エラー停止時の動作モード（マルチ CPU 設定） • マルチ CPU 間同期立上げ（マルチ CPU 設定） • マルチ CPU 間高速通信エリア設定（マルチ CPU 設定）* 1 • 通信エリア設定（リフレッシュ設定） • すべての CPU ユニットで同一設定にする必要のあるパラメータと CPU ユニットごとに異なる設定にできるパラメータがある。 	80 ページ 4.2.2 項, 169 ページ 付 1
注意事項	AnS/A シリーズ対応ユニット * 2	使用可能	ユニバーサルモデル QCPU を管理 CPU に設定した場合に使用可能	187 ページ 付 3

* 1 1 号機が Q00UCPU, Q01UCPU, Q02UCPU の場合, マルチ CPU 間高速通信エリア設定はできません。

* 2 AnS/A シリーズ対応ユニットは, シリアル No. の上 5 桁が “13102” 以降のユニバーサルモデル QCPU で使用できます。(ただし, QnUDPVCPU は除きます。)

付 3 AnS/A シリーズ対応ユニット使用時の注意事項

(1) AnS/A シリーズ対応ユニットが使用可能なマルチ CPU システム構成

AnS/A シリーズ対応ユニットは、下記の条件がすべて成立したマルチ CPU システム構成で使用できます。

(a) 1 号機

下記の QCPU を使用してください。

- シリアル No. の上 5 桁が “13102” 以降のユニバーサルモデル QCPU（QnUDPVCPU を除く）
- ハイパフォーマンスモデル QCPU

(b) 2 ～ 4 号機

下記の CPU ユニットを使用してください。

- シリアル No. の上 5 桁が “13102” 以降のユニバーサルモデル QCPU（QnUDPVCPU を除く）
- ハイパフォーマンスモデル QCPU
- モーション CPU
- C 言語コントローラユニット
- パソコン CPU ユニット

上記以外の構成では、AnS/A シリーズ対応ユニットを使用したマルチ CPU システム構成はできません。

(2) 管理 CPU の設定

下記の QCPU を、AnS/A シリーズ対応ユニットの管理 CPU に設定してください。

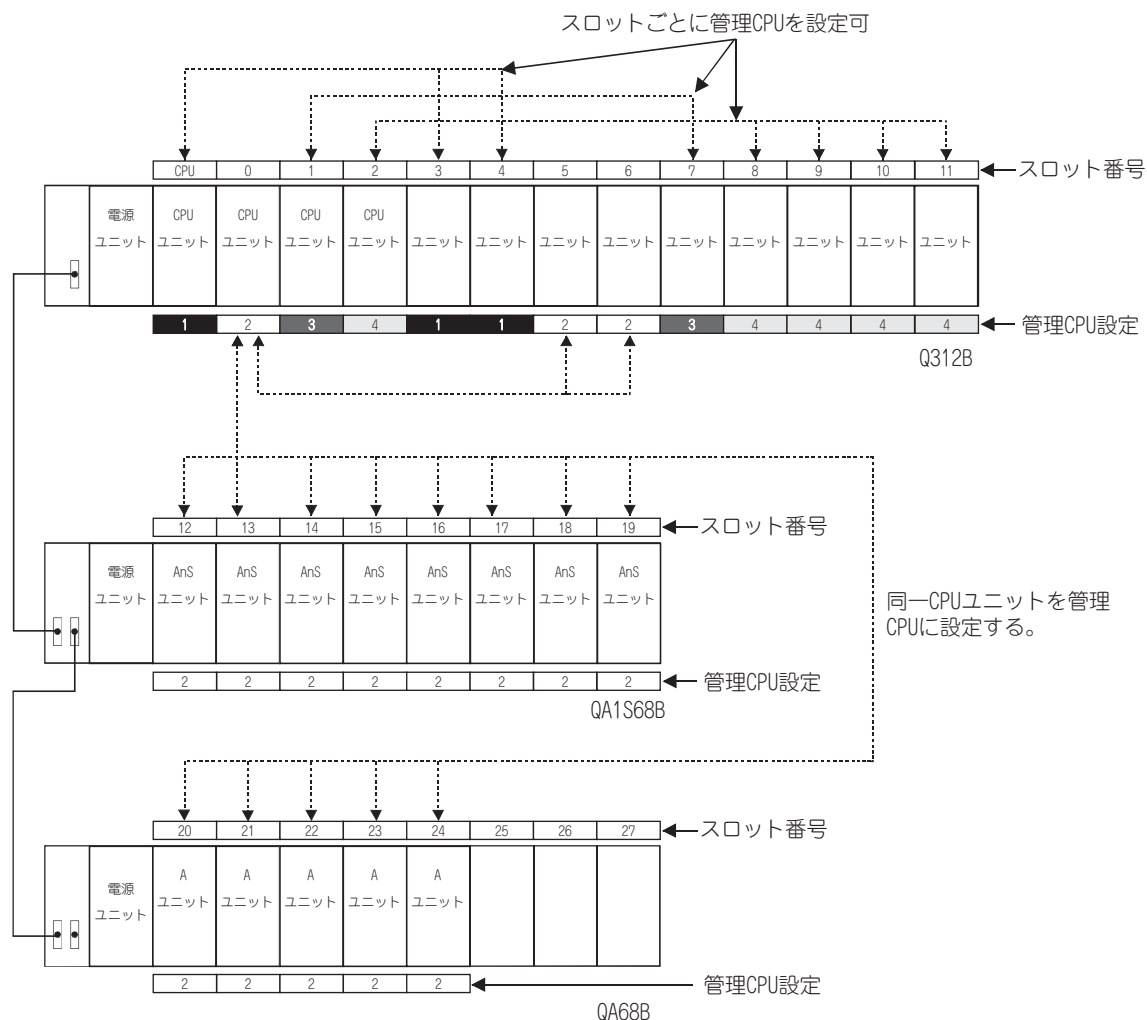
- シリアル No. の上 5 桁が “13102” 以降のユニバーサルモデル QCPU（QnUDPVCPU を除く）
- ハイパフォーマンスモデル QCPU

なお、設定できるのは 1 号機～ 4 号機の CPU ユニットのうちの 1 台のみです。

例 管理 CPU を 2 号機に設定する場合

AnS/A シリーズ対応ユニットを装着したすべてのスロットの管理 CPU を，2 号機に設定します。

AnS/A シリーズ対応ユニットのうち，1 台でも別の号機を管理 CPU に設定すると，“PARAMETER ERROR”（エラーコード：3009）となり，マルチ CPU システムは立ち上がりません。



図中に記載の管理 CPU 設定は，下記を示します。

CPU ユニット 1 ～ CPU ユニット 4 : CPU ユニットの号機番号

CPU ユニット以外 : 管理 CPU の号機番号

(3) 管理ユニット，管理外ユニットへのアクセス範囲

マルチ CPU システムの管理ユニットおよび管理外ユニットへのアクセス範囲を示します。

○：アクセス可 ×：アクセス不可

アクセス対象		管理ユニット	管理外ユニット（“グループ外の入出力設定”）	
			不許可（チェックなし）	許可（チェックあり）
入力 (X)		○	×	×
出力 (Y)	読出し	○	×	×
	書込み	○	×	×
バッファメモリ	読出し	○	×	×
	書込み	○	×	×

(4) AnS/A シリーズ対応ユニット使用時の注意事項

(a) アクセス可能なデバイス範囲

下記に示す AnS/A シリーズ対応ユニットを使用する場合、アクセスできるデバイス範囲に制約があります。

- A1SJ71J92-S3, AJ71J92-S3 形 JEMANET インタフェースユニット
- A1SD51S, AD51-S3, AD51H-S3 形インテリジェントコミュニケーションユニット
- A1SJ71AP23Q, A1SJ71AR23Q, A1SJ71AT23BQ 形 MELSECNET ローカル局用データリンクユニット

デバイス	アクセス可能デバイス範囲
入力 (X), 出力 (Y)	X/Y0 ~ X/Y7FF
内部リレー (M) / ラッチリレー (L)	M/L0 ~ M/L8191
リンクリレー (B)	B0 ~ BFFF
タイマ (T)	T0 ~ T2047
カウンタ (C)	C0 ~ C1023
データレジスタ (D)	D0 ~ D6143
リンクレジスタ (W)	W0 ~ WFFF
アナンシェータ (F)	F0 ~ F2047

(b) 使用不可能なユニット

下記のユニットは使用できません。

品名	形名
MELSECNET/10 ネットワークユニット	A1SJ71LP21, A1SJ71BR11, A1SJ71QLP21, A1SJ71QLP21S, A1SJ71QLP21GE, A1SJ71QBR11, AJ71LP21, AJ71LP21G, AJ71BR11, AJ71LR21, AJ71QLP21, AJ71QLP21S, AJ71QLP21G, AJ71QBR11, AJ71QLR21
MELSECNET(Ⅱ), /B データリンクユニット	A1SJ71AP21, A1SJ71AR21, A1SJ71AT21B, AJ71AP21, AJ71AP21-S3, AJ71AR21, AJ71AT21B
Ethernet インタフェースユニット	A1SJ71QE71-B2-S3(-B5-S3), A1SJ71E71-B2-S3(-B5-S3), AJ71QE71N-B2(-B5T), AJ71E71N-B2(-B5T)
シリアルコミュニケーションユニット, 計算機リンクユニット	A1SJ71QC24(N), A1SJ71UC24-R2(-PRF), AJ71QC24(N), AJ71QC24N-R2(-R4), A1SJ71UC24, AJ71UC24
計算機リンク/マルチドロップリンクユニット	A1SJ71UC24-R4 * 1
CC-Link マスタ・ローカルユニット	A1SJ61QBT11, A1SJ61BT11, AJ61QBT11, AJ61BT11
モデムインタフェースユニット	A1SJ71CMO-S3
ME-NET インタフェースユニット	A1SJ71ME81, AJ71ME81

* 1 マルチドロップリンク機能のみ使用可能です。計算機リンク機能, プリンタ機能は使用できません。

(c) 命令の書き直しが必要なユニット

下記の特種機能ユニット用の専用命令は使用できません。FROM/TO 命令での書き直しが必要です。

品名	形名
高速カウンタユニット	A1SD61, A1SD62, A1SD62D(-S1), A1SD62E, AD61, AD61S1
MELSECNET/MINI-S3	A1SJ71PT32-S3, A1SJ71T32-S3, AJ71PT32-S3, AJ71T32-S3
位置決めユニット	A1SD75P1-S3(P2-S3/P3-S3), AD75M1(M2/M3), AD75P1-S3(P2-S3/P3-S3)
ID ユニット	A1SJ71ID1-R4, A1SJ71ID2-R4, AJ71ID1-R4, AJ71ID2-R4

付

付 3 AnS/A シリーズ対応ユニット使用時の注意事項


付 4 マルチ CPU システムの処理時間

付 4.1 スキャンタイムの考え方

マルチ CPU システムのスキャンタイムの考え方は、シングル CPU システムで制御を行う場合と同一です。
本章では、マルチ CPU システムを構築した場合の処理時間の算出方法について説明します。

(1) I/O リフレッシュ時間

I/O リフレッシュ時間は下記マニュアルに記載の計算式で算出します。

 使用する CPU ユニットのユーザーズマニュアル（機能解説・プログラム基礎編）

マルチ CPU システムで他号機バスアクセスと重なった場合は、下式の値だけ I/O リフレッシュ時間が延びます。


$$(\text{延び時間}) = \frac{(\text{入力点数} + \text{出力点数})}{16} \times N3 \times (\text{他号機の台数}) (\mu s)$$

N3 は、下記の値を使用してください。

QCPU	N3	
	基本ベースユニットのみのシステム	増設ベースユニットを含むシステム
Q00CPU, Q01CPU	8.7 μs	21 μs
Q02(H)CPU, Q06HCPU, Q12HCPU, Q25HCPU		
Q02PHCPU, Q06PHCPU, Q12PHCPU, Q25PHCPU		
Q00UCPU, Q01UCPU, Q02UCPU, Q03UD(E)CPU, Q04UD(E)HCPU, Q06UD(E)HCPU, Q10UD(E)HCPU, Q13UD(E)HCPU, Q20UD(E)HCPU, Q26UD(E)HCPU, Q50UDEHCPU, Q100UDEHCPU		
Q03UDVCPU, Q04UDVCPU, Q04UDPVCPU, Q06UDVCPU, Q06UDPVCPU, Q13UDVCPU, Q13UDPVCPU, Q26UDVCPU, Q26UDPVCPU		

(2) 命令実行時間の合計値

マルチ CPU システム専用命令の処理時間、およびマルチ CPU システムで処理時間の異なる命令の処理時間については、下記マニュアルを参照してください。

 MELSEC-Q/L プログラミングマニュアル（共通命令編）

(3) 共通処理時間

マルチ CPU システムでは、下記に示す共通処理時間が延びます。

QCPU	共通処理時間
Q00CPU, Q01CPU	$(0.05 \sim 0.13) \times (\text{他号機台数}) \text{ ms}$
Q02CPU	0.02ms
Q02HCPU, Q06HCPU, Q12HCPU, Q25HCPU	0.03ms
Q02PHCPU, Q06PHCPU, Q12PHCPU, Q25PHCPU	
Q00UCPU, Q01UCPU, Q02UCPU, Q03UD(E)CPU, Q04UD(E)HCPU, Q06UD(E)HCPU, Q10UD(E)HCPU, Q13UD(E)HCPU, Q20UD(E)HCPU, Q26UD(E)HCPU, Q50UDEHCPU, Q100UDEHCPU	0.02ms
Q03UDVCPU, Q04UDVCPU, Q04UDPVCPU, Q06UDVCPU, Q06UDPVCPU, Q13UDVCPU, Q13UDPVCPU, Q26UDVCPU, Q26UDPVCPU	

付

付 4.2 スキャンタイムを延ばす要因

マルチ CPU システムでは、下記機能を使用するとシングル CPU システムの場合より処理時間が延びます。
下記機能使用時には、190 ページ 付 4.1 で算出した値に本項に示す値を加算してください。

- CPU 共有メモリの自動リフレッシュ（マルチ CPU 間高速通信機能を含む）時間
- CC-Link IE, MELSECNET/H のリフレッシュ時間
- CC-Link の自動リフレッシュ時間

(1) CPU 共有メモリの自動リフレッシュ（マルチ CPU 間高速通信機能を含む）

(a) CPU 共有メモリの自動リフレッシュ時間

PC パラメータの“マルチ CPU 設定”の，“通信エリア設定（リフレッシュ設定）”および“マルチ CPU 間高速通信エリア設定”で設定したリフレッシュを行う時間です。自号機の CPU 共有メモリへの書込み時間と、他号機の CPU 共有メモリからの読出し時間の合計値になります。

“マルチ CPU 設定”で，“通信エリア設定（リフレッシュ設定）”および“マルチ CPU 間高速通信エリア設定”を行った場合に加算します。

(b) 自動リフレッシュ時間の計算式

CPU 共有メモリの自動リフレッシュ時間は下式で算出します。

- ベーシックモデル QCPU の場合

（自動リフレッシュ時間）

$$= (N1 + (\text{送信ワード点数}) \times N2) + \\ (N3 + (\text{他号機台数}) \times N4 + (\text{受信ワード点数}) \times N5) (\mu s)$$

受信ワード点数は、他号機の送信点数の総和です。

例 “CPU 台数”の設定が3台で自号機が1号機の場合
受信ワード点数は2号機と3号機の送信点数の総和になります。

N1 ～ N5 は下記の値を使用してください。

ベーシックモデル QCPU	N1	N2	N3	N4	N5
Q00CPU	63 μs	1.13 μs	63 μs	161 μs	0.88 μs
Q01CPU	57 μs	1.03 μs	57 μs	146 μs	0.80 μs

- ・ハイパフォーマンスモデル QCPU / プロセス CPU の場合

$$(\text{自動リフレッシュ時間}) = (N1 + (\text{受信ワード点数}) \times N2) \times (\text{他号機台数}) + (N3 + (\text{送信ワード点数}) \times N4) (\mu s)$$

受信ワード点数は、他号機の送信点数の総和です。

例 “CPU 台数” の設定が 4 台で自号機が 1 号機の場合

受信ワード点数は 2 号機から 4 号機の送信点数の総和になります。

N1 ~ N4 は下記の値を使用してください。

ハイパフォーマンスモデル QCPU, プロセス CPU	N1	N2	N3	N4
Q02CPU	82 μs	0.52 μs	106 μs	0.17 μs
Q02HCPU, Q06HCPU, Q12HCPU, Q25HCPU	27 μs	0.44 μs	27 μs	0.08 μs
Q02PHCPU, Q06PHCPU, Q12PHCPU, Q25PHCPU				

- ・ユニバーサルモデル QCPU の場合

(自動リフレッシュ時間)

$$= (N1 + (\text{送信ワード点数}) \times N2) + (N3 + (\text{他号機台数}) \times N4 + (\text{受信ワード点数}) \times N5) (\mu s)$$

受信ワード点数は、他号機の送信点数の総和です。

例 “CPU 台数” の設定が 4 台で自号機が 1 号機の場合

受信ワード点数は 2 号機から 4 号機の送信点数の総和になります。

マルチ CPU 間高速通信エリアを使用した自動リフレッシュの場合、N1 ~ N5 は下記の値を使用してください。

ユニバーサルモデル QCPU	N1	N2	N3	N4	N5
Q00UCPU, Q01UCPU, Q02UCPU	—	—	—	—	—
Q03UD(E)CPU	6 μs	0.207 μs	2 μs	9 μs	0.393 μs
Q04UD(E)HCPU, Q06UD(E)HCPU, Q10UD(E)HCPU, Q13UD(E)HCPU, Q20UD(E)HCPU, Q26UD(E)HCPU, Q50UDEHCPU, Q100UDEHCPU	6 μs	0.183 μs	2 μs	9 μs	0.327 μs
Q03UDVCPU, Q04UDVCPU, Q04UDPVCPU, Q06UDVCPU, Q06UDPVCPU, Q13UDVCPU, Q13UDPVCPU, Q26UDVCPU, Q26UDPVCPU	6 μs	0.183 μs	1 μs	4 μs	0.256 μs

CPU 共有メモリを使用した自動リフレッシュの場合、N1 ~ N5 は下記の値を使用してください。

ユニバーサルモデル QCPU	N1	N2	N3	N4	N5
Q00UCPU, Q01UCPU, Q02UCPU	34 μs	0.155 μs	120 μs	30 μs	0.420 μs
Q03UD(E)CPU	9 μs	0.162 μs	28 μs	21 μs	0.410 μs
Q04UD(E)HCPU, Q06UD(E)HCPU, Q10UD(E)HCPU, Q13UD(E)HCPU, Q20UD(E)HCPU, Q26UD(E)HCPU, Q50UDEHCPU, Q100UDEHCPU	8 μs	0.132 μs	25 μs	20 μs	0.410 μs

ユニバーサルモデル QCPU	N1	N2	N3	N4	N5
Q03UDVCPU, Q04UDVCPU, Q04UDPVCPU, Q06UDVCPU, Q06UDPVCPU, Q13UDVCPU, Q13UDPVCPU, Q26UDVCPU, Q26UDPVCPU	$4\mu s$	$0.105\mu s$	$12\mu s$	$10\mu s$	$0.410\mu s$

(c) 他号機の自動リフレッシュ処理が重なった場合

他号機の自動リフレッシュ処理が重なった場合は、下式の時間自動リフレッシュ時間が延びます。

- ベーシックモデル QCPU の場合

$$(\text{延び時間}) = 4 \times (\text{受信ワード点数}) \times N6 \times (\text{他号機台数}) (\mu s)$$

N6 は下記の値を使用してください。

ベーシックモデル QCPU	N6	
	基本ベースユニットのみのシステム	増設ベースユニットを含むシステム
Q00CPU, Q01CPU	0.54 μs	1.30 μs

- ハイパフォーマンスモデル QCPU, プロセス CPU, ユニバーサルモデル QCPU の場合

$$(\text{延び時間}) = (\text{送受信ワード点数}) \times N5 \times (\text{他号機台数}) (\mu s)$$

N5 は下記の値を使用してください。

ハイパフォーマンスモデル QCPU, プロセス CPU, ユニバーサルモデル QCPU	N5	
	基本ベースユニットのみのシステム	増設ベースユニットを含むシステム
Q02(H)CPU, Q06HCPU, Q12HCPU, Q25HCPU	0.54 μs	1.30 μs
Q02PHCPU, Q06PHCPU, Q12PHCPU, Q25HCPU		
Q00UCPU, Q01UCPU, Q02UCPU, Q03UD(E)CPU, Q04UD(E)HCPU, Q06UD(E)HCPU, Q10UD(E)HCPU, Q13UD(E)HCPU, Q20UD(E)HCPU, Q26UD(E)HCPU, Q50UDEHCPU, Q100UDEHCPU		
Q03UDVCPU, Q04UDVCPU, Q04UDPVCPU, Q06UDVCPU, Q06UDPVCPU, Q13UDVCPU, Q13UDPVCPU, Q26UDVCPU, Q26UDPVCPU		


付

付 4
付 4.2
マルチ CPU システムの処理時間
スキャンタイムを延ばす要因

(2) CC-Link IE, MELSECNET/H のリフレッシュ

(a) CC-Link IE, MELSECNET/H のリフレッシュ時間

QCPU と CC-Link IE ユニット, MELSECNET/H ユニット間のリフレッシュ時間です。各リフレッシュ時間については、下記マニュアルを参照してください。

 各ネットワークユニットのマニュアル

(b) リフレッシュ時間の計算式

マルチ CPU システムで、他号機のネットワークユニットから同時にリフレッシュ要求があった場合は、下記の値だけリフレッシュ時間が延びます。

- ・ベーシックモデル QCPU の場合

$$(\text{延び時間}) = 4 \times (\text{送受信ワード点数}) \times N6 \times (\text{他号機台数}) \quad (\mu s)$$

送受信ワード点数は、下記転送データの合計値です。

$$\begin{aligned} &\cdot \text{リンクリフレッシュデータ} && : \frac{(LB + LX + LY + SB)}{16} + LW + SW \end{aligned}$$

N6 は下記の値を使用してください。

ベーシックモデル QCPU	N6	
	基本ベースユニットのみのシステム	増設ベースユニットを含むシステム
Q00CPU, Q01CPU	0.54 μs	1.30 μs

- ・ハイパフォーマンスモデル QCPU, プロセス CPU, ユニバーサルモデル QCPU の場合

$$(\text{延び時間}) = (\text{送受信ワード点数}) \times N5 \times (\text{他号機台数}) \quad (\mu s)$$

送受信ワード点数は、下記転送データの合計値です。

$$\begin{aligned} &\cdot \text{リンクリフレッシュデータ} && : \frac{(LB + LX + LY + SB)}{16} + LW + SW \\ &\cdot \text{メモリカードまたはSDメモリカードのファイルレジスタに転送するデータ} && : \frac{(LB + LX + LY + SB)}{16} + LW + SW \\ &\cdot \text{データリンク間転送} && : \left(\frac{LB}{16} + LW \right) \times 2 \end{aligned}$$

N5 は下記の値を使用してください。


ハイパフォーマンスモデル QCPU, プロセス CPU, ユニバーサルモデル QCPU	N5	
	基本ベースユニットのみの システム	増設ベースユニットを含む システム
Q02(H)CPU, Q06HCPU, Q12HCPU, Q25HCPU	0.54 μ s	1.30 μ s
Q02PHCPU, Q06PHCPU, Q12PHCPU, Q25HCPU		
Q00UCPU, Q01UCPU, Q02UCPU, Q03UD(E)CPU, Q04UD(E)HCPU, Q06UD(E)HCPU, Q10UD(E)HCPU, Q13UD(E)HCPU, Q20UD(E)HCPU, Q26UD(E)HCPU, Q50UDEHCPU, Q100UDEHCPU		
Q03UDVCPU, Q04UDVCPU, Q04UDPVCPU, Q06UDVCPU, Q06UDPVCPU, Q13UDVCPU, Q13UDPVCPU, Q26UDVCPU, Q26UDPVCPU		

付

付 4 マルチ CPU システムの処理時間
付 4.2 スキャンタイムを延ばす要因

(3) CC-Link の自動リフレッシュ

(a) CC-Link の自動リフレッシュ時間

QCPU と CC-Link のマスタ・ローカルユニット間のリフレッシュ時間です。
 CC-Link の自動リフレッシュ時間については、下記マニュアルを参照してください。
 MELSEC-Q CC-Link システムマスタ・ローカルユニットユーザズマニュアル

(b) 自動リフレッシュ時間の計算式

マルチ CPU システムで、他号機の CC-Link ユニットと同時に自動リフレッシュ要求があった場合は、下式の値だけリフレッシュ時間が延びます。

$$(\text{延び時間}) = (\text{送受信ワード点数}) \times N5 \times (\text{他号機台数}) \quad (\mu s)$$

送受信ワード点数は、下記転送データです。

$$\cdot \text{リンクリフレッシュするデータ} : \frac{(RX + RY + SB)}{16} + SW$$

N5 は下記の値を使用してください。

QCPU	N5	
	基本ベースユニットのみのシステム	増設ベースユニットを含むシステム
Q00CPU, Q01CPU	0.54 μs	1.30 μs
Q02(H)CPU, Q06HCPU, Q12HCPU, Q25HCPU		
Q02PHCPU, Q06PHCPU, Q12PHCPU, Q25PHCPU		
Q00UCPU, Q01UCPU, Q02UCPU, Q03UD(E)CPU, Q04UD(E)HCPU, Q06UD(E)HCPU, Q10UD(E)HCPU, Q13UD(E)HCPU, Q20UD(E)HCPU, Q26UD(E)HCPU, Q50UDEHCPU, Q100UDEHCPU		
Q03UDVCPU, Q04UDVCPU, Q04UDPVCPU, Q06UDVCPU, Q06UDPVCPU, Q13UDVCPU, Q13UDPVCPU, Q26UDVCPU, Q26UDPVCPU		

付 4.3 処理時間短縮の考え方

(1) マルチ CPU システムの処理

CPU ユニットと各種ユニット（入出力ユニット、インテリジェント機能ユニット）は、バス（ベースユニットのパターン、増設ケーブル）を使用してアクセスしますが、複数の CPU ユニットから同時にバスは使用できません。

複数の CPU ユニットが同時にバスを使用した場合、あとからバスアクセスを行った CPU ユニットは、実行している CPU ユニットの処理が完了するまで、“待ちの状態”になります。

マルチ CPU システムでは、上記待ち時間（待ち状態になっている時間）が、入出力の遅れやスキャンタイムの延びになります。

(2) 待ち状態の時間が最大になる場合

マルチ CPU システムで、自号機の待ち時間が最大になるのは下記の場合です。


- マルチ CPU システムで CPU ユニットを設定できる最大数を使用しているとき。
- 増設ベースユニットを使用しているとき。
- 増設ベースユニットにデータ量の多いインテリジェント機能ユニットを装着しているとき。
- 設定できる最大数の CPU ユニットが、増設ベースユニットに装着したユニットに同時アクセスしたとき。

(3) マルチ CPU システムで処理時間を短縮する方法

マルチ CPU システムで処理時間を短くするには、次のような方法があります。

- CC-Link IE, MELSECNET/H, CC-Link のリフレッシュなどアクセス点数の多いユニットは、基本ベースユニットにまとめます。
- CC-Link IE, MELSECNET/H, CC-Link のリフレッシュなどアクセス点数の多いユニットは、1 台の QCPU を管理ユニットに設定し、同時アクセスが発生しないようにします。
- CC-Link IE, MELSECNET/H, CC-Link などのリフレッシュ点数を少なくします。
- CPU ユニット間の自動リフレッシュ点数を少なくします。

Point

PC パラメータの下記設定変更により、スキャンタイムを短縮することもできます。（ 使用する CPU ユニットのユーザーズマニュアル（機能解説・プログラム基礎編））

- A シリーズ CPU 互換設定（ベーシックモデル QCPU を除く）
- 浮動小数点演算処理（ハイパフォーマンスモデル QCPU のみ）

索引

0～9

1号機にハイパフォーマンスモデル QCPU, プロセス CPU を使用したシステム.....	40
1号機にベーシックモデル QCPU を使用した システム	31
1号機にユニバーサルモデル QCPU を使用した システム	52
32ビットデータの泣き別れ防止	153
32ビットを超えるデータの泣き別れ防止	154

A

AnS/A シリーズ対応ユニットが使用可能なマルチ CPU システム構成.....	187
AnS/A シリーズ対応ユニット使用時の注意事項	187,189
AnS シリーズ.....	15
AnS シリーズ電源ユニット.....	17
ATA カード	17
A シリーズ.....	15
A シリーズ電源ユニット.....	17

C

CC-Link IE	17
CC-Link IE, MELSECNET/H のリフレッシュ時間	196
CC-Link IE ユニット	17
CC-Link の自動リフレッシュ時間	198
CC-Link ユニット	17
CPU 共有メモリとは	117
CPU 共有メモリを使用した CPU ユニット間の通信	117
CPU 共有メモリを使用したプログラムによる通信	149
CPU 台数.....	81
CPU 台数設定.....	49
CPU ユニット.....	15
CPU ユニット間の通信.....	115
CPU ユニット間の通信方法の種類	115
CPU ユニット停止エラー時の動作	101
CPU ユニットの組合せと装着位置	36,46,60
CPU ユニットの時計データ.....	98
CPU ユニットの入出力番号.....	29
CPU ユニットの入出力番号の用途	29

D

D.CHGA	159
D.CHGAS	159
D.CHGT	159
D.CHGT2	159
D.CHGV	159
D.CHGVS	159
D.DDRD	162,164
D.DDWR	162,164
D.GINT	162,163
D.SFCS	159

D.SVST	159
DP.CHGA	159
DP.CHGAS	159
DP.CHGT	159
DP.CHGT2	159
DP.CHGV	159
DP.CHGVS	159
DP.DDRD	162,164
DP.DDWR	162,164
DP.GINT	162,163
DP.SFCS	159
DP.SVST	159

E

Ethernet ポート内蔵 QCPU	15
Ethernet ポート内蔵 QCPU 使用時に制約のある ユニット	73
Ethernet ユニット	17

F

Flash カード	17
-----------------	----

G

GOT	17
GOT 接続時の注意事項	74
GX Configurator	67
GX Developer	66
GX Works2	66

I

I/O リフレッシュ時間	190
I/O 割付設定	83

M

MELSECNET/H	17
MELSECNET/H ユニット	17

P

PX Developer	66
--------------------	----

Q

Q172CPUN(-T)	16
Q172DCPU(-S1)	16
Q172HCPU(-T)	16
Q173CPUN(-T)	16
Q173DCPU(-S1)	16
Q173HCPU(-T)	16
QA1S6ADP	17
QA6ADP	17
QCPU	15

QCPU から C 言語コントローラユニット／パソコン	
CPU ユニットへの割込みプログラムの起動	163
QCPU からモーション CPU への制御指示	159
QCPU からモーション CPU へのデバイスデータの	
書込み／読出し	161
QnU(D)(H)CPU	16
QnUDE(H)CPU	16
QnUDPVCPU	16
QnUDVCPU	16
Q シリーズ	15
Q シリーズ電源ユニット	17

S

S.CHGA	159
S.CHGT	159
S.CHGV	159
S.DDRD	161
S.DDWR	161
S.GINT	161, 163
S.SFCS	159
S.SVST	159
SD メモリカード	17
SP.CHGA	159
SP.CHGT	159
SP.CHGV	159
SP.DDRD	161
SP.DDWR	161
SP.GINT	161, 163
SP.SFCS	159
SP.SVST	159
SRAM カード	17

あ

空きスロット点数	80
----------	----

い

異常時の CPU ユニット間の通信	158
インテリジェント機能ユニットの時計データ	99
インテリジェント機能ユニットのバッファメモリへの	
アクセス	109

う

運転方法	77
運転までの手順	75

お

オンラインユニット交換が可能なユニット	50
オンラインユニット交換設定	82

か

拡張 SRAM カセット	17
管理 CPU	17, 84
管理外ユニットへのアクセス	103
管理ユニット	17
管理外ユニット（グループ外ユニット）	17
管理ユニットへのアクセス	103
関連マニュアル	12

き

機能バージョン A の QCPU 装着時の注意事項	73
基本ベースユニット	16
共通処理時間	191

く

グループ外の入出力設定	82
-------------	----

け

形名	83
----	----

こ

号機間送信データのデータ保証	153
号機番号の用途	25
号機番号	24
通信プログラム例	87
高速割込み機能使用時の注意事項	74

し

種別	83
自号機	81
自号機動作情報エリア	117, 120
自号機番号の確認方法	26
システムエリア	117
システム構成	30
システム構成上の注意事項	68
システムの復旧手順	102
自動リフレッシュエリア	117
自動リフレッシュ時間の計算式	192
自動リフレッシュによる通信（自動リフレッシュ	
エリアを使用）	121
自動リフレッシュによる通信（マルチ CPU 間高速	
通信エリアを使用）	134
出力（Y）の取込み	106
出力（Y）の取込みができないユニット	107
出力（Y）の取込みができるユニット	107
出力ユニット、インテリジェント機能ユニットへの	
出力	108
寿命検出電源ユニット	17
使用可能な CPU ユニット、ベースユニット、	
電源ユニット、増設ケーブル	31, 40, 52
使用可能な入出力ユニットとインテリジェント機能	
ユニット	39, 50
処理時間	190
処理時間短縮の考え方	199
シングル CPU システムとの比較	174

す

スキャンタイムの考え方	190
スキャンタイムを延ばす要因	192
スリムタイプ電源ユニット	17
スリムタイプ基本ベースユニット	16

せ

製品の適用について	7
専用命令による CPU 間通信	161

そ

増設ケーブル	17
増設ベースユニット	16
装着枚数に制約のあるユニット	68
ソフトウェア	66

た

他局のプログラミングツールからのアクセス	113
----------------------	-----

つ

通信エリア設定（リフレッシュ設定）	82
-------------------	----

て

電源二重化基本ベースユニット	16
電源二重化増設ベースユニット	16
電源二重化ベースユニット	16
電源ユニット	17
点数	83

と

動作モード	81
時計データ	98

に

二重化電源ユニット	17
入出力ユニット、インテリジェント機能ユニットの	
入出力番号	27
入力(X)の取込み	104
入力(X)の取込みができないユニット	105
入力(X)の取込みができるユニット	105
入出力番号の考え方	27

は

バージョン	66
ハイパフォーマンスモデル QCPU	15
バッテリー	17
バッファメモリの読出し	109
バッファメモリへの書込み	109
パラメータ	77
パラメータ一覧	171
パラメータ設定	80

ふ

プログラミングツール	17
プログラミングツールからのアクセス	111
プログラムによる交信が可能なエリア	149
プロセス CPU	15

へ

ベーシックモデル QCPU	15
ベースユニット	16

ま

マニュアルの読み方	14
マルチ CPU 間高速通信エリア	117
マルチ CPU 間高速基本ベースユニット	16
マルチ CPU 間高速通信エリア設定	82, 137
マルチ CPU 間高速通信エリアのアドレス	150
マルチ CPU 間高速通信エリアのメモリ構成	136
マルチ CPU 間高速通信専用命令	162
マルチ CPU 間通信専用命令	161
マルチ CPU 間同期立上げ	81, 167
マルチ CPU 間同期割込み	165
マルチ CPU システムでできること	18
マルチ CPU システムの考え方	24
マルチ CPU システムの処理時間	190
マルチ CPU システムの設定を流用	85
マルチ CPU システムの立上げ	75
マルチ CPU システムを使用するためのパラメータ	
マルチ CPU 設定	169
マルチ CPU 設定の変更	80
マルチ CPU 設定の変更	169
マルチ CPU パラメータのチェック	170

め

命令実行時間の合計値	190
メモリカード	17

も

モーション CPU(Q172DCPU(-S1), Q173DCPU(-S1), Q172DSCPU, Q173DSCPU)	
使用時の注意事項	74
モーション専用命令	159

ゆ

ユーザ自由エリア	117
ユーザ自由エリアのアドレス	150
ユニバーサルモデル QCPU	15
ユニバーサルモデル高速タイプ QCPU	15
ユニバーサルモデルプロセス CPU	15

よ

用語	15
----	----

り

リセット	100
リンクダイレクトデバイスを使用したアクセス	110

改訂履歴

※ 取扱説明書番号は、本説明書の裏表紙の左下に記載してあります。

印刷日付	※ 取扱説明書番号	改訂内容
2004 年 5 月	SH(名)-080475-A	初版印刷
2005 年 3 月	SH(名)-080475-B	全面見直し
2005 年 5 月	SH(名)-080475-C	<div>一部修正</div> <p>本マニュアルで使用する総称および略称、2.1 節、2.4 節</p>
2007 年 4 月	SH(名)-080475-D	<p>ユニバーサルモデル QCPU 機種追加、 ハイパフォーマンスモデル QCPU シリアル No.09012 対応に伴う改訂</p> <div>機種追加</div> <p>Q02UCPU, Q03UDCPU, Q04UDHCPU, Q06UDHCPU, Q61P, QA65B, QA68B</p> <div>一部修正</div> <p>安全上のご注意、マニュアルについて、本マニュアルで使用する総称および略称、1.1 節、1.2 節、1.3 節、2.1.1 項、2.2.2 項、2.1.3 項、2.2 節、2.3 節、2.4 節、3.1.1 項、3.1.2 項、3.1.3 項、第 4 章、4.1 節、4.1.1 項、4.1.2 項、4.1.3 項、4.1.4 項、4.1.5 項、4.3.2 項、5.1 節、5.2 節、6.1 節、6.1.3 項、6.1.4 項、6.1.7 項、6.1.8 項、7.1 節、8.1 節、8.2.1 項、8.2.2 項</p>
2007 年 8 月	SH(名)-080475-E	<div>機種追加</div> <p>QA6ADP</p> <div>一部修正</div> <p>本マニュアルで使用する総称および略称、1.1 節、1.2 節、1.3 節、2.1.1 項、2.1.2 項、2.1.3 項、2.2 節、2.3 節、3.1 節、3.1.2 項、3.1.3 項、3.3.1 項、3.8 節、4.1 節、4.1.2 項、4.2.1 項、4.3.1 項、8.2.2 項、付 1</p>
2008 年 1 月	SH(名)-080475-F	<p>ユニバーサルモデル QCPU 機種追加</p> <div>機種追加</div> <p>Q13UDHCPU, Q26UDHCPU</p> <div>一部修正</div> <p>マニュアル全体 (MELSECNET/G を CC-Link IE コントローラネットワークへ変更)、本マニュアルで使用する総称および略称、1.1.1 項、1.2 節、1.3 節、2.1.1 項、2.1.2 項、2.1.3 項、2.3 節、2.4 節、3.1 節、3.1.1 項、3.1.2 項、3.1.3 項、第 4 章、4.1.2 項、4.1.3 項、4.1.4 項、4.1.5 項、4.2.1 項、4.3.1 項、4.4 節、4.5 節、5.1 節、5.2 節、5.3 節、6.1 節、6.1.8 項、7.1 節、8.1 節、8.2.1 項、8.2.2 項、8.3.1 項、8.3.2 項</p> <div>追加</div> <p>4.3.3 項</p>
2008 年 4 月	SH(名)-080475-G	<p>ユニバーサルモデル QCPU, プロセス CPU 機種追加</p> <div>機種追加</div> <p>Q02PHCPU, Q06PHCPU, Q03UDECPU, Q04UDEHCPU, Q06UDEHCPU, Q13UDEHCPU, Q26UDEHCPU</p> <div>一部修正</div> <p>本マニュアルで使用する総称および略称、第 1 章、1.1 節、1.3 節、2.1.1 項、2.1.2 項、2.1.3 項、2.2 節、2.3 節、2.4 節、3.1 節、3.8 節、4.2 節、4.3.1 項、4.3.3 項、5.1 節、5.2 節、6.1 節、保証について</p>

印刷日付	※ 取扱説明書番号	改訂内容
2008 年 10 月	SH(名)-080475-H	<p>ユニバーサルモデル QCPU, C 言語コントローラユニット機種追加</p> <p>機種追加</p> <p>Q00UCPU, Q01UCPU, Q10UDHCPU, Q20UDHCPU, Q10UDEHCPU, Q12DCCPU-V</p> <p>一部修正</p> <p>マニュアルについて, 本マニュアルで使用する総称および略称, 第 1 章, 1.1 節, 1.2 節, 1.3 節, 2.1.2 項, 2.1.3 項, 2.3 節, 2.4 節, 3.1 節, 3.1.2 項, 3.1.3 項, 3.2 節, 3.3.2 項, 3.8.1 項, 3.11 節, 4.1.1 項, 4.1.2 項, 4.1.3 項, 4.1.4 項, 4.1.5 項, 4.3.1 項, 4.3.3 項, 4.4 節, 4.5 節, 5.1 節, 5.2 節, 6.1.6 項, 7.1 節, 8.1 節, 8.2.2 項</p>
2009 年 7 月	SH(名)-080475-I	<p>一部修正</p> <p>はじめに, 本マニュアルの見方, 本マニュアルで使用する総称および略称, 1.1 節, 2.1.1 項, 2.1.2 項, 2.1.3 項, 2.2 節, 2.3 節, 2.4 節, 3.1 節, 3.1.2 項, 3.1.3 項, 6.1 節, 8.1 節</p>
2010 年 1 月	SH(名)-080475-J	<p>ユニバーサルモデル QCPU の機種追加および機能追加 (シリアル No. の上 5 桁が “12012” 以降対応) に伴う改訂</p> <p>機種追加</p> <p>Q50UDEHCPU, Q100UDEHCPU</p> <p>一部修正</p> <p>安全上のご注意, はじめに, マニュアル体系, 本マニュアルの見方, 本マニュアルで使用する総称/略称, 1.1 節, 1.2 節, 2.3 節, 2.4 節, 3.1 節, 3.3.2 項, 3.7 節, 4.1.3 項, 4.1.4 項, 4.2 節, 4.3.1 項, 4.3.3 項, 5.1 節, 5.2 節, 5.3 節</p>
2011 年 6 月	SH(名)-080475-K	<p>機種追加</p> <p>Q35DB</p> <p>一部修正</p> <p>安全上のご注意, 本マニュアルで使用する総称および略称, 2.1.1 項, 2.1.2 項, 2.1.3 項, 2.3 節, 2.4 節, 4.1.2 項, 6.1 節</p>
2011 年 10 月	SH(名)-080475-L	<p>ユニバーサルモデル QCPU の機能追加 (シリアル No. の上 5 桁が “13102” 以降対応) に伴う改訂</p> <p>機種追加</p> <p>QA1S51B</p> <p>一部修正</p> <p>本マニュアルで使用する総称および略称, 1.3 節, 2.1.1 項, 2.1.2 項, 2.1.3 項, 2.4 節, 7.1 節</p>
2012 年 5 月	SH(名)-080475-M	<p>モーション CPU 機種追加</p> <p>機種追加</p> <p>Q172DCPU-S1, Q173DCPU-S1, Q172DSCPU, Q173DSCPU</p> <p>一部修正</p> <p>本マニュアルで使用する総称および略称, 1.1 節, 1.2 節, 1.3 節, 2.1.2 項, 2.1.3 項, 2.3 節, 2.4 節, 3.1 節, 3.1.3 項, 3.8.1 項, 3.11 節, 第 4 章, 4.1.3 項, 4.1.4 項, 4.1.5 項, 4.3.1 項, 4.4 節, 4.5 節, 5.1 節, 5.2 節, 6.1.1 項, 6.1.8 項</p> <p>追加</p> <p>4.2.1 項</p>

印刷日付	※ 取扱説明書番号	改訂内容
2012 年 8 月	SH(名)-080475-N	C 言語コントローラユニット機種追加 機種追加 Q24DHCCPU-V 一部修正 本マニュアルで使用する総称／略称, 1.1 節, 1.2 節, 1.3 節, 2.1.1 項, 2.1.2 項, 2.1.3 項, 2.3 節, 3.1 節, 3.1.1 項, 3.1.2 項, 3.1.3 項, 3.8.1 項, 3.11 項, 第 4 章, 4.1.3 項, 4.1.4 項, 4.1.5 項, 4.2.1 項, 4.4 節, 4.5 節, 6.1.8 項
2012 年 11 月	SH(名)-080475-O	マニュアルレイアウト変更による全面見直し ユニバーサルモデル QCPU 機種追加 機種追加 Q03UDVCP, Q04UDVCP, Q06UDVCP, Q13UDVCP, Q26UDVCP
2013 年 5 月	SH(名)-080475-P	ユニバーサルモデル QCPU, C 言語コントローラユニット機種追加 機種追加 Q04UDPVCPU, Q06UDPVCPU, Q13UDPVCPU, Q26UDPVCPU, Q24DHCCPU-LS 一部修正 はじめに, 関連マニュアル, 用語, 第 1 章, 3.1.1 項, 3.1.2 項, 3.1.3 項, 3.2.1 項, 3.2.2 項, 3.2.3 項, 3.3.1 項, 3.3.2 項, 3.4 節, 3.5 節, 4.2.2 項, 4.3.1 項, 4.3.2 項, 4.4.1 項, 第 6 章, 6.1.1 項, 6.1.2 項, 6.1.3 項, 6.1.4 項, 6.3.3 項, 6.5 節, 付 2, 付 3, 付 4.1, 付 4.2
2014 年 1 月	SH(名)-080475-Q	一部修正 3.1.3 項, 3.5 節, 4.6 節, 6.1.1 項
2014 年 4 月	SH(名)-080475-R	機種追加 QA1S6ADP 一部修正 本マニュアルで使用する総称および略称, 3.2.1 項, 3.3.1 項, 3.5 節, 付 2

本書によって、工業所有権その他の権利の実施に対する保証、または実施権を許諾するものではありません。また本書の掲載内容の使用により起因する工業所有権上の諸問題については、当社は一切その責任を負うことができません。

保証について

ご使用に際しましては、以下の製品保証内容をご確認いただきますよう、よろしくお願いいたします。

1. 無償保証期間と無償保証範囲

無償保証期間中に、製品に当社側の責任による故障や瑕疵（以下併せて「故障」と呼びます）が発生した場合、当社は買い上げいただきました販売店または当社サービス会社を通じて、無償で製品を修理させていただきます。ただし、国内および海外における出張修理が必要な場合は、技術者派遣に要する実費を申し受けます。また、故障ユニットの取替えに伴う現地再調整・試運転は当社責務外とさせていただきます。

【無償保証期間】

製品の無償保証期間は、お客様にてご購入後またはご指定場所に納入後 36ヵ月とさせていただきます。ただし、当社製品出荷後の流通期間を最長 6ヵ月として、製造から 42ヵ月を無償保証期間の上限とさせていただきます。また、修理品の無償保証期間は、修理前の無償保証期間を超えて長くなることはありません。

【無償保証範囲】

- (1) 一次故障診断は、原則として貴社にて実施をお願い致します。
ただし、貴社要請により当社、または当社サービス網がこの業務を有償にて代行することができます。この場合、故障原因が当社側にある場合は無償と致します。
- (2) 使用状態・使用方法、および使用環境などが、取扱説明書、ユーザーズマニュアル、製品本体注意ラベルなどに記載された条件・注意事項などに従った正常な状態で使用されている場合に限定させていただきます。
- (3) 無償保証期間内であっても、以下の場合には有償修理とさせていただきます。
 - ① お客様における不適切な保管や取扱い、不注意、過失などにより生じた故障およびお客様のハードウェアまたはソフトウェア設計内容に起因した故障。
 - ② お客様にて当社の了解なく製品に改造などの手を加えたことに起因する故障。
 - ③ 当社製品がお客様の機器に組み込まれて使用された場合、お客様の機器が受けている法的規制による安全装置または業界の通念上備えられているべきと判断される機能・構造などを備えていれば回避できたと認められる故障。
 - ④ 取扱説明書などに指定された消耗部品が正常に保守・交換されていれば防げたと認められる故障。
 - ⑤ 消耗部品（バッテリー、リレー、ヒューズなど）の交換。
 - ⑥ 火災、異常電圧などの不可抗力による外部要因および地震、雷、風水害などの天変地異による故障。
 - ⑦ 当社出荷当時の科学技術の水準では予見できなかった事由による故障。
 - ⑧ その他、当社の責任外の場合またはお客様が当社責任外と認めた故障。

2. 生産中止後の有償修理期間

- (1) 当社が有償にて製品修理を受け付けることができる期間は、その製品の生産中止後 7 年間です。
生産中止に関しましては、当社テクニカルニュースなどにて報じさせていただきます。
- (2) 生産中止後の製品供給（補用品も含む）はできません。

3. 海外でのサービス

海外においては、当社の各地域 FA センターで修理受付をさせていただきます。ただし、各 FA センターでの修理条件などが異なる場合がありますのでご了承ください。

4. 機会損失、二次損失などへの保証責務の除外

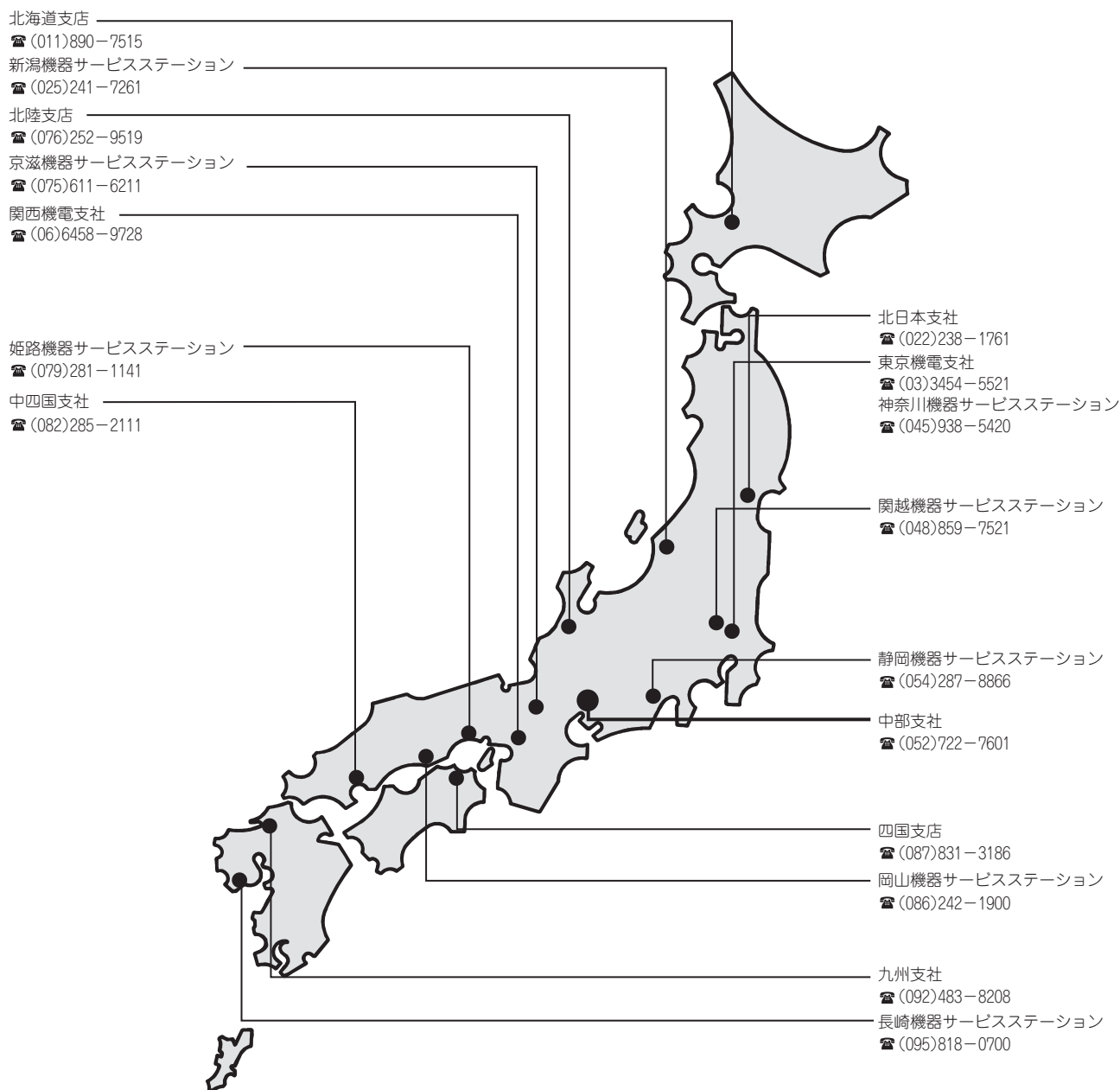
無償保証期間の内外を問わず、当社の責に帰することができない事由から生じた障害、当社製品の故障に起因するお客様での機会損失、逸失利益、当社の予見の有無を問わず特別の事情から生じた損害、二次損害、事故補償、当社製品以外への損傷、およびお客様による交換作業、現地機械設備の再調整、立上げ試運転その他の業務に対する補償については、当社責務外とさせていただきます。

5. 製品仕様の変更

カタログ、マニュアルもしくは技術資料などに記載の仕様は、お断りなしに変更させていただく場合がありますので、あらかじめご承知おきください。

以 上

サービスネットワーク（三菱電機システムサービス株式会社）



Microsoft, Windows, Windows Vista, Windows NT, Windows XP, Windows Server, Visio, Excel, PowerPoint, Visual Basic, Visual C++, Access は、米国 Microsoft Corporation の米国、日本およびその他の国における登録商標または商標です。

Intel, Pentium, Celeron は米国およびその他の国における Intel Corporation の登録商標または商標です。

イーサネット, Ethernet は富士ゼロックス株式会社の登録商標です。

PC-9800 は日本電気株式会社の商標です。

PC98-NX は NEC パーソナルコンピュータ株式会社の登録商標です。

SD ロゴ, SDHC ロゴは SD-3C, LLC の登録商標または商標です。

その他の製品名, 社名はそれぞれの会社の商標, または登録商標です。



QCPUユーザーズマニュアル

マルチCPUシステム編



三菱電機株式会社

〒100-8310 東京都千代田区丸の内2-7-3(東京ビル)

お問い合わせは下記へどうぞ

本社機器営業部	〒100-8310	東京都千代田区丸の内2-7-3(東京ビル)	(03) 3218-6760
北海道支社	〒060-8693	札幌市中央区北二条西4-1(北海道ビル)	(011) 212-3794
東北支社	〒980-0011	仙台市青葉区上杉1-17-7(仙台上杉ビル)	(022) 216-4546
関東支社	〒330-6034	さいたま市中央区新都心11-2(明治安田生命さいたま新都心ビル)	(048) 600-5835
新潟支店	〒950-8504	新潟市中央区東大通2-4-10(日本生命ビル)	(025) 241-7227
神奈川支社	〒220-8118	横浜市西区みなとみらい2-2-1(横浜ランドマークタワー)	(045) 224-2624
北陸支社	〒920-0031	金沢市広岡3-1-1(金沢パークビル)	(076) 233-5502
中部支社	〒451-8522	名古屋市西区牛島町6-1(名古屋ルーセントタワー)	(052) 565-3314
豊田支店	〒471-0034	豊田市小坂本町1-5-10(矢作豊田ビル)	(0565) 34-4112
関西支社	〒530-8206	大阪市北区堂島2-2-2(近鉄堂島ビル)	(06) 6347-2771
中国支社	〒730-8657	広島市中区中町7-32(ニッセイ広島ビル)	(082) 248-5348
四国支社	〒760-8654	高松市寿町1-1-8(日本生命高松駅前ビル)	(087) 825-0055
九州支社	〒810-8686	福岡市中央区天神2-12-1(天神ビル)	(092) 721-2247

三菱 FA

検索

www.MitsubishiElectric.co.jp/fa/

メンバー
登録無料!

インターネットによる情報サービス「三菱電機FAサイト」

三菱電機FAサイトでは、製品や事例などの技術情報に加え、トレーニングスクール情報や各種お問い合わせ窓口をご提供しています。また、メンバー登録いただくとマニュアルやCADデータ等のダウンロード、eラーニングなどの各種サービスをご利用いただけます。

三菱電機FA機器電話、FAX技術相談

●電話技術相談窓口 受付時間※1 月曜～金曜 9:00～19:00、土曜・日曜・祝日 9:00～17:00

対象機種		電話番号
シーケンサ	MELSEC-Q/L/QnA/Aシーケンサ一般(下記以外)	052-711-5111
	MELSEC-F FX/Fシーケンサ全般	052-725-2271※2
	ネットワークユニット/シリアルコミュニケーションユニット	052-712-2578
	アナログユニット/温調ユニット/温度入力ユニット/高速カウンタユニット	052-712-2579
	MELSOFT シーケンサプログラミングツール	MELSOFT GXシリーズ SW□IJD-GPPA/GPPQなど
	MELSOFT 統合エンジニアリング環境	MELSOFT iQ Works (Navigator)
	MELSOFT 通信支援ソフトウェアツール	MELSOFT MXシリーズ SW□D5F-CSKP/OLEX/XMOPなど
	MELSEC/パソコンボード	Q80BDシリーズなど
	C言語コントローラ/MESインタフェースユニット/高速データロガーユニット	
	iQ Sensor Solution	
表示器	MELSEC計装/Q二重化	プロセスCPU 二重化CPU MELSOFT PXシリーズ
	MELSEC Safety	安全シーケンサ(MELSEC-QSシリーズ) 安全コントローラ(MELSEC-WSシリーズ)
	電力計測ユニット/絶縁監視ユニット	QE8□シリーズ
		GOT-F900/DUシリーズ GOT2000/1000/A900シリーズなど
サーボ/位置決めユニット/モーションコントローラ		MELSOFT GTシリーズ MELSERVOシリーズ
		位置決めユニット/シンプルモーションユニット モーションCPU(Q/Aシリーズ)
		C言語コントローラインタフェースユニット(Q173SCCF)/ポジションボード
		MELSOFT MTシリーズ/MRシリーズ
センサレスサーボ	FR-E700EX/MM-GKR	052-722-2182
インバータ	FREQROLシリーズ	052-722-2182
ロボット	MELFAシリーズ	052-721-0100
低圧開閉器	MS-Tシリーズ/MS-Nシリーズ	
	US-Nシリーズ	052-719-4170
低圧遮断器	ノーヒューズ遮断器/漏電遮断器/MDUブレーカ/気中遮断器(ACB)など	052-719-4559
電力管理用計器	電力量計/計器用変成器/指示電気計器/管理用計器/タイムスイッチ	052-719-4556
省エネ支援機器	EcoServer/E-Energy/検針システム/エネルギー計測ユニット/ B/NETなど	052-719-4557※2※3
小容量UPS(5kVA以下)	FW-Sシリーズ/FW-Vシリーズ/FW-Aシリーズ/FW-Fシリーズ	084-926-8300※4

※1: 春季・夏季・年末年始の休日を除く ※2: 金曜は17:00まで ※3: 土曜・日曜・祝日を除く ※4: 月曜～金曜の9:00～16:30

●FAX技術相談窓口 受付時間※5 9:00～16:00(受信は常時※6)

対象機種	FAX番号
上記電話技術相談対象機種(下記以外)	052-719-6762
電力計測ユニット/絶縁監視ユニット(QE8□シリーズ)	084-926-8340
低圧開閉器	0574-61-1955
低圧遮断器	084-926-8280
電力管理用計器/省エネ支援機器/小容量UPS(5kVA以下)	084-926-8340

三菱電機FAサイトの「仕様・機能に関するお問い合わせ」もご利用ください。

※5: 土曜・日曜・祝日、春季・夏季・年末年始の休日を除く ※6: 春季・夏季・年末年始の休日を除く

本マニュアルは、輸出する場合、経済産業省への役務取引許可申請は不要です。

SH(名)-080475-R(1404)MEE

形名

QCPU-U-MA-J

形名コード

13JP59

この印刷物は2014年4月の発行です。なお、お断りなしに仕様を変更することがありますのでご了承ください。

この標準価格には消費税は含まれておりません。ご購入の際には消費税が附加されますのでご承知置き願います。

2014年4月作成

標準価格 3,000円