Calcolatori Elettronici – I parte (CdL Ingegneria Informatica) Esame del 17 luglio2015 – tempo a disposizione: 1 ora e 30 minuti

Com	pito	Num.	1	COGNOME:	NOME:	
-----	------	------	---	----------	-------	--

- 1) (20%) 1) (30%) Si consideri una rappresentazione binaria in virgola mobile a 12 bit, di cui (nell'ordine da sinistra a destra) 1 bit per il segno (0=positivo), e per l'esponente, che è rappresentato in eccesso a 2^{e-1} , e i rimanenti bit per la parte frazionaria della mantissa m che normalizzata tra 1 e 2 ($1 \le m < 2$).
- (A) Calcolare il valore di *e* che consente di rappresentare, con la massima precisione possibile, numeri compresi in valore assoluto tra 1000 e 0,001;
- (B) tenendo conto del fatto che le configurazioni dell'esponente composte da tutti 0 e da tutti 1 sono riservate, indicare il più piccolo e il più grande numero che è possibile rappresentare nella notazione in virgola mobile definita al punto A specificando i numerali corrispondenti;
- (C) rappresentare nella notazione individuata al punto A il numero 512 e il numero -1, indicando gli eventuali errori assoluti che si commettono;
- (D) dato il numero n rappresentato nella notazione definita al punto A dalla stringa esadecimale D8X (dove X è la cifra meno significativa non nulla del proprio numero di matricola), rappresentarlo: (a) in complemento a 2 su 8 bit e (b) in eccesso 2^9 su 10 bit.
- 2) (20%) Fornire lo schema di un circuito sequenziale che implementa una coda di digit in ingresso a 4 bit. Tale circuito ha 1 ingresso (A), un segnale di controllo (S) e 4 uscite (B₁ B₂ B₃ B₄). Quando S=0 il registro mantiene il suo contenuto. Quando S=1 (comando di shift) il contenuto del registro viene scalato a destra e il bit in ingresso viene memorizzato in prima posizione (esempi: con registro vuoto, A=1 e S=1 le uscite vanno a 1000; poi, con A=0 e S=1 le uscite vanno a 0100; poi, con A=0 e S=1 le uscite vanno a 0101; poi, con A=0 e S=1 le uscite vanno a 0100, ecc.).
- 3) (20%) Con riferimento al funzionamento dei bus di un calcolatore:
- (A) tracciare e illustrare il diagramma di temporizzazione di un bus sincrono che lavora alla frequenza di 10 Mhz avente linee condivise per dati e indirizzi per una scrittura su una dispositivo I/O con un tempo di risposta di 1 microsecondo:
- (B) tracciare e illustrare il diagramma di temporizzazione di un bus asincrono avente linee separate per dati e indirizzi per una lettura su memoria con un tempo di risposta di 20 nsec;
- (C) indicare brevemente le differenze principali tra bus PCI e bus PCI Express.

DOMANDE A RISPOSTA MULTIPLA (40%) Indicare **in fondo al foglio** se le seguenti affermazioni sono vere (con una croce su [V]) o false (con una croce su [F]).

- 4) Considerando una CPU con architettura RISC, 12 stati di pipeline e un clock di 2 Ghz e supponendo di lavorare in condizioni ideali (assenza di stalli), indicare se le seguenti affermazioni sono vere o false.
 - A) Un programma di 5 istruzioni richiede 8 nsec per essere eseguito.
 - B) In condizioni ideali si completa a regime una istruzione ogni mezzo nsec.
 - C) Se nella pipeline si aggiunge uno stadio l'ampiezza di banda della CPU diminuisce.
 - D) L'ampiezza di banda della CPU è di 2000 MIPS.
 - E) La latenza della CPU è di 6 nsec.
 - F) Il tempo di esecuzione di una istruzione è di 5 nsec.
 - G) Se nella pipeline si aggiungono due stadi il tempo di esecuzione di un'istruzione aumenta di 1 nsec.
 - H) Se la frequenza di clock raddoppia anche l'ampiezza di banda raddoppia.
- 5) Con riferimento ai codici a rilevazione e correzione di errore, indicare se le seguenti affermazioni sono vere o false.
 - A) Un errore su 3 bit per un codice con distanza di Hamming pari a 6 può essere corretto.
 - B) In un codice con bit di parità il valore corretto del bit di parità è sempre 0.
 - C) Due codifiche di n bit non possono avere una distanza di Hamming maggiore di n.
 - D) L'inserimento di 1 bit di controllo introduce in qualsiasi codice una distanza di Hamming pari a 2.
 - E) Per poter correggere 1 errore di 1 bit in una codice occorre una distanza di Hamming pari a 3.
 - F) Due codifiche di un codice con distanza di Hamming pari a n possono trovarsi a distanza di Hamming maggiore di n.
 - G) Per essere in grado di rilevare 4 errori di 1 bit in un codice occorre una distanza di Hamming pari a 5.
 - H) Il numero di bit di controllo in un codice a correzione di errore singolo diminuisce con la lunghezza complessiva della codifica.

Risposte domanda 4 = A:[V][F] B:[V][F] C:[V][F] D:[V][F] E:[V][F] F:[V][F] G:[V][F] H:[V][F] Risposte domanda 5 = A:[V][F] B:[V][F] C:[V][F] D:[V][F] E:[V][F] F:[V][F] G:[V][F] H:[V][F]

Nota bene: continua sul retro del foglio

Compito Num. 1

- 6) Si consideri un programma che usa una variabile X in 5 istruzioni e una variabile Y in 10 istruzioni e che viene eseguito su una CPU dotata di una cache con tempo di accesso di 1 nsec e una memoria con tempo di accesso di 20 nsec. Supponendo che X e Y siano memorizzati in blocchi diversi della memoria, indicare se le seguenti affermazioni sono vere o false.
 - A) Il secondo accesso alla variabile Y richiede 20 nsec.
 - B) Il cache hit ratio della variabile X è dell'80%.
 - C) Il primo accesso alla variabile Y richiede 20 nsec.
 - D) Il tempo medio di accesso alla variabile Y è di 5 nsec.
 - E) Il primo accesso alla variabile X richiede 20 nsec.
 - F) Il tempo medio di accesso alla variabile X è di 3 nsec.
 - G) Il cache hit ratio della variabile Y è del 90%.
 - H) Il quarto accesso alla variabile X richiede 1 nsec.
- 7) Consideriamo un'unità disco RAID di 1 TB (spazio utilizzabile di memoria fisica) e con blocchi (strip) di 512 KB; indicare se le seguenti affermazioni sono vere o false.
 - A) In un RAID di livello 1 con 8 dischi in tutto, ogni disco ha 512K strip.
 - B) In un RAID di livello 5 con 5 dischi in tutto, ogni disco è da 256 GB.
 - C) In un RAID di livello 1 con 4 dischi in tutto, ogni disco è da 256 GB.
 - **D)** In un RAID di livello 0 con 4 dischi in tutto, ogni disco ha 512K strip.
 - E) In un RAID di livello 4 con 3 dischi in tutto, ogni disco è da 512 GB.
 - F) In un RAID di livello 3 con 3 dischi in tutto, ogni disco è da 512 GB ed uno di essi è dedicato al controllo di parità.
 - G) In un RAID di livello 1 ho bisogno di una capacità di memoria totale di 2 TB.
 - H) In un RAID di livello 0 con 4 dischi in tutto, ogni disco è da 256 GB.

Risposte domanda 6 = A:[V][F] B:[V][F] C:[V][F] D:[V][F] E:[V][F] F:[V][F] G:[V][F] H:[V][F] Risposte domanda 7 = A:[V][F] B:[V][F] C:[V][F] D:[V][F] E:[V][F] F:[V][F] G:[V][F] H:[V][F]