

Domande

Esercizio 1

1. Rappresentare il numero -5 nel sistema di rappresentazione in eccesso a 16 su 5 bit.
2. Rappresentare il numero 13 nel sistema di rappresentazione in complemento a due su 6 bit.

Esercizio 2

Si consideri una notazione binaria in virgola mobile a 8 bit denominata VM, di cui (nell'ordine da sinistra a destra) si usa 1 bit per il segno (0=positivo, 1=negativo), 4 bit per l'esponente, che è rappresentato in eccesso a 8 e nel quale le configurazioni con tutti 1 e con tutti 0 riservate, e i rimanenti 3 bit per la parte decimale della mantissa, che è normalizzata tra 1 e 2.

1. Rappresentare il numero decimale -5 nella notazione VM.
2. Rappresentare il numero zero nella notazione VM.
3. Rappresentare nella notazione VM il numero che nel sistema in complemento a due è rappresentato dalla stringa esadecimale 1A.
4. Indicare l'eventuale errore assoluto che si commette al punto precedente.

Esercizio 3

Con riferimento ai codici a rilevazione e correzione di errore, rispondere alle domande che seguono.

1. Quanti sono i bit uguali in due codifiche lunghe 8 bit che hanno una distanza di Hamming pari a 3?
2. L'inserimento di bit di controllo in un codice aumenta sempre la distanza di Hamming del codice: vero o falso?
3. Che distanza di Hamming deve avere un codice per poter correggere fino a 5 errori di 1 bit?
4. Un errore su 1 bit in un codice con distanza di Hamming pari a 5 può essere corretto: vero o falso?
5. Indicare il numero di bit di controllo necessari per poter rilevare errori di 1 bit su dati di 16 bit.
6. Il bit di controllo necessari per correggere un errore singolo varia al variare della lunghezza della codifica: vero o falso?
7. Quanti errori è possibile rilevare in un codice con distanza di Hamming pari a 4?

Esercizio 4

Si consideri un programma che confronta il contenuto di una variabile X con tutti gli elementi di un vettore di interi A. Il vettore è composto da 5 elementi di 4 byte memorizzati in locazioni contigue della memoria principale mentre X è memorizzato in un'altra zona della memoria principale. L'esecuzione del programma avviene su un microprocessore che dispone di una cache con tempo di accesso di 2 nsec e di una memoria con tempo di accesso di 20 nsec. Si assuma che i trasferimenti tra memoria e cache avvengano per blocchi di 16B.

1. Indicare la percentuale di successo nell'accesso alla cache (cache hit ratio) per la variabile X
2. Indicare il tempo necessario per il primo accesso alla variabile X, espresso in nanosecondi.
3. Indicare il tempo medio di accesso alla variabile X, espresso in nanosecondi.
4. Assumendo che il confronto di due elementi sia eseguito dal microprocessore in 1 nsec, indicare il tempo complessivo necessario all'esecuzione del programma, espresso in nanosecondi.

Esercizio 5

Fornire lo schema di un circuito sequenziale che implementa un registro con controllo di parità. Tale circuito ha 2 ingressi (A1A2), un segnale di controllo (W) e 3 uscite (B1B2B3). Quando W=1 (comando di write) nel registro vengono memorizzati i dati in ingresso aggiungendo il bit di parità. In ogni momento è possibile leggere dalle uscite l'ultimo dato inserito (su B1B2) e il bit di parità (su B3).

Esercizio 6

Si consideri un microprocessore con architettura RISC, 12 stati di pipeline e un clock di 2 Ghz e si supponga di lavorare in condizioni ideali. Rispondere alle seguenti domande.

1. Quanti nanosecondi sono necessari per eseguire un'istruzione?
2. Quanti nanosecondi sono necessari per eseguire un programma di tre istruzioni?
3. Quanto misura in nanosecondi la latenza della pipeline nel caso in cui la frequenza viene raddoppiata.
4. Se la latenza della pipeline è di 3 nanosecondi a che frequenza lavora la pipeline in Ghz?
5. Quante istruzioni riesce ad eseguire a regime la pipeline in un secondo?
6. Se si aggiunge un'altra pipeline identica in parallelo la banda della pipeline raddoppia.

Soluzioni

Esercizio 1

1. +5 in notazione posizionale: 00101 \rightarrow -5 in complemento a due: 11011 \rightarrow -5 in eccesso a 16: 01011
2. 13 in notazione posizionale (e in CP2): 001101

Esercizio 2

1. $-5 = -(0101) = -2^2(1.01) \rightarrow$ Segno:1, esponente:1010 (2 in ecc. a 8), mantissa su 3 bit:010 \rightarrow 11010010
2. 00000000
3. $1A = 00011010 = +2^4(1.101) \rightarrow$ Segno:0, esponente:1100 (4 in ecc. a 8), mantissa su 3 bit:101 \rightarrow 01100101
4. 0

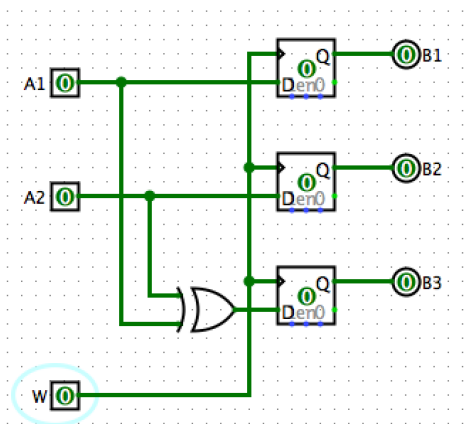
Esercizio 3

1. 5
2. VERO
3. 11
4. VERO
5. 1
6. VERO
7. 3

Esercizio 4

1. Cache hit ratio = $4/5 = 0,8$ ovvero 80%
2. Tempo di accesso alla cache + tempo di accesso alla RAM = 22nsec
3. Tempo medio di accesso a X = $2 + (20 \times 1/5) = 6$ nsec
4. Per eseguire il programma sono necessari: 10 letture di cui 3 richiedono l'accesso a memoria principale e 10 a cache (la cache è comunque sempre acceduta). Inoltre, il calcolo richiede 5 confronti. \rightarrow Tempo complessivo = $3 \times 20\text{nsec} + 10 \times 2\text{nsec} + 5 \times 1\text{nsec} = 85\text{nsec}$

Esercizio 5



Esercizio 6

1. 6
2. 7
3. 3
4. 4
5. 2000000000
6. VERO