#### Esercizio 1

Si consideri la notazione binaria in virgola mobile a 16 bit VM1 in cui (nell'ordine da sinistra a destra) si usa 1 bit per il segno (0=positivo), 6 bit per l'esponente (rappresentato in eccesso a 32 e nel quale le configurazioni fatte da tutti 0 e da tutti 1 sono riservate) e i rimanenti bit per la parte frazionaria della mantissa. Quando l'esponente è diverso da 0, la mantissa è normalizzata tra 1 e 2. Quando invece vale 0, la mantissa è compresa tra 0 e 1 e si rappresentano numeri denormalizzati, con esponente fisso a -31. Sia n il numero rappresentato in questa notazione dalla stringa esadecimale C7X7 (dove X è la cifra meno significativa del vostro numero di matricola).

- A) Determinare il più grande numero normalizzato e il più piccolo numero denormalizzato che è possibile rappresentare nella notazione VM1.
- B) Rappresentare nella notazione VM1 il numero  $m = n \times 2^{-40}$  e indicare l'eventuale errore assoluto che si commette.
- C) Rappresentare n nella notazione in virgola mobile VM2 a 16 bit in cui si usa 1 bit per il segno, 8 bit per l'esponente (rappresentato in eccesso a 128) ed i rimanenti bit per la parte frazionaria della mantissa (compresa tra 1 e 2) e determinare l'eventuale errore assoluto che si commette.
- D) Determinare il numero minimo di bit necessari a rappresentare n in un sistema di numerazione binaria in eccesso indicando anche il numerale che lo rappresenta in questa notazione.

#### Esercizio 2

Utilizzando porte logiche e flip-flop, disegnare lo schema di un circuito sequenziale dotato di due registri R1 e R2 a 4 bit, due ingressi A e B a 4 bit, un segnale di controllo S e una sola uscita E. Quando S=1, il circuito memorizza A e B nei registri R1 e R2. In ogni istante, l'uscita è uguale a 1 se il contenuto dei due registri è identico e 0 altrimenti.

#### Esercizio 3

Si consideri un programma che confronta il contenuto di un vettore di interi A con una variabile X. Il vettore A è composto da 5 elementi di 4 byte memorizzati in locazioni contigue della memoria principale mentre X è memorizzato in un'altra zona della memoria principale. Il programma verifica se A[i] > X per  $0 \le i \le 4$ . L'esecuzione del programma avviene su un microprocessore a 64 bit che dispone di una cache con tempo di accesso di 2 nsec e di una memoria con tempo di accesso di 15 nsec. Si assuma che i trasferimenti tra memoria e cache avvengano per blocchi di 16B e che il confronto di due elementi sia eseguito dal microprocessore in 1 nsec.

- A) Indicare il cache hit ratio e il tempo medio di accesso del programma alla variabile X;
- B) Indicare il cache hit ratio complessivo (percentuale globale di successo nell'accesso alla cache) e il tempo medio di accesso alla memoria del programma;
- C) Indicare il tempo complessivo necessario all'esecuzione del programma.

## Esercizio 4

Con riferimento ai codici a rilevazione e correzione di errore, indicare se le seguenti affermazioni sono vere o false.

- Due codifiche di lunghezza m che hanno una distanza di Hamming pari a n hanno m-n bit uguali.
- L'inserimento di bit di controllo in un codice aumenta sempre la distanza di Hamming del codice.
- Per poter correggere 7 errori di 1 bit in una codice occorre una distanza di Hamming pari a 15.
- Un errore su 3 bit in un codice con distanza di Hamming pari a 10 può essere corretto.
- Per poter correggere errori in un codice con 16 codifiche ho bisogno di un numero di bit maggiore di 4.
- Il bit di controllo necessari per correggere un errore singolo varia al variare della lunghezza della codifica.
- In un codice con distanza di Hamming pari a 2 non è possibile correggere errori di 1 bit.
- In un codice con bit di parità si possono correggere errori singoli se si conosce la loro posizione.

## Esercizio 5

Si consideri un microprocessore con architettura RISC, 10 stati di pipeline e un clock di 2 Ghz e si supponga di lavorare in condizioni ideali. Indicare se le seguenti affermazioni sono vere o false.

- Si completano a regime due istruzioni ogni nanosecondo.
- Il tempo di esecuzione di una istruzione è di 5 nsec.
- Se si dimezza la frequenza di clock si raddoppia la latenza.
- Se nella pipeline si aggiungono degli stadi l'ampiezza di banda rimane la stessa.
- Un programma di 9 istruzioni richiede 9 nsec per essere eseguito.
- Se si aggiunge un'altra pipeline identica in parallelo la latenza si dimezza.
- Se si aggiunge un'altra pipeline identica in parallelo la banda raddoppia.
- Il microprocessore può eseguire fino a 4 miliardi di istruzioni al secondo.

# Esercizio 6

Si consideri un'unità disco RAID di 500GB (spazio utilizzabile di memoria fisica) con blocchi (strip) di 512 KB; Indicare se le seguenti affermazioni sono vere o false.

- In un RAID di livello 0 con 2 dischi, ogni disco è da 250GB.
- In un RAID di livello 1 ho bisogno di una capacità di memoria totale di 1TB.
- In un RAID di livello 1 con 4 dischi, ogni disco è da 250GB.
- In un RAID di livello 4 con 5 dischi, ogni disco è da 100GB.
- In un RAID di livello 3 se si rompe un disco non è possibile recuperare i dati.
- In un RAID di livello 5 con 6 dischi, ogni disco è da 100GB.
- In un RAID di livello 4 ho bisogno di una capacità di memoria totale di 600GB.
- Se ho dischi da 100GB me ne servono 10 per realizzare un RAID di livello 1.

## Soluzioni

## Esercizio 1

Notazione binaria in virgola mobile a 16 bit VM1 in cui (nell'ordine da sinistra a destra) si usa 1 bit per il segno (0=positivo), 6 bit per l'esponente (rappresentato in eccesso a 32 e nel quale le configurazioni fatte da tutti 0 e da tutti 1 sono riservate) e i rimanenti bit per la parte frazionaria della mantissa. Poniamo X=3.

A. Determinare il più grande numero normalizzato e il più piccolo numero denormalizzato che è possibile rappresentare nella notazione VM1
 Normalizzati: MAX = ±111110 111111111=2³0x1,999≈2³¹

Denormalizzati: MIN =± 000000 00000001=2-31x2-9=2-40

B. Sia n il numero rappresentato in questa notazione dalla stringa esadecimale C7X7. Rappresentare nella notazione VM1 il numero  $m = n \times 2^{-40}$  e indicare l'eventuale errore assoluto che si commette.

```
\begin{array}{l} n{=}1\ 100011\ 100110111={-}2^3x(1.100110111)\\ m{=}{-}2^{-40}x2^3x(1.100110111)={-}2^{-37}x(1.100110111)=\\ -2^{-31}x2^{-6}x(1.100110111)={-}2^{-31}x(0.00000100110111)\\ m{:}\ 1\ 000000\ 000001001\\ E_A{:}\ 2^{-31}x(0.00000000010111)={2^{-41}}{+}2^{-43}{+}2^{-44}{+}2^{-45} \end{array}
```

C. Rappresentare n nella notazione in virgola mobile VM2 a 16 bit in cui si usa 1 bit per il segno, 8 bit per l'esponente (rappresentato in eccesso a 128) ed i rimanenti bit per la parte frazionaria della mantissa (compresa tra 1 e 2) e determinare l'eventuale errore assoluto che si commette.

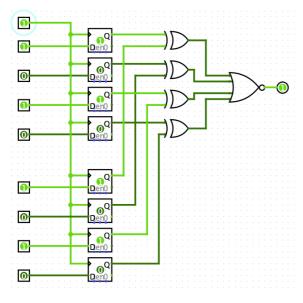
```
n=1 10000011 1001101 (11)

E_A: 2^3x(0.000000011) = 2^3x(2^{-8}+2^{-9}) = 2^{-5}+2^{-6}
```

D. Determinare il numero minimo di bit necessari a rappresentare n in un sistema di numerazione binaria in eccesso indicando anche il numerale che lo rappresenta in questa notazione.

Essendo un numero inferiore a  $2^3$  servono almeno 5 bit  $n=-2^3x(1.100110111)=-(01100.110111)$  CP2: 10100, ECC: 00100

#### Esercizio 2



## Esercizio 3

A. La variabile X viene acceduto 5 volte, la prima volta si trova in memoria principale, le altre in cache:

```
Cache hit ratio=4/5=0,8\rightarrow 80% 
Tempo medio di accesso a X=2+(15×1/5)=5 nsec
```

B. Il programma effettua complessivamente 10 accessi. Per caricare l'array A sono necessari due accessi alla memoria (16B>10B), per caricare X un solo accesso alla memoria. Gli altri 7 accessi sono a cache.

```
Cache hit ratio complessivo=7/10=0,7 \rightarrow 70\%
Tempo medio di accesso memoria=2+(15\times3/10)=6,5 nsec
```

C. Per eseguire il programma sono necessari: 10 letture di cui 3 richiedono l'accesso a memoria principale e 10 a cache (la cache è comunque sempre acceduta). Inoltre, il calcolo richiede 5 confronti.

Tempo complessivo=3×15nsec+10×2nsec+5×1nsec=70 nsec

## Esercizio 4

Con riferimento ai codici a rilevazione e correzione di errore, indicare se le seguenti affermazioni sono vere o false.

- Due codifiche di lunghezza m che hanno una distanza di Hamming pari a n hanno m-n bit uguali. VERO
- L'inserimento di bit di controllo in un codice aumenta sempre la distanza di Hamming del codice. VERO
- Per poter correggere 7 errori di 1 bit in una codice occorre una distanza di Hamming pari a 15. VERO
- Un errore su 3 bit in un codice con distanza di Hamming pari a 10 può essere corretto. VERO
- Per poter correggere errori in un codice con 16 codifiche ho bisogno di un numero di bit maggiore di 4. VERO
- Il bit di controllo necessari per correggere un errore singolo varia al variare della lunghezza della codifica. VERO
- In un codice con distanza di Hamming pari a 2 non è possibile correggere errori di 1 bit. VERO
- In un codice con bit di parità si possono correggere errori singoli se si conosce la loro posizione. VERO

#### Esercizio 5

Si consideri un microprocessore con architettura RISC, 10 stati di pipeline e un clock di 2 Ghz e si supponga di lavorare in condizioni ideali. Indicare se le seguenti affermazioni sono vere o false.

- Si completano a regime due istruzioni ogni nanosecondo. VERO
- Il tempo di esecuzione di una istruzione è di 5 nsec. VERO
- Se si dimezza la frequenza di clock si raddoppia la latenza. VERO
- Se nella pipeline si aggiungono degli stadi l'ampiezza di banda rimane la stessa. VERO
- Un programma di 9 istruzioni richiede 9 nsec per essere eseguito. VERO
- Se si aggiunge un'altra pipeline identica in parallelo la latenza si dimezza. FALSO
- Se si aggiunge un'altra pipeline identica in parallelo la banda raddoppia. VERO
- Il microprocessore può eseguire fino a 4 miliardi di istruzioni al secondo. FALSO

## Esercizio 6

Si consideri un'unità disco RAID di 500GB (spazio utilizzabile di memoria fisica) e con blocchi (strip) di 512 KB; indicare le affermazioni esatte tra le seguenti.

- In un RAID di livello 0 con 2 dischi, ogni disco è da 250GB. VERO
- In un RAID di livello 1 ho bisogno di una capacità di memoria totale di 1TB. FALSO, SERVONO 1000 GB CHE È DIVERSO DA 1TB=2<sup>10</sup> GB
- In un RAID di livello 1 con 4 dischi, ogni disco è da 250GB. VERO
- In un RAID di livello 4 con 5 dischi, ogni disco è da 100GB. FALSO
- In un RAID di livello 3 se si rompe un disco non è possibile recuperare i dati. FALSO
- In un RAID di livello 5 con 6 dischi, ogni disco è da 100GB. VERO
- In un RAID di livello 4 ho bisogno di una capacità di memoria totale di 600GB. NON CI SONO DATI SUFFICIENTI PER RISPONDERE
- Se ho dischi da 100GB me ne servono 10 per realizzare un RAID di livello 1. VERO