

应用与设计

SPI 总线在 51 系列单片机系统中的实现

易志明, 林凌, 李刚, 郝丽宏

(天津大学 精密仪器与光电子工程学院, 天津 300072)

摘要: MCS51 系列、MCS96 系列等单片机由于都不带 SPI 串行总线接口而限制了其在 SPI 总线接口器件的使用。文中介绍了 SPI 串行总线的特征和时序, 并以串行 E² PROM 为例, 给出了在 51 系列单片机上利用 I/O 口线实现 SPI 串行总线接口的方法和软件设计程序。

关键词: 单片机; SPI 串行总线; 总线接口

分类号: TP334.4

文献标识码: B

文章编号: 1006-6977(2003)09-0021-03

Implementing SPI Bus in 51 MCU Systems

YI Zhi-ming, LIN Ling, LI Gang, HAO Li-hong

Abstract: MCS51 and MCS96 are applied widely, but they aren't used to SPI bus interface device because they have not SPI. In this paper, the characters and timing of SPI are introduced. An example which the I/O port of MCS51 are used to perform SPI is introduced as well.

Key words: MCU; SPI bus; bus interface

1 引言

SPI(Serial Peripheral Interface - 串行外设接口)总线系统是一种同步串行外设接口, 它可以使 MCU 与各种外围设备以串行方式进行通信以交换信息。外围设备包括 FLASHRAM、网络控制器、LCD 显示驱动器、A/D 转换器和 MCU 等。SPI 总线系统可直接与各个厂家生产的多种标准外围器件直接接

口, 该接口一般使用 4 条线: 串行时钟线(SCK)、主机输入/从机输出数据线 MISO、主机输出/从机输入数据线 MOSI 和低电平有效的从机选择线 SS(有的 SPI 接口芯片带有中断信号线 INT 或 $\overline{\text{INT}}$ 、有的 SPI 接口芯片没有主机输出/从机输入数据线 MOSI)。由于 SPI 系统总线一共只需 3~4 位数据线和控制线即可实现与具有 SPI 总线接口功能的各种 I/O 器件进行接口, 而扩展并行总线则需要 8 根数据线、8~

可以采用提取水印与原始水印的相关性作为衡量标准。其公式如下:

$$\text{corr}(w^*, w) = \frac{\sum_{i=1}^N (w_i^* - \overline{w^*})(w_i - \overline{w})}{\sqrt{\sum_{i=1}^N (w_i^* - \overline{w^*})^2} \sqrt{\sum_{i=1}^N (w_i - \overline{w})^2}}$$

其中, w^* 和 w 分别是待判决水印和正确的水印, \overline{w} 是向量 w 的均值。如果这一相关值超过某一阈值, 则可判定该图像中存在此水印。

4 结束语

基于图像特征的数字水印系统由于水印信号只叠加在载体图像的特征物体中, 因而系统鲁棒性较强, 且具有很强的抗裁剪抗攻击能力。另外, 由于水印信号叠加过程是在空域进行的, 算法计算复杂度

低。因此, 可利用图像的 HVS 特性, 并采用自适应方法叠加水印信号, 这样即可在增加鲁棒性的同时保证水印信号的透明性。而水印检测算法则可在加入自动校正预处理模块后提高水印判决的准确性。

参考文献

- [1] 朱友芹. Windows API 参考大全[M]. 北京: 电子工业出版社, 2000. 3 月版.
- [2] 陈建春. VC++ 高级编程技术[M]. 北京: 电子工业出版社, 1999. 9 月版.
- [3] 曾杰. Delphi 高级编程实例精解[M]. 北京: 国防工业出版社, 2000. 7 月版.
- [4] 江华. 计算机仿真导论[M]. 北京: 科学出版社出版, 2001. 3.

收稿日期: 2003-02-08

咨询编号: 030907

16 位地址线、2~3 位控制线,因此,采用 SPI 总线接口可以简化电路设计,节省很多常规电路中的接口器件和 I/O 口线,提高设计的可靠性。由此可见,在 MCS51 系列等不具有 SPI 接口的单片机组成的智能仪器和工业测控系统中,当传输速度要求不是太高时,使用 SPI 总线可以增加应用系统接口器件的种类,提高应用系统的性能。

2 SPI 总线的组成

利用 SPI 总线可在软件的控制下构成各种系统。如 1 个主 MCU 和几个从 MCU、几个从 MCU 相互连接构成多主机系统(分布式系统)、1 个主 MCU 和 1 个或几个从 I/O 设备所构成的各种系统等。在大多数应用场合,可使用 1 个 MCU 作为主控机来控制数据,并向 1 个或几个从外围器件传送该数据。从器件只有在主机发命令时才能接收或发送数据。其数据的传输格式是高位(MSB)在前,低位(LSB)在后。SPI 总线接口系统的典型结构如图 1 所示。

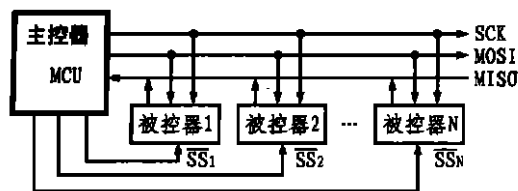


图 1 SPI 总线的组成

当一个主机通过 SPI 与几种不同的串行 I/O 芯片相连时,必须使用每片的允许控制端,这可通过 MCU 的 I/O 端口输出线来实现。但应特别注意这些串行 I/O 芯片的输入输出特性:首先是输入芯片的串行数据输出是否有三态控制端。平时未选中芯片时,输出端应处于高阻态。若没有三态控制端,则应外加三态门。否则 MCU 的 MISO 端只能连接 1 个输入芯片。其次是输出芯片的串行数据输入是否有允许控制端。因为只有在此芯片允许时,SCK 脉冲才把串行数据移入该芯片;在禁止时,SCK 对芯片无影响。若没有允许控制端,则应在外围用门电路对 SCK 进行控制,然后再加到芯片的时钟输入端;当然,也可以只在 SPI 总线上连接 1 个芯片,而不再连接其它输入或输出芯片。

3 在 MCS51 系列单片机中的实现方法

对于不带 SPI 串行总线接口的 MCS51 系列单片机来说,可以使用软件来模拟 SPI 的操作,包括串行

时钟、数据输入和数据输出。对于不同的串行接口外围芯片,它们的时钟时序是不同的。对于在 SCK 的上升沿输入(接收)数据和在下降沿输出(发送)数据的器件,一般应将其串行时钟输出 P1.1 的初始状态设置为 1,而在允许接口后再置 P1.1 为 0。这样,MCU 在输出 1 位 SCK 时钟的同时,将使接口芯片串行左移,从而输出 1 位数据至 MCS51 单片机的 P1.3 口(模拟 MCU 的 MISO 线),此后再置 P1.1 为 1,使 MCS51 系列单片机从 P1.0(模拟 MCU 的 MOSI 线)输出 1 位数据(先为高位)至串行接口芯片。至此,模拟 1 位数据输入输出便宣告完成。此后再置 P1.1 为 0,模拟下 1 位数据的输入输出……,依此循环 8 次,即可完成 1 次通过 SPI 总线传输 8 位数据的操作。对于在 SCK 的下降沿输入数据和上升沿输出数据的器件,则应取串行时钟输出的初始状态为 0,即在接口芯片允许时,先置 P1.1 为 1,以便外围接口芯片输出 1 位数据(MCU 接收 1 位数据),之后再置时钟为 0,使外围接口芯片接收 1 位数据(MCU 发送 1 位数据),从而完成 1 位数据的传送。

图 2 所示为 MCS51 系列单片机与存储器

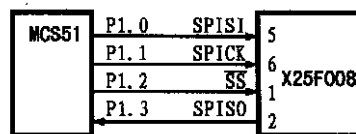


图 2 SPI 总线接口原理图

X25F008(E²PROM) 的硬件连接图,有关 X25F008 的详细资料可参考有关文献^[1]。图 2 中,P1.0 模拟 MCU 的数据输出端(MOSI),P1.1 模拟 SPI 的 SCK 输出端,P1.2 模拟 SPI 的从机选择端,P1.3 模拟 SPI 的数据输入端(MISO)。下面介绍用 MCS51 单片机的汇编语言模拟 SPI 串行输入、串行输出和串行输入/输出的 3 个子程序。实际上,这些子程序也适用于在串行时钟的上升沿输入和下降沿输出的其它各种串行外围接口芯片(如 A/D 转换芯片、网络控制器芯片、LED 显示驱动芯片等)。对于下降沿输入、上升沿输出的各种串行外围接口芯片,只要改变 P1.1 的输出电平顺序,即先置 P1.1 为低电平,之后再置 P1.1 为高电平,再置 P1.1 为低电平……,则这些子程序也同样适用。

3.1 MCU 串行输入子程序 SPIIN

从 X25F008 的 SPISO 线上接收 8 位数据并放入

寄存器 R0 中的应用子程序如下:

```
SPIIN:  SETB  P1.1      ;使 P1.1(时钟)输出为 1
        CLR   P1.2      ;选择从机
        MOV   R1, #08H   ;置循环次数
SPIIN1: CLR   P1.1      ;使 P1.1(时钟)输出为 0
        NOP                ;延时
        NOP
        MOV   C,P1.3     ;从机输出 SPISO 送进位 C
        RLC   A          ;左移至累加器 ACC
        SETB  P1.1      ;使 P1.0(时钟)输出为 1
        DJNZ  R1,SPIIN1 ;判断是否循环 8 次(8 位数据)
        MOV   R0,A       ;8 位数据送 R0
        RET
```

3.2 MCU 串行输出子程序 SPIOUT

将 MCS51 单片机中 R0 寄存器的内容传送到 X25F008 的 SPISI 线上的程序如下:

```
SPIOUT: SETB  P1.1      ;使 P1.1(时钟)输出为 1
        CLR   P1.2      ;选择从机
        MOV   R1, #08H   ;置循环次数
        MOV   A,R0       ;8 位数据送累加器 ACC
SPIOUT1: CLR   P1.1      ;使 P1.1(时钟)输出为 0
        NOP                ;延时
        NOP
        RLC   A          ;左移至累加器 ACC 最高位至 C
        MOV   P1.0,C     ;进位 C 送从机输入 SPISI 线上
        SETB  P1.1      ;使 P1.1(时钟)输出为 1
        DJNZ  R1,SPIOUT1 ;判是否循环 8 次(8 位数据)
        RET
```

3.3 MCU 串行输入/输出子程序 SPIO

将 MCS51 单片机 R0 寄存器的内容传送到 X25F008 的 SPISI 中,同时从 X25F008 的 SPISO 接收 8 位数据的程序如下:

```
SPIO:  SETB  P1.1      ;使 P1.1(时钟)输出为 1
        CLR   P1.2      ;选择从机
        MOV   R1, #08H   ;置循环次数
        MOV   A,R0       ;8 位数据送累加器 ACC
SPIO1: CLR   P1.1      ;使 P1.1(时钟)输出为 0
        NOP                ;延时
```

NOP

```
MOV   C,P1.3     ;从机输出 SPISO 送进位 C
RLC   A          ;左移至累加器 ACC 最高位至 C
MOV   P1.0,C     ;进位 C 送从机输入
SETB  P1.1      ;使 P1.1(时钟)输出为 1
DJNZ  R1,SPIO1   ;判断是否循环 8 次(8 位数据)
```

RET

4 结束语

本文介绍了通过 SPI 总线接口实现数据传输的实现方法,给出了用 MCS51 单片机汇编语言模拟 SPI 串行总线的输入、输出,输入/输出以传送 8 位数据的子程序。实际上,也可以根据 SPI 串行总线的工作时序特点来在 MCS96 系列、ATMEL89 系列等单片机上实现 SPI 总线的接口。

参考文献

- [1] Xicor. 非易失性器件使用手册[R]. 武汉:武汉力源电子股份有限公司, 1996.
- [2] 何立民. 单片机高级教程[M]. 北京:北京航空航天大学出版社, 2000.
- [3] 王瑞福,等. 单片机测控系统大全[M]. 北京:北京航空航天大学出版社.
- [4] 涂时亮. MC68HC05 单片机原理、应用及技术手册[M]. 上海:复旦大学出版社, 1991.

收稿日期:2003-01-06

咨询编号:030908

**欢迎订阅 2004 年
《国外电子元器件》
月刊,大 16K,6 元/期,全年 72 元**

值此 2004 年征订期间,《国外电子元器件》杂志全体员工向关心和支持本杂志的新老读者表示感谢!同时提醒广大读者速到各地邮局订阅或汇款至杂志社订阅 2004 年杂志。

地址:西安市劳动南路 68 号 5-1-4 信箱

邮编:710082

电话:(029) 4240255 4262159

传真:4261340