卷二：

一. 单选题（共21题，42分）

1. (单选题, 2分)在独立请求方式下,若有N个设备,则\_\_\_\_\_\_。

A. 有一个总线请求信号和一个总线响应信号;

B. 有N个总线请求信号和N个总线响应信号;

C. 有一个总线请求信号和N个总线响应信号;

D. 有N个总线请求信号和一个总线响应信号。

2. (单选题, 2分)DMA访问主存时,向CPU发出请求,获得总线使用权时再进行访存,这种情况称作\_\_\_\_\_\_。

A. 停止CPU访问主存; B. 周期挪用;

C. DMA与CPU交替访问; D. DMA。

3. (单选题, 2分)三种集中式总线控制中,\_\_\_\_\_\_方式对电路故障最敏感。

A. 链式查询; B. 计数器定时查询;

C. 独立请求; D. 以上都不对。

4. (单选题, 2分)Cache的地址映象中,若主存中的任一块均可映射到Cache内的任一块的位置上,称作 。

A. 直接映象; B. 全相联映象;

C. 组相联映象 D. 不相联。

5. (单选题, 2分)某计算机字长是16位,它的存储容量是1MB,按字编址,它的寻址范围是\_\_\_\_\_\_。

A. 512K; B. 1M; C. 512KB; D. 1MB。

6. (单选题, 2分)在浮点机中,判断原码规格化形式的原则是\_\_\_\_\_\_。

A. 尾数的符号位与第一数位不同;

B. 尾数的第一数位为1,数符任意;

C. 尾数的符号位与第一数位相同;

D. 阶符与数符不同。

7. (单选题, 2分)以下叙述中错误的是\_\_\_\_\_\_。

A. 指令周期的第一个操作是取指令;

B. 为了进行取指令操作,控制器需要得到相应的指令;

C. 取指令操作是控制器自动进行的;

D. 指令第一字节含操作码。

8. (单选题, 2分)超标量技术是\_\_\_\_\_\_。

A. 缩短原来流水线的处理器周期;

B. 在每个时钟周期内同时并发多条指令;

C. 把多条能并行操作的指令组合成一条具有多个操作码字段的指令。

9. (单选题, 2分)I/O与主机交换信息的方式中,中断方式的特点是\_\_\_\_\_\_。

A. CPU与设备串行工作,传送与主程序串行工作;

B. CPU与设备并行工作,传送与主程序串行工作;

C. CPU与设备并行工作,传送与主程序并行工作;

D. 以上都不对。

10. (单选题, 2分)完整的计算机系统应该包括( )。

A. 运算器、存储器、控制器

B. 外部设备和主机

C. 主机和应用程序

D. 主机、外部设备、配套的软件系统

11. (单选题, 2分)下面的指标中,不能用来衡量CPU的运算速度的是( )。

A. CPI B. MIPS C. MFLOPS D. MDR

12. (单选题, 2分)在具有中断向量表的计算机系统中,中断向量地址是( )。

A. 子程序入口地址

B. 例行程序入口地址

C. 中断服务程序入口地址

D. 中断服务程序入口地址的地址

13. (单选题, 2分)在一地址格式的指令中,下列\_\_\_\_\_\_是正确的。

A. 仅有一个操作数,其地址由指令的地址码提供;

B. 可能有一个操作数,也可能有两个操作数;

C. 一定有两个操作数,另一个是隐含的;

D. 指令的地址码字段存放的一定是操作码。

14. (单选题, 2分)某数采用IEEE754单精度浮点格式表示为C640 0000H,则该数的值是( )。

A. -1.5×213 B. -1.5×212 C. -0.5×213 D. -0.5×212

答案解析：由浮点数确定真值:

确定数符S、阶码E、尾数M的分布

(-1)s×1.M×2E-127

C640 0000=1100,0110,0100,0000,0000,0000,0000,0000

S=1,E=1000,1100=140,e=E-127=13,M=1

(-1)1×(1.1)×213=-1.5×213

15. (单选题, 2分)某计算机存储器按字节编址,主存地址空间大小为64MB,现用4M x 8 位的RAM 芯片组成 32MB 的主存储器,则存储器地址寄存器MAR 的位数至少是( )

A. 22 位 B. 23 位 C. 25 位 D. 26 位

16. (单选题, 2分)采用总线结构的计算机,各种外部设备均通过( )电路,才能连到系统总线上。

A. 算逻单元 B. 内存 C. 中断 D. I/O接口

17. (单选题, 2分)在定点机中执行算术运算时产生溢出的原因是( )。

A. 主存容量不够

B. 操作数地址过大

C. 运算结果无法表示

D. 发生栈溢出

18. (单选题, 2分)设指令流水线分取指IF、译码ID、执行EX、回写WR共4个子部件,每个子部件的执行时间为∆t,连续执行12条指令共需( )。

A. 14∆t B. 15∆t C. 16∆t D. 18∆t

19. (单选题, 2分)某计算机采用微程序控制器,共有32条机器指令,假设取指周期微程序、间址周期微程序及中断周期微程序分别包含2条微指令,各机器指令对应的微程序平均由4条微指令组成,采用下地址字段确定下条微指令的地址,则微指令中下地址字段的位数至少为( )。

A. 6 B. 7 C. 8 D. 9

20. (单选题, 2分)一个节拍信号的宽度是指\_\_\_\_\_\_。

A. 指令周期; B. 机器周期; C. 时钟周期; D. 存储周期。

21. (单选题, 2分)变址寻址方式中,操作数的有效地址是\_\_\_\_\_\_。

A. 基址寄存器内容加上形式地址(位移量);

B. 程序计数器内容加上形式地址;

C. 变址寄存器内容加上形式地址;

D. 寄存器内容加上形式地址。

二. 填空题（共11题，25分）

22. (填空题, 1分)【填空题】对某个寄存器中操作数进行操作的寻址方式称为\_\_\_\_寻址。

正确答案：(1) 寄存器;寄存器直接

23. (填空题, 3分)【填空题】在组合逻辑控制器中,微操作控制信号由\_\_\_\_、\_\_\_\_和、\_\_\_\_决定。

正确答案：(1) 指令操作码 (2) 时序 (3) 状态条件

24. (填空题, 3分)【填空题】在DMA方式中,CPU和DMA控制器通常采用三种方法来分时使用主存,它们是\_\_\_\_、\_\_\_\_和、\_\_\_\_。

正确答案：（1）停止CPU访问主存 (2) 周期挪用 (3)DMA与CPU交替访问主存；DMA和CPU交替访问主存；DMA与CPU交替访问

25. (填空题, 2分)【填空题】一位十进制数,用BCD码表示需要\_\_\_\_位二进制码、用ASCⅡ码表示需要\_\_\_\_位二进制码。

正确答案： (1) 4 (2) 7

26. (填空题, 1分)不同机器有不同的指令系统,RISC指令系统是\_\_\_\_指令系统的改进。

正确答案：(1) CISC

27. (填空题, 2分)CPU采用同步控制方式时,控制器使用\_\_\_\_和、\_\_\_\_组成的多极时序系统。

正确答案：(1) 机器周期 (2) 节拍

28. (填空题, 1分)大端次序的机器上,四字节数据87654321H按字节地址由小到 大的存储序列为\_\_\_\_。

正确答案： (1) 87H 65H 43H 21H;87654321H

29. (填空题, 1分)在指令格式设计中,采用扩展操作码技术的目的是:\_\_\_\_。

正确答案：

1. 在指令定长的情况下,增加指令数量；

30. (填空题, 4分)完成一条指令一般分为\_\_\_\_周期和、\_\_\_\_周期,前者完成、\_\_\_\_操作、后者完成\_\_\_\_操作。

正确答案：(1) 取指 (2) 执行

(3) 取指令分析指令；取指令和分析指令 (4) 执行；执行指令

31. (填空题, 4分)设指令字长等于存储字长,均为24位,若某指令系统可完成108种操作,操作码长度固定,且具有直接、间接(一次间址)、变址、基址、相对、立即等寻址方式,则在保证最大范围内直接寻址的前提下,指令字中操作码占\_\_\_\_位、寻址特征位占\_\_\_\_位、可直接寻址的范围是\_\_\_\_、一次间址的范围是\_\_\_\_。

正确答案：(1) 7 (2) 3 (3) 16K;214 (4) 16M;224

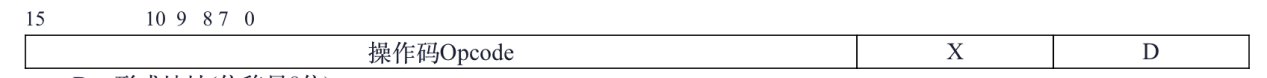
32. (填空题, 3分)I/O与主机交换信息的方式中,\_\_\_\_和、\_\_\_\_都需通过程序实现数据传送、其中\_\_\_\_体现CPU与设备是串行工作的。

正确答案：(1) 程序查询方式 (2)中断方式；程序中断方式 (3) 程序查询方式

三. 简答题（共5题，50分）

1. (简答题, 10分)假设CPU执行某段程序时共访问Cache命中4800次,访问主存200次,已知Cache的存取周期为30ns,主存的存取周期为150ns,求Cache的命中率以及Cache-主存系统的平均访问时间和效率,试问该系统的性能提高了多少倍?

34. (简答题, 10分)  某机器指令格式设计如下:



D：形式地址(位移量8位)

X：寻址特征位（2位）

   X=00：直接寻址

   X=01：变址寻址, X1 为变址寄存器

   X=10：基址寻址, X2 为基址寄存器

   X=11：相对寻址

设（PC）= 1234H，（X1）= 0037H，（X2）= 112200H（H代表十六位进制数），请写出下列指令的有效地址(EA)。

(1) 4420H     (2) 2244H     (3) 1322H     (4) 3521H     (5) 6723H

35【简答题】

设某机有四个中断源A、B、C、D，其硬件排队优先次序为A > B > C > D，现要求将中断处理次序改为D > A > C > B。

（1）写出每个中断源对应的屏蔽字。

（2）按下图时间轴给出的四个中断源的请求时刻，画出CPU执行程序的轨迹。设每个中断源的中断服务程序时间均为20ms。

