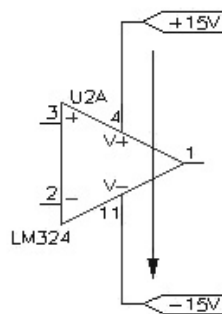


# OP-AMP의 정소비전력 P(idle)

## OP-AMP의 정소비전력 P(idle)

OP-AMP 회로에 바이어스만 인가한 상태, 즉 특별한 회로동작을 하지 않는 상태에서의 소비되는 전력을 정소비전력 P(idle)라 한다.

$$P(\text{idle}) = V_{\text{supply}} \times I_{\text{supply}}$$



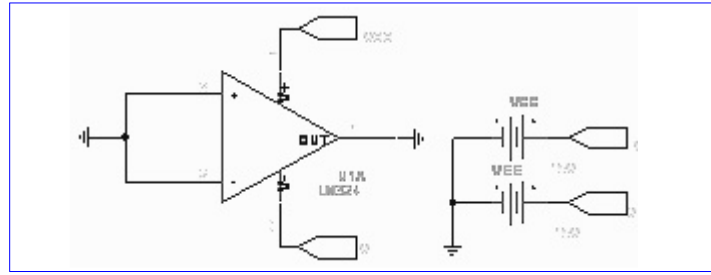
## 실험회로

### 회로개요

OP-AMP LM324의 전원인가단자에 각각 +15V와 -15V를 인가하고 OP-AMP의 양입력과 음입력단자를 접지하고 출력도 접지상태로 하여 전혀 OP-AMP가 동작하지 않도록 하여 전원인가단자로 흐르는 전원공급전류를 측정하여 P(idle)를 계산하기 위한 회로이다.

### 회로해석

P(idle)은 OP-AMP IC자체가 가지는 특성으로 OP-AMP 종류에 의존하는 것이며 반도체 SPEC상에 주어지는 경우도 있다.



#### ■ 시뮬레이션 조건

Transient해석만 수행시키면 된다. 전류값을 읽기 위해서는 Trace -> Add Trace에 가서 I(VCC) 혹은 I(VEE) 쓰면 가능하다.

#### ■ 시뮬레이션 결과

Isupply가 약 3.32mA 정도 흐름으로

$$P_{idle} = V_{supply} \times I_{supply} = \{+15 - (-15V)\} \times 3.32 = 99.6mW$$

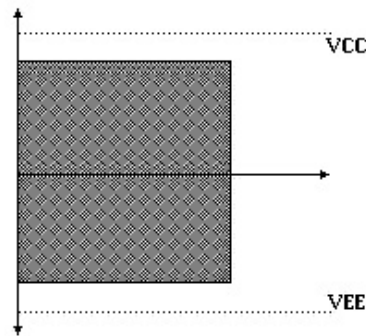
즉, 일반적인 OP-AMP는 이렇게 그 동작여부에 상관없이 바이어스만 걸린 상태에서도 소비전력이 존재함을 알 수 있다.

# OP-AMP의 출력전압특성

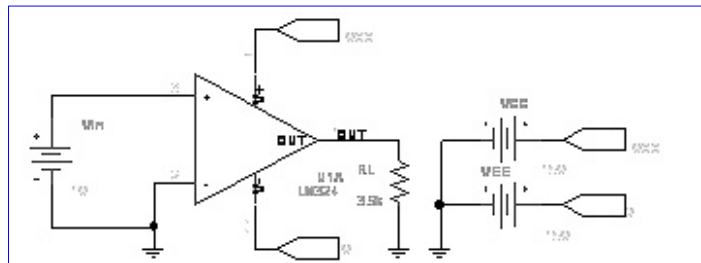
## OP-AMP의 출력전압특성

OP-AMP의 최대 출력전압은 인가하는 전압만큼 되지 못하고 조금 낮은 전압이 되며 그 차는 약 1V 내외 정도가 된다.

즉, 우측의 형태처럼 OP-AMP의 최대 SWING 전압은 인가하는 바이어스전압 내에 존재하게 되며 이를 고려한 설계 및 바이어스의 고려가 필요하다.



## 실험회로



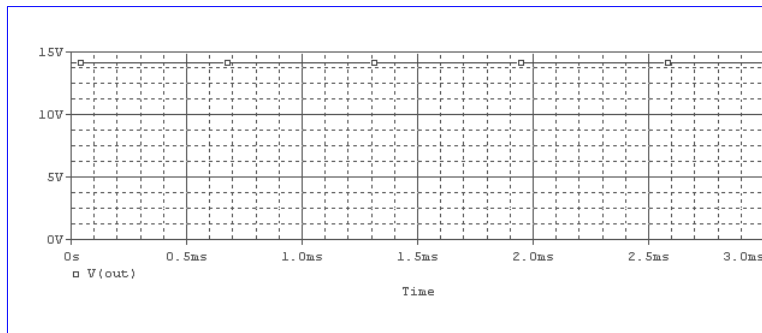
### 회로개요

OP-AMP LM324의 전원인가단자에 각각 +15V와 -15V를 인가하고 OP-AMP의 양입력단자에 직류 1V를 입력하여 출력전압의 최대 SWING을 관찰하기 위한 회로이다.

### 시뮬레이션 조건

TRANSIENT 해석을 수행하며 Run to time을 3ms로 한다.

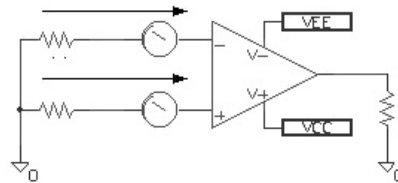
## ■ 시뮬레이션 결과



# OP-AMP 입력 바이어스 전류

## OP-AMP의 입력측 바이어스 전류

OP-AMP는 이상적으로는 입력단으로 흐르는 전류는 0이나 실제로는 미세한 전류, 즉 베이스 바이어스용 전류가 흐른다. 통상 입력단이 트랜지스터인 경우는 수십 nA 정도 흐르며 FET인 경우는 수 pA 정도이다.



## 실험회로

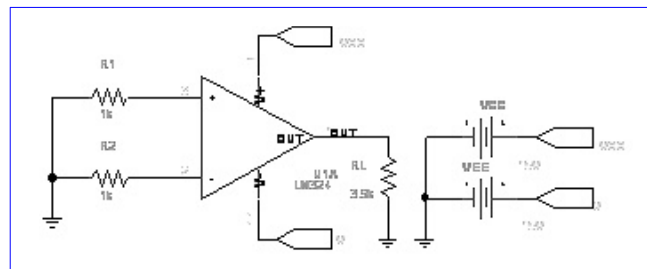
### 회로개요

특별한 회로동작을 보기 위함이 아니라 입력단에 흐르는 전류를 측정하기 위한 회로이다.

### 회로해석

본 회로는 OP-AMP 자체가 가지는 속성에 관한 사항이다.

### 시뮬레이션 조건



Transient해석을 하면 되며 저항 R1, R2에 전류 프로우브를 달아 측정할 수 있다.

### 시뮬레이션 결과

실험회로의 전류 PROBE결과에서 보듯이 약 45nA정도 흐름을 알 수 있다.

# OP-AMP의 SLEW RATE

## OP-AMP의 입력측 바이어스 전류

입력신호에 대한 출력특성 FACTOR로서 우측에서의 경우에  
실선으로 된 입력신호에 얼마나 가깝게 추적하느냐가 OP-AMP  
의 특성을 결정한다.

$$SR = \frac{\Delta V}{\Delta T}$$

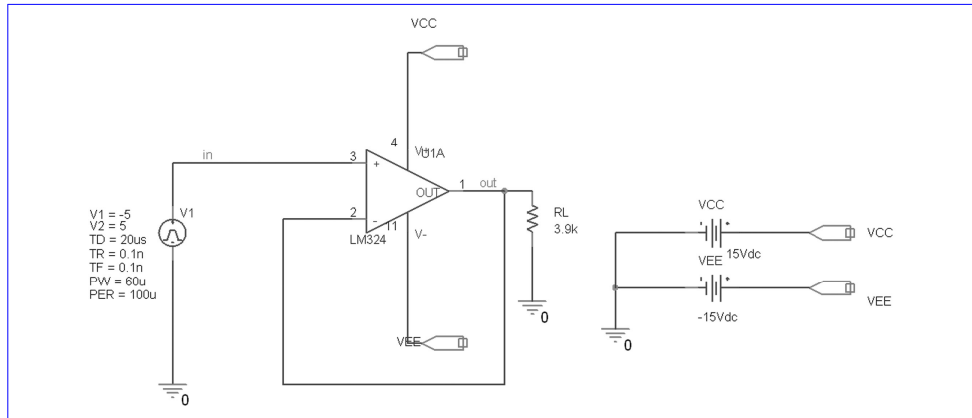
고주파 혹은 고속응답을 요하는 회로에서는 SR이 큰 OP-AMP  
를 사용해야 한다.



## 실험회로

### ■ 회로개요

본 회로는 OP-AMP로 구성된 버퍼회로이며 입력에 구형파를 입력하여 출력이 얼마나 입력신호에  
근접하는가를 보며 SLEW RATE를 계산하기 위한 회로이다.



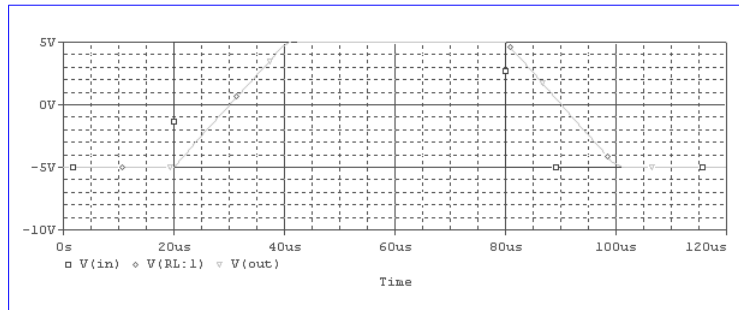
### ■ 회로해석

OP-AMP 자체가 가지는 속성에 관한 사항으로 OP-AMP 종류별 다른 값을 가진다.

## ■ 시뮬레이션 조건

TRANSIENT 해석을 하면 된다. Run to time은 120uS로 두면 된다.

## ■ 시뮬레이션 결과

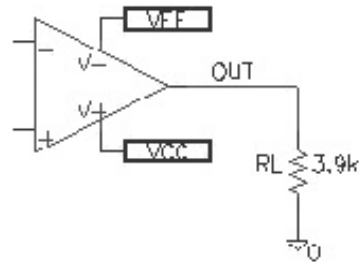


# OP-AMP의 출력단락전류

## OP-AMP의 출력단락전류

OP-AMP의 부하단이 SHORT(단락)되었을 경우 OP-AMP 회로출력단에 자체 PROTECTION 회로가 작동되어 출력단락 제한전류  $I_{sc}$ 가 흐르게 된다.

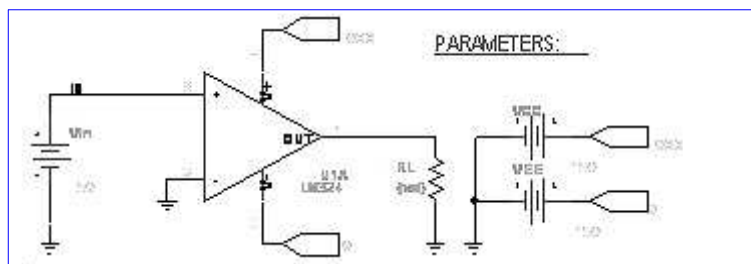
즉 부하저항  $R_L$ 이 0음이 되더라도 무한정의 전류가 흐르는 것이 아니고 자체적으로 고유의 출력단락제한 전류  $I_{sc}$ 를 갖고 있게 된다.



## 실험회로

### 회로개요

부하저항  $R_L$ 을 0에서 1K까지 가변하면서 출력 전류를 측정하는 회로이다.



### 회로해석

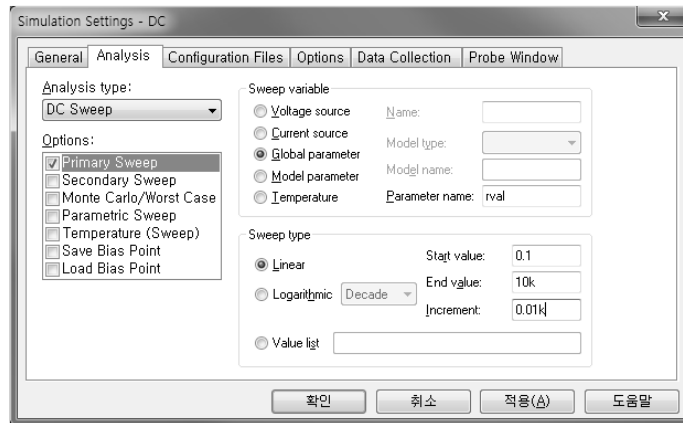
OP-AMP 자체가 가지는 속성에 관한 사항으로 OP-AMP 종류별 다른 값을 가진다.

### 시뮬레이션 조건

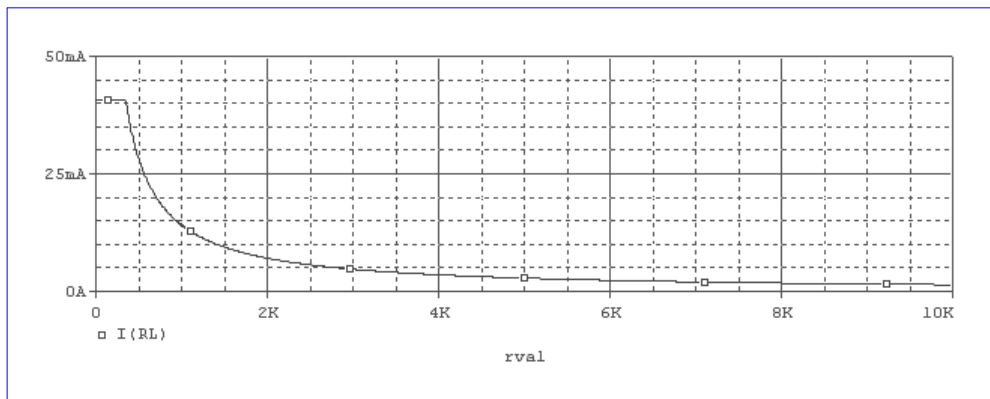
DC Sweep해석을 하면 된다.

이 때 가변함수가 포함되므로 부품 중 "PARAM"을 넣어 rval값을 정의해야 한다. 본 회로해석에서는 val을 1K로 두었다.





## ■ 시뮬레이션 결과



# OP-AMP 회로의 해석법

## OP-AMP 회로의 해석법

OP-AMP의 +, - 단자간에 전위차  $\Delta V$ 가 0이라는 점을 이용하여 앞서의 NODE EQUATION을 이용, 해석하면 매우 간단히 회로해석이 가능하다. 즉, OP-AMP의 +단자와 -단자의 전압값이 동일하다는 점을 이용해서 해석하면 매우 간단하게 결과를 도출할 수 있다.

우측의 회로에서 먼저  $V_{ref}$ 를 NODE EQUATION을 이용하여 풀어보면

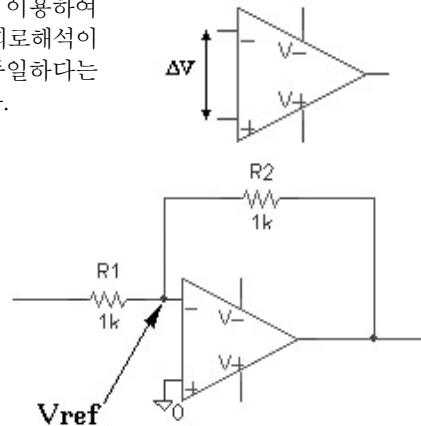
$$V_{ref} = \frac{\frac{E_{in}}{R1} + \frac{E_{out}}{R2}}{\frac{1}{R1} + \frac{1}{R2}}$$

아래위에 각각 R1, R2를 곱하면

$$V_{ref} = \frac{E_{in} \times R2 + E_{out} \times R1}{R2 + R1}$$

여기서 OP-AMP의 기본특성인 +, - 단자간 전위가 동일함을 이용하면  $V_{ref}=0$ 이고, 따라서 위의 식은  $0=E_{in}R2+E_{out}R1$ 로 단순화된다.

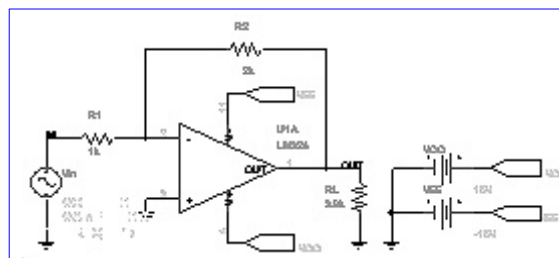
따라서 구하고자하는 전달함수는  $E_{out}/E_{in}=-R2/R1$ 이 된다. 이외의 다른 OP-AMP 응용회로에도 본 원칙, 즉 NODE EQUATION과 OP-AMP의 속성을 이용하면 복잡한 OP-AMP의 가정이나 중첩의 원리 등을 쓰지 않아도 간단명료한 회로해석이 가능하다.



## 실험회로 I

### 회로개요

본 회로는 2배 증폭 반전증폭회로로서 앞서의 해석기법과 시뮬레이션 결과를 상호비교하기 위한 회로이다.



## ■ 회로해석

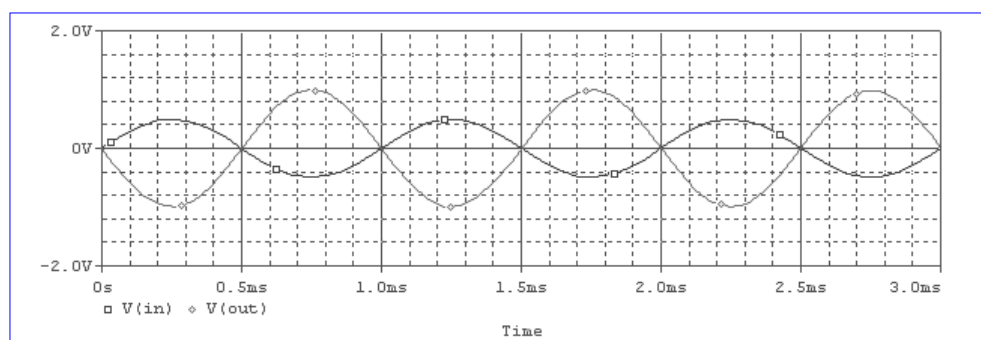
앞서의 반전증폭기 이득  $E_{out}/E_{in} = -R_2/R_1$ 에서  $-2K/1K = -2$ 이다. 따라서 -2배 증폭기임을 알 수 있다.

## ■ 시뮬레이션 조건

TRANSIENT 해석을 하면 된다. Run to time을 3mS로 하면 된다.

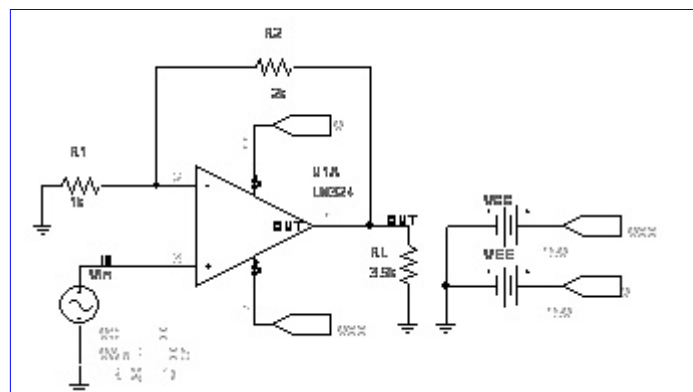
## ■ 시뮬레이션 결과

아래와 같이 입력신호 1V<sub>p-p</sub>에 대해 출력신호는 반전된 2V<sub>p-p</sub>가 나오므로 게인이 -2인 반전증폭기임을 알 수 있다.



## 실험회로 II

### ■ 회로개요



본 회로는 비반전 증폭회로로서 NODE EQUATION를 이용한 해석기법과 시뮬레이션 결과를 상호 비교하기 위한 회로이다.

#### ■ 회로해석

우선 NODE EQUATION을 적용할 NODE, 즉  $V_{ref}$ 를 OP-AMP의 -단자로 하고  $V_{ref}$ 를 구해보면

$$V_{ref} = \frac{\frac{0}{R_1} + \frac{E_{out}}{R_2}}{\frac{1}{R_1} + \frac{1}{R_2}}$$

에서 간략화하면

$$\frac{E_{out} \times R_1}{R_2 + R_1}$$

여기서 OPAMP의 +, -단자간 전위차는 0이므로  $V_{ref} = E_{in}$ 이 성립한다. 따라서

$$E_{in} = \frac{E_{out} \times R_1}{R_2 + R_1}$$

따라서

$$\begin{aligned} E_{in}(R_2 + R_1) &= E_{out} R_1 \\ E_{out}/E_{in} &= 1 + R_2/R_1 \end{aligned}$$

$R_1 = 1K$ ,  $R_2 = 2K$ 이므로  $E_{out}/E_{in} = 3$ 이다.

#### ■ 시뮬레이션 조건

Run to time이 3ms인 TRANSIENT 해석을 한다.

#### ■ 시뮬레이션 결과

다음과 같이 입력신호 1Vp-p에 대해 출력신호는 3Vp-p가 나오므로 이득이 3인 비반전 증폭기임을 알 수 있다.

