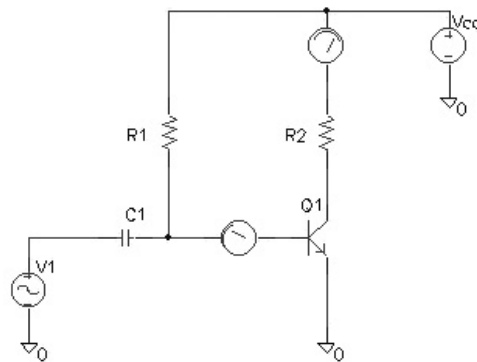


트랜지스터의 $h_{fe}(\beta)$ 측정

트랜지스터의 $h_{fe}(\beta)$ 측정

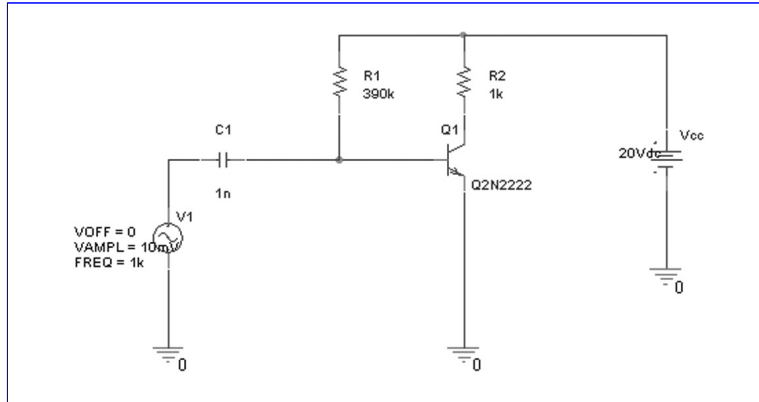
트랜지스터의 특성중 가장 중요한 FACTOR중에 하나인 직류 전류 증폭율은 h_{fe} 혹은 β 로 표기하기도 하는데, 이 값은 바이어스상태에 따라 바뀌기도 하고 컬렉터 전류에 따라서도 바뀌며 또한 동일 트랜지스터라도 값이 상이하다. 직류바이어스 상태에서 $h_{fe} = I_C / I_B$ 식에 의해 구한다.



실험회로

■ 회로개요

본 회로는 전압원 V_{cc} 에 의한 고정 바이어스 회로로서 저항 R_1 에 의해 베이스 전류를 흘려 직류전류 증폭도에 따른 컬렉터전류가 흐르는 회로이다.



■ 회로해석

바이어스 상태에서 베이스전류를 계산해보면

$$I_B = \frac{V_{cc} - V_{be}}{R_1} = \frac{20 - 0.6}{390K} = 49.74\mu A$$

그리고 IC는 트랜지스터의 $V_{ce}-I_c$ 특성곡선을 이용하여 I_B 전류에 따른 IC값을 읽으면 된다. 여기서는 9.5mA가 되어 h_{fe} 는 $IC/IB=9.5/49.74 \times 1000=191$ 이 된다.

■ 시뮬레이션 조건

Transient해석만 수행시키면 된다. 전류값을 측정하기 위해 전류 프로우브를 이용하여 전류값을 측정하면 된다.

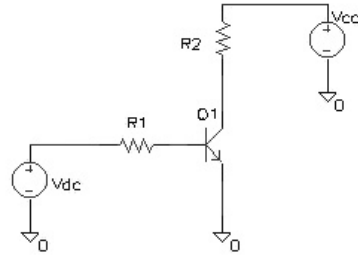
■ 시뮬레이션 결과

회로상의 전류 프로우브값을 읽어보면 $IB=49\mu A$, $IC=9.675mA$ 이므로 $h_{fe}=IC/IB=197$ 이다. 해석결과가 시뮬레이션 결과와 유사함을 알 수 있다.

트랜지스터의 3가지 영역

트랜지스터의 3가지 영역

트랜지스터는 베이스, 에미터, 컬렉터간의 전위에 따라 차단영역, 능동영역 포화영역으로 나누어지며 트랜지스터 스위칭작용을 할 때는 차단영역과 증폭영역을 오가며 ON/OFF 작용을 하게 되며 증폭작용을 할 때는 능동영역에서 이루어진다.



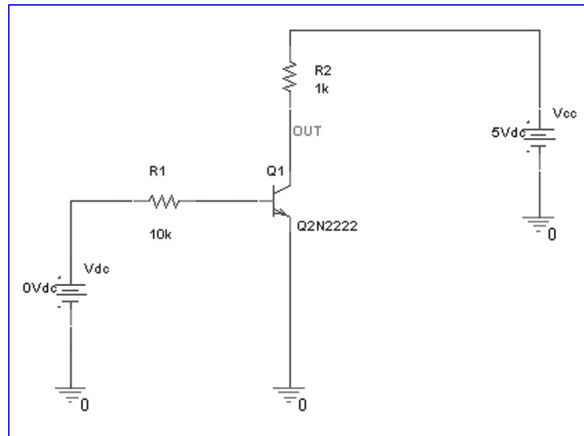
실험회로

회로개요

본 회로는 전압원 Vdc를 0V에서 2V까지 DC-SWEEP를 하면서 트랜지스터의 컬렉터에 걸리는 전압값을 조사하여 트랜지스터의 3가지 동작영역을 보기 위한 회로이다.

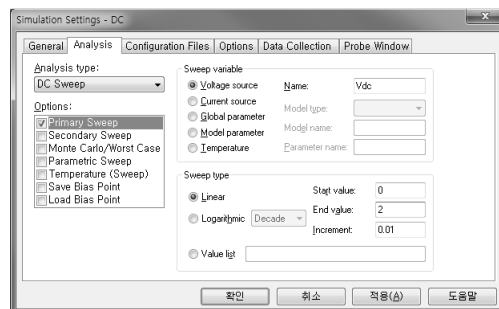
회로해석

트랜지스터의 Vbe가 0.6V 내외에서 증폭작용을 하게 되며 그 이상의 전압에서는 포화영역으로 가게 되어 ON됨으로 인해 컬렉터 출력전압이 0V에 가깝게 되며 반대로 Vbe가 0.6V 이하의 영역으로 갈수록 차단영역으로 가게 되어 OFF됨으로 인해 컬렉터 출력전압이 Vcc전압 즉 5V에 가깝게 될 것이다.

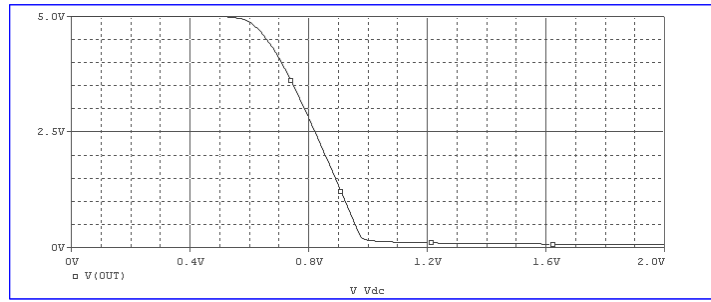


시뮬레이션 조건

우측과 같이 DC-SWEEP 조건을 지정하면 된다. 여기서 Vdc는 트랜지스터의 베이스에 인가하는 전압원으로서 0V~2V 사이에 가변하는 형식의 조건이다.



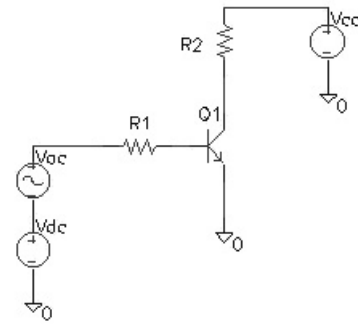
■ 시뮬레이션 결과



트랜지스터의 증폭작용

트랜지스터의 증폭작용

트랜지스터는 증폭작용을 하기 위해서는 베이스에 일정한 전류 공급이 있어야 하며 이를 위해서는 어떤 형태이던 간에 베이스 바이어스 공급을 위한 조건이 이루어져야 한다. 우측회로에서 V_{dc} 가 그 역할을 하며 신호원은 V_{ac} 를 인가함으로서 V_{dc} 에 의한 컬렉터 직류 전압값에 증폭된 신호출력이 중첩되어져 결과적으로 증폭된 결과가 나온다. 여기서 트랜지스터는 전류 드라이브 소자이므로 V_{dc} 에 의해 베이스전류가 흘러 트랜지스터의 컬렉터 전류(I_o)가 흘러 컬렉터에 일정한 직류전압이 걸리게 되고 이러한 상태를 동작점이 잡힌 상태로 볼 수 있다. 이렇게 바이어스가 잡힌 상태에 트랜지스터의 베이스에 V_{ac} 에 의한 신호 전류가 흘러 컬렉터 전류도 비례하여 전류의 변동이 발생하며 전류변동이 전압으로 나타나 최종의 입력 V_{ac} 가 증폭된 V_{out} 로 나타나게 된다.



실험회로

■ 회로개요

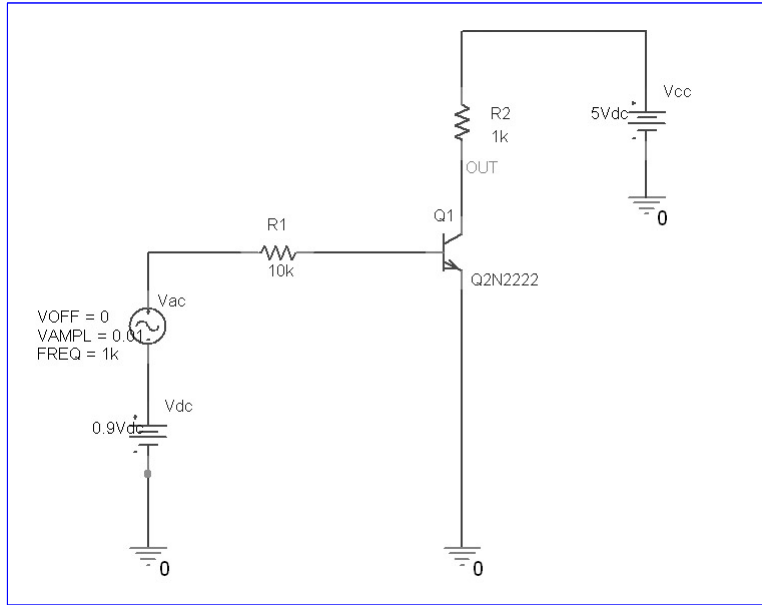
본 회로는 앞서 회로에서 단지 신호원 V_{ac} 만 부가시킨 것으로 실제 증폭 작용을 살펴보기 위한 회로이다.

■ 회로해석

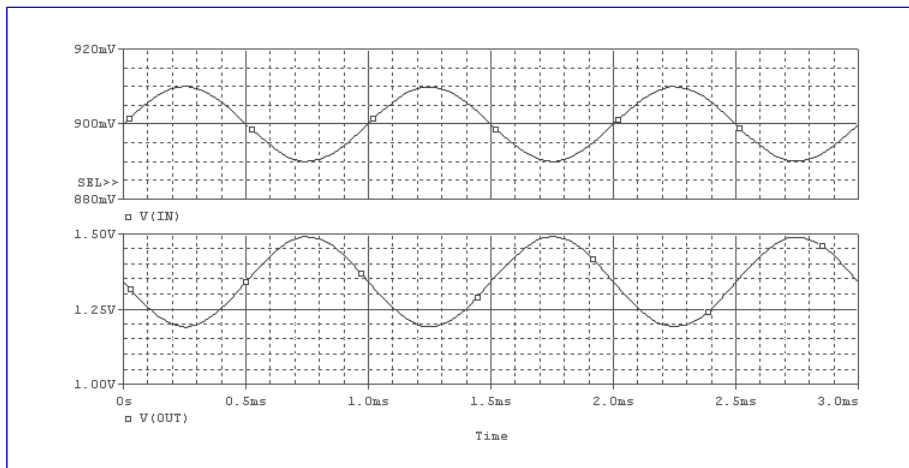
증폭현상을 보기 위한 회로이므로 특별한 해석은 생략한다.

■ 시뮬레이션 조건

그림과 같이 TRANSIENT 해석을 수행하며 Run to time을 3ms로 하면 된다.



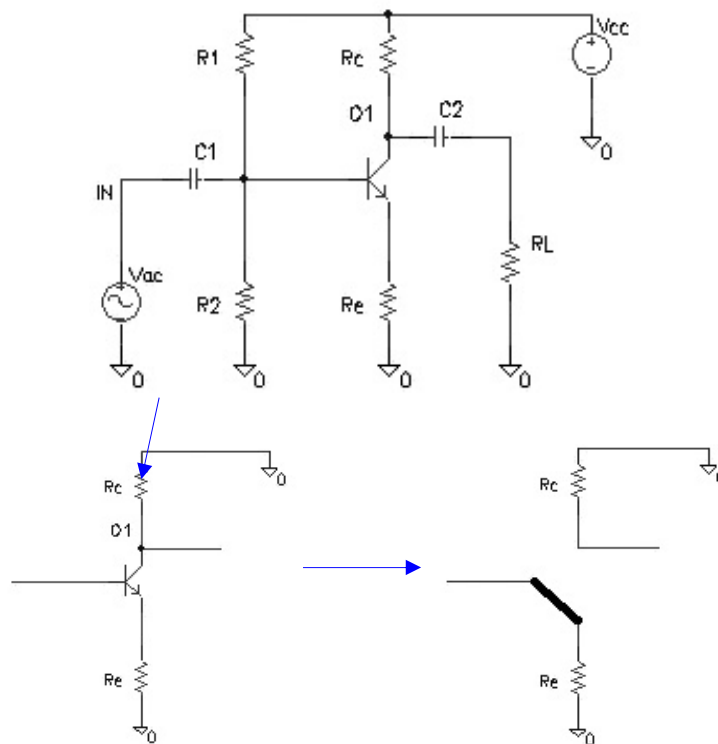
■ 시뮬레이션 결과



트랜지스터의 증폭도 계산법

트랜지스터의 증폭도 계산법

트랜지스터는 증폭작용을 하게 되면 베이스와 에미터간에는 r_e 저항이 존재하게 되며 그리고 나머지 단자간, 즉 베이스와 콜렉터와 에미터간에는 ∞ 상태로 된다. 그리고 동작점을 잡기 위한 저항들은 일반적으로 무시해도 증폭도계산에 큰 오차를 주지는 않는다. 따라서 원래 COMMON EMITTER 증폭기를 아래 [A]와 같이 변환이 가능하며 이는 [B]와 같은 변환이 가능하다.



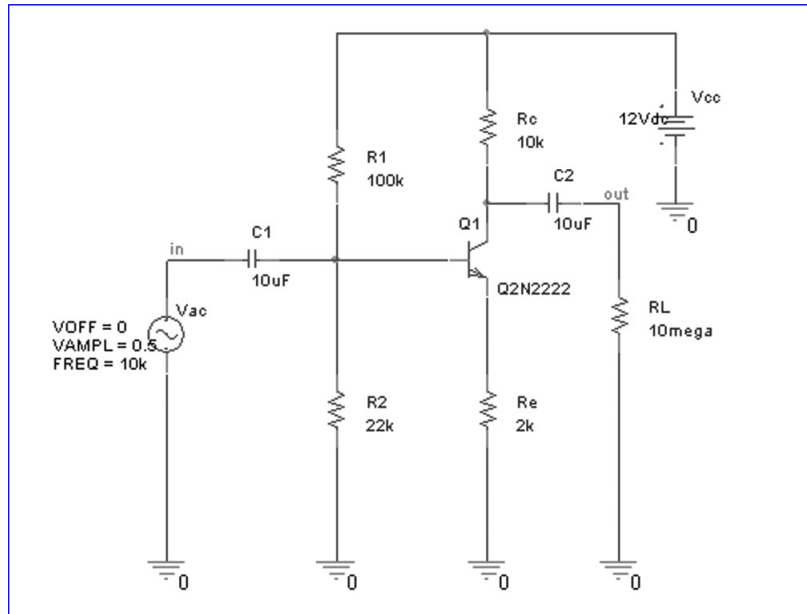
이렇게 단순화시키는 CE, CB, CC 모두 동일하게 가능하다. 그리고 베이스, 에미터간 등가저항 r_e 를 구하기 위해서는 RE에 걸리는 전압을 측정 V_{eRE} 를 하면 된다. 이렇게 하여 [B]도에 보듯이 입력단 전체저항과 출력단 전체저항을 계산하여 Z_{out}/Z_{in} 을 계산하면 본 회로의 전압 증폭도를 계산할 수 있다.

그리고 이러한 간이계산에서 중요한 사항은 트랜지스터 자체가 베이스와 콜렉터, 에미터간에 전류의 양이 전류증폭율 β 만큼 차이가 있으므로 베이스 라인에 있는 저항값들은 β 로 나누어 디멘전 통일을 시키고 계산해야 한다는 점이다.

실험회로 I

■ 회로개요

본 회로는 COMMON EMITTER 회로로서 증폭도를 계산하기 위한 회로이다.



■ 회로해석

증폭작용을 하는 경우는 트랜지스터의 베이스-에미터간에만 r_e 가 존재하고 나머지 단자간에는 ∞ 이므로 회로를 간략화하면 입력단 전체저항은 $r_e + R_e$ 가 되며 출력단 저항은 R_c 가 된다. 여기서 R_e , R_c 는 이미 회로상에서 값이 주어졌으며 r_e 값만 알면 된다. 따라서 $r_e = V_t / I_o$ 이므로 I_o 값은 회로상의 R_e 에 걸리는 전압이 1.44V이므로 $I_o = I_e = I_c$ 전류는 1.44V/2K이다. $I_o = 0.72\text{mA}$ 이므로 $r_e = 26\text{mV} / 0.72\text{mA} = 36\Omega$ 이다. 여기서 입력단 종합 등가저항 $Z_{in} = r_e + R_e = 36 + 2000 = 2036\Omega$ 이다. 그리고 출력단, 종합등가저항 $Z_{out} = R_c = 10\text{K}$ 이다. 따라서 본 증폭회로의 증폭도는 $Z_{out} / Z_{in} = 10000 / 2036 = 4.9$ 이다.

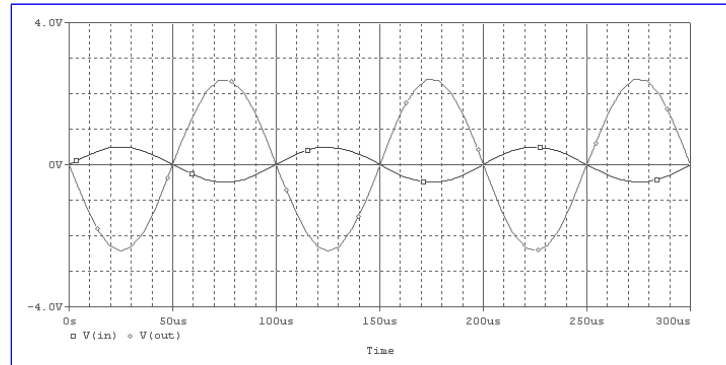
특별한 해석은 생략한다. 여기서 C1, C2는 신호 커플링용이다.

■ 시뮬레이션 조건

TRANSIENT 해석을 수행하며 입력신호가 10kHz의 사인파형이므로 Run to time을 0.3ms로 하면 된다.

■ 시뮬레이션 결과

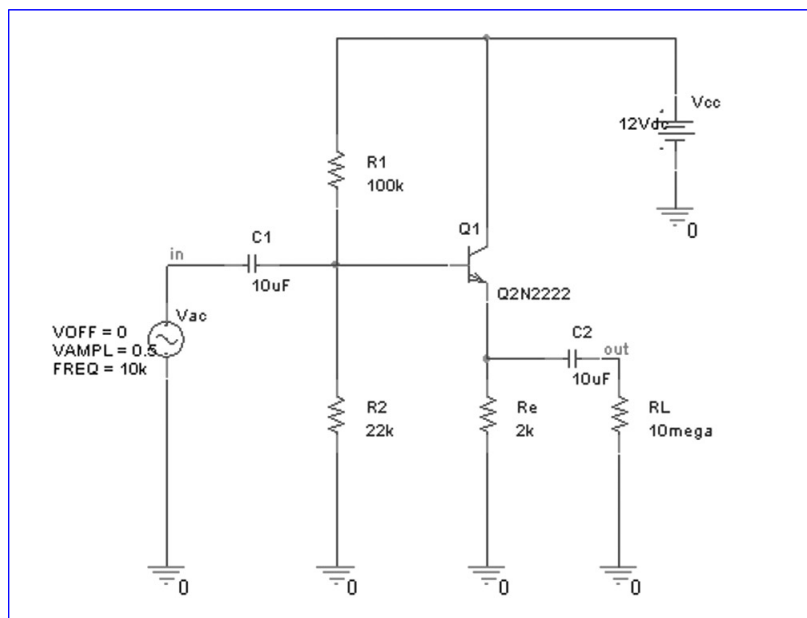
앞서 회로해석에서의 결과가 4.9배였고 입력전압 V_{p-p} 가 1V에 대한 출력이 4.8 V_{p-p} 이므로 계산한 값과 시뮬레이션한 값이 거의 같음을 알 수 있다.



실험회로

■ 회로개요

본 회로는 COMMON-COLLECTOR 회로로서 증폭도를 계산하기 위한 회로이다. C1, C2 콘덴서는 신호 커플링용으로 DC적으로는 분리시키고 AC적으로만 연결하기 위한 용도이다.



■ 회로 해석

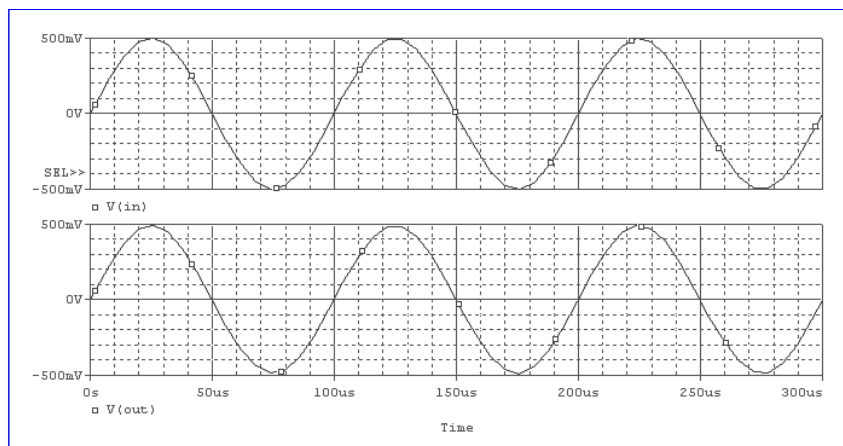
증폭작용을 함으로 트랜지스터의 베이스-에미터간에만 r_e 가 존재하고 나머지 단자간 베이스-컬렉터, 컬렉터-에미터간에는 ∞ 이므로 회로를 간략화하면 입력단 전체저항은 $r_e + R_e$ 가 되며 출력단 저항은 R_e 가 된다. 여기서 R_e , R_c 는 이미 회로상에서 값이 주어졌으며 r_e 값만 알면 된다. 따라서 $r_e = V_t / I_o$ 이고 I_o 값은 회로상의 R_e 에 걸리는 전압이 5.56V이므로 $I_o = I_e = I_c$ 전류는 5.56V/5.6K이다. $I_o = 0.993\text{mA}$ 이므로 $r_e = 26\text{mV} / 0.993\text{mA} = 26.2\Omega$ 이다. 여기서 입력단 종합 등가저항 $Z_{in} = r_e + R_e = 26.2 + 5600 = 5626.2\Omega$ 이다. 그리고 출력단 종합등가저항 $Z_{out} = R_c = 5.6\text{K}$ 이다.

따라서 본 증폭회로의 증폭도는 $Z_{out} / Z_{in} = 5600 / 5626.2 = 0.99$ 이다. 즉, 본 회로의 전압증폭도는 거의 1에 가깝다는 것을 알 수 있다.

■ 시뮬레이션 조건

TRANSIENT 해석을 수행하며 입력신호가 10kHz의 사인파형이므로 Run to time을 0.3ms로 하면 된다.

■ 시뮬레이션 결과



결과에서 보듯이 입력과 출력이 위상차가 없으며 gain이 1임을 알 수 있다.