

CEVAPLAR

Erciyes Üniversitesi Müh. Fak.
Elektrik-Elektronik Müh. Bölümü
Lojik Devre Tasarımı Vize Soruları

24/04/2016

Öğrencinin
Adı-Soyadı:
Numarası:

Q1 (25)	Q2 (25)	Q3 (25)	Q4 (25)	Total(100)

1- Aşağıda verilen işlemci birimi üzerinde

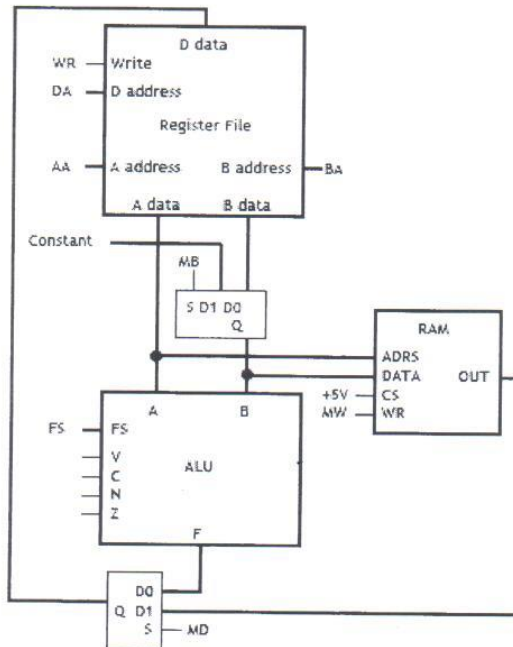
$$R0 = ((R1 + M[R3]) - sl R4) + 2R2$$

işleminin yapılabilmesi için gerekli olan işlem adımlarını yine aşağıda verilen tablo üzerinde belirterek işlemler için gerekli kontrol kelimelerinin ikili değerlerini yazınız. İşlemci üzerindeki register bloğunda 8 adet 8'er bitlik registerlerin bulunduğunu varsayılacaktır.

İşlem	Mikroişlem	DA	AA	BA	MB	FS	MD	WR	MW	Constant
1	$R5 \leftarrow M[R3]$	101	011	X	0	X	1	1	0	X
2	$R1 \leftarrow R1 + R5$	001	001	101	0	00010	0	1	0	X
3	$R4 \leftarrow sl R4$	100	X	100	0	11000	0	1	0	X
4	$R1 \leftarrow R1 - R4$	001	001	100	0	00101	0	1	0	X
5	$R2 \leftarrow R2 + R2$	010	010	010	0	00010	0	1	0	X
6	$R0 \leftarrow R1 + R2$	000	001	010	0	00010	0	1	0	X
7										
8										
9										
10										

$R0 \rightarrow 000$ $R2 \rightarrow 010$
 $R1 \rightarrow 001$ $R3 \rightarrow 011$
 $R4 \rightarrow 100$ $R5 \rightarrow 101$

İşlemci birimi ve ALU fonksiyon tablosu



FS	Operation
00000	$F = A$
00001	$F = A + 1$
00010	$F = A + B$
00011	$F = A + B + 1$
00100	$F = A + B'$
00101	$F = A + B' + 1$
00110	$F = A - 1$
00111	$F = A$
01000	$F = A \wedge B$ (AND)
01010	$F = A \vee B$ (OR)
01100	$F = A \oplus B$
01110	$F = A'$
10000	$F = B$
0100	$F = sr B$ (shift right)
1000	$F = sl B$ (shift left)

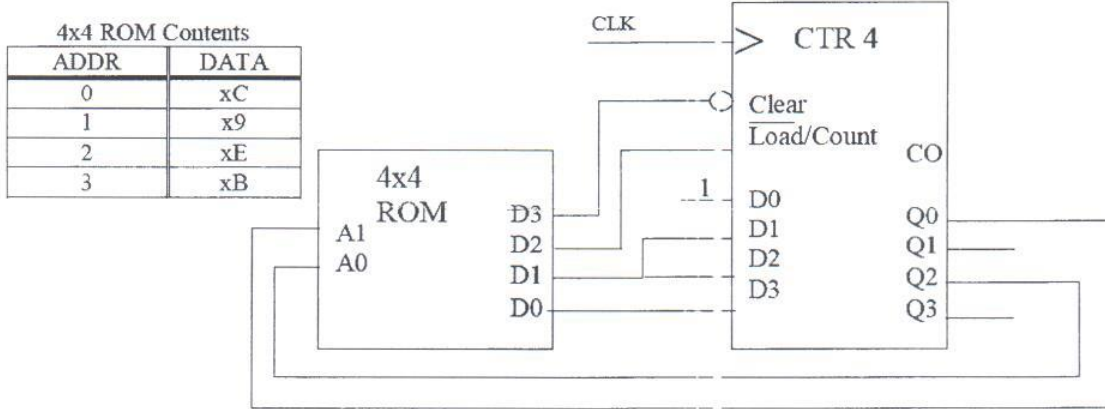
2- 1G X 16 bitlik bir RAM elemanı verilmiştir.

- Bu elemanın adres ve data hat sayısını belirtiniz. (5puan)
- Bu hafıza birimindeki toplam hafıza bit sayısını ve bu birimin kaç Megabayt olduğunu belirtiniz. (5puan)
- Bu hafıza birimini adresleyen decoder elemanının ebadlarını bulunuz. (5puan)
- Elimizde iki adet 512X 8 bitlik, bir adet 256X 16 bitlik ve 3 adet 256X 8 bitlik RAM elemanı bulunmaktadır. Bu elemanları kullanarak 1G X 16 bitlik bir hafıza birimi tasarlayınız. (10puan)

3- Aşağıda tanımlanan transfer mikro işlemleri yapabilen bir lojik devre tasarlayınız. T0, T1, T2 ve T3 kontrol değişkenleri, A, R0, R1, R2 ve R3 4'er bitlik registerdir.

$$T0+T1: A \leftarrow R0, T1: R1 \leftarrow R3, T2: A \leftarrow R2, T3: R2 \leftarrow A$$

4- Aşağıda verilen devreyi analiz ederek paralel yükleme özelliğine sahip yukarı sayıcının nasıl çalıştığını durum tablosunu çıkartarak belirleyiniz. Sayıcının başlangıç değerini 0000 olarak kabul ediniz. ROM tablosunda verilen değerler Hex kodunda verilmiştir.



CLK	Adres A1 A0	ROM D3-D0	Önceki Durum Q3-Q0	Sonraki Durum Q3-Q0	Desimal (Q3-Q0)
1	0 0	1 1 0 0	0 0 0 0	0 0 0 1	1
2	1 0	1 1 1 0	0 0 0 1	0 0 1 0	2
3	0 0	1 1 0 0	0 0 1 0	0 0 1 1	3
4	1 0	1 1 1 0	0 0 1 1	0 1 0 0	4
5	0 1	1 0 0 1	0 1 0 0	1 0 0 1	9
6	1 0	1 1 1 0	1 0 0 1	1 0 1 0	10
7	0 0	1 1 0 0	1 0 1 0	1 0 1 1	11
8	1 0	1 1 1 0	1 0 1 1	1 1 0 0	12
9	0 1	1 0 0 1	1 1 0 0	1 1 0 1	13
10	1 0	1 1 1 0	1 1 0 1	1 1 1 0	14
11	0 0	1 1 0 0	1 1 1 0	1 1 1 1	15
12	1 0	1 1 1 0	1 1 1 1	1 1 0 0	12
13	0 1	1 0 0 1	1 1 0 0	1 1 0 1	13

4. CLK sonrası
9-12
sayıcı

NOT: Süre 100 dakikadır.

Başarılar Dileriz

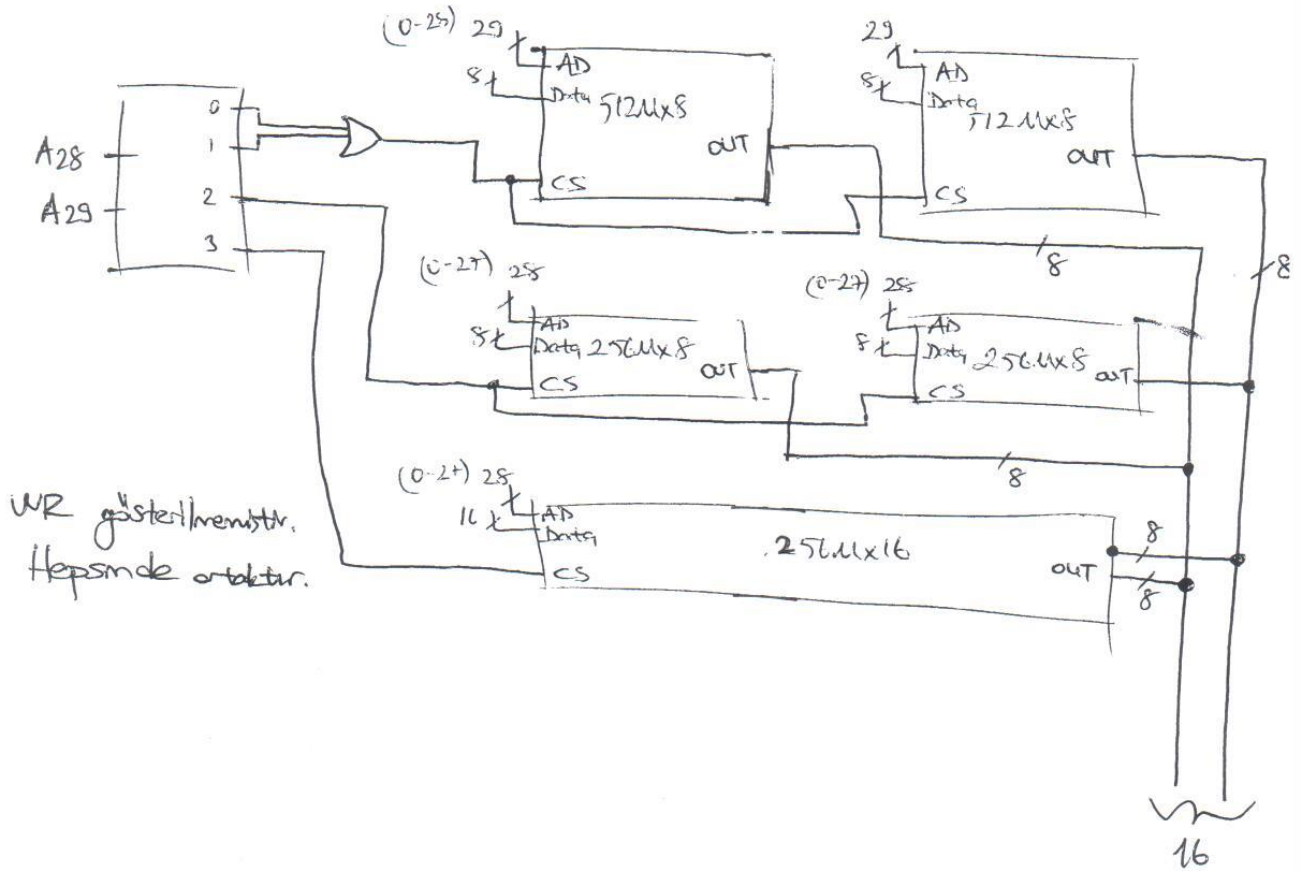
2) a) 16×16 30 adres hattı ($A_0 - A_{29}$)
16 data hattı

b) $2^{30} \cdot 2^4 = 2^{34}$ bit = 16 G bit

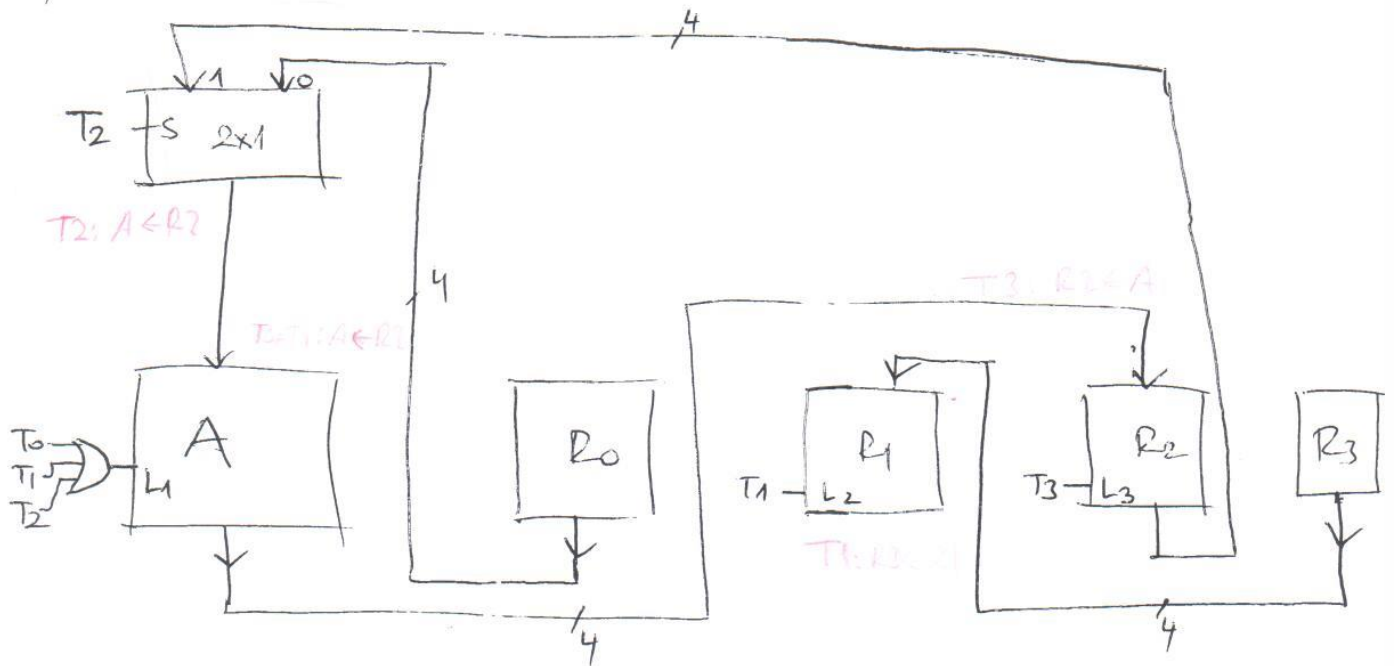
$2^{34} \rightarrow \frac{2^{20} \cdot 2^{14}}{2^3} = 2^{11}$ Megabyte = 2048 Megabyte

c) 30 adres i ∞ m \Rightarrow 30×2^{30} decoder

d) $2^{30} \rightarrow (A_0 - A_{29})$ lazı ∞ m. $A_0 - A_{27}$ var A_{28}, A_{29}



3)



T_0	T_1	T_2	T_3	L_1	L_2	L_3	S
1	0	0	0	1	0	0	0
0	1	0	0	1	1	0	0
0	0	1	0	1	0	0	1
0	0	0	1	0	0	1	0

$$\begin{aligned}
 S &= T_2 \\
 L_1 &= T_0 + T_1 + T_2 \\
 L_2 &= T_1 \\
 L_3 &= T_3
 \end{aligned}$$

$T_0 + T_1 : A \leftarrow R_0$
 $T_1 : R_1 \leftarrow R_3$
 $T_2 : A \leftarrow R_2$
 $T_3 : R_2 \leftarrow A$