



CMD、CLK、DAT0、DATA1、DATA2、DATA3均为高速信号线，在设计过程中信号线要做50Ω阻抗匹配，走线尽量放在内层。CLK、CMD、DATA0、DATA1、DATA2、DATA3走线等长，且CLK走线单独做。

Title		
<Title>		
Size B	Document Number <Doc>	Rev <RevCode>
Date:	Thursday, April 18, 2019	Sheet 2 of 8