Combinational Logic Design p.128

일반적으로 컴퓨터 설계에서 매우 유용하게 사용되는 조합회로 볼록 둘 에 대해 알아본다.

Decoder, Encoder, Multiplexer

1

1

Rudimentary Logic Functions 712 E 2184

- 값고정(value fixing)
- 전달(transferring)
- 보수화(inverting) —
- 유효화(enabling).. 나중에

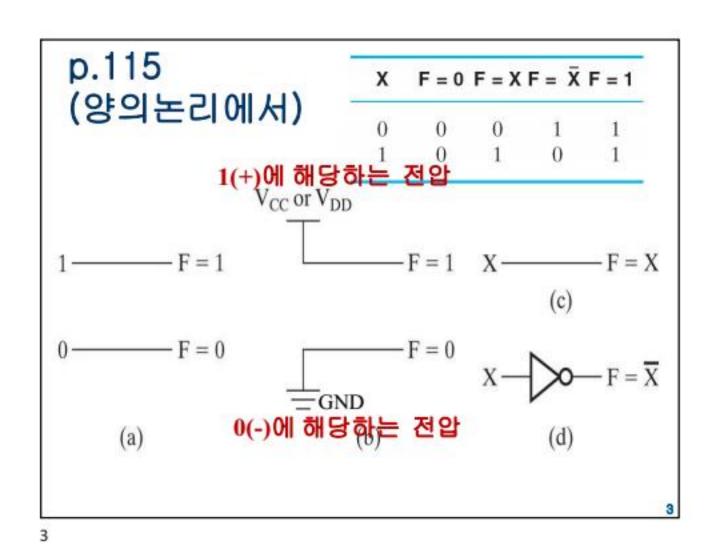
■ 단일 변수 X에 대한 함수들 -

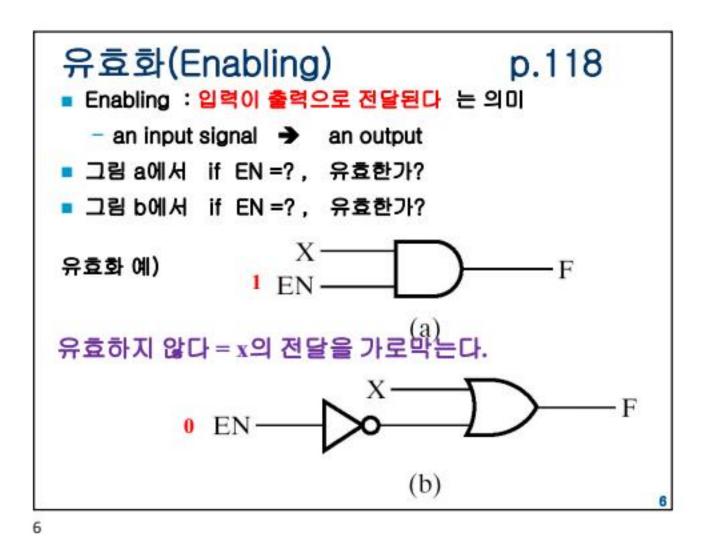
- 값 고정(0, 1)

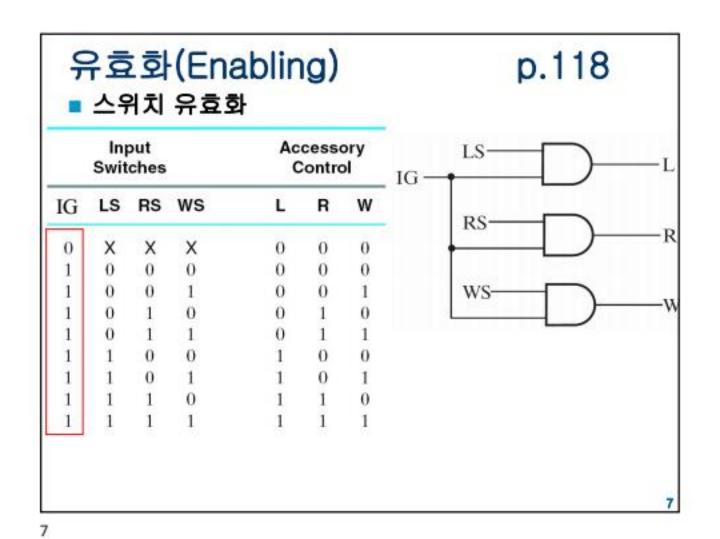
- 전달(X)

- 반전(X') : not gate

Х	F = 0	F = X	F = X	F = 1
0	0	0	1	1
1	0	1	0	1



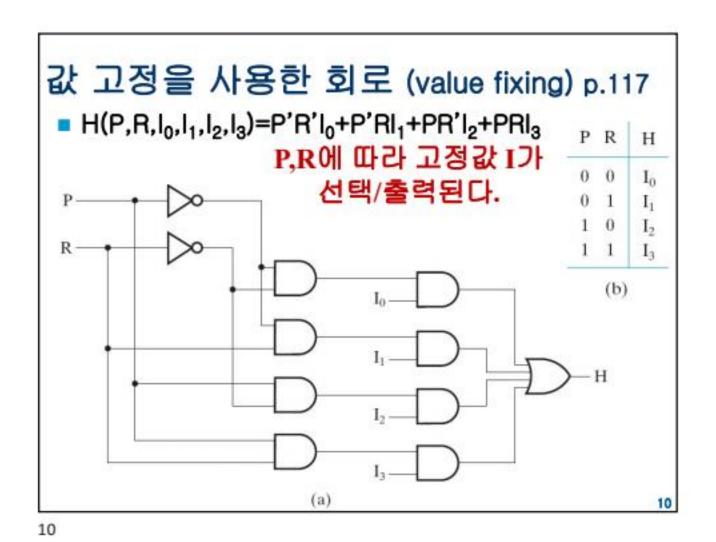


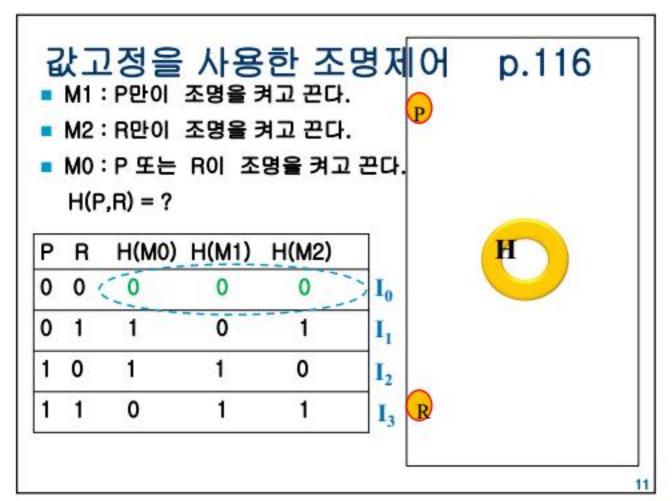


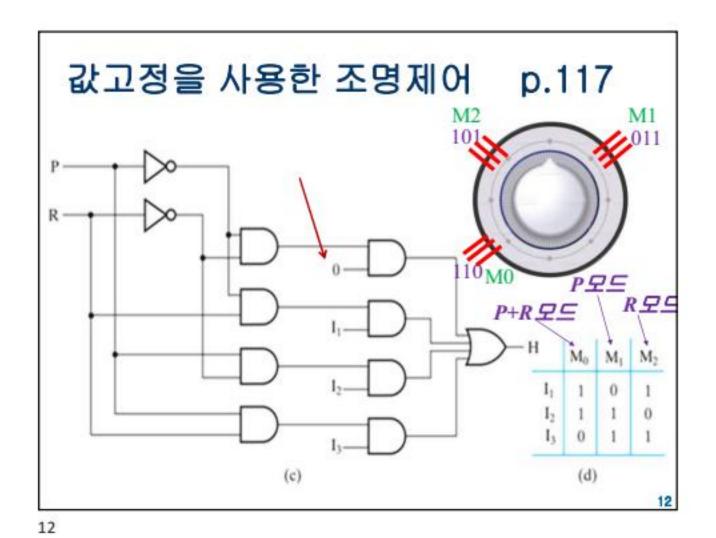


조명제어 함수의 기능 정의

Мо	de:	Mo	M ₁	M ₂
Р	R	$H = \overline{P}R + P\overline{R}$	H = P	H = R
0	0	0	0	0
0	1	1	0	1
1	0	1	1	0
1	1	0	1	1

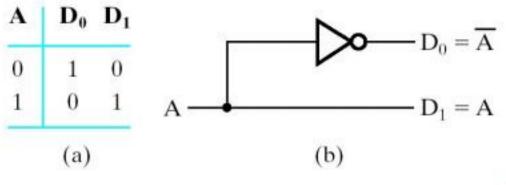


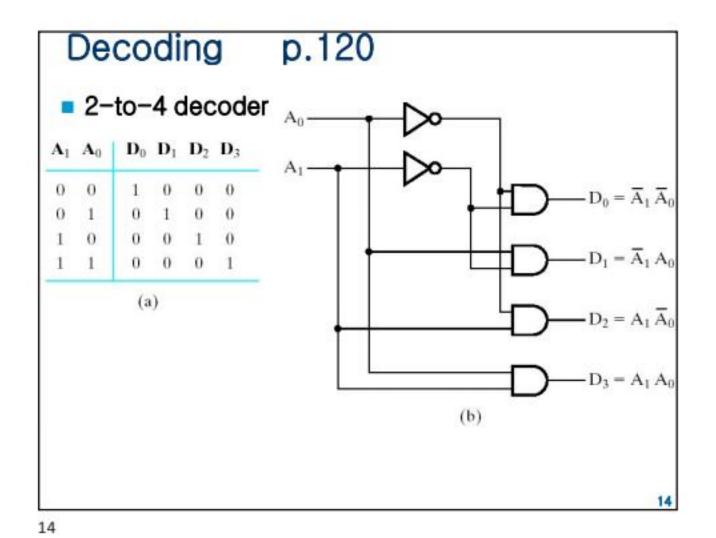


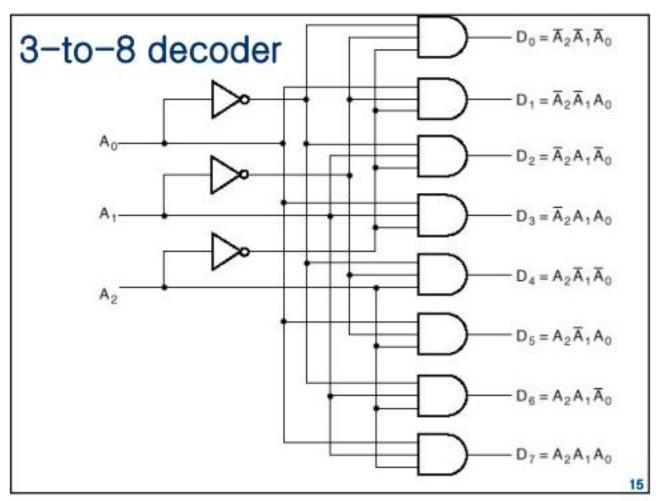


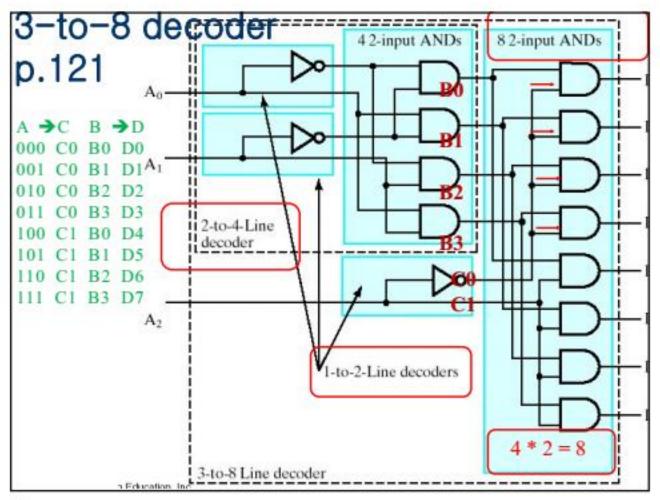
Decoding p.120

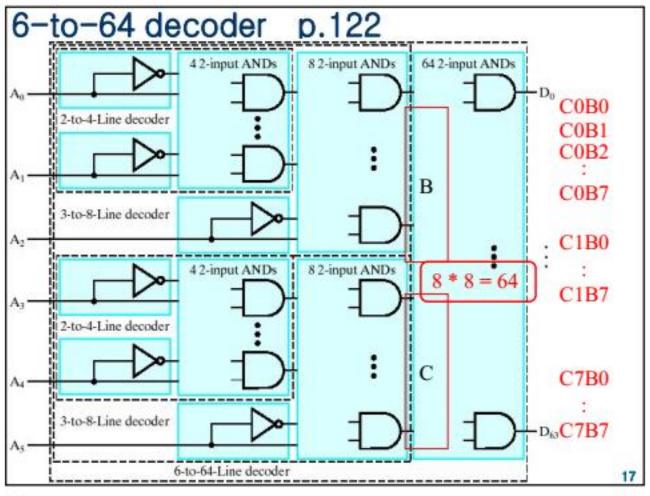
- decoder
 - n비트로 코딩된 <u>2진 정보를</u> 최대 2ⁿ개의 출력으로 변환하는 조합회로
 - n개의 입력 ⇒ 2º개의 출력
 - n-to-m라인 디코더(m < 2ⁿ)
- 1-to-2 decoder











6-to-64 decoder (비용 절감 측면)

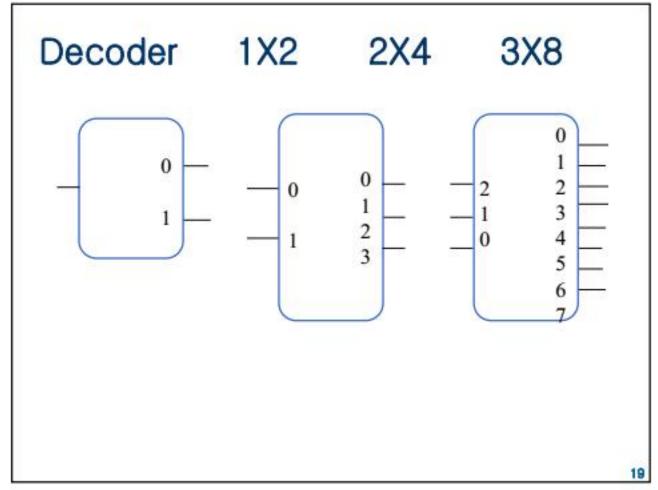
- D0 = C0 B0 (000 000)
- D1 = C0 B1 (000 001)
- D2 = C0 B2 (000 010)
- . :
- D7 = C0 B7 (000 111)
- D8 = C1 B0 (001 000)
- D9 = C1 B1 (001 001)
- .
- D15 = C1 B7 (001 111)
- D16 = C2 B0 (010 000)
- D63 = C7 B7 (111 111)

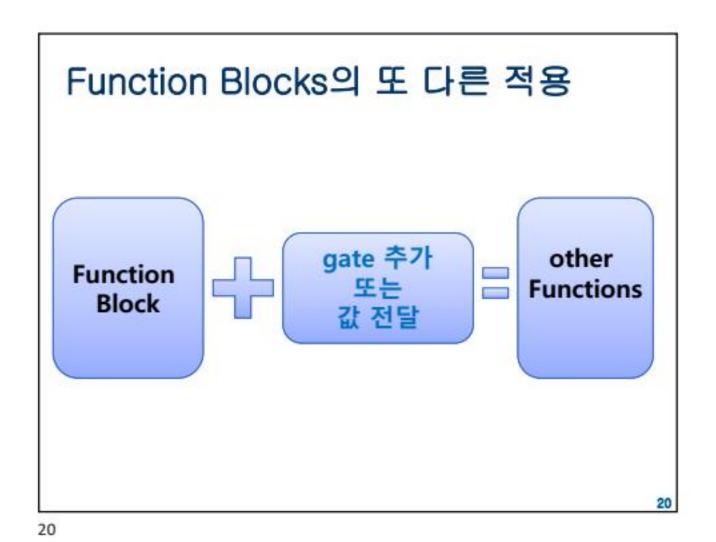
P.123

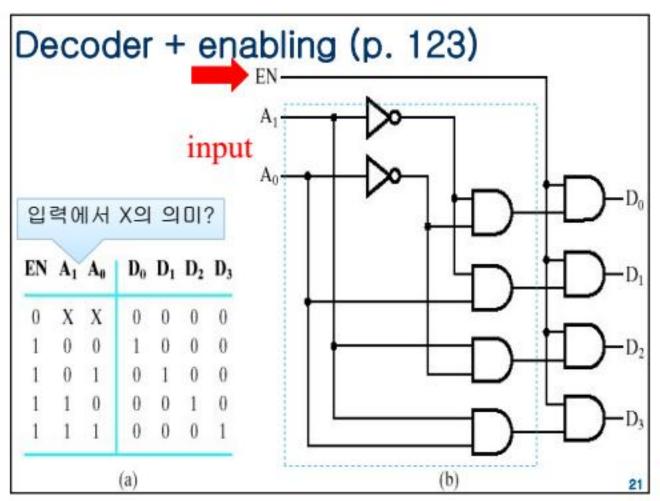
Gate input cost ∃ □

6입력 and gate 사용의 경우 6+(6*64) = 390

그림 3-20의 경우 6+2(2*4)+2(2*8)+2*64 = 182







Combinational Logic Design p.128

일반적으로 컴퓨터 설계에서 매우 유용하게 사용되는 조합회로 볼록 둘 에 대해 알아본다.

Decoder, Encoder, Multiplexer

1

1

Rudimentary Logic Functions 712 E 2184

- 값고정(value fixing)
- 전달(transferring)
- 보수화(inverting) —
- 유효화(enabling).. 나중에

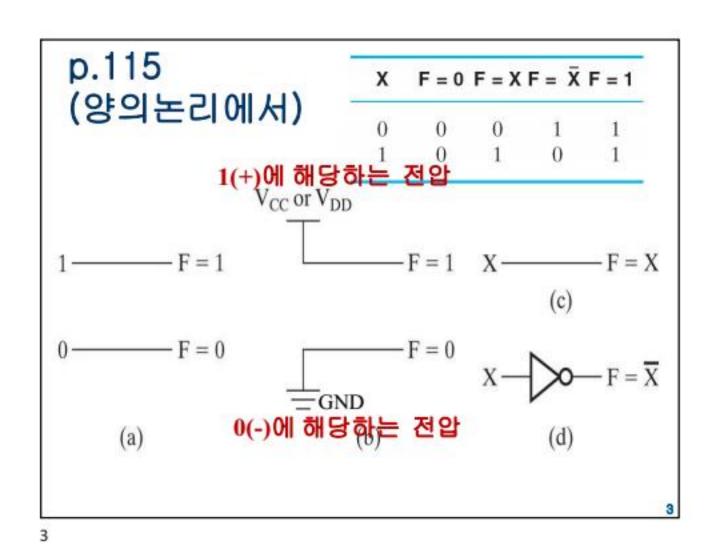
■ 단일 변수 X에 대한 함수들 -

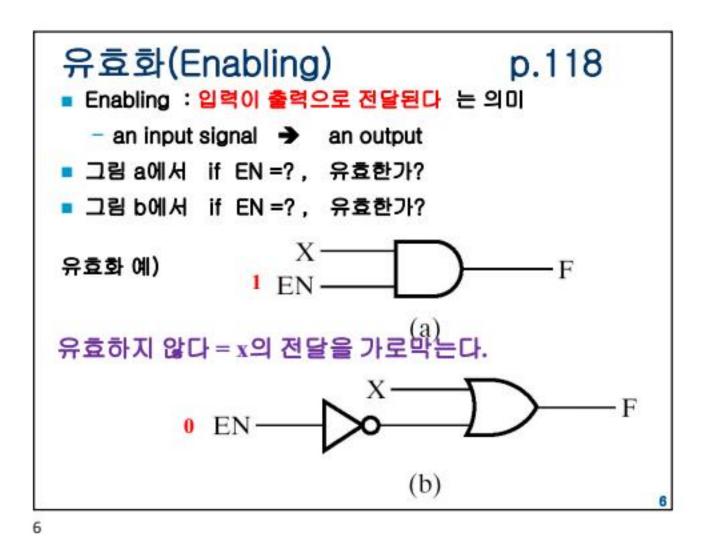
- 값 고정(0, 1)

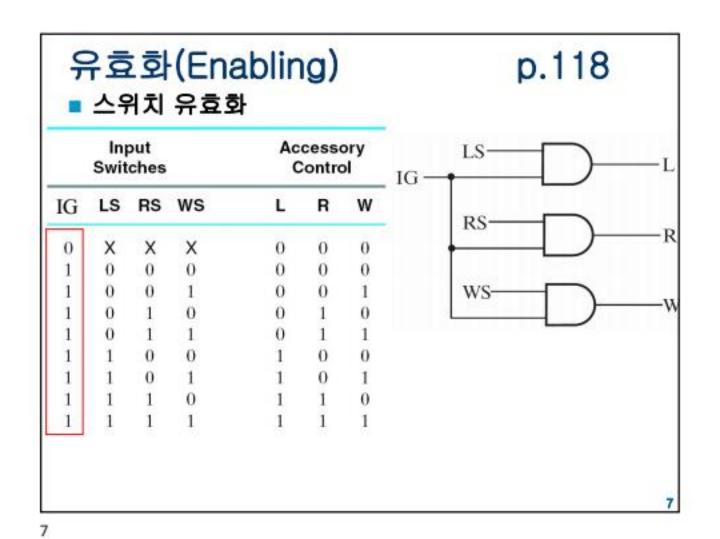
- 전달(X)

- 반전(X') : not gate

Х	F = 0	F = X	F = X	F = 1
0	0	0	1	1
1	0	1	0	1



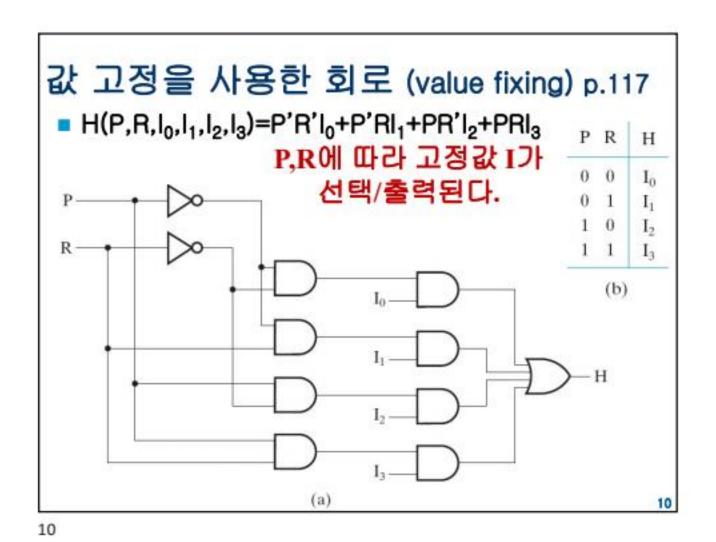


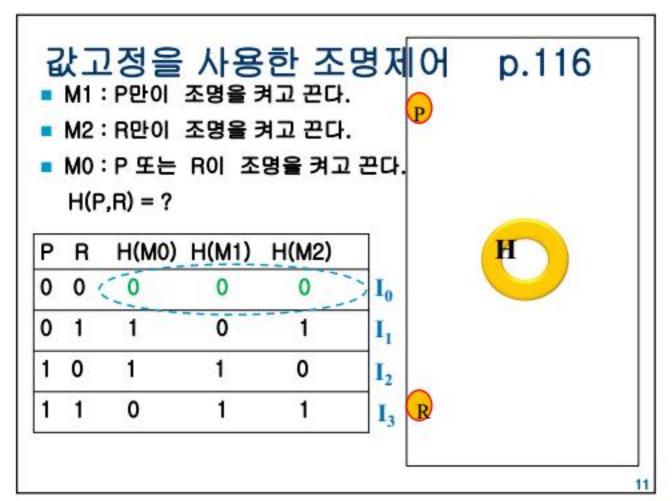


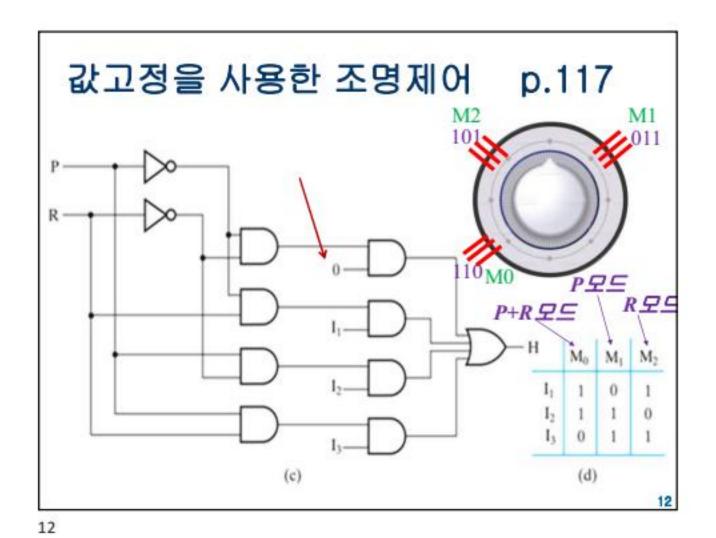


조명제어 함수의 기능 정의

Мо	de:	Mo	M ₁	M ₂
Р	R	$H = \overline{P}R + P\overline{R}$	H = P	H = R
0	0	0	0	0
0	1	1	0	1
1	0	1	1	0
1	1	0	1	1

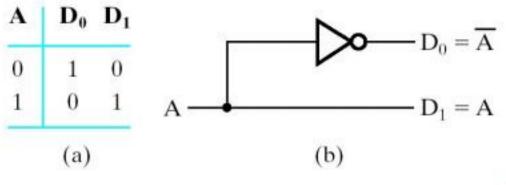


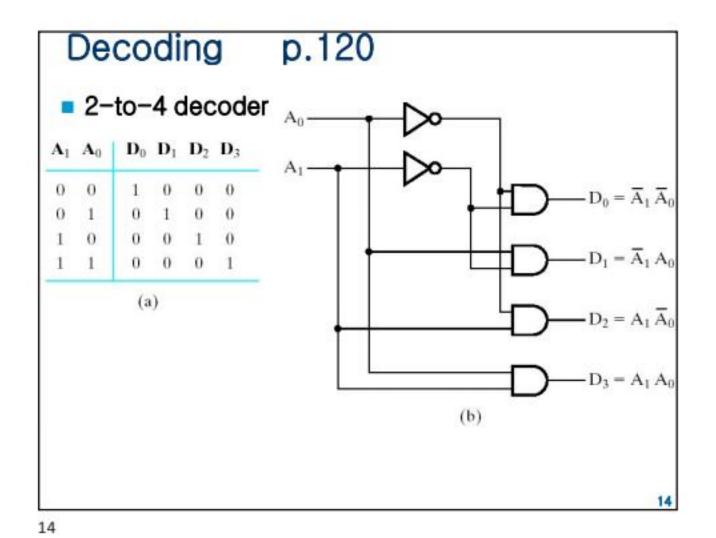


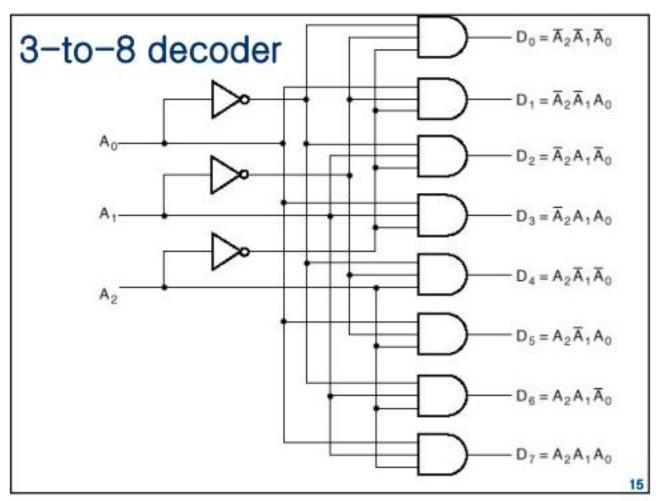


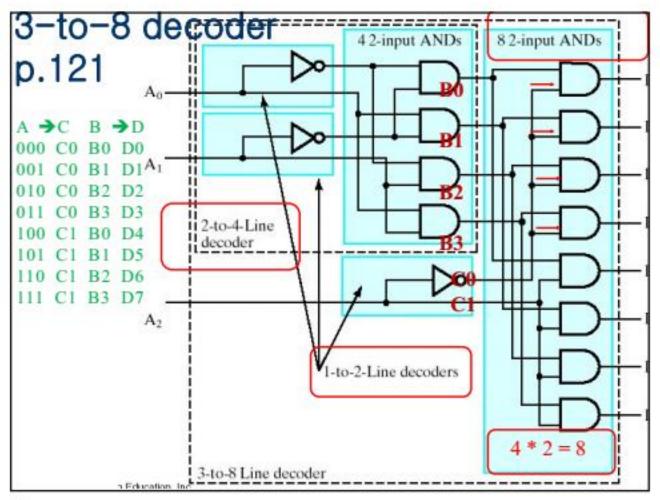
Decoding p.120

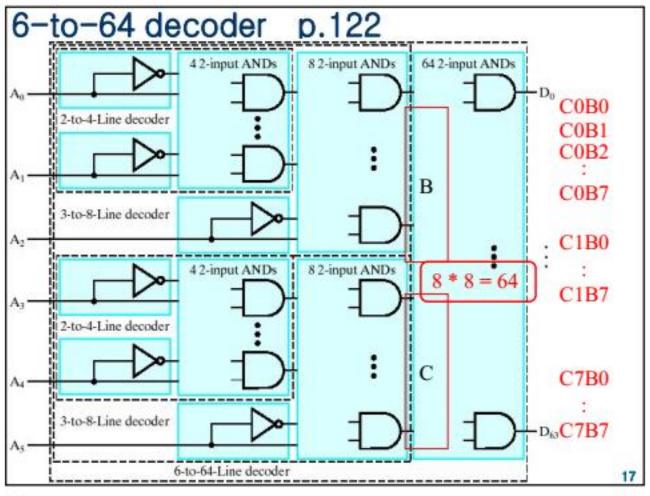
- decoder
 - n비트로 코딩된 <u>2진 정보를</u> 최대 2ⁿ개의 출력으로 변환하는 조합회로
 - n개의 입력 ⇒ 2º개의 출력
 - n-to-m라인 디코더(m < 2ⁿ)
- 1-to-2 decoder











6-to-64 decoder (비용 절감 측면)

- D0 = C0 B0 (000 000)
- D1 = C0 B1 (000 001)
- D2 = C0 B2 (000 010)
- . .
- D7 = C0 B7 (000 111)
- D8 = C1 B0 (001 000)
- D9 = C1 B1 (001 001)
- .
- D15 = C1 B7 (001 111)
- D16 = C2 B0 (010 000)
- D63 = C7 B7 (111 111)

P.123

Gate input cost ∃ □

6입력 and gate 사용의 경우 6+(6*64) = 390

그림 3-20의 경우 6+2(2*4)+2(2*8)+2*64 = 182

18

