

بسمه تعالی طراحی مدارهای منطقی نیمسال اول ۹۹ تمرین (۱۴) مهلت تحویل ۹۹/۱۰/۱۶



دانشگاه صنعتی امیرکبیر

نكات مهم:

- هنگام تحویل تمرینات، حتماً نام، نام خانوادگی و شماره دانشجویی خود را قید کنید.
- دانشجویان می توانند در حل تمرینات به صورت دونفره یا چندنفره با هم همفکری و بحث نمایند ولی هر شخص می بایست در نهایت جواب و استدلال خودش را به صورت انفرادی بنویسد و در صورت شباهت جوابهای دو یا چند نفر، تمامی افراد نمره را از دست خواهند داد!
 - تحویل تمرینات <u>فقط</u> به صورت الکترونیکی خواهد بود.
 - در نسخه الکترونیکی، صورت یا شماره سوالها نیز همراه پاسخها در فایل نوشته شود.
- برای تحویل نسخه الکترونیکی، تمرینات را قبل از موعد تحویل در سامانه مودل با فرمت pdf آپلود نمایید.
 - پاسخها و روال حل مسائل را به صورت دقیق و شفاف بیان کنید.
 - از خط خوردگی و نگارش ناخوانا بپرهیزید.
- اگر فکر میکنید سوالی چندین تفسیر دارد، با درنظر گرفتن فرضهای منطقی و بیان شفاف آنها در برگه، اقدام به حل آن نمایید.
 - واحدهای اعداد فراموش نشود!
- دانشجویان عزیز، تمرینات مشخص شده در «بخش اول: سؤالات اختیاری» برای تمرین بیشتر شما در منزل طراحی شده است و نیازی به تحویل جواب آنها نیست.
- برای حل تمرینهای اختیاری به کتاب مانو که در fileserver به آدرس الله آدرس برای حل تمرینهای اختیاری به کتاب مانو که در صورت بروز ابهام و سؤال در حل این https://files.ceit.aut.ac.ir قرار دارد مراجعه کنید و در صورت بروز ابهام و سؤال در حل این تمرین ها، در زمان کلاس حل تمرین، به تدریسیار کلاس خود مراجعه نمایید.
 - بخش اول: سوالات اختيارى
 - مسائل شماره ۱۶-۵، ۵ و ۱۹-۵ از کتاب مانو



دانشكده مهندسي كامپيوتر

بسمه تعالی طراحی مدارهای منطقی نیمسال اول ۹۹ تمرین (۱۴)

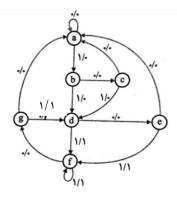
مهلت تحویل ۹۹/۱۰/۱۶



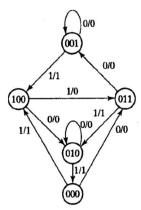
دانشگاه صنعتی امیرکبیر

■ بخش دوم: سوالات اصلي

۱. دیاگرام حالت داده شده در شکل زیر را تا جای ممکن کاهش حالت (State Optimization) دهید. (15 نمره)



۲. مدار ترتیبی متناسب با دیاگرام حالت شکل زیر را با استفاده از فلیپفلاپهای نوع T طراحی کنید.
(15 نمره)





دانشکده مهندسی کامپیوتر

بسمه تعالی طراحی مدارهای منطقی نیمسال اول ۹۹ تمرین (۱۴) مهلت تحویل ۹۹/۱۰/۱۶

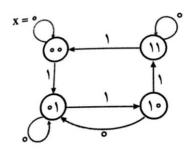


دانشگاه صنعتی امیرکبیر

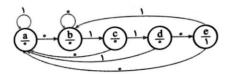
۳. جدول حالت زیر را در نظر بگیرید. اگر آن را با دو فلیپفلاپ JK طراحی کنیم، ورودی فلیپفلاپها را تعیین کنید. (15 نمره)

حالت فعل ۲ ۷ ۲۱		$\begin{vmatrix} y_1^+ & y_1^+ \\ x = 0 & x = 1 \end{vmatrix}$	
y۲	y۱	x = •	x = 1
•	•	• •	٠١
•	١	١.	۰١
١		١.	11
١	١	11	

۴. دیاگرام حالت شکل زیر، با استفاده از دو فلیپفلاپ D پیادهسازی می شود. تابع ورودی فلیپفلاپ مربوط به بیت با ارزش بیش تر را مالتی پلکسر MUX_1 و تابع ورودی فلیپفلاپ دیگر را مالتی پلکسر های پلکسر MUX_0 می سازد. ورودی مالتی پلکسرها را برحسب X مشخص کنید. (ورودی های select $_1$ و $Select_1$ و $Select_1$ مربوط به مالتی پلکسر، به ترتیب به $Select_1$ متصل می شوند) (15 نمره)



۵. نوع دیاگرام حالت (میلی یا مور) شکل زیر تعیین کنید و مشخص کنید چه می کند. (15 نمره)





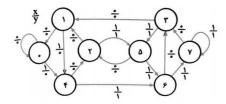
دانشکده مهندسی کامپیوتر

بسمه تعالی طراحی مدارهای منطقی نیمسال اول ۹۹ تمرین (۱۴) مهلت تحویل ۹۹/۱۰/۱۶



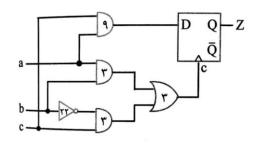
دانشگاه صنعتی امیر کبیر

 γ . دیاگرام حالت یک سیستم ترتیبی سنکرون با یک ورودی γ و یک خروجی با هشت حالت γ تا γ در شکل زیر دیده می شود. برای ساختن مدار این سیستم مشخص کنید حداقل به چند فلیپ فلاپ نیاز می باشد. (10 نمره)



■ بخش سوم: سوالات امتيازي

۷. تاخیر گیتها در مدار شکل زیر برحسب نانوثانیه داده شده است. تاخیر فلیپفلاپ از زمان تغییر کلاک به خروجی 10 نانوثانیه و از زمان تغییر ورودی D برابر با 15 نانوثانیه و مقدار اول آن صفر است. اگر ورودیهای abc در زمان 0 از 111 به 101 تغییر کنند، چه اتفاقی بر روی خروجی مدار خواهد افتاد. (15 نمره)



موفق باشید گروه تدریسیاری