# Исследование различных методов разработки неблокирующих структур данных

### Семен Пьянков 576 группа

Кафедра информатики Московский Физико-Технический Институт (национальный исследовательский университет)

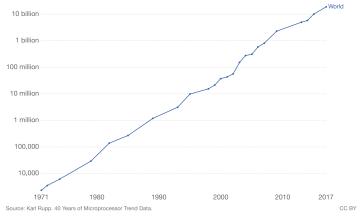
18 июня 2019 г.

# Выгода параллельного программирования Закон Мура

#### Moore's Law: Transistors per microprocessor



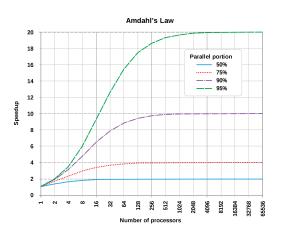
Number of transistors which fit into a microprocessor. This relationship was famously related to Moore's Law, which was the observation that the number of transistors in a dense integrated circuit doubles approximately every two years.



## Выгода параллельного программирования

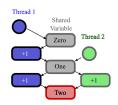
Закон Амдала

$$S_p = \frac{1}{\alpha + \frac{1-\alpha}{p}}$$



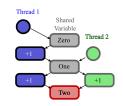
# Проблемы параллельного программирования

Race conditions

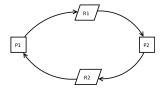


# Проблемы параллельного программирования

Race conditions

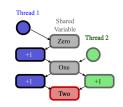


Deadlock

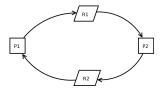


# Проблемы параллельного программирования

Race conditions



Deadlock

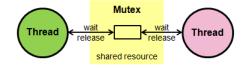


Live lock

# Различные подходы к построению структур данных

Блокирующие структуры данных

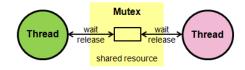
Mutex



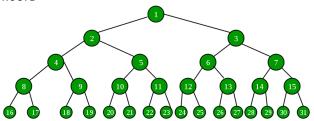
# Различные подходы к построению структур данных

Блокирующие структуры данных

Mutex



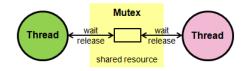
• Гранулярность



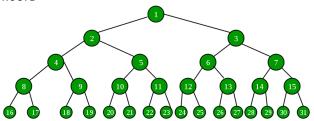
# Различные подходы к построению структур данных

#### Блокирующие структуры данных

Mutex



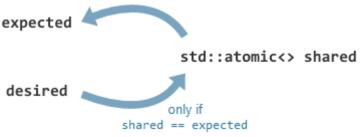
• Гранулярность



• Возможны большие затраты времени

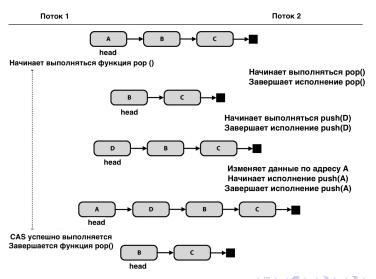
#### Оптимистический подход

- Оптимизм надеемся, что другие потоки не успели изменить данные по этому же указателю
- Операция CAS



x86 — CMPXCHG

## Неблокирующие структуры данных Проблема АВА



# Неблокирующие структуры данных Hazard Pointers

- ullet Список «опасных указателей» размером k
- Список указателей «на удаление» размером R
- Операция сканирования

$$R > N = p \times k$$

где p — число потоков

Транзакционная память

ACID



Транзакционная память

ACID



• Функция «запасного выхода»



Транзакционная память

ACID



• Функция «запасного выхода»



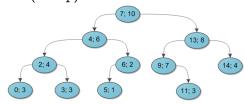
• Не все операции можно выполнять внутри транзакции

## Исследуемые структуры данных

• Стек, основанный на однонаправленном списке



Декартово дерево (Treap)

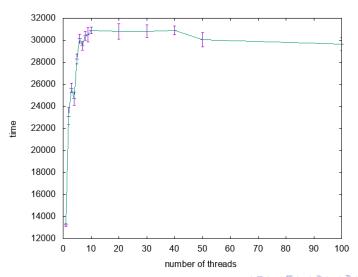


### Исследование

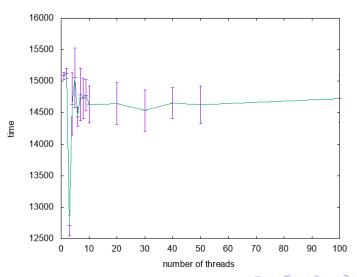
#### Постановка эксперимента

- Реализации стека с помощью mutex, CAS, Hazard Pointers, RTM
- Реализации Treap с помощью mutex и RTM
- Intel TSX RTM: XBEGIN, XEND, XABORT и XTEST
- Intel Core i57267U, Kaby Lake с поддержкой Intel TSX
- C++11 с поддержкой std::thread, компилятор g++ 8.3.0
- Замеры времени с помощью rdtsc
- Вставка и удаление элементов из случайно сгенирированных данных

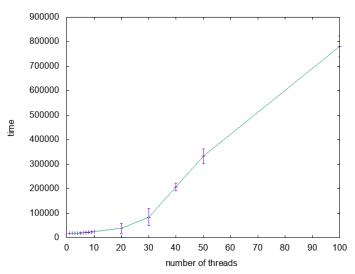
#### Стек с блокировками



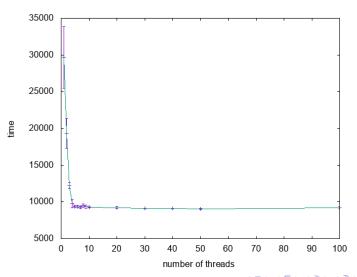
Стек с CAS



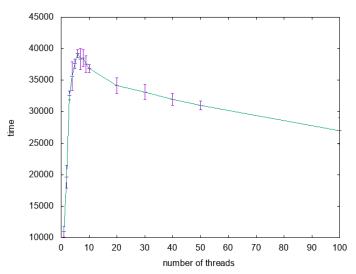
#### Стек с Hazard Pointers



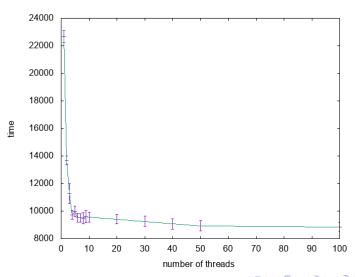
#### Стек с RTM



#### Treap с блокировками



#### Treap c RTM



#### Итоги

- Изучены различные подходы к построению параллельных структур данных
- Построены различные реализации структур данных стек и Treap
- Было проведено сравнение времени работы построенных структур данных
- Транзакционная память позволяет построить наиболее быстрые неблокирующие структуры данных, что и было продемонстрировано на примере Treap

### Спасибо за внимание!