

Ejercicio 10 - P1 C4 - USART

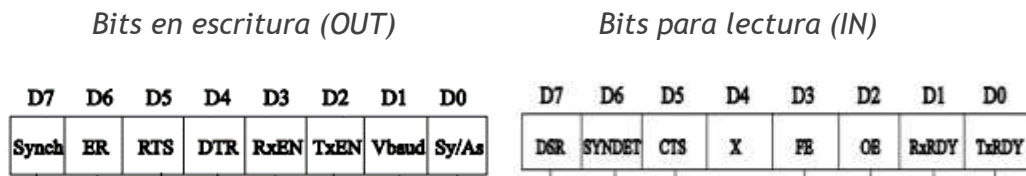
En la nueva versión se incorporó un controlador de E/S serie.

Funciona como un convertidor paralelo-serie y viceversa. La CPU W/R en paralelo.

Registros: **60H - DIN:** para poder leer un dato tipo byte

61H - DOUT: para escribir un dato tipo byte

62H - CTRL: OUT características y estado de algunas señales
IN estados de algunas líneas, errores, interrupción



USART EQU 60H ; Dirección del periférico interno

SACADOS
TABLA
FIN

ORG 1000H
DW 0
DB "COMUNICACION SERIE A TRAVES DEL"
DB "PROTOCOLO DTR POR CONSULTA DE ESTADO"
DB ?

ORG 2000H
INICIO: MOV BX, OFFSET TABLA
MOV SACADOS, 0

TEST: MOV AL, 51H ; 51H = 0101 0001 (bit 0,4,6 en 1)
OUT USART+2, AL ; Asíncrona, DTR = 1, resetear errores
IN AL, USART+2
AND AL, 81H ; 81H: =000 000= (extraigo bits 0,7)
CMP AL, 81H ; ¿Transmisor listo y DSR = 1?
JNZ TEST ; Si no es cierto, reintentar

MOV AL, [BX] ; Copiar carácter de memoria
OUT USART+1, AL ; Enviar como dato de salida
INC BX ; Siguiente dirección
INC SACADOS
CMP SACADOS, OFFSET FIN-OFFSET TABLA
JNZ TEST

INT 0
END

; BIT 0: SÍNCRONA si se escribe 0. ASÍNCRONA si se escribe 1.

; BIT 6: ERROR RESET. Si se escribe 1, se resetean los flags de error.

; Sugerencia: MOV CL, OFFSET FIN-OFFSET TABLA, DEC CL

; Nota: la etiqueta de INICIO nunca es utilizada durante el programa